

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5945392号
(P5945392)

(45) 発行日 平成28年7月5日 (2016.7.5)

(24) 登録日 平成28年6月3日 (2016.6.3)

(51) Int.Cl.
H O 1 L 33/48 (2010.01)

F I
H O 1 L 33/48

請求項の数 4 (全 17 頁)

(21) 出願番号	特願2011-197317 (P2011-197317)	(73) 特許権者	390019839
(22) 出願日	平成23年9月9日 (2011.9.9)		三星電子株式会社
(65) 公開番号	特開2012-60133 (P2012-60133A)		S a m s u n g E l e c t r o n i c s
(43) 公開日	平成24年3月22日 (2012.3.22)		C o . , L t d .
審査請求日	平成26年9月8日 (2014.9.8)		大韓民国京畿道水原市靈通区三星路129
(31) 優先権主張番号	10-2010-0089048		129, S a m s u n g - r o , Y e o n
(32) 優先日	平成22年9月10日 (2010.9.10)		g t o n g - g u , S u w o n - s i , G
(33) 優先権主張国	韓国 (KR)		y e o n g g i - d o , R e p u b l i c
			o f K o r e a
		(74) 代理人	110000051
			特許業務法人共生国際特許事務所

最終頁に続く

(54) 【発明の名称】 発光デバイス

(57) 【特許請求の範囲】

【請求項 1】

半導体発光素子と、
前記半導体発光素子を載置するキャビティを含む半導体基板と、
前記半導体基板内に形成され、前記半導体発光素子を制御する駆動集積回路と、
前記駆動集積回路の表面に形成され、前記半導体発光素子に電氣的に接続される素子接
続端子と、
前記キャビティの底面および側面を覆い、前記素子接続端子に接続されるように形成さ
れる配線と、
前記半導体発光素子が載置される領域とは異なる領域において、前記半導体基板の前記
半導体発光素子が載置される表面から裏面まで貫通して形成されたビア配線と、
前記半導体基板の前記表面に載置される接続配線と、
前記半導体発光素子が載置される領域とは異なる領域において、前記半導体基板の前記
表面から前記駆動集積回路まで形成されるビア接続部とを備え、
前記駆動集積回路は、前記半導体基板の表面と平行な方向において、前記キャビティよ
りも外側に形成され、前記ビア接続部および前記接続配線を介して前記ビア配線と電氣的
に接続され、前記配線および前記素子接続端子を介して前記半導体発光素子に電氣的に接
続されることを特徴とする発光デバイス。

【請求項 2】

前記ビア配線および前記半導体基板を絶縁する絶縁部を更に備えることを特徴とする請

10

20

求項 1 に記載の発光デバイス。

【請求項 3】

前記半導体発光素子が載置される領域において、前記半導体基板の前記表面から前記裏面まで貫通し、前記半導体基板よりも熱伝導率が高い材料で形成された放熱部を更に備え、

前記駆動集積回路は、前記放熱部を囲む領域に形成されることを特徴とする請求項 1 または 2 に記載の発光デバイス。

【請求項 4】

前記放熱部の直径は、前記ビア配線の直径より大きいことを特徴とする請求項 3 に記載の発光デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光デバイスに関する。

【背景技術】

【0002】

近年、LED等の発光素子の需要が増加している。例えば、照明装置および液晶表示装置のバックライト等において、LEDが用いられている。ここで、LEDが載置される基板に、発光素子の点灯を制御する制御回路を設ける技術が知られている（例えば、特許文献 1 から 3 参照）。

特許文献 1 特開平 7 - 178961 号公報

特許文献 1 特開 2009 - 231134 号公報

特許文献 2 特開 2009 - 231634 号公報

【発明の概要】

【発明が解決しようとする課題】

【0003】

しかし、基板表面に制御回路を設けると、LEDを載置できる基板上の面積が狭くなり、基板上に載置できるLEDの個数またはLEDの発光面の面積が減少してしまう。また、多層基板の内部に制御回路を設けると、発光素子および制御回路の間に多層基板の層が介在するので、デバイスを薄くすることが困難である。また、発光素子および制御回路の間の信号伝送距離が長くなってしまうので、高速に発光素子を制御することが難しい。

【課題を解決するための手段】

【0004】

上記課題を解決するために、本発明の第 1 の態様においては、半導体発光素子と、半導体発光素子を載置するキャビティを含む半導体基板と、半導体基板内に形成され、半導体発光素子を制御する駆動集積回路と、前記駆動集積回路の表面に形成され、前記半導体発光素子に電氣的に接続される素子接続端子と、前記キャビティの底面および側面を覆い、前記素子接続端子に接続されるように形成される配線と、前記半導体発光素子が載置される領域とは異なる領域において、前記半導体基板の前記半導体発光素子が載置される表面から裏面まで貫通して形成されたビア配線と、前記半導体基板の前記表面に載置される接続配線と、前記半導体発光素子が載置される領域とは異なる領域において、前記半導体基板の前記表面から前記駆動集積回路まで形成されるビア接続部とを備え、前記駆動集積回路は、前記半導体基板の表面と平行な方向において、前記キャビティよりも外側に形成され、前記ビア接続部および前記接続配線を介して前記ビア配線と電氣的に接続され、前記配線および前記素子接続端子を介して前記半導体発光素子に電氣的に接続される発光デバイスを提供する。

【0006】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

10

20

30

40

50

【 0 0 0 7 】

【図 1】発光デバイス 1 0 0 の断面図の一例を示す。

【図 2】半導体基板 1 0 2 の表面および半導体発光素子 1 0 1 を示す。

【図 3】半導体発光素子 1 0 1 の断面の一例を示す。

【図 4】半導体発光素子 1 0 1 の他の構成例を示す。

【図 5】半導体発光素子 1 0 1 の他の構成例を示す。

【図 6】他の例における発光デバイス 1 0 0 の断面を示す。

【図 7】図 6 に示した発光デバイス 1 0 0 の上面を示す。

【図 8】他の例における発光デバイス 1 0 0 の断面を示す。

【図 9】図 8 に示した発光デバイス 1 0 0 の上面を示す。

【図 1 0】他の例における発光デバイス 1 0 0 の断面を示す。

【図 1 1】ウエハ状の半導体基板 1 0 2 に、複数の発光デバイス 1 0 0 をアレイ状に形成した構成の上面を示す。

【図 1 2】発光素子基板 6 0 0 の断面の一例を示す。

【図 1 3】照明装置 7 0 0 の構成例を示す。

【図 1 4】バックライト 8 0 0 の構成例を示す。

【発明を実施するための形態】

【 0 0 0 8 】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【 0 0 0 9 】

図 1 は、発光デバイス 1 0 0 の断面図の一例を示す。発光デバイス 1 0 0 は、半導体発光素子 1 0 1、半導体基板 1 0 2、駆動集積回路 1 0 3、レンズ 1 0 4、ビア接続部 1 0 6、接続配線 1 0 7、ビア配線 1 0 8、絶縁部 1 0 9 および絶縁膜 1 3 0 を備える。本例の発光デバイス 1 0 0 は、半導体基板 1 0 2 の内部において、半導体発光素子 1 0 1 の直下に、半導体発光素子 1 0 1 を制御する 駆動集積回路 1 0 3 を形成することで、駆動集積回路 1 0 3 を有する発光デバイス 1 0 0 の厚みを低減する。

【 0 0 1 0 】

半導体発光素子 1 0 1 は、p 型半導体層、活性層および n 型半導体層を有する LED 素子である。一例として、半導体発光素子 1 0 1 は、化合物半導体により形成されてよい。半導体発光素子 1 0 1 は、半導体基板 1 0 2 に対向する面に、p 型半導体層および n 型半導体層に電気的に接続される 2 つの電極を有する。半導体発光素子 1 0 1 は、半導体基板 1 0 2 とは逆側の面から光を射出する。半導体発光素子 1 0 1 は、半導体基板 1 0 2 に対して、p 型半導体層、活性層および n 型半導体層が垂直方向に形成される垂直型構造を有する発光素子であってよい。

【 0 0 1 1 】

半導体基板 1 0 2 は、半導体発光素子 1 0 1 を載置する。半導体発光素子 1 0 1 が載置される面を、半導体基板 1 0 2 の表面と称する。半導体基板 1 0 2 は、シリコン基板を有してよく、また、化合物半導体基板を有してもよい。

【 0 0 1 2 】

駆動集積回路 1 0 3 は、半導体基板 1 0 2 の内部において、半導体発光素子 1 0 1 と対向する位置に設けられる。駆動集積回路 1 0 3 は、半導体発光素子 1 0 1 のそれぞれの電極に対して、素子接続端子 1 0 5 を有する。素子接続端子 1 0 5 の端面は、半導体基板 1 0 2 の表面において、半導体発光素子 1 0 1 と対向する位置に露出する。

【 0 0 1 3 】

駆動集積回路 1 0 3 の表面には、絶縁膜 1 3 0 が形成されてよい。絶縁膜 1 3 0 の表面は、半導体基板 1 0 2 の表面と同一の高さであってよい。絶縁膜 1 3 0 は、半導体基板 1 0 2 の表面を覆うように形成されてよい。半導体発光素子 1 0 1 は、絶縁膜 1 3 0 上に載置される。それぞれの素子接続端子 1 0 5 は、絶縁膜 1 3 0 を貫通して、駆動集積回路 1

10

20

30

40

50

03の半導体回路および半導体発光素子101を電氣的に接続する。それぞれの素子接続端子105は、半導体発光素子101の対応する電極と電氣的に接続される。

【0014】

駆動集積回路103は、素子接続端子105を介して、半導体発光素子101を制御する。例えば駆動集積回路103は、半導体発光素子101に供給される電流量を制御する。また、駆動集積回路103は、半導体発光素子101のオン/オフの点灯を制御してもよい。

【0015】

駆動集積回路103は、半導体基板102の表面に形成された半導体回路を有してよい。当該半導体回路は、半導体基板の内部に渡って形成されてもよい。当該半導体回路は、絶縁膜130により覆われる。半導体回路は、公知の半導体プロセスにより形成できる。半導体基板102に半導体発光素子101を載置することで、駆動集積回路103を、半導体発光素子101の直下に容易に形成することができる。

【0016】

なお、半導体発光素子101と対向する位置とは、半導体発光素子101が載置される半導体基板102の表面と垂直な方向において、半導体発光素子101の少なくとも一部の領域と、駆動集積回路103の少なくとも一部の領域が重なる位置を指してよい。本例の駆動集積回路103は、水平面における外周が、半導体発光素子101の水平面における外周を包含するように形成される。なお、駆動集積回路103の水平面の領域とは、駆動集積回路103の素子、配線および電極等を全て包含することができる最小面積の矩形の領域を指してよい。

【0017】

なお、駆動集積回路103は、半導体基板102とは別個に製造された、制御チップに形成されてよい。この場合、半導体基板102の表面には、当該制御チップを格納する溝部が形成される。当該溝部は、制御チップと略同一の形状を有する。

【0018】

この場合、半導体基板102は、半導体基板でなくともよい。なお、制御チップは、半導体発光素子101と対向する面に素子接続端子105を有する。また、半導体発光素子101は、当該制御チップの上に載置される。

【0019】

ビア配線108は、半導体発光素子101が載置される領域とは異なる領域において、半導体基板102の表面から裏面まで貫通して形成される。ビア配線108は、半導体基板102の裏面側において、半導体発光素子101に供給する電源電力、半導体発光素子101を制御する制御信号等を受け取る。

【0020】

絶縁部109は、ビア配線108および半導体基板102を絶縁する。絶縁部109は、ビア配線108を囲むように形成される。絶縁部109は、ビア配線108が形成されるビアホール107の側壁を覆うように形成されてよい。なお、半導体基板102が絶縁性の基板の場合、発光デバイス100は、絶縁部109を備えなくともよい。

【0021】

絶縁部109は、半導体基板102の表面から裏面まで貫通して形成される。絶縁部109は、半導体基板102の裏面において、基板面に沿って更に延伸して形成されてよい。

【0022】

駆動集積回路103は、半導体基板102の表面において、ビア配線108と電氣的に接続される。本例の駆動集積回路103は、ビア接続部106および接続配線107を介して、ビア配線108と電氣的に接続される。

【0023】

ビア接続部106は、半導体発光素子101が載置される領域とは異なる領域において、半導体基板102の表面から、駆動集積回路103まで貫通して形成される。本例のビ

10

20

30

40

50

ア接続部 106 は、絶縁膜 130 を貫通して形成される。

【0024】

接続配線 107 は、半導体基板 102 の表面に設けられ、ビア接続部 106 およびビア配線 108 を電氣的に接続する。本例の接続配線 107 は、絶縁膜 130 の表面に形成される。このように、駆動集積回路 103 およびビア配線 108 を、半導体基板 102 の表面において電氣的に接続することで、これらの回路および配線を、半導体回路の片面に対する半導体プロセスにより形成することができる。

【0025】

レンズ 104 は、半導体発光素子 101 を覆って設けられる。レンズ 104 は、透明樹脂等により形成される。レンズ 104 は、半球形状を有してよい。レンズ 104 は、ビア配線 108 および接続配線 107 を更に覆うように設けられてよい。これにより、ビア配線 108 および接続配線 107 を保護することができる。また、レンズ 104 は、中空形状であってよい。また、レンズ 104 には、半導体発光素子 101 の射出光により励起される 1 または複数種類の蛍光材料を含んでよい。

【0026】

図 2 は、半導体基板 102 の表面を示す。なお図 1 は、図 2 における A - A' 断面を示す。図 2 に示すように、半導体基板 102 の表面において、駆動集積回路 103 と対応する領域の内部に、半導体発光素子 101 が載置される。そして、駆動集積回路 103 および半導体発光素子 101 は、半導体基板 102 の表面から垂直方向に形成された素子接続端子 105 を介して電氣的に接続される。2 つの素子接続端子 105 は、半導体発光素子 101 の p 型半導体層に接続される電極、および、n 型半導体層に接続される電極と接触する。

【0027】

本例の発光デバイス 100 は、2 組のビア配線 108、絶縁部 109、接続配線 107 およびビア接続部 106 を有する。また、発光デバイス 100 は、2 組のビア配線 108、絶縁部 109、接続配線 107 およびビア接続部 110 を有する。

【0028】

4 個のビア接続部 106 および 110 は、駆動集積回路 103 の矩形領域の 4 隅に形成されてよい。駆動集積回路 103 は、長方形の領域に形成されてよい。半導体発光素子 101 は、駆動集積回路 103 に対応する領域の中央に載置される。4 個のビア接続部 106 および 110 は、半導体発光素子 101 と重ならないように形成される。ビア接続部 106 および 110 は、駆動集積回路 103 の内部回路を介して、素子接続端子 105 と電氣的に接続されてよい。

【0029】

4 個のビア接続部 106 および 110 に対応する 4 個のビア配線 108 は、駆動集積回路 103 の領域の外側に設けられる。それぞれのビア配線 108 は、駆動集積回路 103 の領域の長辺と対向する位置に設けられる。それぞれの接続配線 107 は、対応するビア接続部 106 および 110 と、ビア配線 108 とを接続する。それぞれのビア配線 108 を結ぶ直線は、駆動集積回路 103 の領域の長辺と平行であってよい。

【0030】

また、それぞれのビア接続部 106 は、対応するビア配線 108 を介して、半導体発光素子 101 に供給する電源電力を受け取ってよい。それぞれのビア接続部 110 は、対応するビア配線 108 を介して、半導体発光素子 101 に供給する電源電力を制御する制御信号を受け取ってよい。駆動集積回路 103 は、当該制御信号に応じて電圧または電流のレベルを調整した電源電力を、素子接続端子 105 に印加してよい。

【0031】

また、半導体基板 102 には、更に多くのビア配線 111 および絶縁部 109 が形成されてよい。これらのビア配線 111 は、駆動集積回路 103 に接続されずともよい。ビア配線 111 は、他のビア配線 108 よりも、半導体発光素子 101 の近傍に形成されてよい。本例において、ビア配線 111 は、駆動集積回路 103 のそれぞれの長辺の外側に形

10

20

30

40

50

成される。また、ビア配線 1 1 1 は、駆動集積回路 1 0 3 のそれぞれの長辺の外側において、半導体発光素子 1 0 1 と対向する位置に形成される。また、ビア配線 1 1 1 およびビア配線 1 0 8 を結ぶ直線は、駆動集積回路 1 0 3 の領域の長辺と平行であってよい。このような構成により、半導体発光素子 1 0 1 で生じた熱を、半導体基板 1 0 2 の裏面に効率よく放熱することができる。ビア配線 1 1 1 の直径は、ビア配線 1 0 8 よりも大きくてよい。

【 0 0 3 2 】

ビア配線 1 0 8 および 1 1 1、ビア接続部 1 0 6 および 1 1 0 は、Au、Ag、Al、Cu、Ni 等の金属材料で形成されてよい。また、ビア配線 1 0 8 は、半導体発光素子 1 0 1 が発生した熱を、半導体基板 1 0 2 の裏面側に放熱する放熱部として更に機能してもよい。ビア配線 1 0 8 および 1 1 1 は、半導体基板 1 0 2 の材料よりも熱伝導率の高い材料で形成される。

10

【 0 0 3 3 】

図 3 は、半導体発光素子 1 0 1 の断面の一例を示す。本例の半導体発光素子 1 0 1 は、素子基板 2 0 9、絶縁層 2 0 6、積層部 (2 0 1 - 2 0 3)、第 1 の電極 (2 0 4、2 0 5) および第 2 の電極 (2 0 7、2 0 8) を有する。積層部は、第 1 の伝導型の半導体層 2 0 3、発光層 2 0 2 および第 2 の伝導型の半導体層 2 0 1 が積層される。本例において第 1 の伝導型は p 型であり、第 2 の伝導型は n 型である。

【 0 0 3 4 】

また、第 1 の電極は、電極層 2 0 4 および電極部 2 0 5 を有する。第 2 の電極は、電極層 2 0 7、電極部 2 0 8 および貫通配線 2 1 2 を有する。電極層 2 0 4 は、第 1 の伝導型の半導体層 2 0 3 の、発光層 2 0 2 とは逆側の面に形成される。電極層 2 0 4 は、第 1 の伝導型の半導体層 2 0 3 の当該面の全部を覆うように形成されてよい。

20

【 0 0 3 5 】

絶縁層 2 0 6 は、電極層 2 0 4 の、第 1 の伝導型の半導体層 2 0 3 とは逆側の面に形成される。絶縁層 2 0 6 は、電極層 2 0 4 の当該面の全部を覆うように形成されてよい。電極層 2 0 7 は、絶縁層 2 0 6 の、電極層 2 0 4 とは逆側の面に形成される。電極層 2 0 7 は、絶縁層 2 0 6 の当該面の全部を覆うように形成されてよい。

【 0 0 3 6 】

貫通配線 2 1 2 は、電極層 2 0 7 から第 2 の伝導型の半導体層 2 0 1 まで、絶縁層 2 0 6、電極層 2 0 4、第 1 の伝導型の半導体層 2 0 3 および発光層 2 0 2 を貫通して形成される。貫通配線 2 1 2 の周囲には、貫通配線 2 1 2 と、電極層 2 0 4 および第 1 の伝導型の半導体層 2 0 3 とを絶縁する絶縁層 2 0 6 が形成されてよい。

30

【 0 0 3 7 】

また、第 2 の伝導型の半導体層 2 0 1 の内部に延伸する貫通配線 2 1 2 の側面にも、絶縁層 2 0 6 が形成されてよい。つまり、貫通配線 2 1 2 は、所定の深さまで、第 2 の伝導型の半導体層 2 0 1 と絶縁されてよい。また、貫通配線 2 1 2 は、複数形成されてよい。それぞれの貫通配線 2 1 2 は、等間隔に形成されてよい。貫通配線 2 1 2 は、第 2 の伝導型の半導体層 2 0 1 の厚みの半分より深く、第 2 の伝導型の半導体層 2 0 1 の内部に延伸してよい。

40

【 0 0 3 8 】

また、貫通配線 2 1 2 は、テーパー形状を有してよい。つまり、貫通配線 2 1 2 の、電極層 2 0 7 の近傍における直径は、第 2 の伝導型の半導体層 2 0 1 の近傍における直径よりも大きくてよい。また、半導体発光素子 1 0 1 の断面が図 2 に示すように矩形の場合、貫通配線 2 1 2 は、半導体発光素子 1 0 1 の四隅の近傍に形成されてよい。それぞれの貫通配線 2 1 2 は、半導体発光素子 1 0 1 の中央と、対応する頂点との間に設けられる。それぞれの貫通配線 2 1 2 は、半導体発光素子 1 0 1 の中央からの距離よりも、半導体発光素子 1 0 1 の対応する頂点からの距離のほうが小さくなるように配置されてよい。また、当該矩形の中央にも、更に貫通配線が形成されてよい。

【 0 0 3 9 】

50

素子基板 209 は、電極層 207 を覆うように設けられる。素子基板 209 は、電極層 207 に、非導電性の接着層で接着されてよい。また、素子基板 209 は、半導体基板であってよく、樹脂等の基板であってよく、サファイアまたはセラミック等の基板であってよい。電極部 208 は、電極層 207 から素子基板 209 を貫通して形成される。電極部 205 は、電極層 204 から絶縁層 206、電極層 207 および素子基板 209 を貫通して形成される。

【0040】

このような構造により、第 1 の伝導型の半導体層 203 および第 2 の伝導型の半導体層 201 に接続される 2 つの電極を、素子基板 209 の同一の面に露出させることができる。このため、半導体発光素子 101 を、半導体基板 102 に容易に載置することができる。また、ワイヤ配線を用いないので、ワイヤが発光領域を覆うことによる、発光効率の低下を防ぐことができる。電極部 205 および 208 は、図 1 に示した素子接続端子 105 と電気的に接続される。

10

【0041】

なお、第 2 の伝導型の半導体層 201、発光層 202、第 1 の伝導型の半導体層 203、電極層 204、絶縁層 206 および電極層 207 は、この順で、サファイア基板等の成長用基板に順次積層されてよい。当該成長用基板は、素子基板 209 が形成された後に除去される。

【0042】

なお、素子基板 209 は、導電性物質を含んでよい。素子基板 209 は、Au、Ni、Al、Cu、W、Si、Se、GaAs のいずれかを含んでよい。この場合、素子基板 209 と、電極層 207、電極部 205 および電極部 208 との間には、絶縁膜が形成される。また、第 2 の伝導型の半導体層 201 の、光射出面には、凹凸パターンが形成されてよい。これにより、光抽出効率を上げることができる。凹凸パターンは、KOH 等を用いた異方性エッチング、または、フォトリソグラフィ工程等で形成できる。

20

【0043】

図 4 は、半導体発光素子 101 の他の構成例を示す。本例の半導体発光素子 101 は、第 1 の伝導型の半導体層 203、発光層 202、第 2 の伝導型の半導体層 201、絶縁部 213、貫通配線 212、電極部 208 および電極部 205 を有する。

【0044】

第 1 の伝導型の半導体層 203、発光層 202、第 2 の伝導型の半導体層 201 および貫通配線 212 は、図 3 において説明した第 1 の伝導型の半導体層 203、発光層 202、第 2 の伝導型の半導体層 201 および貫通配線 212 と同一である。電極部 205 (第 1 の電極) および電極部 208 (第 2 の電極) は、第 1 の伝導型の半導体層 203 および半導体基板 102 との間の領域に形成される。

30

【0045】

つまり、電極部 208 および電極部 205 は、第 1 の伝導型の半導体層 203 の、発光層 202 とは逆側の同一面に形成される。電極部 208 は、第 1 の伝導型の半導体層 203 および発光層 202 を貫通する貫通配線 212 を介して、第 2 の伝導型の半導体層 201 に接続される。絶縁部 213 は、電極部 205 および電極部 208 の間を絶縁する。

40

【0046】

電極部 205 の面積は、電極部 208 の面積より大きくてよい。電極部 205 は、第 1 の伝導型の半導体層 203 の面のうち、電極部 208 および絶縁部 213 が設けられる領域以外の全領域を覆ってよい。また、電極部 205 および電極部 208 の、垂直方向における高さは同一であってよい。

【0047】

また、半導体発光素子 101 は、電極部 205 および電極部 208 の、第 1 の伝導型の半導体層 203 と逆側の面に、素子基板を更に有してもよい。素子基板には、電極部 205 および電極部 208 のそれぞれに対応する貫通配線が形成されてよい。このような構造により、第 1 の伝導型の半導体層 203 および第 2 の伝導型の半導体層 201 に接続され

50

る２つの電極を、半導体発光素子１０１の同一の面に露出させることができる。

【００４８】

図５は、半導体発光素子１０１の他の構成例を示す。本例の半導体発光素子１０１は、第１の伝導型の半導体層２０３、発光層２０２、第２の伝導型の半導体層２０１および２つの電極部２１１を有する。第１の伝導型の半導体層２０３、発光層２０２、第２の伝導型の半導体層２０１および貫通配線２１２は、図３において説明した第１の伝導型の半導体層２０３、発光層２０２、第２の伝導型の半導体層２０１および貫通配線２１２と同一である。

【００４９】

半導体発光素子１０１は、いわゆるフリップチップ形態で、半導体基板１０２に実装される。本例では、半導体発光素子１０１の端部において、第１の伝導型の半導体層２０３および発光層２０２の一部が除去される。これにより、第２の伝導型の半導体層２０１が露出する。電極部２１１の一方は、露出した第２の伝導型の半導体層２０１の領域に形成される。また、電極部２１１の他方は、第１の伝導型の半導体層２０３の、発光層２０２とは逆側の面に形成される。

【００５０】

第１の伝導型の半導体層２０３に設けられた電極部２１１は、半導体基板１０２の表面に露出する素子接続端子１０５と接触する。第２の伝導型の半導体層２０１に設けられた電極部２１１は、ワイヤまたはその他の配線により、対応する素子接続端子１０５と電氣的に接続される。

【００５１】

なお、半導体発光素子１０１は、図３から図５に示した構造とは異なる構造を有してよい。半導体発光素子１０１は、少なくとも一つの電極が、第２の伝導型の半導体層２０１の表面に形成されてよい。当該電極は、ボンディングワイヤおよび半導体基板１０２に形成される配線を介して、対応する素子接続端子１０５と電氣的に接続される。

【００５２】

また、図３に示すように、第２の伝導型の半導体層２０１の表面には、全面に渡って凹凸が形成されてよい。これにより、射出光を散乱させることができる。また、第２の伝導型の半導体層２０１の表面には、１または複数種類の蛍光物質を含む層が形成されてよい。当該蛍光物質は、発光層２０２から射出される射出光により励起され、射出光とは異なる波長の光を出力する。例えば、発光層２０２は青色の波長の射出光を出力し、当該蛍光物質は、赤色および緑色の波長の光を出力してよい。これにより、半導体発光素子１０１は、白色光を出力する。

【００５３】

また、図１および図２に示した例では、１つの半導体発光素子１０１を備える例を説明したが、発光デバイス１００は、複数の半導体発光素子１０１を備えてよい。駆動集積回路１０３は、それぞれの半導体発光素子１０１に対して設けられてよい。

【００５４】

図６は、他の例における発光デバイス１００の断面を示す。本例の発光デバイス１００は、図１から図５に関連して説明した発光デバイス１００に対して、放熱部３１１および絶縁部３１０を更に備える。

【００５５】

放熱部３１１は、半導体発光素子１０１が載置される半導体基板１０２の領域において、半導体基板１０２の表面から裏面まで貫通して形成される。放熱部３１１は、半導体基板１０２よりも熱伝導率が高い材料で形成される。また、放熱部３１１の直径は、ビア配線１０８の直径より大きくてよい。

【００５６】

また放熱部３１１は、導電性を有し、半導体発光素子１０１に接地電位を印加してよい。絶縁部３１０は、放熱部３１１と、半導体基板１０２とを絶縁する。絶縁部３１０は、放熱部３１１の側面を覆うように形成される。なお、放熱部３１１が形成される領域には

10

20

30

40

50

、駆動集積回路 1 0 3 が形成されない。駆動集積回路 1 0 3 は、放熱部 3 1 1 を囲む領域に形成されてよい。

【 0 0 5 7 】

図 7 は、図 6 に示した発光デバイス 1 0 0 の上面を示す。図 7 における B - B ' 断面が、図 6 の断面に対応する。放熱部 3 1 1 は、半導体発光素子 1 0 1 の中央に対応する領域に形成されてよい。

【 0 0 5 8 】

駆動集積回路 1 0 3 は、大きい矩形のそれぞれの角部から、小さい矩形を削除した外形を有する。また、当該大きい矩形の中央における、放熱部 3 1 1 を囲む矩形領域には、駆動集積回路 1 0 3 が形成されない。また、それぞれのビア配線 1 0 8 は、当該小さい矩形の領域に配置される。ビア接続部 1 0 6 および 1 1 0 は、駆動集積回路 1 0 3 が設けられる領域のうち、当該小さい矩形に対向する領域に配置される。

10

【 0 0 5 9 】

図 8 は、他の例における発光デバイス 1 0 0 の断面を示す。図 9 は、図 8 に示した発光デバイス 1 0 0 の上面を示す。図 9 における B - B ' 断面が、図 8 の断面に対応する。本例の発光デバイス 1 0 0 は、半導体基板 1 0 2 の表面に形成され、半導体発光素子 1 0 1 を格納するキャビティ 4 1 2 と、配線 4 1 1 とを備える点で、図 1 から図 7 に関連して説明したそれぞれの発光デバイス 1 0 0 と相違する。他の点は、図 1 から図 7 に関連して説明したいずれかの発光デバイス 1 0 0 と同一であってよい。

【 0 0 6 0 】

20

キャビティ 4 1 2 は、底面の外形が半導体発光素子 1 0 1 より大きくなるように、半導体基板 1 0 2 の表面をエッチングすることで形成されてよい。キャビティ 4 1 2 の側面は、半導体発光素子 1 0 1 の側面から射出される光を上方に反射するような傾斜を有することが好ましい。キャビティ 4 1 2 の深さは、半導体発光素子 1 0 1 の高さと同程度であってよい。

【 0 0 6 1 】

駆動集積回路 1 0 3、素子接続端子 1 0 5、ビア接続部 1 0 6 および 1 1 0、接続配線 1 0 7、ならびに、ビア配線 1 0 8 は、半導体基板 1 0 2 の表面と平行な方向において、キャビティ 4 1 2 の外側に形成される。素子接続端子 1 0 5 は、キャビティ 4 1 2 の外周に沿って形成される。

30

【 0 0 6 2 】

配線 4 1 1 は、キャビティ 4 1 2 の底面および側面に形成され、且つ、素子接続端子 1 0 5 まで延伸して形成される。配線 4 1 1 は、キャビティ 4 1 2 の底面および側面の全面を覆うように形成されてよい。つまり、配線 4 1 1 の面積は、半導体発光素子 1 0 1 より大きい。上面から見た場合に、配線 4 1 1 は、2つの素子接続端子 1 0 5 を覆う大きさの矩形形状を有してよい。

【 0 0 6 3 】

なお、配線 4 1 1 は、半導体発光素子 1 0 1 の2つの電極のそれぞれに対応して分離して形成される。半導体発光素子 1 0 1 は、p および n 型の2つの半導体層に対応する2つの電極が、分離された2つの配線 4 1 1 のうちの対応する一方に接触するように、配線 4 1 1 上に配置される。

40

【 0 0 6 4 】

なお、キャビティ 4 1 2 の側面に形成される配線 4 1 1 は、半導体基板 1 0 2 よりも反射率の高い材料で形成されることが好ましい。配線 4 1 1 は、Ag、Au、Al、Cu、Ni 等で形成されてよい。

【 0 0 6 5 】

このように、半導体発光素子 1 0 1 を、半導体基板 1 0 2 に形成されたキャビティ内に格納することで、発光デバイス 1 0 0 の厚みを低減することができる。また、半導体発光素子 1 0 1 の底面と、半導体基板 1 0 2 の裏面との距離が近くなるので、半導体発光素子 1 0 1 の冷却を効率よく行うことができる。また、基板の厚みが薄くなったキャビティ 4

50

12の全面に配線411を形成するので、効率よく放熱することができる。半導体発光素子101に対応する半導体基板102の領域には、図6に関連して説明した放熱部311が形成されてもよい。

【0066】

図10は、他の例における発光デバイス100の断面を示す。図11は、ウエハ状の半導体基板102に、複数の発光デバイス100をアレイ状に形成した構成の上面を示す。本例の発光デバイス100は、図1から図9に関連して説明した発光デバイス100の構成に加え、制御集積回路511および電力集積回路514を更に備える。

【0067】

制御集積回路511および電力集積回路514は、駆動集積回路103と同様に、半導体基板102に、半導体プロセス等により形成できる。本例の駆動集積回路103、制御集積回路511および電力集積回路514は、半導体発光素子101に対応する領域とは異なる領域に形成される。電力集積回路514は、半導体発光素子101に供給する電力を生成する。例えば電力集積回路514は、入力される交流電力を、直流電力に変換する。

【0068】

駆動集積回路103は、半導体発光素子101に供給する電流の量を制御する。駆動集積回路103は、電力集積回路514が生成した電力を受け取り、所定の電圧レベルおよび電流レベルに調整して、半導体発光素子101に供給してよい。

【0069】

制御集積回路511は、半導体発光素子101の射出光の明るさ等を制御する制御信号を生成して、半導体発光素子101に供給する。制御集積回路511は、例えば半導体発光素子101をオン/オフする期間比（デューティー比）を制御して、射出光の明るさを制御する。

【0070】

駆動集積回路103、制御集積回路511および電力集積回路514のそれぞれは、互いに他の回路と電氣的に接続するための端子、外部からの電力または信号を受け取る端子、および、半導体発光素子101と電氣的に接続するための端子およびビア接続部（105、106、512、513、515、516）を有してよい。これらの端子およびビア接続部は、半導体基板102の表面、裏面または内部に形成された配線を介して接続されてよい。

【0071】

また、本例のビア配線108は、半導体発光素子101と対向する半導体基板102の領域に形成される。ビア配線108は、半導体発光素子101の電極と接触する。駆動集積回路103の素子接続端子105は、半導体基板102の裏面において、ビア配線108と接続されてよい。駆動集積回路103のビア接続部106は、電力集積回路514と電氣的に接続されてよい。

【0072】

また、制御集積回路511の配線512は、半導体基板102の裏面において、外部から制御信号を受け取ってよい。また、制御集積回路511の端子513は、半導体基板102の表面において、半導体発光素子101と電氣的に接続されてよい。

【0073】

電力集積回路516の端子515は、半導体基板102の裏面において、外部から電力を受け取ってよい。また、端子515は、半導体発光素子101に電力を供給する。端子515は、駆動集積回路103を介して半導体発光素子101に電力を供給してよく、半導体発光素子101に直接電力を供給してもよい。前者の場合、端子515は、半導体基板102の裏面において、ビア接続部106と接続されてよい。後者の場合、端子515は、半導体基板102の表面において、半導体発光素子101と接続される。

【0074】

図12は、発光素子基板600の断面の一例を示す。発光素子基板600には、複数の

10

20

30

40

50

発光デバイス１００が形成される。本例の発光素子基板６００は、同一の半導体基板１０２に、複数の半導体発光素子１０１が形成される。また、半導体基板１０２には、複数の半導体発光素子１０１に対応して、複数の駆動集積回路１０３が形成される。

【００７５】

なお、複数の半導体発光素子１０１は、同一の成長基板６０２上に形成されてよい。例えば、素子基板２０９の全面に、ｐ型半導体層、発光層およびｎ型半導体層を積層した後、これらの半導体層をエッチングして複数の領域に分割することで、それぞれの半導体発光素子１０１を形成してよい。素子基板２０９は、例えばサファイア基板または半導体基板である。

【００７６】

そして、素子基板２０９および半導体基板１０２を貼り合わせることで、複数の半導体発光素子１０１を、半導体基板１０２に固定する。素子基板２０９は、半導体基板１０２に半導体発光素子１０１を固定した後に除去されてよい。また、それぞれの半導体発光素子１０１に対して、レンズ１０４を更に形成してよい。

【００７７】

図３から５に関連して説明したように、複数の半導体発光素子１０１の電極は、同一の面内に形成できる。このため、複数の半導体発光素子１０１を、半導体基板１０２に容易に貼り合わせることができる。また、素子基板２０９を除去した後に、一つまたは所定の数の半導体発光素子１０１ごとに、半導体基板１０２を分割してよい。これにより複数の発光デバイス１００を容易に形成することができる。

【００７８】

なお、発光素子基板６００は、それぞれの駆動集積回路１０３を介して、それぞれの半導体発光素子１０１を個別に制御することで、表示装置として機能してよい。発光素子基板６００には、表示すべき画像データを、それぞれの半導体発光素子１０１の制御データに変換する変換部が接続されてよい。

【００７９】

また、半導体基板１０２には、異なる波長の光を出力する半導体発光素子１０１が形成されてよい。例えば、光射出面に、異なる種類の蛍光材料が形成されることで、青色、緑色、赤色の光を出力する半導体発光素子１０１が所定の配列で配置されてよい。これにより、発光素子基板６００は、カラーの画像を表示することができる。

【００８０】

図１３は、照明装置７００の構成例を示す。照明装置７００は、複数の発光デバイス１００、樹脂カバー７１０、電力伝送部７３０、支持部７４０を備える。複数の発光デバイス１００は、図１２に示したように、共通の半導体基板１０２に形成されてよい。この場合、半導体基板１０２は、樹脂基板等の実装基板に貼りあわされてもよい。また、図１に示したような発光デバイス１００が、樹脂基板等の実装基板に個別に実装されてもよい。樹脂カバー７１０は、複数の発光デバイス１００を覆うように設けられる。例えば樹脂カバー７１０は、半球状を有してよい。樹脂カバー７１０は、中空形状であってよい。

【００８１】

支持部７４０は、半導体基板１０２（または実装基板）を支持する。支持部７４０は、半導体基板１０２の基板形状と略同一形状の開口を有してよい。半導体基板１０２は、当該開口に固定される。電力伝送部７３０は、それぞれの半導体発光素子１０１を駆動する電源電力を、それぞれの発光デバイス１００に伝送する。また、支持部７４０は、商用電源等に接続され、商用電源と、電力伝送部７３０とを電気的に接続する。

【００８２】

図１４は、バックライト８００の構成例を示す。バックライト８００は、複数の発光デバイス１００が１次元または２次元に配列されたデバイスアレイ８２０と、導光板８１０とを備える。また、バックライト８００は、導光板８１０の光射出面に対向する位置に設けられた、拡散シートおよびレンズシート等の光学シートを更に備えてよい。

【００８３】

10

20

30

40

50

デバイスアレイ 820 は、図 12 に示したように、同一の半導体基板 102 に形成された状態の複数の発光デバイス 100 を含んでよい。デバイスアレイ 820 は、導光板 810 の各長辺に対向して設けられてよい。それぞれの発光デバイス 100 は、導光板 810 の側面から、導光板 810 の内部に光を射出する。導光板 810 は、入射された光を、所定の光射出面から射出する。また、デバイスアレイ 820 は、導光板 810 の光射出面とは逆側の面に対向して設けられてよい。つまり、バックライト 800 は、直下型であってもよい。当該バックライトは、テレビ等の液晶モニタ、携帯電話の液晶画面等に用いることができる。

【0084】

なお、発光デバイス 100 は、更に多様な用途に用いることができる。例えば発光デバイス 100 は、自動二輪車、自動四輪車のヘッドライトの光源として使用することもできる。この場合、ヘッドライトは、1 または複数の発光デバイス 100 と、発光デバイス 100 の射出光を車外に照射するレンズとを有する。

【0085】

また、発光デバイス 100 は、蛍光灯の光源として使用することもできる。この場合、蛍光灯は、一次元に配列された複数の発光デバイス 100 と、複数の発光デバイス 100 を格納し、発光デバイス 100 の射出光を外部に照射するチューブとを有する。

【0086】

また、発光デバイス 100 は、情報表示装置の画素として使用することもできる。この場合、情報表示装置は、二次元に配列された複数の発光デバイス 100 と、それぞれの発光デバイス 100 を駆動する駆動回路とを有する。複数の発光デバイス 100 には、緑色光、青色光または赤色光をそれぞれ射出する複数種類のデバイスが含まれてよい。また、図 12 に示したように、共通の半導体基板 102 に形成された状態の複数の発光デバイス 100 を、情報表示装置の画素として使用してもよい。

【0087】

また、発光デバイス 100 は、信号機の光源として使用することもできる。信号機は、それぞれ異なる色を射出する少なくとも 2 種類の発光デバイス 100 と、それぞれの発光デバイス 100 を駆動する駆動回路とを有する。信号機は、色ごとに発光デバイス 100 を複数有してよい。

【0088】

また、発光デバイス 100 は、電気機器の動作状態を示す表示灯の光源として使用することもできる。表示灯は、例えばテレビまたはノートパソコンの電源の状態等を示す表示灯であって、発光デバイス 100 と、発光デバイス 100 を駆動する駆動回路とを有する。

【0089】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0090】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。また、同一の符号を付して説明した構成要素は、同一の機能および構成を有してよい。

【符号の説明】

【0091】

100・・・発光デバイス、101・・・半導体発光素子、102・・・半導体基板、1

10

20

30

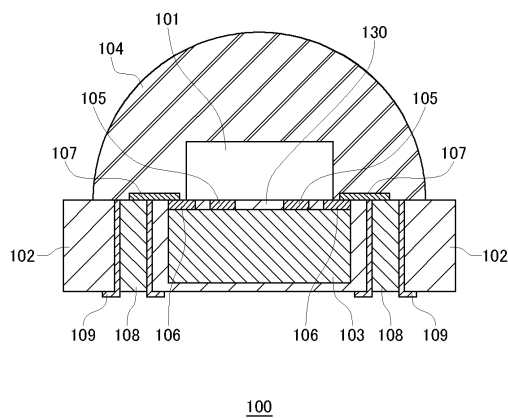
40

50

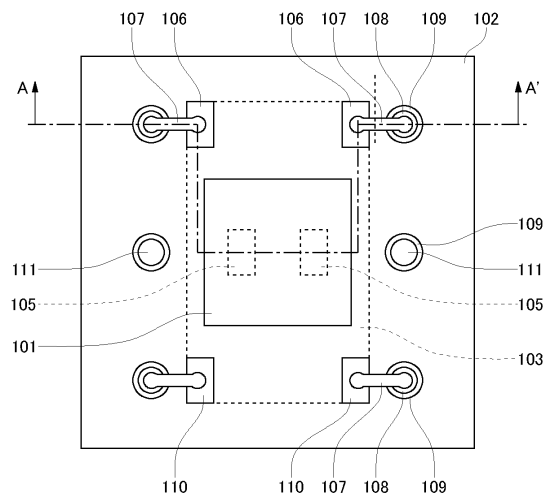
03・・・駆動集積回路、104・・・レンズ、105・・・素子接続端子、106・・・
 ・ビア接続部、107・・・接続配線、108・・・ビア配線、109・・・絶縁部、1
 10・・・ビア接続部、111・・・ビア配線、130・・・絶縁膜、201・・・半導
 体層、202・・・発光層、203・・・半導体層、204・・・電極層、205・・・
 電極部、206・・・絶縁層、207・・・電極層、208・・・電極部、209・・・
 素子基板、211・・・電極部、212・・・貫通配線、213・・・絶縁部、310・
 ・絶縁部、311・・・放熱部、411・・・配線、412・・・キャビティ、511
 ・・・・制御集積回路、512・・・配線、513・・・端子、514・・・電力集積回路
 、515・・・端子、516・・・電力集積回路、600・・・発光素子基板、602・
 ・成長基板、700・・・照明装置、710・・・樹脂カバー、730・・・電力伝送
 部、740・・・支持部、800・・・バックライト、810・・・導光板、820・
 ・デバイスアレイ

10

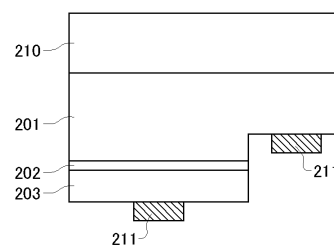
【図1】



【図2】

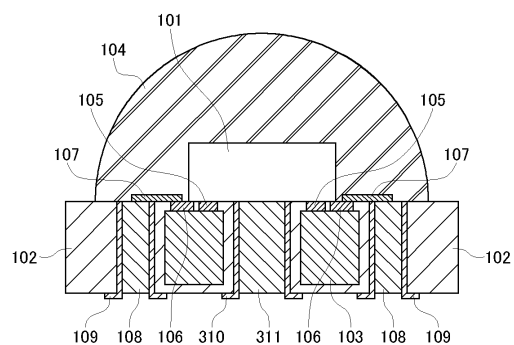


【 図 5 】



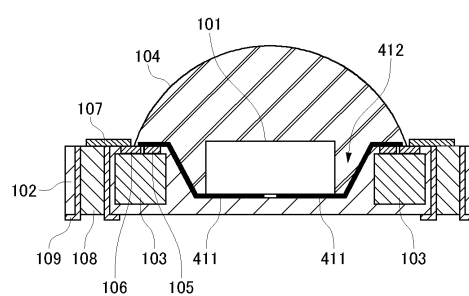
101

【 図 6 】



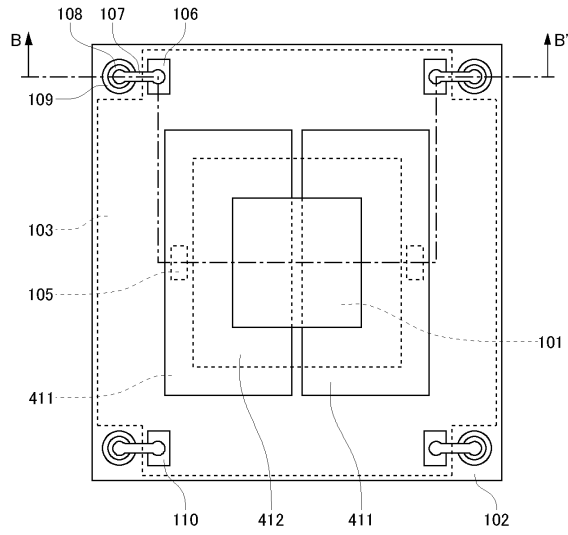
100

【 図 8 】

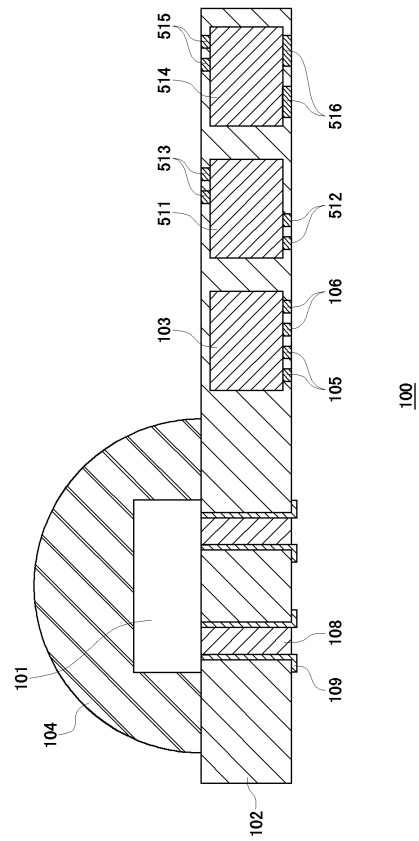


100

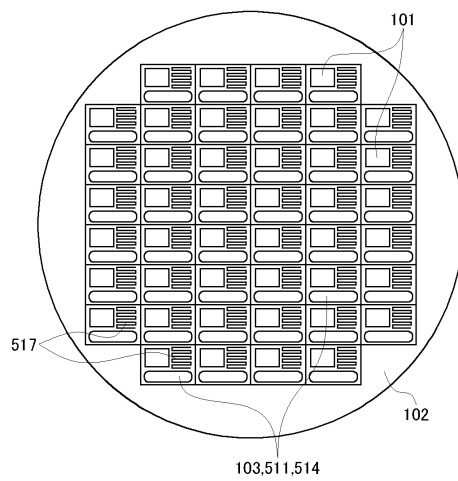
【図 9】



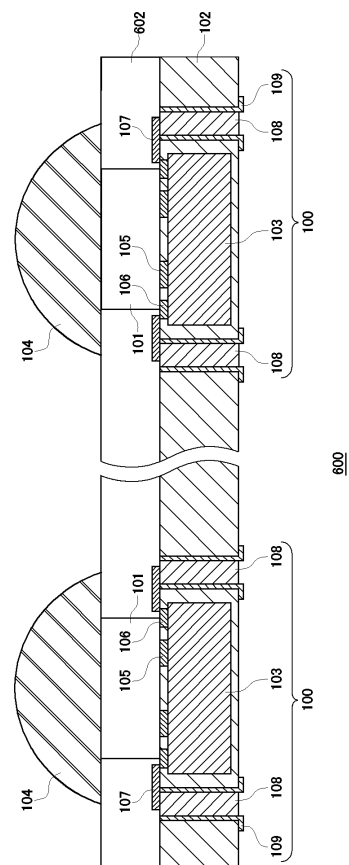
【図 10】



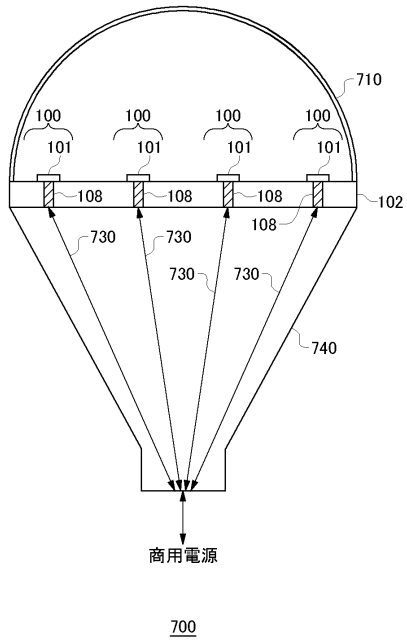
【図 11】



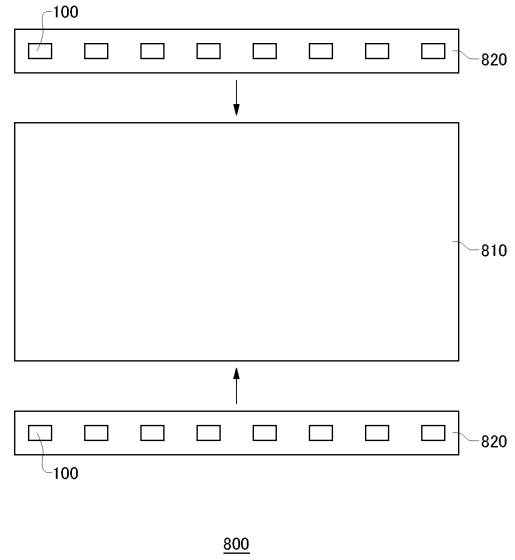
【図 12】



【図 13】



【図 14】



フロントページの続き

(72)発明者 ソン、ホ ヨウン

大韓民国、キョンギ - ド、スウォン、ヨントン - グ、マエタン 3 - ドン 3 1 4 サムソン エ
ルイーディー カンパニーリミテッド . 内

審査官 村井 友和

(56)参考文献 特開 2 0 0 9 - 1 7 7 0 9 4 (J P , A)

特開 2 0 0 6 - 2 5 3 3 7 0 (J P , A)

特開 2 0 0 6 - 3 1 0 5 6 3 (J P , A)

特開 2 0 0 8 - 2 3 5 7 9 2 (J P , A)

国際公開第 2 0 0 5 / 1 0 4 2 4 8 (W O , A 1)

特開昭 6 3 - 1 1 1 6 8 2 (J P , A)

国際公開第 2 0 0 8 / 1 2 3 0 2 0 (W O , A 1)

特開 2 0 0 9 - 1 1 7 5 3 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 3 3 / 0 0 - 3 3 / 6 4