



(12) 发明专利申请

(10) 申请公布号 CN 103378916 A

(43) 申请公布日 2013. 10. 30

(21) 申请号 201210117338. 6

(22) 申请日 2012. 04. 19

(71) 申请人 中兴通讯股份有限公司

地址 518057 广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦法务部

(72) 发明人 陈雨 杨晓东

(74) 专利代理机构 北京安信方达知识产权代理有限公司 11262

代理人 李健 龙洪

(51) Int. Cl.

H04J 3/06 (2006. 01)

H04L 7/00 (2006. 01)

H04L 1/16 (2006. 01)

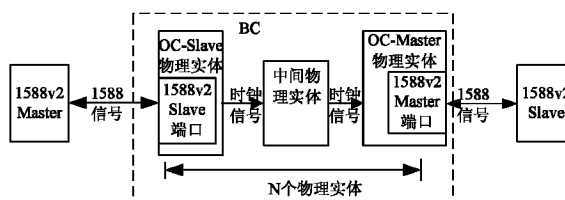
权利要求书3页 说明书10页 附图3页

(54) 发明名称

一种时钟传输方法、边界时钟及透传时钟

(57) 摘要

本发明公开了一种时钟传输方法、边界时钟及透传时钟,包括:边界时钟的普通时钟-从时钟物理实体完成与主时钟的时钟或时间同步,并对所述边界时钟的中间物理实体进行时钟或时间同步;所述中间物理实体对所述边界时钟的普通时钟-主时钟物理实体进行时钟或时间同步,所述普通时钟-主时钟物理实体对从时钟同步进行时钟或时间。本发明通过虚拟网元解决在无法实现 IEEE 1588v2 协议的网络中,对于 IEEE 1588v2 协议的支持问题。



1. 一种时钟传输方法,其特征在于,包括:

边界时钟的普通时钟 - 从时钟物理实体完成与主时钟的时钟或时间同步,并对所述边界时钟的中间物理实体进行时钟或时间同步;

所述中间物理实体对所述边界时钟的普通时钟 - 主时钟物理实体进行时钟或时间同步,所述普通时钟 - 主时钟物理实体对从时钟同步进行时钟或时间。

2. 如权利要求 1 所述的方法,其特征在于,在进行时钟同步时,所述边界时钟的物理实体之间通过时钟信号进行时钟同步;在进行时间同步时,所述边界时钟的物理实体之间通过时钟信号进行时钟同步后,通过时间信号进行时间同步。

3. 如权利要求 2 所述的方法,其特征在于:

在边界时钟的各物理实体所在的物理网元为微波物理网元时,时钟信号为微波空口时钟;物理网元为同步数字体系(SDH)物理网元时,时钟信号为 STM-N 线路时钟;物理网元为同步以太网网络时,时钟信号为同步以太网时钟;

在边界时钟的各物理实体所在的物理网元为微波物理网元时,时间信号为微波空口 1 秒脉冲(PPS);物理网元为级联网元时,时间信号为 1PPS 线缆或时间戳形式的 1PPS 信号编码。

4. 一种时钟传输方法,其特征在于,包括:

透传时钟的边界物理实体在接收到主时钟发送的报文后,采集报文入时刻,将入时刻乘以(-1)累加至同步报文修正域,将报文透传给透传时钟的中间物理实体;

所述中间物理实体将报文透传给输出端口所在的物理实体,输出端口所在的物理实体采集报文的出时刻,将出时刻乘以(+1)累加至同步报文修正域中。

5. 如权利要求 4 所述的方法,其特征在于,在进行时钟同步时,所述透传时钟的物理实体之间通过时钟信号进行时钟同步;在进行时间同步时,所述透传时钟的物理实体之间通过时钟信号进行时钟同步后,通过时间信号进行时间同步。

6. 一种边界时钟,其特征在于,包括:普通时钟 - 从时钟物理实体、中间物理实体和普通时钟 - 主时钟物理实体,其中:

所述普通时钟 - 从时钟物理实体,用于完成与主时钟的时钟或时间同步,并对所述边界时钟的中间物理实体进行时钟或时间同步;

所述中间物理实体,用于对所述边界时钟的普通时钟 - 主时钟物理实体进行时钟或时间同步;

所述普通时钟 - 主时钟物理实体,用于对从时钟进行时钟或时间同步。

7. 如权利要求 6 所述的边界时钟,其特征在于,所述普通时钟 - 从时钟物理实体包括:标准接口和处理单元、时钟和时间信号输入输出处理单元以及系统时钟与时间同步维护单元,其中:

所述标准接口和处理单元,用于实现协议接口,与支持相应协议的网元对接;

所述时钟和时间信号输入输出处理单元,用于实现输入信号到系统时钟和时间参考源信号的转化;以及,实现系统时钟和时间到输出时钟和时间信号的转化;

所述系统时钟与时间同步维护单元,用于实现系统时钟与时间的参考源选择、时钟与时间的同步和分发。

8. 如权利要求 7 所述的边界时钟,其特征在于,所述标准接口和处理单元包括:1588v2

协议处理模块、1588v2 时间戳生成器模块和 1588v2 信号输入输出处理模块,其中:

所述 1588v2 协议处理模块,用于从所述 1588v2 时间戳生成器模块读取本地时间戳并从 1588v2 协议报文解析出时间戳,将时间戳匹配成对后发送给所述 1588v2 信号输入输出处理模块;

所述 1588v2 时间戳生成器模块,用于识别并检查输出和输入的以太网报文,生成时间戳;

所述 1588v2 信号输入输出处理模块,用于根据所述 1588v2 协议处理模块发送的成对的时间戳,输出时钟或时间参考源信号。

9. 如权利要求 8 所述的边界时钟,其特征在于,所述时钟和时间信号输入输出处理单元包括:时钟信号输入输出处理模块和时间信号输入输出处理模块,其中:

所述时钟信号输入输出处理模块,用于实现输入信号到系统时钟参考源信号的转化;及系统时钟到输出时钟信号的转化;

所述时间信号输入输出处理模块,用于实现输入信号到系统时间参考源信号的转化;及实现系统时间到输出时间信号的转化。

10. 如权利要求 9 所述的边界时钟,其特征在于,所述系统时钟与时间同步维护单元包括:系统时钟与时间分发模块、系统时钟与时间同步模块及时钟与时间参考源选择模块,其中:

所述时钟与时间参考源选择模块,用于从所述 1588v2 信号输入输出处理模块输出的时钟或时间参考源信号、以及时钟和时间信号输入输出处理单元发送的时钟或时间参考源信号中,选择出主用时钟和时间参考源输出给所述系统时钟与时间同步模块;

所述系统时钟与时间同步模块,用于根据主用时钟和时间参考源,实现系统时钟与时间同步,输出同步后的系统时钟和时间信号;

所述系统时钟与时间分发模块,用于进行系统时钟与时间的分发。

11. 如权利要求 10 所述的边界时钟,其特征在于:

所述普通时钟-主时钟物理实体包括:1588v2 协议处理模块、1588 时间戳生成器模块、时钟和时间信号输入输出处理单元和系统时钟与时间同步维护单元;

所述中间物理实体包括:时钟和时间信号输入输出处理单元和系统时钟与时间同步维护单元。

12. 一种透传时钟,其特征在于,包括:边界物理实体和中间物理实体,其中:

所述边界物理实体,用于在接收到主时钟发送的报文后,采集报文入时刻,将入时刻乘以(-1)累加至同步报文修正域,将报文透传给中间物理实体;在接收到中间物理实体发送的报文后,采集报文的出时刻,将出时刻乘以(+1)累加至同步报文修正域中;

所述中间物理实体,用于将报文透传给输出端口所在的物理实体。

13. 如权利要求 12 所述的透传时钟,其特征在于,所述边界物理实体包括:时钟和时间信号输入输出处理单元、系统时钟与时间同步维护单元和延时修正处理单元,其中:

所述时钟和时间信号输入输出处理单元,用于实现输入信号到系统时钟和时间参考源信号的转化;以及,实现系统时钟和时间到输出时钟和时间信号的转化;

所述系统时钟与时间同步维护单元,用于实现系统时钟与时间的参考源选择、时钟与时间的同步和分发;

所述延时修正处理单元,用于实现信号的透传和驻留延时的修正。

14. 如权利要求 13 所述的透传时钟,其特征在于,所述延时修正处理单元包括:入时刻采集模块、1588 信号透传和出时刻采集模块及延时修正处理模块,其中:

所述入时刻采集模块,用于对 1588 信号采集入时刻,并将 1588 信号送至 1588 信号透传模块;

所述 1588 信号透传模块,用于在接收到所述入时刻采集模块发送的 1588 信号时,将 1588 信号透传至下一级物理实体;在接收到上一级物理实体透传的 1588 信号时,将 1588 信号透传给出时刻采集及延时修正处理模块;

所述出时刻采集及延时修正处理模块,用于采集接收到的 1588 信号的出时刻并进行信号延时修正处理,将修正后的 1588 信号输出给从时钟。

15. 如权利要求 13 所述的透传时钟,其特征在于,所述中间物理实体包括:时钟和时间信号输入输出处理单元、系统时钟与时间同步维护单元和延时修正处理单元,所述延时修正处理单元包含 1588 信号透传模块,其中:

所述 1588 信号透传模块,用于将接收到的上一级物理实体透传的 1588 信号透传至下一级物理实体。

一种时钟传输方法、边界时钟及透传时钟

技术领域

[0001] 本发明涉及通用型时钟同步技术,尤其涉及一种时钟传输方法、边界时钟及透传时钟。

背景技术

[0002] 无线系统中 CDMA2000、TD-SCDMA、LTE-TDD 和 LTE-A 等无线技术的空口同步,以及多媒体 (Multimedia Broadcast/Multicast Service, MBMS) 应用,对时间同步有相应的要求。在这些无线系统中,一般由基站控制器 (BSC/RNC) 向基站传递时间,这要求中间的回传网络支持全网的时间同步。

[0003] IEEE 1588v2 协议是由电气与电子工程师学会 (IEEE) 提出的一种可实现精确时钟同步的网络时钟同步协议,其精度可达到亚微秒级,目前广泛应用于以太网、通信网络与系统、分布式测量和控制等领域。随着 1588 时钟同步技术的不断发展,其在通信领域的应用目前也越来越广泛。

[0004] IEEE 1588v2 协议通过主时钟 (1588v2Master) 与从时钟 (1588v2Slave) 之间交换同步报文来实现时钟或时间同步,其中,主时钟和从时钟在协议中也称为普通时钟 (Ordinary Clock, OC)。

[0005] 图 1 为基于 IEEE 1588v2 协议的主从时钟同步报文交换示意图,其同步信息交换过程包括:

[0006] 步骤 A. 1588v2Master 周期性发送同步报文 (Sync 报文) 给 1588v2Slave,并通过同步报文或跟进报文 (FollowUp 报文) 将同步报文出时刻 T1 时间戳发送给 1588v2Slave;

[0007] 步骤 B. 1588v2Slave 接收到同步报文后记录同步报文到达时刻 T2 时间戳,并从同步报文或跟进报文中解析出 T1 时间戳;

[0008] 如果 1588v2Slave 与 1588v2Master 要实现时钟 (频率) 同步,其经过步骤 A 和步骤 B 所得的 T1 和 T2 时间戳即可满足时钟同步的需求,如果来实现时间 (相位) 同步,还需要步骤 C 和 D。

[0009] 步骤 C. 1588v2Slave 向 1588v2Master 发送延时请求报文 (DelayReq 报文) 并记录其发送时刻 T3 时间戳;

[0010] 步骤 D. 1588v2Master 接收到延时请求报文后记录其到达时刻 T4 时间戳并迅速回复延时回复报文 (DelayResp 报文) 并在该报文中将 T4 时间戳发送给 1588v2Slave, 1588v2Slave 从延时回复报文解析出 T4 时间戳,并利用这四个时间戳完成时间偏差的估计和校准。

[0011] 1588 时钟是典型的分组类时钟,主从间传输网络设备的延时抖动变差 (Packet Delay Variant, PDV) 会对端到端传输的分组报文所携带时钟或时间信号引入噪声,进而对 1588 同步性能产生重要影响。IEEE 1588v2 协议中的边界时钟 (Boundary Clock, BC) 和透传时钟 (Transparent Clock, TC) 可在很大程度上降低 PDV 对 1588 时钟同步性能的影响,从目前 1588 的应用情况来看,一般都要求 1588 主从设备间的传输设备支持 1588v2,传输设

备的角色可根据实际应用场景选择边界时钟或透传时钟。

[0012] 图 2 为 IEEE 1588v2 协议中 BC 模型,其处理单元包括:

[0013] 1588v2Slave 端口:1588 信号的输入端口,输入信号在生成时间戳之前体现为 1588 报文形式;

[0014] 1588 时间戳生成器:1588 报文在输入和输出时的时间戳生成处理,1588 报文在经过 1588 时间戳生成器后形成 1588 时钟信号;

[0015] 系统时钟与时间单元:本地时钟或时间经过 1588 输入信号受控后作为 1588BC 网元系统时钟和时间;

[0016] 1588v2Master 端口:1588 信号的输出端口,1588BC 网元将受控系统时钟通过 1588v2Master 端口输出,完成 1588 时钟向下一级 1588 网元传递。

[0017] 图 3 为 IEEE 1588v2 协议中 TC 模型,其处理单元包括:

[0018] 本地时钟与时间单元:1588TC 网元工作时钟与时间,为出时刻采集及延时修正处理单元提供工作时钟和时间,1588TC 网元工作时钟与时间不强制要求受控于外部时钟与时间参考源;

[0019] 入时刻采集单元:对输入的 1588 信号采集输入时刻,入时刻以时间戳形式承载于 1588 报文中;

[0020] 1588 信号透传单元:1588 信号经过 1588TC 网元内部的透传单元透传,1588 信号透传单元的具体物理形式通常是以太网交换芯片;

[0021] 出时刻采集及延时修正处理单元:对输出的 1588 信号采集输出时刻,并与 1588 报文内部承载的入时刻做差,计算 1588 信号在 1588TC 网元内部的驻留延时,并将驻留延时累加至 1588 报文的修正域 (correctionField) 中。

[0022] 由标准 IEEE 1588v2 协议中 BC 和 TC 的功能来看,BC 主要通过时钟或时间的逐级下控,降低 PDV 对端到端 1588 主从同步性能的影响。TC 主要通过修正时钟或时间信号的通过延时,降低 PDV 引入的噪声。

[0023] 在 1588 时钟子网中,回传网络一般扮演 BC 和 TC 的角色,这要求回传网络的每个网元都支持 IEEE 1588v2 协议,但 IEEE 1588v2 协议通常在网元的以太网口才能实现,因此对于非以太网回传网络,无法实现标准的 IEEE 1588v2BC 和 TC。

发明内容

[0024] 本发明要解决的技术问题是提供一种时钟传输方法、边界时钟及透传时钟,解决非以太网回传网络无法支持 IEEE 1588v2 协议的问题。

[0025] 为解决上述技术问题,本发明的一种时钟传输方法,包括:

[0026] 边界时钟的普通时钟 - 从时钟物理实体完成与主时钟的时钟或时间同步,并对所述边界时钟的中间物理实体进行时钟或时间同步;

[0027] 所述中间物理实体对所述边界时钟的普通时钟 - 主时钟物理实体进行时钟或时间同步,所述普通时钟 - 主时钟物理实体对从时钟同步进行时钟或时间。

[0028] 进一步地,在进行时钟同步时,所述边界时钟的物理实体之间通过时钟信号进行时钟同步;在进行时间同步时,所述边界时钟的物理实体之间通过时钟信号进行时钟同步后,通过时间信号进行时间同步。

[0029] 进一步地,在边界时钟的各物理实体所在的物理网元为微波物理网元时,时钟信号为微波空口时钟;物理网元为同步数字体系(SDH)物理网元时,时钟信号为STM-N线路时钟;物理网元为同步以太网网络时,时钟信号为同步以太网时钟。

[0030] 在边界时钟的各物理实体所在的物理网元为微波物理网元时,时间信号为微波空口1秒脉冲(PPS);物理网元为级联网元时,时间信号为1PPS线缆或时间戳形式的1PPS信号编码。

[0031] 进一步地,一种时钟传输方法,包括:

[0032] 透传时钟的边界物理实体在接收到主时钟发送的报文后,采集报文入时刻,将入时刻乘以(-1)累加至同步报文修正域,将报文透传给透传时钟的中间物理实体;

[0033] 所述中间物理实体将报文透传给输出端口所在的物理实体,输出端口所在的物理实体采集报文的出时刻,将出时刻乘以(+1)累加至同步报文修正域中。

[0034] 进一步地,在进行时钟同步时,所述透传时钟的物理实体之间通过时钟信号进行时钟同步;在进行时间同步时,所述透传时钟的物理实体之间通过时钟信号进行时钟同步后,通过时间信号进行时间同步。

[0035] 进一步地,一种边界时钟,包括:普通时钟-从时钟物理实体、中间物理实体和普通时钟-主时钟物理实体,其中:

[0036] 所述普通时钟-从时钟物理实体,用于完成与主时钟的时钟或时间同步,并对所述边界时钟的中间物理实体进行时钟或时间同步;

[0037] 所述中间物理实体,用于对所述边界时钟的普通时钟-主时钟物理实体进行时钟或时间同步;

[0038] 所述普通时钟-主时钟物理实体,用于对从时钟进行时钟或时间同步。

[0039] 进一步地,所述普通时钟-从时钟物理实体包括:标准接口和处理单元、时钟和时间信号输入输出处理单元以及系统时钟与时间同步维护单元,其中:

[0040] 所述标准接口和处理单元,用于实现协议接口,与支持相应协议的网元对接;

[0041] 所述时钟和时间信号输入输出处理单元,用于实现输入信号到系统时钟和时间参考源信号的转化;以及,实现系统时钟和时间到输出时钟和时间信号的转化;

[0042] 所述系统时钟与时间同步维护单元,用于实现系统时钟与时间的参考源选择、时钟与时间的同步和分发。

[0043] 进一步地,所述标准接口和处理单元包括:1588v2协议处理模块、1588v2时间戳生成器模块和1588v2信号输入输出处理模块,其中:

[0044] 所述1588v2协议处理模块,用于从所述1588v2时间戳生成器模块读取本地时间戳并从1588v2协议报文解析出时间戳,将时间戳匹配成对后发送给所述1588v2信号输入输出处理模块;

[0045] 所述1588v2时间戳生成器模块,用于识别并检查输出和输入的以太网报文,生成时间戳;

[0046] 所述1588v2信号输入输出处理模块,用于根据所述1588v2协议处理模块发送的成对的时间戳,输出时钟或时间参考源信号。

[0047] 进一步地,所述时钟和时间信号输入输出处理单元包括:时钟信号输入输出处理模块和时间信号输入输出处理模块,其中:

[0048] 所述时钟信号输入输出处理模块,用于实现输入信号到系统时钟参考源信号的转化;及系统时钟到输出时钟信号的转化;

[0049] 所述时间信号输入输出处理模块,用于实现输入信号到系统时间参考源信号的转化;及实现系统时间到输出时间信号的转化。

[0050] 进一步地,所述系统时钟与时间同步维护单元包括:系统时钟与时间分发模块、系统时钟与时间同步模块及时钟与时间参考源选择模块,其中:

[0051] 所述时钟与时间参考源选择模块,用于从所述 1588v2 信号输入输出处理模块输出的时钟或时间参考源信号、以及时钟和时间信号输入输出处理单元发送的时钟或时间参考源信号中,选择出主用时钟和时间参考源输出给所述系统时钟与时间同步模块;

[0052] 所述系统时钟与时间同步模块,用于根据主用时钟和时间参考源,实现系统时钟与时间同步,输出同步后的系统时钟和时间信号;

[0053] 所述系统时钟与时间分发模块,用于进行系统时钟与时间的分发。

[0054] 进一步地,所述普通时钟-主时钟物理实体包括:1588v2 协议处理模块、1588 时间戳生成器模块、时钟和时间信号输入输出处理单元和系统时钟与时间同步维护单元;

[0055] 所述中间物理实体包括:时钟和时间信号输入输出处理单元和系统时钟与时间同步维护单元。

[0056] 进一步地,一种透传时钟,包括:边界物理实体和中间物理实体,其中:

[0057] 所述边界物理实体,用于在接收到主时钟发送的报文后,采集报文入时刻,将入时刻乘以(-1)累加至同步报文修正域,将报文透传给中间物理实体;在接收到中间物理实体发送的报文后,采集报文的出时刻,将出时刻乘以(+1)累加至同步报文修正域中;

[0058] 所述中间物理实体,用于将报文透传给输出端口所在的物理实体。

[0059] 进一步地,所述边界物理实体包括:时钟和时间信号输入输出处理单元、系统时钟与时间同步维护单元和延时修正处理单元,其中:

[0060] 所述时钟和时间信号输入输出处理单元,用于实现输入信号到系统时钟和时间参考源信号的转化;以及,实现系统时钟和时间到输出时钟和时间信号的转化;

[0061] 所述系统时钟与时间同步维护单元,用于实现系统时钟与时间的参考源选择、时钟与时间的同步和分发;

[0062] 所述延时修正处理单元,用于实现信号的透传和驻留延时的修正。

[0063] 进一步地,所述延时修正处理单元包括:入时刻采集模块、1588 信号透传和出时刻采集模块及延时修正处理模块,其中:

[0064] 所述入时刻采集模块,用于对 1588 信号采集入时刻,并将 1588 信号送至 1588 信号透传模块;

[0065] 所述 1588 信号透传模块,用于在接收到所述入时刻采集模块发送的 1588 信号时,将 1588 信号透传至下一级物理实体;在接收到上一级物理实体透传的 1588 信号时,将 1588 信号透传给出时刻采集及延时修正处理模块;

[0066] 所述出时刻采集及延时修正处理模块,用于采集接收到的 1588 信号的出时刻并进行信号延时修正处理,将修正后的 1588 信号输出给从时钟。

[0067] 进一步地,所述中间物理实体包括:时钟和时间信号输入输出处理单元、系统时钟与时间同步维护单元和延时修正处理单元,所述延时修正处理单元包含 1588 信号透传模

块,其中:

[0068] 所述 1588 信号透传模块,用于将接收到的上一级物理实体透传的 1588 信号透传至下一级物理实体。

[0069] 综上所述,本发明通过虚拟网元解决在无法实现 IEEE 1588v2 协议的网络中,对于 IEEE 1588v2 协议的支持问题。

附图说明

[0070] 图 1 为现有技术中 IEEE 1588v2 协议的主从时钟同步报文交换示意图;

[0071] 图 2 为现有技术中 IEEE 1588v2 协议 BC 实现方法示意图;

[0072] 图 3 为现有技术中 IEEE 1588v2 协议 TC 实现方法示意图;

[0073] 图 4~图 5 为本实施方式的 1588v2 虚拟 BC 的示意图;

[0074] 图 6 为本实施方式的 1588v2 虚拟 TC 的示意图;

[0075] 图 7 为本实施方式的物理实体的示意图。

具体实施方式

[0076] 本实施方式提供了一种支持 IEEE 1588v2 的虚拟网元,包括支持 IEEE 1588v2 的虚拟 TC 和支持 IEEE 1588v2 的虚拟 BC,其中:

[0077] (一)支持 IEEE 1588v2 的虚拟 BC,物理上体现为非以太网回传网络,网络由多个物理实体组成,包括:

[0078] (1)虚拟 BC 通过 IEEE 1588v2 时钟或时间接口与 1588v2Master 对接,其中 BC 与 1588v2Master 对接的物理实体为普通时钟-从时钟(OC-Slave)物理实体,实现 BC 同步于输入 1588v2 时钟或时间信号;

[0079] (2)虚拟 BC 内部物理实体之间通过时钟信号实现频率同步;

[0080] 时钟信号对于不同传输网络为不同形式,对于 SDH(同步数字体系)网络,是 STM-N 线路时钟;对于微波网络,是微波空口时钟;对于同步以太网网络,是 SyncE(同步以太网)时钟。

[0081] (3)虚拟 BC 内部物理实体之间通过内部定义的时间信号实现时间同步,时间信号可选择不同形式,如 1 秒脉冲(PPS)信号;

[0082] (4)虚拟 BC 通过 IEEE 1588v2 时钟或时间接口与 1588v2Slave 对接,其中,BC 与 1588v2Slave 对接的物理实体为普通时钟-主时钟(OC-Master)物理实体,实现 BC 向 1588v2Slave 输出时钟或时间信号。

[0083] (二)支持 IEEE 1588v2 的虚拟 TC,物理上体现为非以太网回传网络,网络由多个物理实体组成,包括:

[0084] (1)虚拟 TC 通过 IEEE 1588v2 时钟或时间接口与 1588v2Master 对接。其中 TC 与 1588v2Master 对接的物理实体为边界物理实体,实现入时刻采集功能;

[0085] (2)物理实体之间通过时钟信号实现频率同步;

[0086] 时钟信号对于不同传输网络为不同形式,对于 SDH 网络,是 STM-N 线路时钟;对于微波网络,是微波空口时钟;对于同步以太网网络,是 SyncE 时钟。

[0087] (3)物理实体之间通过内部定义的时间信号实现时间同步;

[0088] 时间信号可选择不同形式,如 1PPS 信号。

[0089] (4)TC 透传信号经过中间物理实体透传;虚拟 TC 通过 IEEE 1588v2 时钟或时间接口与 1588v2Slave 对接,其中,TC 与 1588v2Slave 对接的物理实体为输出端口所在的物理实体(输出端口所在的物理实体属于边界物理实体)实现出时刻采集和 TC 内部驻留延时修正功能。

[0090] 本实施方式中构成上述 BC 和 TC 等支持 IEEE 1588v2 的虚拟网元的物理实体,包括:

[0091] 标准接口和处理单元,包括 1588v2 协议处理模块、1588 时间戳生成器模块和 1588v2 时钟输入输出处理模块,主要实现 IEEE 1588v2 协议接口,可与支持 IEEE 1588v2 协议的其他网元对接;

[0092] 时钟和时间信号输入输出处理单元,包括时钟信号输入输出处理模块和时间信号输入输出处理模块。对于输入时钟和时间信号,实现输入信号到系统时钟和时间参考信号的转化;对于输出时钟和时间信号,实现系统时钟和时间到输出时钟和时间信号的转化;

[0093] 系统时钟与时间同步维护单元,包括系统时钟与时间分发、系统时钟与时间同步及时钟与时间参考源选择模块,主要实现系统时钟与时间的参考源选择、同步和分发。系统时钟与时间是物理实体的时钟和时间基准。

[0094] 延时修正处理单元,包括入时刻采集、1588 信号透传和出时刻采集及延时修正处理模块。该单元主要实现 1588 信号的透传和虚拟网元内部驻留延时的修正。

[0095] 下面结合附图对本实施方式的具体实施例作进一步详细说明。

[0096] 图 4 为本实施方式 1588v2 虚拟 BC。其中 BC 与 1588v2Master 对接的物理实体为普通时钟-从时钟物理实体,实现 1588v2OC-Slave 功能(简称该物理实体为 BC 的 OC-Slave 物理实体),实现 BC 同步于输入 1588v2 时钟或时间信号;BC 内部的物理实体间的同步方式可能为时钟(频率)同步或时间(相位)同步,与虚拟网元的 1588 同步应用模式是时钟同步还是时间同步有关。BC 与 1588v2Slave 对接的物理实体为普通时钟-主时钟物理实体,实现 1588v2OC-Master 功能(简称该物理实体为 BC 的 OC-Master 物理实体),实现 BC 向 1588v2Slave 输出时钟或时间信号。

[0097] (1)当采用基于 1588 的时钟(频率)同步时,如图 4 所示,BC 内部通过时钟信号来实现各个物理实体之间的时钟同步,以实现基于 1588 的时钟传递。

[0098] BC 内部各个物理实体之间的时钟信号,取决于物理实体所在的物理网元。对于微波物理网元,时钟信号一般为微波空口时钟;对于 SDH 物理网元,时钟信号一般为 STM-N 线路时钟。

[0099] (2)当采用基于 1588 的时间(相位)同步时,如图 5 所示,BC 内部通过时钟信号来实现各个物理实体之间的时钟同步,在时钟同步基础上,BC 内部通过时间信号来实现虚拟网元内部各个物理实体之间的时间(相位)同步,以实现基于 1588 的时间传递。BC 内部各个物理实体之间的时间信号,一般为 1PPS 信号,实际应用时 1PPS 信号可以体现为不同的形式。对于微波物理网元,时间信号一般为微波空口 1PPS,对于级联网元,时间信号一般为 1PPS 线缆或时间戳形式的 1PPS 信号编码。本实施方式对于 1PPS 信号的具体形式不做限制。

[0100] 1588 信号传递的具体过程描述如下：

[0101] (一) 1588v2Master 发送同步报文并记录报文出时刻 T1 时间戳, 并通过同步报文或跟进报文将同步报文出时刻 T1 时间戳发送给 BC 的 OC-Slave 物理实体；

[0102] (二) BC 的 OC-Slave 物理实体接收 1588v2Master 的同步报文时记录报文入时刻 T2 时间戳, 1588 报文在与 1588v2Master 对接的 OC-Slave 物理实体内部终结, 若 BC 用于时钟传递, BC 的 OC-Slave 物理实体利用 T1 和 T2 时间戳完成 BC 与 1588v2Master 的时钟同步；若 BC 用于时间传递, BC 的 OC-Slave 物理实体需要发送延时请求报文并记录其发送时刻 T3 时间戳；

[0103] (三) 1588v2Master 接收到延时请求报文后记录其到达时刻 T4 时间戳并迅速回复延时回复报文并在该报文中将 T4 时间戳发送给 BC 的 OC-Slave 物理实体；

[0104] (四) BC 的 OC-Slave 物理实体从延时回复报文解析出 T4 时间戳, 并利用这四个时间戳完成时间偏差的估计和校准, 实现 BC 与 1588v2Master 的时间同步；

[0105] (五) BC 的 OC-Master 物理实体向 1588v2Slave 周期发送同步报文, 并通过同步报文或跟进报文将同步报文出时刻 T1 时间戳发送给 1588v2Slave, 若 BC 用于时钟传递, 1588v2Slave 利用 T1 和 T2 时间戳完成 1588v2Slave 与 BC 的时钟同步；若 BC 用于时间传递, 1588v2Slave 需要发送延时请求报文并记录其发送时刻 T3 时间戳, BC 的 OC-Master 物理实体接收到延时请求报文后记录其到达时刻 T4 时间戳并迅速回复延时回复报文并在该报文中将 T4 时间戳发送给 1588v2Slave, 1588v2Slave 从延时回复报文解析出 T4 时间戳, 并利用这四个时间戳完成时间偏差的估计和校准, 实现 1588v2Slave 与 BC 的时间同步。

[0106] 附图 6 为本实施方式的 1588v2 虚拟 TC。

[0107] TC 内部的物理实体间需要通过时间（相位）信号来实现各个物理实体之间的时间同步, 以保证对 1588 信号驻留延时计算的准确度。TC 内部通过时钟信号来实现各个物理实体之间的时钟同步, 在时钟同步基础上, TC 内部通过时间信号来各个物理实体之间的时间同步。

[0108] TC 内部各个物理实体之间的时钟信号, 取决于物理实体所在的物理网元。对于微波物理网元, 时钟信号一般为微波空口时钟；对于 SDH 网元, 时钟信号一般为 STM-N 线路时钟。TC 内部各个物理实体之间的时间信号, 一般为 1PPS 信号, 实际应用时 1PPS 信号可以体现为不同的形式。对于微波物理网元, 时间信号一般为微波空口 1PPS, 对于级联网元, 时间信号一般为 1PPS 线缆或时间戳形式的 1PPS 信号编码。本实施方式对于 1PPS 信号的具体形式不做限制。

[0109] 1588 信号透传的具体过程描述如下：

[0110] (一) 1588v2Master 发送给 1588v2Slave 的同步报文（虚拟 TC 透传信号）通过 TC 的边界物理实体进入虚拟 TC 时, 采集同步报文入时刻（输入时间戳）并乘以 (-1) 累加至同步报文修正域 (correctionField) 中；

[0111] (二) 同步报文在虚拟 TC 内部透传, 经过虚拟 TC 输出端口所在的物理实体时, 采集同步报文出时刻（输出时间戳）并乘以 (+1) 累加至同步报文修正域中, 这样同步报文在虚拟 TC 内部的驻留延时就得到修正。

[0112] (三) 1588v2Slave 发送给 1588v2Master 的延时测量请求报文（若存在）进入虚拟 TC 时, 采集报文入时刻并乘以 (-1) 累加至同步报文修正域中；

[0113] (四) 延时测量请求报文在虚拟 TC 内部透传, 经过虚拟 TC 输出端口所在的物理实体时, 采集延时测量请求报文出时刻并乘以 (+1) 累加至延时测量请求报文修正域中, 这样延时测量请求报文在虚拟 TC 内部的驻留延时就得到修正。

[0114] 图 7 为本实施方式的构成支持 1588 的虚拟网元的物理实体由多个处理单元组成, 具体包括的处理单元如下:

[0115] 标准接口和处理单元, 包括 1588v2 协议处理模块、1588v2 时间戳生成器模块和 1588v2 信号输入输出处理模块, 其中各个模块的功能如下:

[0116] 1588v2 协议处理模块: 完成输入输出 1588v2 协议报文处理, 实现不同 IEEE 1588v2 协议时钟类型对 1588v2 协议报文的处理, 完成时间戳收集和匹配。收集过程包括从 1588v2 时间戳生成器读取本地时间戳和从 1588v2 协议报文解析出时间戳, 收集后的时间戳匹配成对后送至 1588v2 信号输入输出处理模块;

[0117] 1588v2 信号输入输出处理模块: 该模块输入为成对 1588 时间戳, 输出为 1588 时钟或时间参考源信号;

[0118] 1588 时间戳生成器模块: 识别并检查输出和输入的以太网报文, 对于符合标准 IEEE 1588v2 协议的事件报文生成 1588 时间戳;

[0119] 时钟和时间信号输入输出处理单元, 包括时钟信号输入输出处理模块和时间信号输入输出处理模块。其中各个模块的功能如下:

[0120] 时钟信号输入输出处理模块: 对于输入时钟信号, 实现输入信号到系统时钟参考源信号的转化; 对于输出时钟信号, 实现系统时钟到输出时钟信号的转化;

[0121] 时间信号输入输出处理模块: 对于输入时间信号, 实现输入信号到系统时间参考源信号的转化; 对于输出时间信号, 实现系统时间到输出时间信号的转化;

[0122] 系统时钟与时间同步维护单元, 包括系统时钟与时间分发模块、系统时钟与时间同步模块, 及时钟与时间参考源选择模块, 其中, 各个模块的功能如下:

[0123] 时钟与时间参考源选择模块: 输入为多路时钟和时间信号, 包括时钟或时间参考源信号, 以及时钟和时间信号输入输出处理单元发送过来的其他类型时钟或时间参考源信号。该模块根据系统时钟和时间参考源状态及优先级等信息, 决定系统主用的时钟和时间参考源, 选择出主用时钟和时间参考源输出给系统时钟与时间同步模块;

[0124] 系统时钟与时间同步模块: 该模块输入为系统时钟和时间参考源信号, 据主用时钟和时间参考源, 主要实现系统时钟与时间同步, 输出同步后的系统时钟和时间信号;

[0125] 系统时钟与时间分发模块: 该模块输入为同步后的系统时钟和时间信号, 主要完成系统时钟与时间向装置内部各个模块分发;

[0126] 延时修正处理单元, 包括入时刻采集模块、1588 信号透传模块, 和出时刻采集及延时修正处理模块, 其中各个模块的功能如下:

[0127] 入时刻采集模块: 对虚拟网元透传输入 1588 信号采集入时刻, 并将已采集入时刻的 1588 信号送至 1588 信号透传模块;

[0128] 1588 信号透传模块: 实现 1588 信号透传。具体的, 当该物理实体为 TC 的边界物理实体时, 若输入为来自入时刻采集模块的已采集入时刻的透传 1588 信号, 将该信号直接透传输出至下一级物理实体; 若输入为上一级物理实体透传的 1588 信号, 将该信号透传输出给出时刻采集及延时修正处理模块。当该物理实体为 TC 内部的中间物理实体时, 输入为

上一级物理实体透传的 1588 信号,并将该信号直接透传输出至下一级 TC 物理实体;

[0129] 出时刻采集及延时修正处理模块:该模块输入为来自于 1588 信号透传模块的透传 1588 信号,采集透传 1588 信号出时刻并进行信号延时修正处理,将修正后的 1588 信号输出给 1588v2Slave。

[0130] 上述多个处理单元为实现虚拟 BC/TC 物理实体的处理单元全集,不同物理实体在虚拟 BC/TC 内部所处的位置不同可选择包含其中的部分处理单元。

[0131]

模块名称	OC-Slave 物理实体	OC-Master 物理实体	中间物理实体
------	---------------	----------------	--------

[0132]

1588v2 协议处理模块	√	√	
1588v2 信号输入输出处理模块	√		
1588 时间戳生成器模块	√	√	
时钟信号输入输出处理模块	√	√	√
时间信号输入输出处理模块	√	√	√
系统时钟与时间分发模块	√	√	√
系统时钟与时间同步模块	√	√	√
时钟与时间参考源选择模块	√	√	√
入时刻采集模块			
1588 信号透传模块			
出时刻采集及延时修正处理模块			

[0133]

模块名称	边界物理实体	中间物理实体
1588v2 协议处理模块		
1588v2 信号输入输出处理模块		
1588 时间戳生成器模块		
时钟信号输入输出处理模块	√	√
时间信号输入输出处理模块	√	√
系统时钟与时间分发模块	√	√
系统时钟与时间同步模块	√	√
时钟与时间参考源选择模块	√	√
入时刻采集模块	√	
1588 信号透传模块	√	√
出时刻采集及延时修正处理模块	√	

[0134] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包括在本发明的保护范围之内。

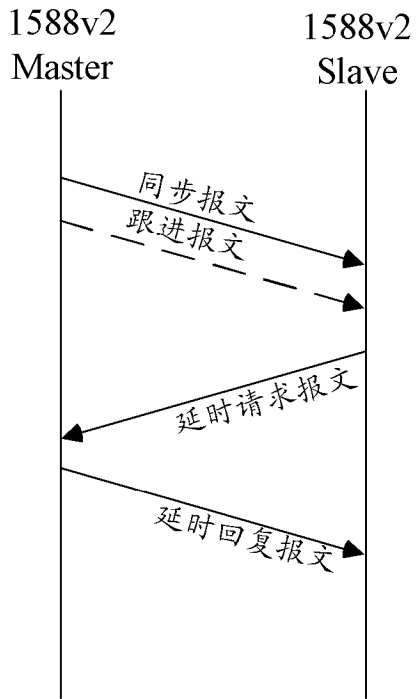


图 1

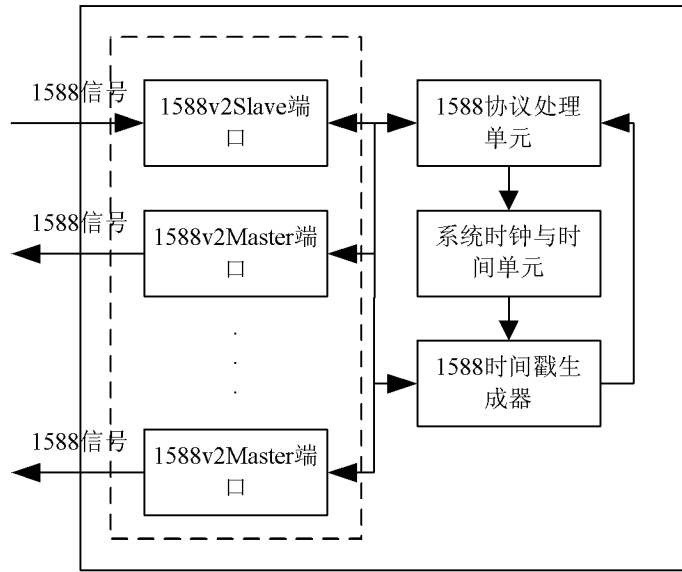


图 2

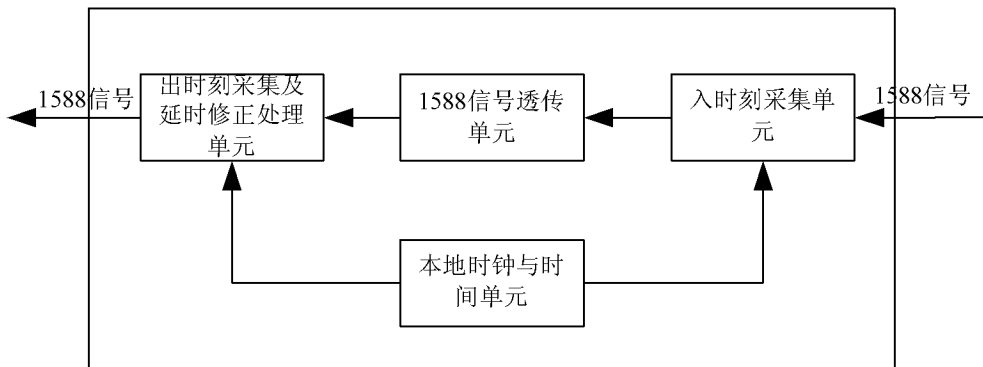


图 3

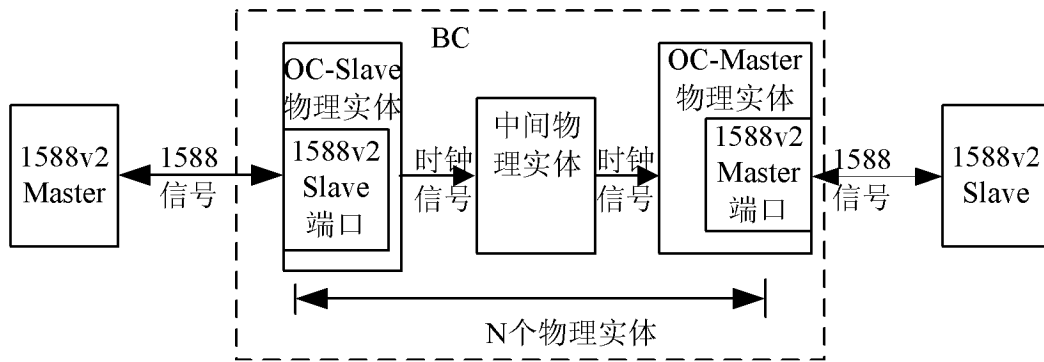


图 4

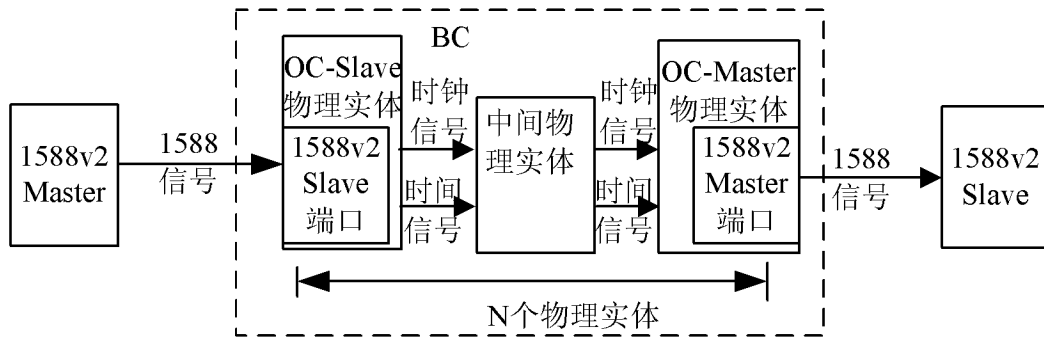


图 5

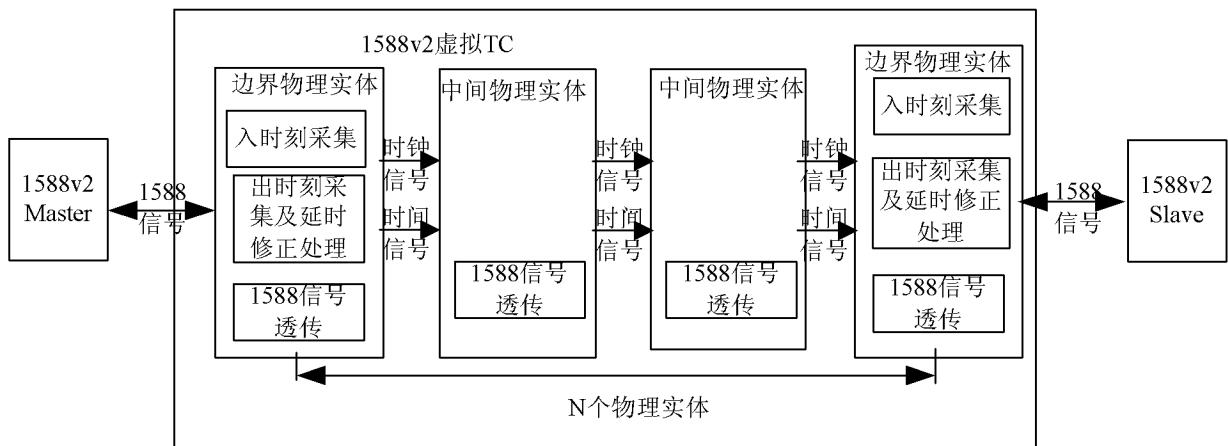


图 6

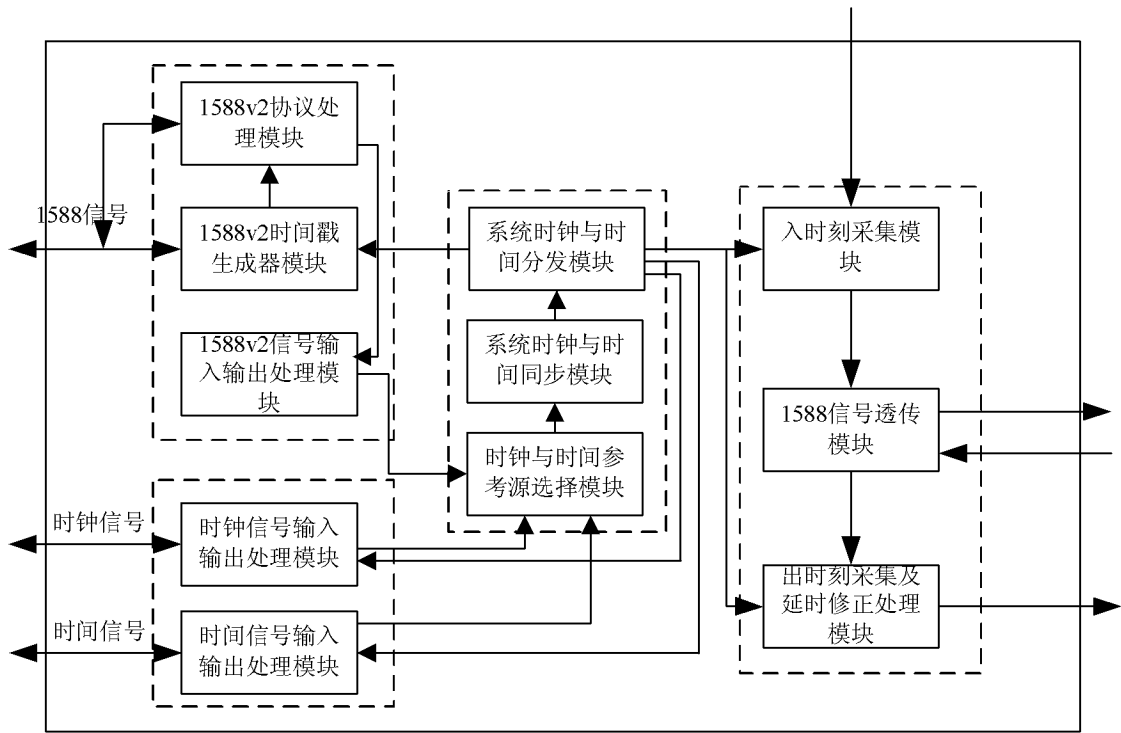


图 7