



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0032425
 (43) 공개일자 2012년04월05일

(51) 국제특허분류(Int. Cl.)
 H04N 5/353 (2011.01) H04N 5/355 (2011.01)
 H04N 5/351 (2011.01)
 (21) 출원번호 10-2011-0094614
 (22) 출원일자 2011년09월20일
 심사청구일자 없음
 (30) 우선권주장
 JP-P-2010-216285 2010년09월28일 일본(JP)

(71) 출원인
 소니 주식회사
 일본국 도쿄도 미나토쿠 코난 1-7-1
 (72) 발명자
 가와구찌 다카요시
 일본 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
 마쯔모토 다꾸야
 일본 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
 (74) 대리인
 박충범, 장수길, 이중희

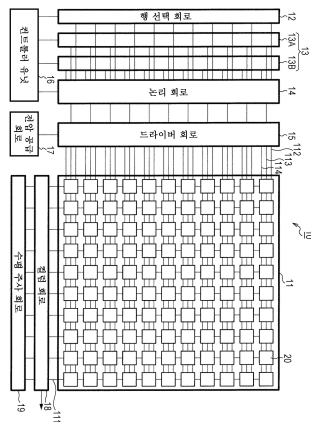
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **화상 처리 장치, 화상 처리 방법, 및 화상 처리 프로그램**

(57) 요약

화상 처리 장치는, 광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부, 및 제 1 노광 기간에 소정의 축적 전하 이상으로 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 제1 노광 기간을 포함하는 제2 노광 기간에 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 수문 모드와, 복수회의 노광 기간에 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 복수회 노광 모드 중 어느 하나에 의해, 신호 레벨을 결정하는 신호 처리부를 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

화상 처리 장치로서,

광을 전하로 변환하는 광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부, 및

제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느 하나를 사용하여, 상기 신호 레벨을 결정하는 신호 처리부를 포함하는, 화상 처리 장치.

청구항 2

제1항에 있어서,

상기 신호 처리부는, 상기 전하에 기초하는 검출값에 따라 상기 신호 레벨을 조정하는 게인을 결정하고, 상기 게인에 기초하여 모드를 상기 수문 모드와 상기 복수회 노광 모드 중 어느 하나로 전환하는, 화상 처리 장치.

청구항 3

제2항에 있어서,

상기 모드가 상기 수문 모드일 때, 상기 신호 처리부는, 상기 게인이 0이 될 경우에 상기 모드를 상기 복수회 노광 모드로 전환하는, 화상 처리 장치.

청구항 4

제2항에 있어서,

상기 모드가 상기 복수회 노광 모드일 때, 상기 신호 처리부는, 상기 게인이 미리 설정된 히스테리시스 이상이 될 경우에 상기 모드를 상기 수문 모드로 전환하는, 화상 처리 장치.

청구항 5

화상 처리 방법으로서,

광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부를 이용하여 광을 전하로 변환하는 단계, 및

신호 처리부가, 제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느 하나를 사용하여, 상기 신호 레벨을 결정하는 단계를 포함하는, 화상 처리 방법.

청구항 6

광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부를 이용하여 광을 전하로 변환하는 단계, 및

신호 처리부가, 제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느

하나를 사용하여, 상기 신호 레벨을 결정하는 단계를 포함하는 처리를, 컴퓨터에 실행시키기 위한 프로그램.

명세서

기술분야

[0001] 본 발명은 화상 처리 장치, 화상 처리 방법, 및 화상 처리 프로그램에 관한 것이다.

배경기술

[0002] CMOS 이미지 센서를 갖는 촬상 장치, 예를 들어, 비디오 카메라나 디지털 스틸 카메라는, 옥내, 옥외, 낮 동안, 그리고 야간 동안 등과 같은 다양한 환경에서 촬영하기 위해 사용된다. 수광되는 광의 변화에 따라, CMOS 이미지 센서에 있어서의 전하 축적 기간을 제어하는 전자 셔터는 노광 시간을 조정함으로써 감도를 최적값으로 설정한다.

[0003] CMOS 이미지 센서를 사용하여 다이내믹 레인지를 확대하기 위해서는, 전자 셔터를 고속으로 릴리즈(release)함으로써 노광 시간을 조정하는 방법, 고속으로 복수의 프레임을 촬영해서 촬상 결과를 중첩하는 방법, 및 기타 다른 방법들이 있다.

[0004] 일본 공개 특허 공보 제2008-99158호에서는, 저 조도에서 통상의 포화 레벨을 좁히지 않고, 높은 신호-대-노이즈 비율로 선형적인 신호를 취득할 수 있고, 통상의 포화 레벨 이상인 레벨의 입사광에 대하여도 선형적인 영역에서 만족할 만한 신호-대-노이즈 비율을 실현하면서, 다이내믹 레인지를 확대할 수 있는 기술이 개시되어 있다. 이 방법에서는, 예를 들어, 도 9에 도시된 바와 같이, t_4 와 t_5 사이의 시간을 1 프레임의 노광 시간 t_0 내지 t_6 의 1/16로 설정한다. 그리고, 시간 t_4 에 축적 전하 d_M 이상의 전하를 리셋하고, 다시 t_4 와 t_5 사이에 노광을 행하고, 시간 t_5 에 축적 전하 d_M 이상의 전하를 리셋한다. t_4 와 t_5 사이에 노광된 전하량 $d_3 - d_M$ 과, 1 프레임의 노광 시간(t_0 내지 t_6)에 노광된 전하량 d_4 에 기초하여, 1 프레임의 노광에 의해 얻어지는 전하량을 산출한다. 이하, 이 방식을 수문 방식(water gate method)이라고 한다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 일본 공개 특허 공보 제2008-99158호

발명의 내용

해결하려는 과제

[0006] 전술한 수문 방식은, 어두운 촬영 신(scene)에서는 긴 노광 시간, 예를 들어, 도 9의 t_0 내지 t_6 의 노광 시간을 사용하기 때문에, 암부의 신호-대-노이즈 비율이 향상되는 와이드 다이내믹 레인지 방식(wide dynamic range method)이다. 그러나, 이 방식에 의하면, 도 9의 예에 도시된 t_4 내지 t_5 의 노광 시간과, t_0 내지 t_6 의 1 프레임의 노광 시간 간의 비율에 기초하여, 1 프레임의 본래의 축적 전하량을 추정하기 때문에, 노광 시간을 자유롭게 변경할 수 없다. 그 결과, 이 방식은, 밝은 촬영 신에서는 촬상 장치의 아이리스(iris)(조리개)의 개구를 좁힘으로써 대응한다.

[0007] 그러나, 아이리스를 이용하는 노광 제어는 밝은 촬영 신에서 아이리스의 개구를 작게 한다. 그 결과, 광의 회절에 기인하여 화상 전체에 흐려짐(blurring)이 발생하여(소위, 회절 현상), 초점을 맞추기 어렵게 한다.

[0008] 밝은 촬영 신에서 아이리스를 이용하는 노광 제어를 행하지 않고, 어두운 촬영 신에서 신호-대-노이즈 비율을 향상시킨 와이드 다이내믹 레인지를 실현할 수 있는, 신규하고 개량된 화상 처리 장치, 화상 처리 방법, 및 화상 처리 프로그램을 제공하는 것이 바람직하다.

과제의 해결 수단

[0009] 본 발명의 실시예에 따르면, 광을 전하로 변환하는 광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적

으로 배치된 화소 어레이부, 및 제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느 하나를 사용하여, 상기 신호 레벨을 결정하는 신호 처리부를 포함하는, 화상 처리 장치가 제공된다.

[0010] 상기 신호 처리부는, 상기 전하에 기초하는 검출값에 따라 상기 신호 레벨을 조정하는 계인을 결정할 수 있고, 상기 계인에 기초하여 모드를 상기 수문 모드와 상기 복수회 노광 모드 중 어느 하나로 전환할 수 있다.

[0011] 상기 모드가 상기 수문 모드일 때, 상기 신호 처리부는, 상기 계인이 0이 될 경우에 상기 모드를 상기 복수회 노광 모드로 전환할 수 있다. 또한, 상기 모드가 상기 복수회 노광 모드일 때, 상기 신호 처리부는, 상기 계인이 미리 설정된 히스테리시스 이상이 될 경우에 상기 모드를 상기 수문 모드로 전환할 수 있다.

[0012] 또한, 본 발명의 다른 실시예에 따르면, 광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부를 이용하여 광을 전하로 변환하는 단계, 및 신호 처리부가, 제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느 하나를 사용하여, 상기 신호 레벨을 결정하는 단계를 포함하는, 화상 처리 방법이 제공된다.

[0013] 또한, 본 발명의 또 다른 실시예에 따르면, 광전 변환 소자를 각각 갖는 단위 화소들이 행렬로 2차원적으로 배치된 화소 어레이부를 이용하여 광을 전하로 변환하는 단계, 및 신호 처리부가, 제1 노광 기간에 미리 결정된 축적 전하 이상으로 상기 단위 화소들에 축적된 전하에 기초하는 제1 전하량, 또는 상기 제1 노광 기간을 포함하는 제2 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 제2 전하량에 따라 신호 레벨을 결정하는 모드인 수문 모드와, 복수회의 노광 기간에 상기 단위 화소들에 축적된 모든 전하에 기초하는 복수의 전하량에 따라 신호 레벨을 결정하는 모드인 복수회 노광 모드 중 어느 하나를 사용하여, 상기 신호 레벨을 결정하는 단계를 포함하는 처리를, 컴퓨터에 실행시키기 위한 프로그램이 제공된다.

발명의 효과

[0014] 전술한 바와 같이, 본 발명의 실시예에 따르면, 밝은 촬영 신에서 아이리스를 이용한 노광 제어를 행하지 않고, 어두운 촬영 신에서 신호-대-노이즈 비율을 향상시킨 와이드 다이내믹 레인지를 실현할 수 있다.

도면의 간단한 설명

- [0015] 도 1은 본 발명의 실시예에 따른 CMOS 이미지 센서의 구성 예를 도시하는 시스템 구성도이다.
- 도 2는 단위 화소의 구성의 예를 도시하는 회로도이다.
- 도 3은 드라이버 회로의 구성의 예를 도시하는 회로도이다.
- 도 4는 통상의 관독의 경우의 동작을 설명하기 위한 타이밍도이다.
- 도 5는 신호-대-노이즈 비율을 향상시키고 다이내믹 레인지를 확대하기 위한 동작을 설명하기 위한 타이밍도이다.
- 도 6은 전송 트랜지스터의 제어 전극에 복수의 전압을 선택적으로 공급할 경우의 화소에 있어서의 전위의 예를 도시하는 전위도이다.
- 도 7은 복수회 노광 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프이다.
- 도 8은 복수회 노광 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프로서, 도 7의 휘도보다 휘도가 낮은 경우를 도시하는 그래프이다.
- 도 9는 수문 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프이다.
- 도 10은 수문 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프로서, 도 9의 휘도보다 휘도가 낮은 경우를 도시하는 그래프이다.

도 11은 수문 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프로서, 도 10의 휘도보다 휘도가 낮은 경우를 도시하는 그래프이다.

도 12는 수문 모드에서의 축적 전하와 시간 간의 관계를 도시하는 그래프로서, 도 11의 휘도보다 휘도가 낮은 경우를 도시하는 그래프이다.

도 13은 게인과 휘도 간의 관계, 및 아이리스와 휘도 간의 관계를 도시하는 그래프로서, 종래 기술의 노광 제어의 천이를 도시하는 그래프이다.

도 14는 게인과 휘도 간의 관계, 및 아이리스와 휘도 간의 관계를 도시하는 그래프로서, 본 발명의 실시예의 노광 제어의 천이를 도시하는 그래프이다.

도 15는 게인과 휘도 간의 관계, 및 아이리스와 휘도 간의 관계를 도시하는 그래프로서, 본 발명의 실시예의 노광 제어의 천이를 도시하며, 변경예를 도시하는 그래프이다.

도 16은 본 발명의 실시예의 수문 모드와 복수회 노광 모드 간의 전환 동작을 도시하는 흐름도이다.

도 17은 수문 모드의 축적 전하량의 산출 동작을 도시하는 흐름도이다.

도 18은 본 발명의 실시예에 따른 촬상 장치의 구성의 예를 도시하는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이하, 첨부 도면을 참조하여, 본 발명의 바람직한 실시예에 대해서 상세하게 설명한다. 또한, 본 명세서 및 도면에 있어서, 실질적으로 동일한 기능을 갖는 구성 요소에 대해서는 동일한 참조 부호를 병기하고, 중복적인 설명을 생략한다는 것을 유의한다.

[0017] 또한, 설명은 다음의 순서로 행한다.

[0018] 1. 실시예의 구성

[0019] 2. 실시예의 동작

[0020] 1. 실시예의 구성

[0021] 도 1은 본 발명의 실시예에 따른 고체 촬상 장치, 예를 들어, CMOS 이미지 센서의 구성예를 도시하는 시스템 구성도이다.

[0022] 도 1에 도시된 바와 같이, 본 실시예에 따른 CMOS 이미지 센서(10)는, 광전 변환 소자를 각각 포함하는 단위 화소들(이하, 간단히 화소들이라고도 칭함)(20)이 행렬로 2차원적으로 배치되어 있는 화소 어레이부(11)를 포함하고, 또한, 화소 어레이부(11)의 주변 회로들로서, 행 선택 회로(12), 선행(advance) 선택 회로(13), 논리 회로(14), 드라이버 회로(15), 컨트롤러 유닛(16), 전압 공급 회로(17), 컬럼 회로(18), 및 수평 주사 회로(19)를 포함한다.

[0023] 화소 어레이부(11)에는 단위 화소들(20)의 행렬 배열에 대하여, 각각의 열(컬럼)에 대해 수직 신호선(111)이 배치되고, 각각의 행에 대해 구동 제어선들, 예를 들어, 전송 제어선(112), 리셋 제어선(113), 및 선택 제어선(114)이 배치된다.

[0024] <화소 회로>

[0025] 도 2에 단위 화소(20)의 구성의 예가 도시된다. 본 회로 예에 따른 단위 화소(20)는 광전 변환 소자, 예를 들어, 포토다이오드(21) 외에도, 예를 들어, 전송 트랜지스터(22), 리셋 트랜지스터(23), 증폭 트랜지스터(24), 및 선택 트랜지스터(25)의 4개의 트랜지스터를 포함하는 화소 구성, 즉, 본 발명의 실시예에 따른 전송 게이트에 상당하는 전송 트랜지스터(22)를 갖는 파괴적 판독의 화소 구성을 갖는다. 여기에서, 트랜지스터들(22 내지 25)로서, 예를 들어, NMOS 트랜지스터가 사용된다.

[0026] 전송 트랜지스터(22)는 포토다이오드(21)의 캐소드 전극과 전하 전압 변환부인 FD(플로팅 디퓨전(floating diffusion))부(26) 사이에 접속되고, 포토다이오드(21)로 광전 변환되어 거기에 축적된 신호 전하(여기서는, 전자들)를, 게이트 전극(제어 전극)에 전송 펄스 TRG가 제공됨으로써, FD부(26)에 전송한다.

- [0027] 리셋 트랜지스터(23)의 드레인 전극은 화소 전원 VDD에 접속되고, 리셋 트랜지스터(23)의 소스 전극은 FD부(26)에 접속된다. 리셋 트랜지스터(23)는, 포토다이오드(21)로부터 FD부(26)에의 신호 전하의 전송 전에, 게이트 전극에 리셋 펄스 RST가 제공됨으로써, FD부(26)의 전위(electric potential)를 소정 전위로 리셋한다.
- [0028] 증폭 트랜지스터(24)의 게이트 전극은 FD부(26)에 접속되고, 증폭 트랜지스터(24)의 드레인 전극은 화소 전원 VDD에 접속된다. 증폭 트랜지스터(24)는 FD부(26)의 전위, 즉, 리셋 트랜지스터(23)에 의해 리셋이 행해진 후 얻어진 전위를 리셋 레벨로서 출력하고, 또한 FD부(26)의 전위, 즉, 전송 트랜지스터(22)에 의해 신호 전하의 전송이 행해진 후 얻어진 전위를 신호 레벨로서 출력한다.
- [0029] 예를 들어, 선택 트랜지스터(25)의 드레인 전극은 증폭 트랜지스터(24)의 소스 전극에 접속되고, 선택 트랜지스터(25)의 소스 전극은 수직 신호선(111)에 접속된다. 선택 트랜지스터(25)는 게이트 전극에 선택 펄스 SEL이 제공됨으로써 온(ON) 상태로 되어, 화소(20)의 상태를 선택 상태로 변경하고, 증폭 트랜지스터(24)로부터 출력되는 신호를 수직 신호선(111)에 출력한다.
- [0030] 또한, 선택 트랜지스터(25)가 화소 전원 VDD와 증폭 트랜지스터(24)의 드레인 전극 사이에 접속되는 구성을 채택할 수도 있다. 또한, 화소 회로의 구성은 전술한 4 트랜지스터의 구성에 한정되지 않는다. 화소 회로는, 선택 트랜지스터(25)를 생략하고, 증폭 트랜지스터(24)를 선택 트랜지스터(25)로서 겸용하는 3 트랜지스터 구성이나, 또는 증폭 트랜지스터(24)를 복수의 단위 화소 간에 공유하는 구성을 채택할 수 있다.
- [0031] <행 선택 회로>
- [0032] 행 선택 회로(12)는 본 발명의 실시예에 따른 제1 구동 유닛에 상당하고, 시프트 레지스터 또는 어드레스 디코더 등으로 형성된다. 행 선택 회로(12)는 컨트롤러 유닛(16)의 제어 하에, 전송 펄스 TRG, 리셋 펄스 RST, 및 선택 펄스 SEL 등의 화소 구동 펄스를 적절히 발생함으로써, 화소 어레이부(11)의 화소들(20)을 각각의 전자 셔터 행과 각각의 판독 행에 대해서 행 단위로 수직 방향(상하 방향)으로 주사하면서 선택하고, 전자 셔터 행에 대하여는 그 행의 화소들(20)의 신호를 스위핑(sweeping)하기 위한 전자 셔터 동작을 행하고, 판독 행에 대하여는 그 행의 화소들(20)의 신호를 판독하기 위한 판독 동작을 행한다.
- [0033] 도면에 도시되지는 않았지만, 행 선택 회로(12)는, 화소들(20)을 행 단위로 순서대로 선택 주사하면서, 판독 행의 각 화소(20)의 신호를 판독하는 판독 동작을 행하기 위한 판독 주사계와, 판독 주사계에 의해 행해지는 판독 주사보다 셔터 속도에 대응한 시간만큼 선행해서 동일한 행(전자 셔터 행)에 대하여 전자 셔터 동작을 행하기 위한 전자 셔터 주사계를 갖는다.
- [0034] 전자 셔터 주사계에 의해 행해지는 전자 셔터 동작에 의해 포토다이오드(21)의 불필요한 전하가 리셋되는 시간으로부터, 판독 주사계에 의해 행해지는 판독 동작에 의해 화소(20)의 신호가 판독되는 시간까지의 기간이, 화소(20)에 있어서의 신호 전하의 축적 기간(제1 노광 시간)이 된다. 즉, 전자 셔터 동작이란, 포토다이오드(21)에 축적된 신호 전하의 리셋(스위핑)을 행하고, 리셋 후에 새롭게 신호 전하의 축적을 개시하는 동작이다.
- [0035] <선행 선택 회로>
- [0036] 선행 선택 회로(13)는 본 발명의 실시예에 따른 제2 구동 유닛에 상당한다. 선행 선택 회로(13)는 복수의 행 선택 회로, 예를 들어, 2개의 행 선택 회로(13A, 13B)로 형성되고, 행 선택 회로(12)에 의해 선택 주사가 행해지는 판독 행에 선행해서 등 간격으로 복수의 행(본 예에서는, 2개의 행)을 선택 주사한다.
- [0037] 행 선택 회로(13A, 13B)는 시프트 레지스터 또는 어드레스 디코더 등으로 각각 형성된다. 행 선택 회로(13A, 13B)는 컨트롤러 유닛(16)의 제어 하에, 행 선택 회로(12)에 의해 행해지는 선택 주사에 동기하여 전송 펄스 TRG를 적절히 발생함으로써, 행 선택 회로(12)에 의해 선택 주사가 행해지는 판독 행에 선행해서 등간격으로 2개의 행을 선택 주사한다. 선택 주사에서는, 전송 펄스 TRG에 기초하여, 포토다이오드(21)에 축적된 신호 전하를 FD부(26)에 전송하는 동작이 행해진다. 이 동작의 상세한 사항에 대해서는 후술한다.
- [0038] <논리 회로>
- [0039] 논리 회로(14)는 컨트롤러 유닛(16)의 제어 하에, 행 선택 회로(12), 및 선행 선택 회로(13)의 2개의 행 선택 회로(13A, 13B)로부터 행 선택을 위해서 출력되는 전송 펄스 TRG, 리셋 펄스 RST, 및 선택 펄스 SEL을 드라이버 회로(15)를 통해서 화소 어레이부(11)의 전송 제어선(112), 리셋 제어선(113), 및 선택 제어선(114)에 공급하고, 후술하는 바와 같이, 전송 펄스 TRG의 전압값을 선택하기 위한 신호를 드라이버 회로(15)에 제공한다.

- [0040] <드라이버 회로>
- [0041] 드라이버 회로(15)는 행 선택 회로(12)에 의해 행해지는 선택 주사에 동기하여, 화소(20)의 트랜지스터들(22, 23, 25)을 턴 ON/OFF하기 위한 전압의 전송 펄스 TRG, 리셋 펄스 RST, 및 선택 펄스 SEL을 화소(20)에 공급하고, 행 선택 회로(13A, 13B)에 의해 행해지는 선택 주사에 동기하여, 화소(20)의 트랜지스터들(22, 23, 25)을 턴 ON/OFF하기 위한 전압의 중간 전압(이하, 중간 전압이라고 칭함)의 전송 펄스 TRG를 화소(20)에 공급한다. 즉, 드라이버 회로(15)는 본 발명의 실시예에 따른 제1 내지 제3 공급 전압 제어 유닛으로서의 기능을 한다.
- [0042] 도 3은 드라이버 회로(15)의 구성의 예를 도시하는 회로도이다. 여기에서, 어떤 행에 대응한 드라이버 회로(15)의 전송 펄스 TRG에 대한 단위 회로의 구성이 도시된다. 전송 펄스 TRG에 대한 단위 회로들이, 리셋 펄스 RST 및 선택 펄스 SEL에 대한 단위 회로들과 함께, 화소 어레이부(11)의 행 개수만큼 배치됨으로써 드라이버 회로(15)가 구성된다.
- [0043] 도 3에 도시된 바와 같이, 본 예에 따른 드라이버 회로(단위 회로)(15)는, 전압 공급 회로(17)로부터 공급되는, 예를 들어, 3개의 전압 V_{trg1} , V_{trg2} , 및 V_{trg3} 에 대응한 3개의 회로 블록(131 내지 133)과, 2 입력의 NOR 회로(134)를 포함하는 회로 구성을 갖는다.
- [0044] 3개의 전압 V_{trg1} , V_{trg2} , 및 V_{trg3} 중에서, 전압 V_{trg1} 과 V_{trg3} 은 화소(20)의 트랜지스터들(22, 23, 25)을 턴 ON/OFF하기 위한 전압으로서 기능하고, 전압 V_{trg2} 는 전술한 중간 전압으로서 기능한다.
- [0045] 드라이버 회로(15)에는 행 선택 회로(12) 및 행 선택 회로(13A, 13B)로부터 어드레스 신호 ADR이 제공된다. 또한, 컨트롤러 유닛(16)의 제어 하에, 행 선택이 행해지는 시간에 논리 회로(14)로부터 타이밍 신호 PTRG1이 드라이버 회로(15)에 제공되고, 중간 전압이 인가되는 시간에 타이밍 신호 PTRG2가 드라이버 회로(15)에 제공된다.
- [0046] 회로 블록(131)은, 어드레스 신호 ADR과 타이밍 신호 PTRG1을 2 입력으로서 이용하는 NAND 회로(1311)와, P 채널 구동 트랜지스터(1312)로 형성된다. 회로 블록(131)은 전압 V_{trg1} 을 선택해서 전송 트랜지스터(22)의 게이트 전극에 전압 V_{trg1} 을 공급한다.
- [0047] 회로 블록(132)은, 어드레스 신호 ADR과 타이밍 신호 PTRG2를 2 입력으로서 이용하는 AND 회로(1321)와, N 채널 구동 트랜지스터(1322)로 형성된다. 회로 블록(132)은 중간 전압인 전압 V_{trg2} 를 선택해서 전송 트랜지스터(22)의 게이트 전극에 전압 V_{trg2} 를 공급한다.
- [0048] 회로 블록(133)은, 어드레스 신호 ADR을 일(네가티브) 입력으로서 이용하고 NOR 회로(134)의 출력 신호를 타 입력으로서 이용하는 OR 회로(1331)와, N 채널 구동 트랜지스터(1332)로 형성된다. 회로 블록(133)은 전압 V_{trg3} 을 선택해서 전송 트랜지스터(22)의 게이트 전극에 전압 V_{trg3} 을 공급한다.
- [0049] 즉, 회로 블록(133)은, 전송 트랜지스터(22)를 턴 OFF하기 위한 전압으로서, 예를 들어, 접지 전압 또는 접지 전압보다 낮은 전압(예를 들어, -1.0V)을 공급하기 위해서, 회로 블록(133)이 NOR 회로(134)의 작용에 의해 다른 회로 블록(131, 132)과는 배타적으로 동작하는 회로 구성을 갖는다.
- [0050] <컬럼 회로>
- [0051] 컬럼 회로(18)는 화소 어레이부(11)의, 예를 들어, 각각의 화소 열에 대해 배치된 단위 회로들의 그룹으로 형성되며, 즉, 단위 회로들과 화소 열들이 1 대 1의 관계를 갖도록 배치된다. 컬럼 회로(18)는 행 선택 회로(12) 및 행 선택 회로(13A, 13B)에 의해 선택된 판독 행의 화소들(20)로부터 수직 신호선(111)을 통해서 출력되는 신호에 대하여 소정의 신호 처리를 행하고, 신호 처리된 화소 신호를 일시적으로 보유한다.
- [0052] 컬럼 회로(18)로서는, 수직 신호선(111)을 통해서 출력되는 신호를 샘플링하여 보유하는 샘플 앤드 홀드(sample and hold) 회로로 형성되는 회로 구성을 갖는 컬럼 회로이거나, 또는 샘플 앤드 홀드 회로를 포함하고 상관 이중 샘플링(correlated double sampling(CDS)) 처리에 의해 리셋 노이즈나 증폭 트랜지스터(24)의 임계값 변동 등과 같은 화소 고유의 고정 패턴 노이즈를 제거하는 노이즈 제거 회로로 형성되는 회로 구성을 갖는 컬럼 회로가 사용된다.
- [0053] 그러나, 전술한 컬럼 회로(18)의 구성은 단지 예일 뿐이고, 본 발명은 이것에 한정되지 않는다. 예를 들어, 컬

럼 회로(18)가 아날로그/디지털(A/D) 변환 기능을 갖고, 신호 레벨을 디지털 신호로서 출력하는 구성도 채택될 수 있다.

[0054] <수평 주사 회로>

[0055] 수평 주사 회로(19)는 시프트 레지스터 또는 어드레스 디코더 등으로 형성된다. 수평 주사 회로(19)는 화소 어레이부(11)의 각각의 화소 열에 대해 컬럼 회로(18)의 단위 회로들을 순차적으로 수평 주사하면서, 컬럼 회로(18)의 단위 회로들에 일시적으로 보유되어 있는 신호, 즉 화소들의 신호를 순차 출력한다.

[0056] 다음으로, 전술한 구성의 본 실시예에 따른 CMOS 이미지 센서(10)의 동작에 대해 도 4에 도시된 타이밍도를 사용하여 설명한다.

[0057] 도 2에 도시된 화소 회로 구성을 각각 갖는 단위 화소들(20)이 행렬로 배치되어 형성된 CMOS 이미지 센서(10)에서는, 일반적으로, 도 4에 도시된 바와 같이, 기간 T1에 포토다이오드(21) 및 FD부(26)를 소정 전위로 리셋하고, 기간 T2에 수광된 광을 전자들로 광전 변환하고 그 전자들을 포토다이오드(21)에 축적한다. 또한, 기간 T2의 후반 부분의 기간 T4에 FD부(26)를 리셋하고, 이때의 FD부(26)의 전위를 리셋 레벨로서 판독하고, 그런 다음 기간 T3에 포토다이오드(21)에 축적된 전자들을 FD부(26)에 전송하고, 이때의 FD부(26)의 전위를 기간 T5에 신호 레벨로서 판독한다.

[0058] 이 통상의 판독 동작과는 달리, 본 발명의 실시예에서는, 신호-대-노이즈 비율을 향상시키고 다이내믹 레인지를 확대하기 위해 다음의 구동이 행해진다. 광전 변환에 의해 전자들을 축적하는 축적 기간(제1 노광 시간)에 있어서, 전송 트랜지스터(22)의 게이트 전극에 제1 제어 전압을 공급하고, 제1 제어 전압과는 다른 전압값의 제2 제어 전압을 전송 트랜지스터(22)의 게이트 전극에 1회 또는 복수회 공급한다. 제2 제어 전압들 중 1개 또는 복수개의 전압의 공급에 선행하여, 그 1개의 제2 제어 전압 또는 복수개의 제2 제어 전압 각각과 같은 전압값의 제3 제어 전압을 전송 트랜지스터(22)의 게이트 전극에 1회 또는 복수회 공급한다. 제1 제어 전압이 공급될 때 전송 트랜지스터(22)에 의해 FD부(26)에 전송되는 신호 전하를 판독하고, 제2 제어 전압들이 순차 공급될 때 전송 트랜지스터(22)에 의해 FD부(26)에 전송되는 신호 전하를 1회 이상 판독한다.

[0059] 여기서, 제1 제어 전압은 포토다이오드(21)의 축적 전하를 전송 트랜지스터(22)에 의해 FD부(26)에 완전히 전송할 수 있는 전압이다. 이하, 제1 제어 전압을 완전 전송 전압이라고 칭한다. 또한, 제2 및 제3 제어 전압은 전술한 중간 전압이다. 이하, 제2 및 제3 제어 전압을 중간 전압이라고 칭한다. 본 예에서는, 전송 트랜지스터(22)가 NMOS 트랜지스터이기 때문에, 제1 제어 전압과 다른 전압값이란, 제1 제어 전압보다 낮은 전압값을 의미한다. 전송 트랜지스터(22)가 PMOS 트랜지스터인 경우에는, 당연히, 제1 제어 전압과 다른 전압값이란, 제1 제어 전압보다 높은 전압값을 의미한다. 또한, 제2 및 제3 제어 전압이 "동일한 전압값"을 갖는 경우란, 제2 및 제3 제어 전압의 전압값들이 정확히 동일한 경우뿐만 아니라, 제2 및 제3 제어 전압의 전압값들이 수 퍼센트 정도의 특정 오차량을 포함하는 경우도 포함한다.

[0060] 구체적으로, 도 5에 도시된 바와 같이, 기간 T10에 포토다이오드(21) 및 FD부(26)를 리셋하고, 기간 T11에 수광된 광을 전자들로 광전 변환하고 전자들을 포토다이오드(21)에 축적한다. 그런 다음, 기간 T12에 FD부(26)를 리셋한다. 여기서, 기간 T12에 있어서의 FD부(26)의 전위를 리셋 레벨로서 판독할 수 있다.

[0061] 그 다음, 기간 T13에 전송 트랜지스터(22)의 게이트 전극에 중간 전압(제3 제어 전압) V_{trg} 를 공급하고, 입사광 강도로부터 결정되는 포토다이오드(21)의 축적 전하의 수에 따라 FD부(26)에의 부분적인 전송이 행해진다. 기간 T14에는, 전송된 전하의 수에 기초한 FD부(26)의 전위를 신호 레벨로서 판독하고, 필요에 따라, 기간 T12에 판독한 리셋 레벨을 사용하여, 예를 들어, 컬럼 회로(18)에서 노이즈 캔슬 처리를 행한다.

[0062] 기간 T15에 계속해서 축적 동작을 행하고, 기간 T16에 다시 FD부(26)를 리셋한다. 여기서, 기간 T16에 있어서의 FD부(26)의 전위를 리셋 레벨로서 판독할 수 있다. 또한, 기간 T17에 전송 트랜지스터(22)의 게이트 전극에 중간 전압(제3 제어 전압) V_{trg} 를 공급하고, 기간 T13에 전송되지 않고 포토다이오드(21)에 남은 전자들과 기간 T15에 축적된 전자들의 합 중에서, 중간 전압 인가에 의해 전송 트랜지스터(22)의 전위를 초과한 전자들을 FD부(26)에 전송한다. 기간 T18에 있어서의 전위를 신호 레벨로서 판독할 수 있다.

[0063] 기간 T19로부터 기간 T22까지에 있어서, 전송 트랜지스터(22)의 게이트 전극에 전번의 중간 전압과 같은 전압값의 중간 전압(제2 제어 전압) V_{trg} 를 인가하여 마찬가지로의 동작을 반복한다. 또한, 기간 T11로부터 기간 T14까지의 동작을, 전송 트랜지스터(22)에의 공급 전압을 바꾸면서 1회 또는 복수회 행한다. 그런 다음, 기간 T23에 노광을 행한 후, 기간 T24에 다시 리셋 동작을 행하고, 리셋 레벨을 판독한다. 그 다음, 기간 T25에 전송 트랜

지스터(22)의 상태를 완전한 ON 상태로 변경하여 FD부(26)에 완전 전송을 행하고, 기간 T26에 신호 레벨을 관독한다.

[0064] 여기서, 전송 트랜지스터(22)의 게이트 전극에 중간 전압 V_{trg} 를 공급할 때의 화소에 있어서의 전위의 예를 도 6에 도시한다. 포토다이오드(21)에 축적된 전자 수가 많아서, 중간 전압 V_{trg} 의 인가에 의해 전위 ϕ_{trg} 를 초과하는 경우에는, 포토다이오드(21)에 축적된 전자들이 부분적으로 FD부(26)에 전송된다.

[0065] 2. 실시예의 동작

[0066] 본 실시예에 있어서, 수문 방식과 복수회 노광 방식(multiple exposure method)에 의해 유발되는 문제를 해결하기 위해, 수문 방식과 복수회 노광 방식 간의 전환을 행한다. 복수회 노광 방식은, 암부의 감도는 수문 방식에 비해 낮지만, 셔터 속도를 자유롭게 변경할 수 있다는 이점이 있다. 그러므로, 밝은 촬영 신에서는 복수회 노광 방식을 이용함으로써, 와이드 다이내믹 레인지의 촬영을 아이리스를 사용하지 않고 셔터를 이용한 노광 제어에 의해 실현할 수 있다. 이것은, 밝은 촬영 신에서 아이리스의 개구를 더 작게 함에 의해 유발되는 회절 현상의 문제를 방지할 수 있게 한다.

[0067] 수문 모드와 복수회 노광 모드 간의 전환에 대해서 설명한다. 수문 모드와 복수회 노광 모드 간의 전환은, 촬상 장치의 자동 노출(autoexposure(AE))에 있어서의 노출량의 갱신에 의해 행해진다. 노출량의 갱신은, 예를 들어, 프레임 단위로 프레임에 대해 행해진다.

[0068] 노출량의 갱신에 있어서, 우선, 신호 레벨에 기초하는 화소값(예를 들어, 휘도값)을 취득하고, 화면 전체의 밝기를 나타내는 검출값을 취득한다(단계 S1). 그런 다음, 검출값에 기초하여, 게인, 아이리스, 및 셔터의 제어값들을 산출한다(단계 S2).

[0069] 그런 다음, 촬상 장치에 있어서 와이드 다이내믹 레인지 모드가 ON으로 설정되어 있는지의 여부를 판단한다(단계 S3). 와이드 다이내믹 레인지 모드가 OFF로 설정되어 있는 경우, 통상의 다이내믹 레인지를 이용하여 촬영이 행해진다.

[0070] 한편, 와이드 다이내믹 레인지 모드가 ON으로 설정되어 있는 경우, 수문 모드에 의한 촬영, 또는 복수회 노광 모드에 의한 촬영이 행해진다.

[0071] 우선, 현재의 모드가 복수회 노광 모드인지 또는 수문 모드인지를 판단한다(단계 S4). 현재의 모드가 복수회 노광 모드인 경우, 산출된 게인이 미리 설정된 복귀 히스테리시스(XdB)보다 큰지의 여부를 판단한다(단계 S5). 게인이 히스테리시스 이하인 경우, 복수회 노광 모드를 유지한다. 한편, 촬영 신이 더 어두워지고 게인이 히스테리시스를 초과한 경우, 모드를 수문 모드로 변경하고, 게인을 조정한다(단계 S6). 수문 모드는 복수회 노광 모드보다 암부의 신호-대-노이즈 비율이 높기 때문에, 게인을 일정량, 예를 들면, 6dB만큼 감소시킨다.

[0072] 한편, 현재의 모드가 수문 모드인 경우, 산출된 게인이 0(제로)인지의 여부를 판단한다(단계 S7). 게인이 0이 아닌 경우, 수문 모드를 유지한다. 한편, 촬영 신이 더 밝아지고, 게인이 0인 경우에는, 모드를 복수회 노광 모드로 변경하고, 게인을 조정한다(단계 S8). 복수회 노광 모드는 수문 모드보다 감도가 낮기 때문에, 게인을 일정량, 예를 들어, 6dB만큼 증가시킨다.

[0073] 전술한 동작에 의해, 프레임 단위의 노출량의 갱신이 종료된다.

[0074] 그 다음, 도 14를 참조하여, 수문 모드로부터 복수회 노광 모드로의 천이, 및 그 반대로의 천이에 대해서 설명한다. 도 14는 게인과 휘도 간의 관계, 및 셔터 속도와 휘도 간의 관계를 도시하는 그래프이다.

[0075] 본 실시예에서의 와이드 다이내믹 레인지 모드에서는, 아이리스가 조정되지 않고, 그의 개구가 완전히 개방된다.

[0076] 우선, 화면 전체가 밝아질 때 일어나는 천이에 대해서 설명한다.

[0077] 화면 전체가 어두운 촬영 신에서, 예를 들어, 게인은 6dB로 설정되고, 모드는 수문 모드로 설정된다. 수문 모드에서, 촬영 신이 더 밝아질 때, 예를 들어, 도 14의 예에서는 휘도가 L_4 를 초과할 때, 게인이 감소하기 시작한다. 그리고, 휘도가 L_5 가 될 때, 게인은 0이 된다. 이때, 모드는 수문 모드로부터 복수회 노광 모드로 변경된다. 그리고, 게인은 다시 6dB로 설정된다. 그 후, 복수회 노광 모드에서 촬영 신이 더 밝아질 때, 게인은 감소하기 시작한다. 그리고, 예를 들어, 휘도가 L_6 이 될 때, 게인은 0이 된다. 이때, 셔터 속도의 조정을 개

시하고, 휘도가 L_7 이 될 때까지 셔터 속도를 증가시킴으로써 노광량을 조정한다.

- [0078] 그 다음, 화면 전체가 어두워질 때 일어나는 천이에 대해서 설명한다.
- [0079] 화면 전체가 밝은 신에서, 모드는 복수회 노광 모드로 설정된다. 그리고, 복수회 노광 모드에서 촬영 신이 어두워질 때, 예를 들어, 휘도가 L_6 이하가 될 때, 게인이 증가하기 시작한다. 본 실시예에서는, 히스테리시스를 제공하기 위해서, 휘도가 L_5 가 되어도 모드를 수문 모드로 변경하지 않고, 복수회 노광 모드에서 게인을 증가시킨다. 그리고, 예를 들어, 휘도가 L_4 까지 감소하고, 게인이 12dB가 될 때, 게인이 미리 설정된 히스테리시스보다 커지게 된다. 이때, 모드는 복수회 노광 모드로부터 수문 모드로 변경된다. 그리고, 게인은 다시 6dB로 설정된다. 그 후, 화면 전체가 더 어두워질 때, 게인이 일정한 채로 수문 모드가 유지된다.
- [0080] 전술한 바와 같이, 히스테리시스를 제공함으로써, 모드의 전환 시의 게인의 변화에 기인한 화상의 급격한 변화 등을 억제할 수 있다.
- [0081] 또한, 전술한 예에서는, 히스테리시스를 12dB로 설정한 경우를 나타냈지만, 도 15에 도시된 바와 같이, 히스테리시스를 다른 값(XdB)으로 설정할 수도 있다. 예를 들어, 휘도가 L_8 까지 저하하고 게인이 XdB가 될 때, 모드는 복수회 노광 모드로부터 수문 모드로 변경된다. 그리고, 게인은 XdB보다 6dB만큼 작은 값으로 설정된다. 그 후, 수문 모드에서 촬영 신이 어두워질 때, 게인이 증가하기 시작하고, 휘도가 L_4 가 될 때, 게인은 6dB로 설정된다. 화면 전체가 더 어두워질 때, 게인은 일정한 채로 수문 모드가 유지된다.
- [0082] 종래에는, 수문 모드에서 와이드 다이내믹 레인지를 얻기 위해, 도 13에 도시된 바와 같이, 휘도가 L_1 을 초과한 후, 휘도가 높아짐에 따라 게인을 감소시킨다. 그리고, 휘도가 L_2 를 초과해서 게인이 0에 도달한 후에는, 휘도가 L_3 이 될 때까지 아이리스를 조정한다. 그러나, 아이리스를 이용한 노광 제어는 밝은 촬영 신에서 조리개를 더 작게 하기 때문에, 광의 회절에 기인하여 화상 전체에 흐려짐이 발생해서(소위, 회절 현상), 초점을 맞추기 어렵게 한다. 한편, 본 실시예에서는, 밝은 촬영 신에 있어서 복수회 노광 모드를 사용하기 때문에, 아이리스를 이용하지 않고 셔터 속도를 이용하여 노광 제어를 행할 수 있다. 이것은, 회절 현상의 문제를 해결할 수 있게 한다.
- [0083] 이어서, 수문 모드에 있어서의 축적 전하량의 산출에 대해서 설명한다.
- [0084] 수문 모드에서, 예를 들어, 도 9 내지 도 12에 도시된 바와 같이, t_4 와 t_5 사이의 시간을 1 프레임의 노광 시간 t_0 내지 t_6 의 1/16로 설정한다. 그리고, 시간 t_4 에 축적 전하 d_M 이상의 전하를 리셋하고, 다시 t_4 와 t_5 사이에 노광을 행하고, 시간 t_5 에 축적 전하 d_M 이상의 전하를 리셋한다. 그 후, 축적 전하 d_M 에 전하를 더 축적하여 추가하도록, t_5 와 t_6 사이에 노광을 행하고, 시간 t_6 에 축적 전하 0 이상의 전하를 리셋한다.
- [0085] 그리고, t_4 와 t_5 사이에 노광된 전하량 $ds = d_3 - d_M(ds>0)$ 과, 1 프레임의 노광 시간(t_0 내지 t_6)에 노광된 전하량에 기초하여, 1 프레임의 노광에 의해 얻어지는 전하량을 산출한다.
- [0086] 구체적으로, 우선, t_4 와 t_5 사이에 노광된 전하량 $ds = d_3 - d_M(ds>0)$ 을 산출한다(단계 S11). 또한, 1 프레임의 노광 시간(t_0 내지 t_6)에 노광된 전하량 $d1 = d_4$ 를 산출한다(단계 S12).
- [0087] 도 9 및 도 10에 도시된 바와 같이, 시간 t_4 에 축적 전하 d_M 이상의 전하가 축적되는 경우, t_4 와 t_5 사이에 노광된 전하량 ds 를 상수 배로 함으로써, 1 프레임의 노광 시간에 얻어지는 본래의 전하량을 산출한다. 한편, 도 11 및 도 12에 도시된 바와 같이, 시간 t_4 에 축적 전하 d_M 미만의 전하가 축적되는 경우, 시간 t_4 에 전하가 리셋되지 않는다. 따라서, t_4 와 t_5 사이에 노광된 전하량 ds 와, 1 프레임의 노광 시간(t_0 내지 t_6)에 노광된 전하량 $d1$ 에 기초하여, 1 프레임의 노광 시간에 얻어지는 본래의 전하량을 산출한다.
- [0088] 예를 들어, t_4 와 t_5 사이의 시간을 1 프레임의 노광 시간 t_0 내지 t_6 의 1/16로 설정할 경우, $ds + d1$ 이 $16ds$ 이상인지의 여부를 판단한다(단계 S13). 그리고, $ds + d1$ 이 $16ds$ 이상인 경우는, 예를 들어, 도 11 및 도 12에 도시된 경우이고, $ds + d1$ 을 1 프레임의 노광 시간에 얻어지는 본래의 전하량이라고 결정한다(단계 S14). 한편, $ds + d1$ 이 $16ds$ 미만인 경우는, 예를 들어, 도 9 및 도 10에 도시된 경우이고, $16ds$ 를 1 프레임의 노광

시간에 얻어지는 본래의 전하량이라고 결정한다(단계 S15).

- [0089] 이어서, 복수회 노광 모드에 있어서의 축적 전하량의 산출에 대해서 설명한다.
- [0090] 복수회 노광 모드에서는, 예를 들어, 도 7 및 도 8에 도시된 바와 같이, 제1 절반 기간의 t_1 내지 t_2 의 노광 시간을 제2 절반 기간의 t_2 내지 t_3 의 노광 시간의 1/16로 설정한다. 그리고, 시간 t_2 와 시간 t_3 에 축적 전하 0 이상의 전하를 리셋한다. 그 후, t_1 과 t_2 사이에 노광된 전하량 d_1 과, t_2 와 t_3 사이에 노광된 전하량 d_2 (축적 전하가 포화 레벨에 도달하지 않은 경우)를 사용하여, 1 프레임의 노광 시간에 얻어지는 본래의 전하량을 산출한다. 도 7 및 도 8에 도시된 예에서는, 제2 절반 기간의 t_2 내지 t_3 의 노광 시간을 $1/2fs$ 로 설정할 경우를 나타내지만, 복수회 노광 모드에 있어서, 노광 시간은 이 예로 한정되지 않고, 노광 시간은 자유롭게 설정될 수 있다. 예를 들어, 제1 절반 기간의 t_1 내지 t_2 의 노광 시간과, 제2 절반 기간의 t_2 내지 t_3 의 노광 시간을 더 단축할 수 있다. 또한, 노광 동작의 횟수도 2회로 한정되지 않고, 노광 동작은 3회 이상 행해질 수 있다. 이것은, 수문 모드와는 달리, 아이리스(조리개)를 사용하지 않고, 밝은 촬영 신에서도 본래의 전하량을 산출할 수 있게 한다.
- [0091] 어두운 촬영 신에 있어서, 복수회 노광 모드에서는 노광 시간을 최장 기간 $1/2fs$ 로만 설정할 수 있지만, 수문 모드에서는 노광 시간을 최장 기간 $1fs$ 로 설정할 수 있다. 그 결과, 본 실시예에서는, 화면 전체가 어두울 때 수문 모드를 사용하기 때문에, 복수회 노광 모드를 사용하는 경우에 비해, 암부의 감도를 향상시킬 수 있다.
- [0092] [촬상 장치]
- [0093] 본 실시예에 따른 CMOS 이미지 센서(10)는, 디지털 스틸 카메라나 비디오 카메라 등의 촬상 장치(image pickup device)에 있어서, 그의 촬상 디바이스(imaging device)(화상 입력 디바이스)로서 사용하기에 적합하다.
- [0094] 여기서, 촬상 장치란, 촬상 디바이스로서의 고체 촬상 장치, 고체 촬상 장치의 촬상 영역(수광면) 상에 피사체의 상의 광을 결상시키는 광학계, 및 고체 촬상 장치의 신호 처리부를 포함하는 카메라 모듈(예를 들어, 셀룰러 텔레폰 등의 전자 기기에 탑재되어 사용됨), 및 카메라 모듈이 탑재된 디지털 스틸 카메라와 비디오 카메라 등의 카메라 시스템을 칭한다.
- [0095] 도 18은 본 발명의 실시예에 따른 촬상 장치의 구성의 예를 도시하는 블록도이다. 도 18 도시된 바와 같이, 본 발명의 실시예에 따른 촬상 장치는, 렌즈(81)를 포함하는 광학계, 촬상 디바이스(촬상부)(82), 카메라 신호 처리부(83) 등으로 형성된다.
- [0096] 렌즈(81)는 피사체로부터의 상의 광을 촬상 디바이스(82)의 촬상 영역에 결상한다. 촬상 디바이스(82)는 렌즈(81)에 의해 촬상 영역에 결상된 상의 광을 화소 단위로 전기 신호로 변환해서 얻어지는 화상 신호를 출력한다. 촬상 디바이스(82)로서, 본 실시예에 따른 CMOS 이미지 센서(10)가 사용된다. 카메라 신호 처리부(83)는, 촬상 디바이스(82)로부터 출력되는 화상 신호에 대하여 다양한 신호 처리를 행한다.
- [0097] 카메라 신호 처리부(83)는 신호 처리부의 예이며, 모드를 수문 모드와 복수회 노광 모드 간에 전환하여, 수문 모드 또는 복수회 노광 모드에 있어서의 신호 레벨을 결정한다. 또한, 카메라 신호 처리부(83)는, 전하에 기초하는 검출값에 따라 신호 레벨을 조정하는 계인을 결정하고, 계인에 기초하여, 수문 모드와 복수회 노광 모드 간에 전환을 행한다.
- [0098] 이상, 첨부 도면을 참조하여 본 발명의 바람직한 실시예에 대해서 상세하게 설명했지만, 본 발명은 결코 이러한 예들로 한정되지 않는다. 본 발명이 속하는 기술 분야에 있어서의 통상의 지식을 가진 자이면, 본 발명의 실시예에 따른 기술 사상의 범위 내에서 다양한 변형 또는 수정을 도출할 수 있는 것은 명확하고, 이러한 변형 또는 수정은 당연히 본 발명의 기술적 범위에 포함되는 것으로 해석되어야 한다는 것을 이해할 것이다.
- [0099] 본 발명은 2010년 9월 28일자로 일본 특허청에 출원된 일본 우선권 특허 출원 제2010-216285호에 개시된 내용에 관한 요지를 포함하고, 그 전체 내용이 본 명세서에 참조되어 포괄된다.

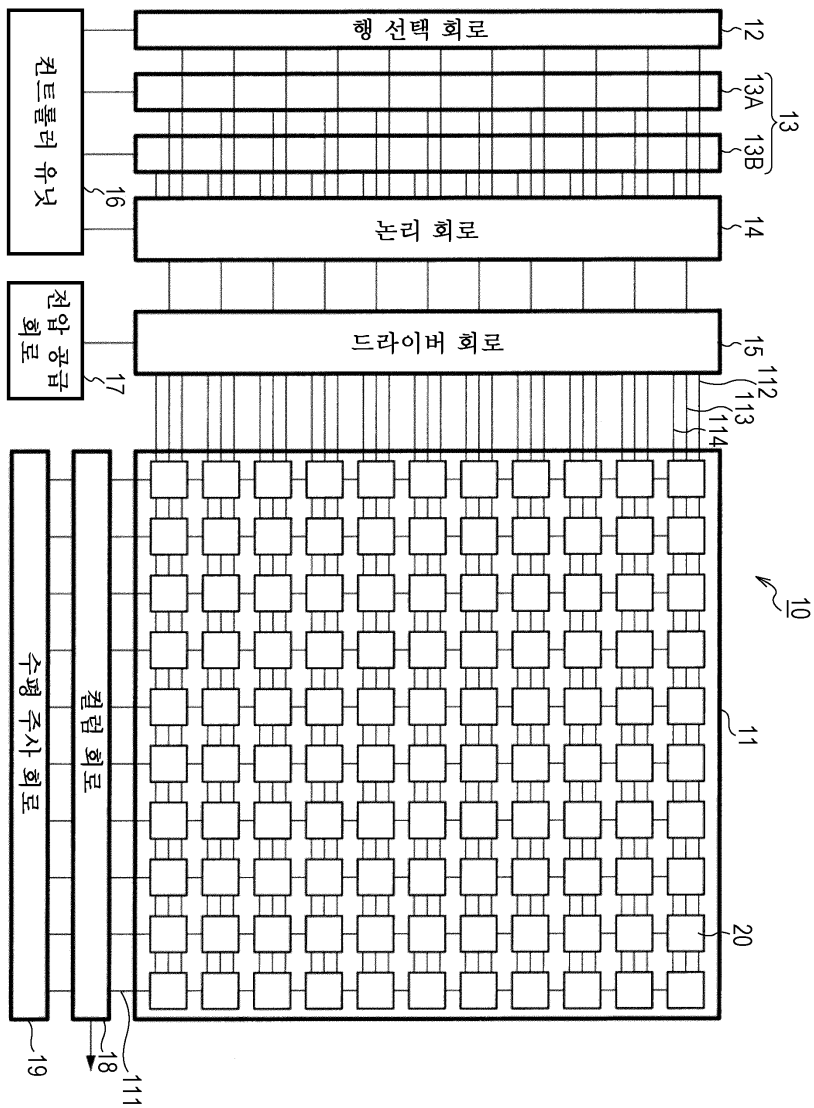
부호의 설명

- [0100] 10: CMOS 이미지 센서
- 11: 화소 어레이부

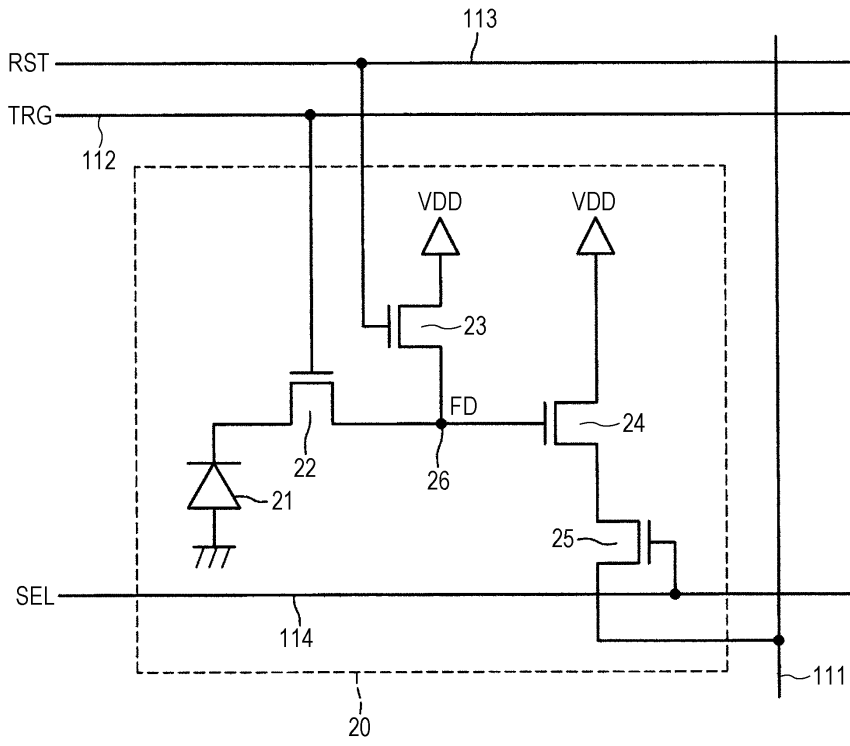
- 12, 13A, 13B: 행 선택 회로
- 13: 선행 선택 회로
- 14: 논리 회로
- 15: 드라이버 회로
- 16: 컨트롤러 유닛
- 17: 전압 공급 회로
- 18: 컬럼 회로
- 19: 수평 주사 회로
- 20: 단위 화소
- 21: 포토다이오드
- 22: 전송 트랜지스터
- 23: 리셋 트랜지스터
- 24: 증폭 트랜지스터
- 25: 선택 트랜지스터
- 26: FD(플로팅 디퓨전)부

도면

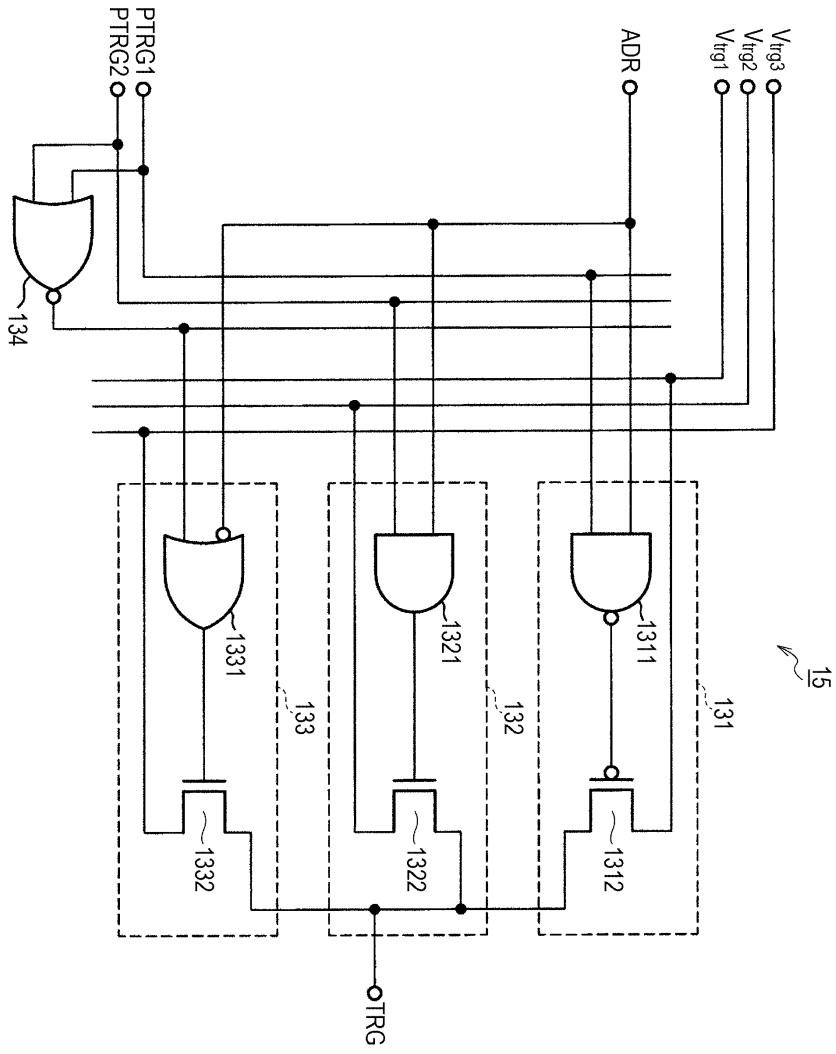
도면1



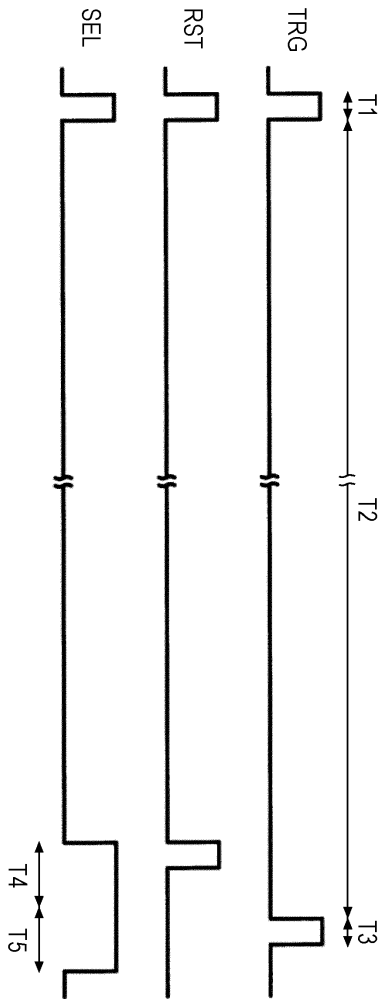
도면2



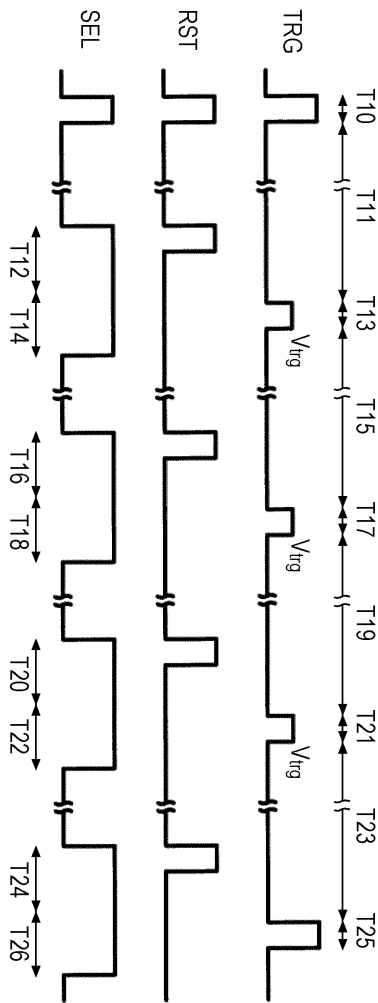
도면3



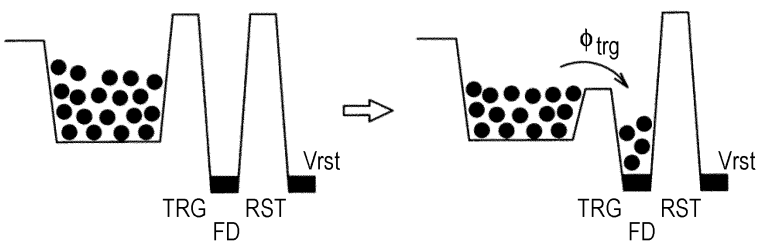
도면4



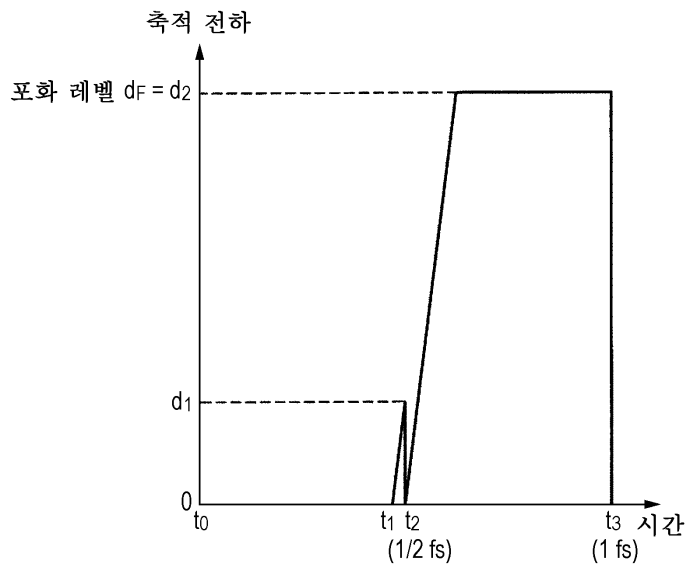
도면5



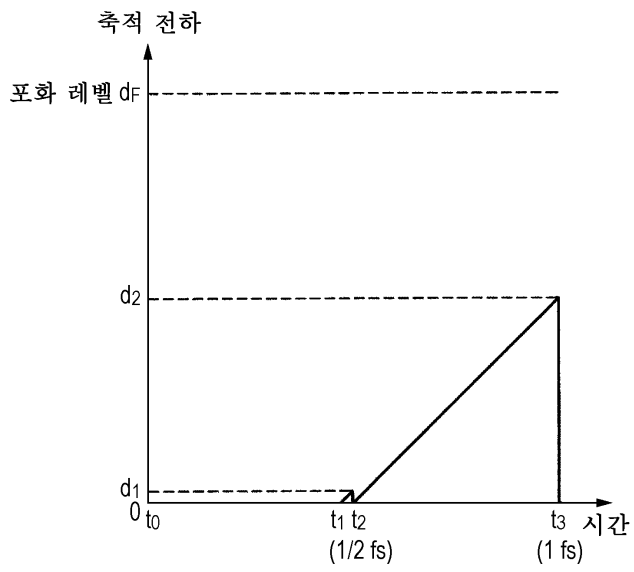
도면6



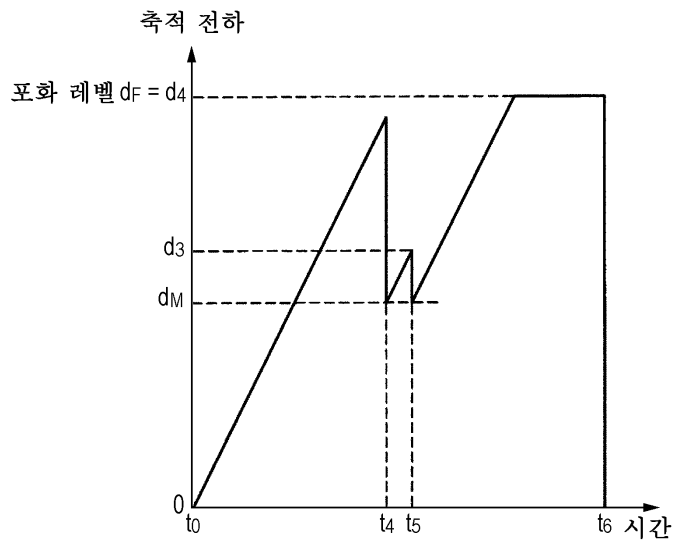
도면7



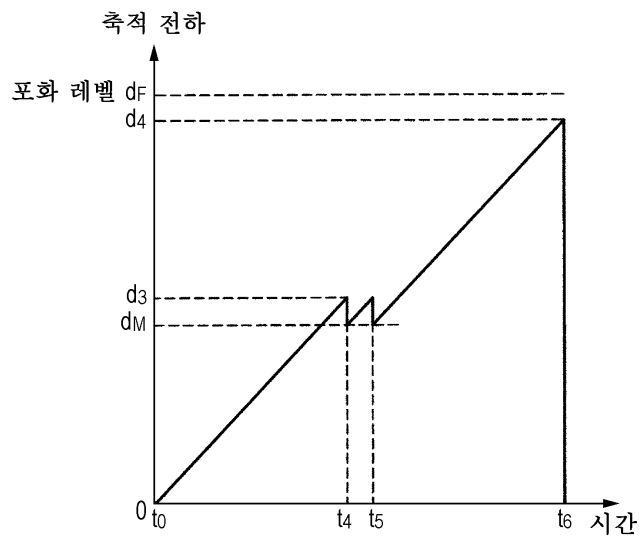
도면8



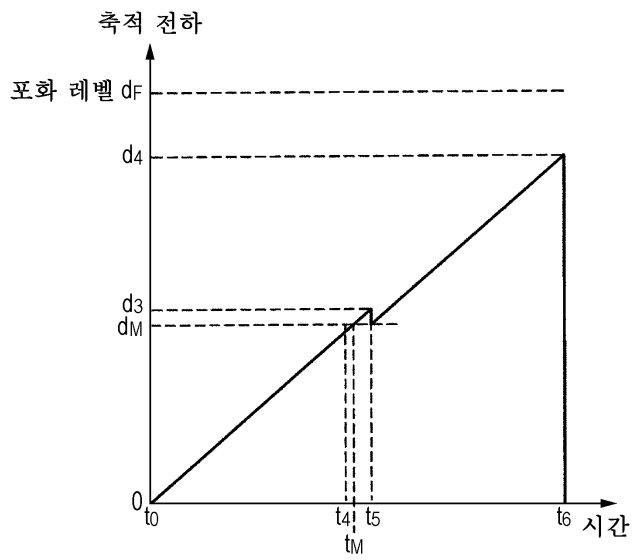
도면9



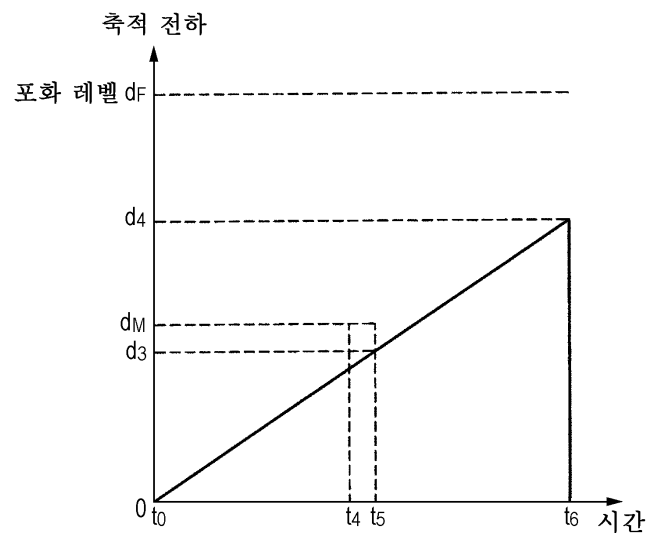
도면10



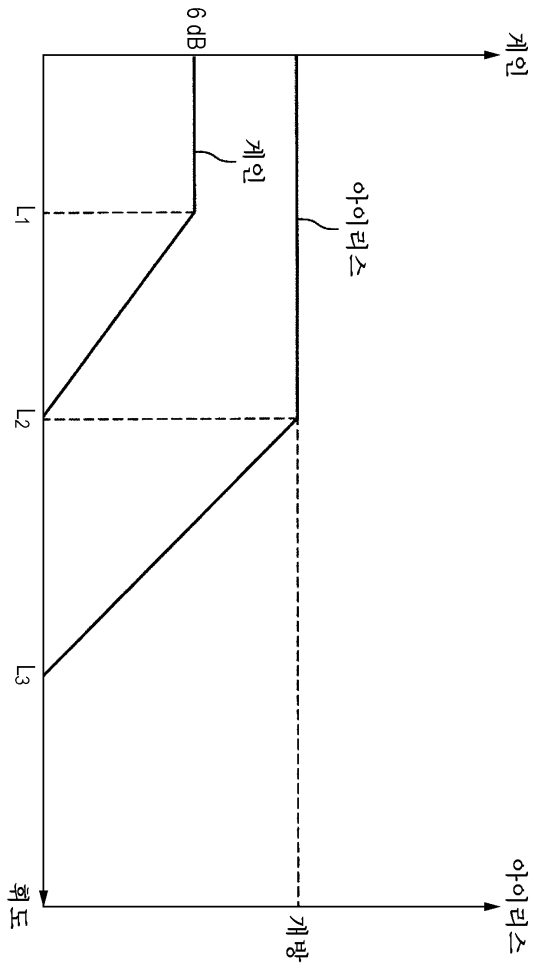
도면11



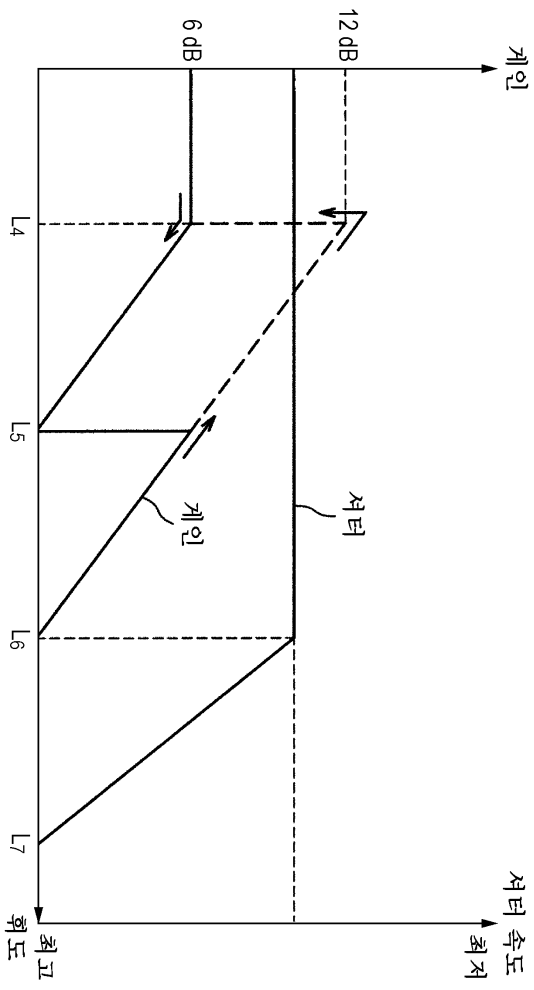
도면12



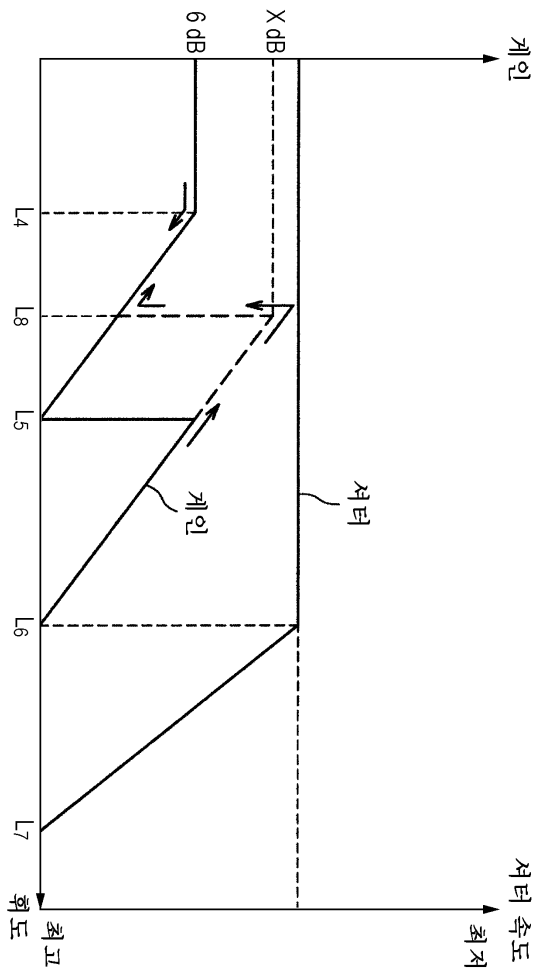
도면13



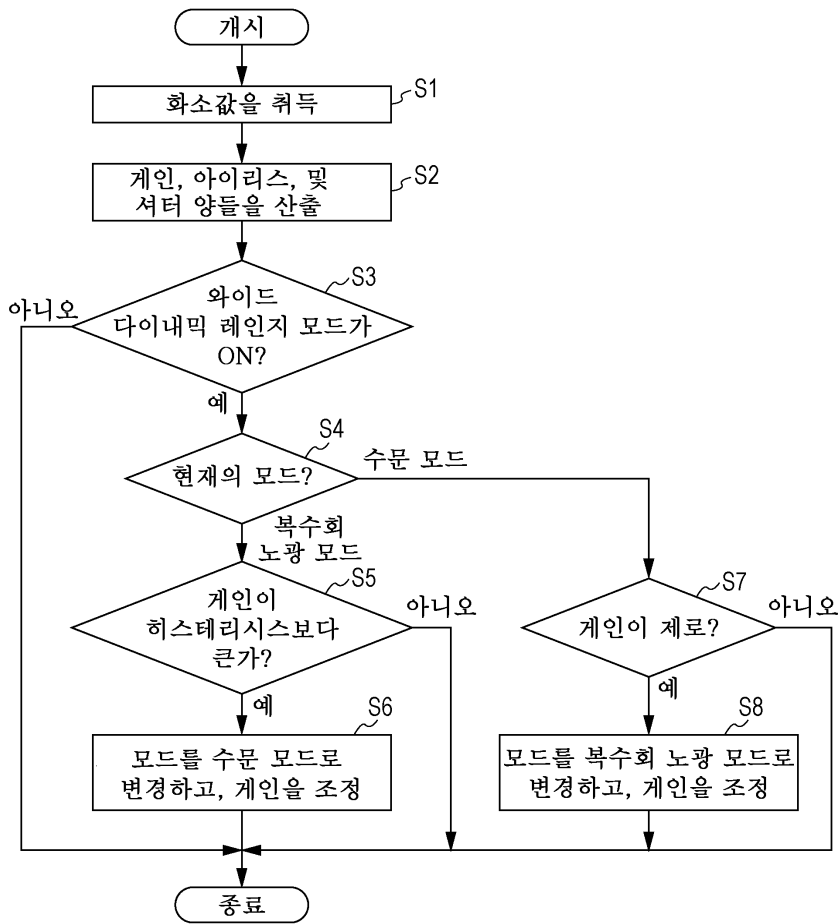
도면14



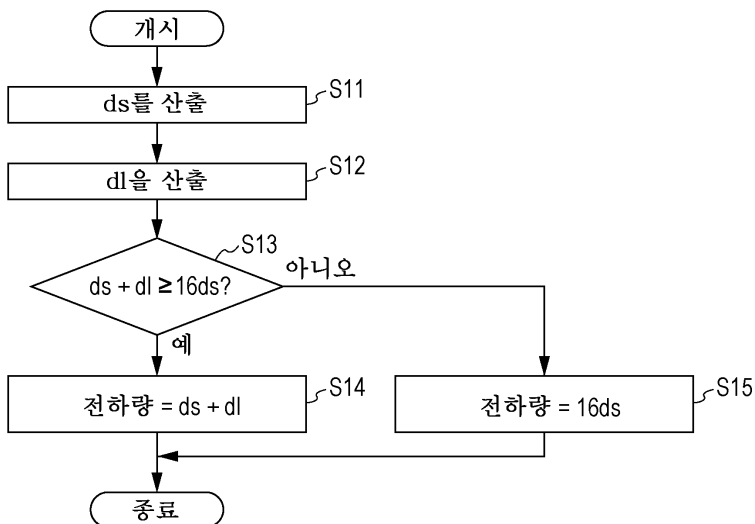
도면15



도면16



도면17



도면18

