



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0022965
(43) 공개일자 2014년02월25일

- | | |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)
G01F 1/692 (2006.01) G01F 1/696 (2006.01)</p> <p>(21) 출원번호 10-2014-7003025(분할)</p> <p>(22) 출원일자(국제) 2011년09월13일
심사청구일자 2014년02월05일</p> <p>(62) 원출원 특허 10-2012-7005443
원출원일자(국제) 2011년09월13일
심사청구일자 2012년02월29일</p> <p>(85) 번역문제출일자 2014년02월05일</p> <p>(86) 국제출원번호 PCT/JP2011/070900</p> <p>(87) 국제공개번호 WO 2012/049934
국제공개일자 2012년04월19일</p> <p>(30) 우선권주장
PCT/JP2010/067946 2010년10월13일 세계지적재산권기구(WIPO)(WO)</p> | <p>(71) 출원인
히다치 오토모티브 시스템즈 가부시카이가이샤
일본국 이바라키켄 히다치나카시 다카바 2520반지</p> <p>(72) 발명자
고노 츠토무
일본국 가나가와켄 요코하마시 도츠카쿠 요시다초 292 가부시카이가이샤 히다치 세이사꾸쇼 요코하마 리서치 레보레토리 내</p> <p>한자와 게이지
일본국 이바라키켄 히다치나카시 다카바 2477 가부시카이가이샤 히다치 카 엔지니어링 내
(뒷면에 계속)</p> <p>(74) 대리인
문두현, 문기상</p> |
|---|--|

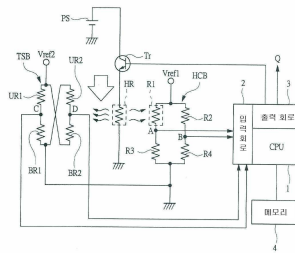
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **유량 센서 모듈**

(57) 요약

유량 센서마다의 성능 불균일을 억제할 수 있는 기술을 제공한다. 본 발명에 있어서의 유량 센서(FS1)에서는, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부가 수지(MR)에 의해 덮인 구조를 하고 있다. 공기의 흐름 방향과 병행하는 방향에서는, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 일부에 수지(MR)가 밀봉됨으로써, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR)의 높이가 높아지므로, 유량 검출부(FDU)에 있어서 공기의 흐름을 안정화할 수 있다. 또한, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적의 증가에 의해, 반도체 칩(CHP1)과 수지(MR)의 계면 박리를 방지할 수 있다.

대표도 - 도1



(72) 발명자

모리노 다케시

일본국 이바라키켄 히다치나카시 다카바 2520 히다
치 오토모티브 시스템즈 가부시키가이샤 내

오카모토 유우키

일본국 이바라키켄 히다치나카시 다카바 2520 히다
치 오토모티브 시스템즈 가부시키가이샤 내

도쿠야스 노보루

일본국 이바라키켄 히다치나카시 다카바 2520 히다
치 오토모티브 시스템즈 가부시키가이샤 내

다시로 시노부

일본국 이바라키켄 히다치나카시 다카바 2477 가부
시키가이샤 히다치 카 엔지니어링 내

특허청구의 범위

청구항 1

반도체 기관의 주면(主面) 상에 형성된 유량 검출부와, 상기 반도체 기관의 상기 주면과는 반대측의 이면(裏面) 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는 반도체 칩을, 상기 유량 검출부를 노출시키면서, 제 1 수지로 밀봉한 유량 센서와,

상기 유량 센서의 상기 유량 검출부에 기체를 유도하는 유로부와,

상기 유량 센서를 밀봉하고 있는 상기 제 1 수지의 더 외측에 형성되며, 또한, 상기 유량 검출부를 노출시키도록 형성된 제 2 수지를 구비하고,

상기 유로부는, 상기 제 2 수지의 표면에 형성된 홈과, 상기 홈에 대항하는 영역에 배치된 커버로 구성되어 있는 것을 특징으로 하는 유량 센서 모듈.

청구항 2

반도체 기관의 주면 상에 형성된 유량 검출부와, 상기 반도체 기관의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는 반도체 칩을, 상기 유량 검출부를 노출시키면서, 제 1 수지로 밀봉한 유량 센서와,

상기 유량 센서의 상기 유량 검출부에 기체를 유도하는 유로부와,

상기 유량 센서를 밀봉하고 있는 상기 제 1 수지의 더 외측에 형성되며, 또한, 상기 유량 검출부를 노출시키도록 형성된 제 2 수지를 구비하고,

상기 유로부는, 상기 제 2 수지와, 상기 제 2 수지에 대항하는 영역에 홈이 형성된 커버로 구성되어 있는 것을 특징으로 하는 유량 센서 모듈.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 유량 센서를 구성하는 상기 반도체 칩은 칩 탑재부 상에 탑재되고,

상기 칩 탑재부에는, 상기 반도체 칩에 형성되어 있는 상기 다이어프램과 평면적으로 볼 때 겹치는 영역에 제 1 개구부가 형성되어 있고,

또한, 상기 칩 탑재부의 이면은, 상기 제 1 개구부와 연통하는 제 2 개구부가 형성된 상기 제 1 수지로 덮여 있고,

상기 칩 탑재부에 형성된 상기 제 1 개구부의 단면적은, 상기 제 1 수지에 형성되어 있는 상기 제 2 개구부의 단면적보다 작은 것을 특징으로 하는 유량 센서 모듈.

청구항 4

제 3 항에 있어서,

또한, 상기 제 2 개구부가 형성된 상기 제 1 수지의 이면은, 상기 제 2 개구부와 연통하는 제 3 개구부가 형성된 상기 제 2 수지로 덮여 있고,

상기 제 1 수지에 형성되어 있는 상기 제 2 개구부의 단면적은, 상기 제 2 수지에 형성되어 있는 상기 제 3 개구부의 단면적보다 작은 것을 특징으로 하는 유량 센서 모듈.

청구항 5

제 1 항 또는 제 2 항에 있어서,

상기 유량 센서를 구성하는 상기 반도체 칩은 기관 상에 탑재되고,

상기 기관에는, 상기 반도체 칩에 형성되어 있는 상기 다이어프램과 평면적으로 볼 때 겹치는 영역에 개구부가 형성되어 있는 것을 특징으로 하는 유량 센서 모듈.

청구항 6

제 5 항에 있어서,

또한, 상기 기관의 이면은, 상기 개구부와 연통하는 제 3 개구부가 형성된 상기 제 2 수지로 덮여 있고,

상기 기관에 형성된 상기 개구부의 단면적은, 상기 제 2 수지에 형성되어 있는 상기 제 3 개구부의 단면적보다 작은 것을 특징으로 하는 유량 센서 모듈.

청구항 7

제 1 항 또는 제 2 항에 있어서,

노출되어 있는 상기 유량 검출부 상을 흐르는 기체의 진행 방향과 병행하는 임의 단면에서, 상기 반도체 칩의 상부를 부분적으로 상기 제 1 수지가 덮고 있는 것을 특징으로 하는 유량 센서 모듈.

청구항 8

제 1 항 또는 제 2 항에 있어서,

노출되어 있는 상기 유량 검출부 상을 흐르는 기체의 진행 방향과 병행하는 임의 단면에서, 상기 제 1 수지가 상기 반도체 칩과 접하는 제 1 영역에서는, 상기 반도체 칩의 상면보다 상기 제 1 수지의 상면이 낮고, 또한, 상기 제 1 영역보다 상기 반도체 칩으로부터 떨어진 제 2 영역의 적어도 일부에서는, 상기 반도체 칩의 상면보다 상기 제 1 수지의 상면의 높이가 높은 것을 특징으로 하는 유량 센서 모듈.

명세서

기술분야

[0001] 본 발명은 유량 센서 및 그 제조 기술 그리고 유량 센서 모듈 및 그 제조 기술에 관한 것으로, 특히 유량 센서 및 유량 센서 모듈의 패키지 구조에 적용하여 유효한 기술에 관한 것이다.

배경기술

[0002] 일본국 특개2009-31067호 공보(특허문헌 1)에는, 지지 부재 상에 반도체 칩을 탑재하고, 이 반도체 칩과, 지지 부재의 외측에 배치되어 있는 외부 접속 단자를 와이어로 접속하는 유량 센서의 구성이 기재되어 있다. 이때, 반도체 칩과 외부 접속 단자를 접속하는 와이어를 수지에 의해 밀봉하고 있는 것이 개시되어 있다.

[0003] 일본국 특개2008-175780호 공보(특허문헌 2)에는, 지지 부재 상에 유량 센서의 유량 검출부를 형성한 제 1 반도체 칩과, 유량 검출부를 제어하는 제어 회로부가 형성된 제 2 반도체 칩을 탑재하는 구성이 기재되어 있다. 그리고, 제 1 반도체 칩과 제 2 반도체 칩은 와이어에 의해 접속되어 있으며, 제 2 반도체 칩 및 와이어는 수지에 의해 덮여 있다. 한편, 유량 검출부가 형성되어 있는 제 1 반도체 칩은 그 표면이 노출되어 있는 한편, 제 1 반도체 칩의 측면을 덮도록 수지가 형성되어 있다. 이때, 제 1 반도체 칩의 측면을 덮도록 형성되어 있는 수지의 높이와, 노출되어 있는 제 1 반도체 칩의 표면은 면일(面一)해지도록 구성되어 있다.

[0004] 일본국 특개2008-157742호 공보(특허문헌 3)도 특허문헌 1과 마찬가지로, 지지 부재 상에 반도체 칩을 탑재하고, 이 반도체 칩과, 지지 부재의 외측에 배치되어 있는 외부 접속 단자를 와이어로 접속하는 유량 센서의 구성이 기재되어 있다. 이때, 반도체 칩과 외부 접속 단자를 접속하는 와이어를 수지에 의해 밀봉하고 있는 것이 개시되어 있다.

[0005] 일본국 특개2009-36639호 공보(특허문헌 4)에는, 몰드로 반도체 칩을 밀봉함과 동시에 공기의 통로 구조를 형성하는 것이 개시되어 있으며, 일본국 특개2000-31309호 공보(특허문헌 5)에는, 반도체 칩 상에 접촉체를 통해 반도체 칩을 탑재한 구조가 개시되어 있다.

[0006] 또한, 일본국 특개2004-74713호 공보(특허문헌 6)에는, 반도체 패키지의 제조 방법으로서, 이형(離型) 필름 시트를 설치한 금형에 의해 부품을 클램프하여 수지를 유입하는 방법이 개시되어 있다.

선행기술문헌

특허문헌

- [0007] (특허문헌 0001) 일본국 특개2009-31067호 공보
- (특허문헌 0002) 일본국 특개2008-175780호 공보
- (특허문헌 0003) 일본국 특개2008-157742호 공보
- (특허문헌 0004) 일본국 특개2009-36639호 공보
- (특허문헌 0005) 일본국 특개2000-31309호 공보
- (특허문헌 0006) 일본국 특개2004-74713호 공보

발명의 내용

해결하려는 과제

- [0008] 예를 들면, 현재, 자동차 등의 내연 기관에는 전자 제어 연료 분사 장치가 설치되어 있다. 이 전자 제어 연료 분사 장치는 내연 기관에 유입하는 기체(공기)와 연료의 양을 적절히 조정함으로써, 내연 기관을 효율적으로 가동시키는 역할을 하고 있다. 이 때문에, 전자 제어 연료 분사 장치에 있어서는, 내연 기관에 유입하는 기체(공기)를 정확히 파악할 필요가 있다. 이 점에서, 전자 제어 연료 분사 장치에는, 기체(공기)의 유량을 측정하는 유량 센서(에어 플로우 센서)가 설치되어 있다.
- [0009] 유량 센서 중에서도, 특히, 반도체 마이크로 머시닝 기술에 의해 제조된 유량 센서는 비용을 삭감할 수 있으며, 또한, 저(低)전력으로 가동할 수 있으므로 주목받고 있다. 이와 같은 유량 센서는, 예를 들면, 실리콘으로 이루어지는 반도체 기관의 이면에 이방성 에칭에 의해 형성한 다이어프램(얇은 두께부)을 형성하고, 이 다이어프램과 상대하는 반도체 기관의 표면에, 발열 저항체와 측온 저항체로 이루어지는 유량 검출부를 형성한 구성을 하고 있다.
- [0010] 실제의 유량 센서에서는, 다이어프램 및 유량 검출부를 형성한 제 1 반도체 칩 외에, 유량 검출부를 제어하는 제어 회로부를 형성한 제 2 반도체 칩도 갖고 있다. 상술한 제 1 반도체 칩 및 제 2 반도체 칩은, 예를 들면, 기관 상에 탑재되고, 기관 상에 형성되어 있는 배선(단자)과 전기적으로 접속되어 있다. 구체적으로는, 예를 들면, 제 1 반도체 칩은 금선으로 이루어지는 와이어에 의해 기관에 형성되어 있는 배선과 접속되고, 제 2 반도체 칩은, 제 2 반도체 칩에 형성되어 있는 범프 전극을 사용하여, 기관에 형성되어 있는 배선과 접속되어 있다. 이와 같이 하여, 기관 상에 탑재되어 있는 제 1 반도체 칩과 제 2 반도체 칩은, 기관에 형성되어 있는 배선을 통해 전기적으로 접속된다. 이 결과, 제 1 반도체 칩에 형성되어 있는 유량 검출부를, 제 2 반도체 칩에 형성되어 있는 제어 회로부에서 제어하는 것이 가능해져서, 유량 센서가 구성되게 된다.
- [0011] 이때, 제 1 반도체 칩과 기관을 접속하는 금선(와이어)은, 변형에 의한 접촉 등을 방지하기 위해, 통상, 포팅(potting) 수지에 의해 고정되어 있다. 즉, 금선(와이어)은 포팅 수지에 의해 덮여 고정되어 있으며, 이 포팅 수지에 의해 금선(와이어)은 보호되어 있다. 한편, 유량 센서를 구성하는 제 1 반도체 칩 및 제 2 반도체 칩은 통상, 포팅 수지에 의해 밀봉되어 있지 않다. 즉, 통상의 유량 센서에 있어서는, 금선(와이어)만이 포팅 수지에 의해 덮인 구조를 하고 있다.
- [0012] 여기에서, 금선(와이어)의 포팅 수지에 의한 고정은, 제 1 반도체 칩을 금형 등으로 고정한 상태에서 행해지지 않기 때문에, 포팅 수지의 수축에 의해 제 1 반도체 칩이 탑재 위치로부터 어긋나버리는 문제가 있다. 또한, 포팅 수지는 적하(滴下)하는 것에 의해 형성되므로, 포팅 수지의 치수 정밀도가 낮은 문제가 있다. 이 결과, 개개의 유량 센서마다, 유량 검출부가 형성되어 있는 제 1 반도체 칩의 탑재 위치에 어긋남이 생김과 함께, 포팅 수지의 형성 위치도 미묘하게 상이해져 각 유량 센서의 검출 성능에 불균일이 생기게 된다. 이 때문에, 각 유량 센서의 성능 불균일을 억제하기 위해, 유량 센서마다 검출 성능의 보정을 행할 필요가 있어, 유량 센서의 제조 공정에 있어서의 성능 보정 공정을 추가할 필요성이 생긴다. 특히, 성능 보정 공정이 길어지면, 유량 센서의 제조 공정에 있어서의 스루풋이 저하하여 유량 센서의 비용이 상승하게 되는 문제점도 존재한다. 또한, 포팅 수지는 가열에 의한 경화의 촉진을 행하고 있지 않으므로, 포팅 수지가 경화할 때까지의 시간이 길어져 유

량 센서의 제조 공정에 있어서의 스루풋이 저하하게 된다.

[0013] 본 발명의 목적은, 유량 센서마다의 성능 불균일을 억제하여 성능 향상을 도모(신뢰성을 향상하여 성능 향상을 달성할 경우도 포함)할 수 있는 기술을 제공하는 것에 있다.

[0014] 본 발명의 상기 그리고 그 밖의 목적과 신규의 특징은, 본 명세서의 기술 및 첨부 도면으로부터 분명해질 것이다.

과제의 해결 수단

[0015] 본원에 있어서 개시되는 발명 중, 대표적인 것의 개요를 간단히 설명하면 다음과 같다.

[0016] 대표적인 실시형태에 의한 유량 센서는, (a) 복수의 패드가 형성된 반도체 칩을 탑재하는 칩 탑재부와, (b) 상기 칩 탑재부의 외측에 배치된 복수의 리드와, (c) 상기 칩 탑재부 상에 배치된 상기 반도체 칩과, (d) 상기 복수의 리드의 각각과 상기 반도체 칩에 형성되어 있는 상기 복수의 패드의 각각을 접속하는 복수의 와이어를 구비한다. 그리고, 상기 반도체 칩은, (c1) 반도체 기관의 주면(主面) 상에 형성된 유량 검출부와, (c2) 상기 유량 검출부를 제어하는 제어 회로부와, (c3) 상기 반도체 기관의 상기 주면과는 반대측의 이면(裏面) 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는다. 이때, 상기 반도체 칩에 형성되어 있는 상기 유량 검출부를 노출시킨 상태에서, 상기 칩 탑재부의 일부, 상기 복수의 리드의 각각의 일부, 상기 반도체 칩의 일부, 및 상기 복수의 와이어는, 수지로 이루어지는 밀봉체에 의해 밀봉되어 있다. 여기에서, 상기 유량 센서는, 노출되어 있는 상기 유량 검출부를 사이에 끼우고서, 상기 유량 검출부 상을 흐르는 기체의 진행 방향과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부가 상기 밀봉체와 일체적으로 형성되어 있는 것을 특징으로 하는 것이다.

[0017] 또한, 대표적인 실시형태에 의한 유량 센서는, (a) 복수의 패드가 형성된 반도체 칩을 탑재하는 칩 탑재부와, (b) 상기 칩 탑재부의 외측에 배치된 복수의 리드와, (c) 상기 칩 탑재부 상에 배치된 상기 반도체 칩과, (d) 상기 복수의 리드의 각각과 상기 반도체 칩에 형성되어 있는 상기 복수의 패드의 각각을 접속하는 복수의 와이어를 구비한다. 그리고, 상기 반도체 칩은, (c1) 반도체 기관의 주면 상에 형성된 유량 검출부와, (c2) 상기 유량 검출부를 제어하는 제어 회로부와, (c3) 상기 반도체 기관의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는다. 이때, 상기 반도체 칩에 형성되어 있는 상기 유량 검출부를 노출시킨 상태에서, 상기 칩 탑재부의 일부, 상기 복수의 리드의 각각의 일부, 상기 반도체 칩의 일부, 및 상기 복수의 와이어는, 수지로 이루어지는 밀봉체에 의해 밀봉되어 있다. 여기에서, 노출되어 있는 상기 유량 검출부를 사이에 끼운 양측에 있어서의 상기 밀봉체의 높이는, 상기 유량 검출부를 포함하는 상기 반도체 칩의 표면의 높이보다 높은 것을 특징으로 하는 것이다.

[0018] 또한, 대표적인 실시형태에 의한 유량 센서는, (a) 복수의 패드가 형성된 반도체 칩을 탑재하는 칩 탑재부와, (b) 상기 칩 탑재부의 외측에 배치된 복수의 리드와, (c) 상기 칩 탑재부 상에 배치된 상기 반도체 칩과, (d) 상기 복수의 리드의 각각과 상기 반도체 칩에 형성되어 있는 상기 복수의 패드의 각각을 접속하는 복수의 와이어를 구비한다. 그리고, 상기 반도체 칩은, (c1) 반도체 기관의 주면 상에 형성된 유량 검출부와, (c2) 상기 유량 검출부를 제어하는 제어 회로부와, (c3) 상기 반도체 기관의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는다. 이때, 상기 반도체 칩에 형성되어 있는 상기 유량 검출부를 노출시킨 상태에서, 상기 칩 탑재부의 일부, 상기 복수의 리드의 각각의 일부, 상기 반도체 칩의 일부, 및 상기 복수의 와이어는, 수지로 이루어지는 밀봉체에 의해 밀봉되어 있다. 여기에서, 상기 칩 탑재부에는 상기 다이어프램과 평면적으로 볼 때 겹치는 위치에 제 1 개구부가 형성되며, 또한 상기 밀봉체의 이면에는 상기 다이어프램과 평면적으로 볼 때 겹치는 위치에 제 2 개구부가 형성되어 있으며, 상기 제 1 개구부와 상기 제 2 개구부는 서로 연통하도록 배치되고, 상기 제 1 개구부의 단면적은 상기 제 2 개구부의 단면적보다 작은 것을 특징으로 하는 것이다.

[0019] 대표적인 실시형태에 의한 유량 센서의 제조 방법은, (a) 제 1 개구부를 형성한 리드 프레임 준비하는 공정과, (b) 반도체 기관의 주면 상에 형성된 유량 검출부와, 상기 반도체 기관의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는 반도체 칩을 준비하는 공정을 구비한다. 다음으로, (c) 상기 반도체 칩에 형성되어 있는 상기 다이어프램과, 상기 리드 프레임에 형성되어 있는 상기 제 1 개구부가 평면적으로 볼 때 겹치도록, 상기 리드 프레임 상에 상기 반도체 칩을 탑재하는 공정과, (d) 상기 (c) 공정 후, 상기 반도체 칩과 상기 리드 프레임을 와이어로 접속하는 공정을 구비한다. 계속해서, (e) 상기 (d) 공정 후, 상기 반도체 칩에 형성되어 있는 상기 유량 검출부를 노출시키면서, 상기 반도체 칩의 일부를 밀

봉하는 공정을 구비한다. 이때, 상기 (e) 공정은, (e1) 상(上)금형을 준비함과 함께, 제 1 돌기부와, 상기 제 1 돌기부 상에 형성되고 상기 제 1 돌기부의 단면적보다 작은 단면적을 갖는 제 2 돌기부를 형성한 하(下)금형을 준비하는 공정을 갖는다. 또한, (e2) 상기 (e1) 공정 후, 상기 하금형에 형성되어 있는 상기 제 2 돌기부를 상기 리드 프레임에 형성되어 있는 상기 제 1 개구부에 삽입하며, 또한, 상기 제 1 돌기부를 상기 리드 프레임으로 누르면서, 상기 하금형과 상기 상금형으로, 상기 반도체 칩을 탑재한 상기 리드 프레임을 제 1 공간을 통해 사이에 끼워넣는 공정을 갖는다. 그리고, (e3) 상기 (e2) 공정 후, 상기 제 1 공간에 수지를 유입하는 공정을 갖는 것을 특징으로 하는 것이다.

[0020] 대표적인 실시형태에 의한 유량 센서 모듈은, (a) 반도체 기판의 주면 상에 형성된 유량 검출부와, 상기 반도체 기판의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는 반도체 칩을, 상기 유량 검출부를 노출시키면서, 제 1 수지로 밀봉한 유량 센서와, (b) 상기 유량 센서의 상기 유량 검출부에 기체를 유도하는 유로부를 구비한다. 이때, 상기 유량 센서 모듈은, 상기 유량 센서를 밀봉하고 있는 상기 제 1 수지의 더 외측을 덮도록 형성되며, 또한, 상기 유량 검출부를 노출시키도록 형성된 제 2 수지를 갖는다. 그리고, 상기 유로부는 상기 유량 센서의 상기 유량 검출부와 연결되도록 형성되어 있으며, 상기 기체가 상기 유로부를 통과하여 상기 유량 센서의 상기 유량 검출부에 유도되도록 구성되어 있는 것을 특징으로 하는 것이다.

[0021] 또한, 대표적인 실시형태에 의한 유량 센서 모듈의 제조 방법은, (a) 반도체 기판의 주면 상에 형성된 유량 검출부와, 상기 반도체 기판의 상기 주면과는 반대측의 이면 중, 상기 유량 검출부와 상대하는 영역에 형성된 다이어프램을 갖는 반도체 칩을, 상기 유량 검출부를 노출시키면서, 제 1 수지로 밀봉한 유량 센서를 준비하는 공정을 구비한다. 그리고, (b) 상기 (a) 공정 후, 상기 유량 센서에 형성되어 있는 상기 유량 검출부를 노출시키면서, 상기 유량 센서의 일부를 밀봉하는 공정을 구비한다. 이때, 상기 (b) 공정은, (b1) 상금형과 하금형을 준비하는 공정과, (b2) 상기 (b1) 공정 후, 상기 하금형과 상기 상금형으로, 상기 유량 센서를 제 1 공간을 통해 사이에 끼워넣는 공정을 갖는다. 또한, (b3) 상기 (b2) 공정 후, 상기 제 1 공간에 제 2 수지를 유입하는 공정을 갖는다. 여기에서, 상기 유량 센서에 형성되어 있는 상기 유량 검출부를 상기 제 1 공간과는 격리된 제 2 공간에 의해 둘러싸이도록, 상기 하금형과 상기 상금형으로, 상기 유량 센서를 사이에 끼워넣음으로써, 상기 유량 센서에 형성되어 있는 상기 유량 검출부를 노출시키면서, 상기 유량 센서의 일부를 상기 제 2 수지로 밀봉하는 것을 특징으로 하는 것이다.

[0022] 또한, 대표적인 실시형태에 의한 유량 센서는, 유량 검출부에 있어서의 공기의 흐름을 안정시키는 구조를 제공하기 위해, 반도체 칩의 표면(소자 형성면)보다 반도체 칩의 유량 검출부를 포함하는 영역을 부분 노출시켜 몰드 밀봉하는 수지면이 높은 구조로 하는 것을 특징으로 한다.

[0023] 또한, 반도체 칩과 몰드 계면(수지 계면)의 접착성을 향상시키는 유량 센서를 제공하기 위해, 공기의 흐름 방향의 임의 단면에 있어서, 반도체 소자의 상면에도 부분적으로 수지를 몰드함으로써, 접착성을 향상시키는 것을 특징으로 한다. 또한, 이때, 수지와와의 접착성이 우수한 폴리이미드막을 반도체 칩 상에 형성한 상태에서 수지를 몰드(밀봉)하는 것이 바람직하다.

[0024] 또한, 반도체 칩 상에 관통 구멍을 갖는 부재(프레임)를 탑재하여 유량 검출부를 부분 노출시킬 때에는, 탑재하는 부재(프레임)의 균열을 방지하기 위해, 탑재하는 부재(프레임)의 재질은 반도체 칩과 같은 소재인 실리콘 소재가 아니라, 프레스 가공이 가능한 알루미늄 합금(Al 합금), 철 합금(Fe 합금) 등의 프레스폼이나 수지 성형품을 이용하는 것을 특징으로 하는 것이다.

발명의 효과

[0025] 본원에서 개시되는 발명 중, 대표적인 실시형태인 것에 의해 얻어지는 효과를 간단히 설명하면 이하와 같다.

[0026] 유량 센서마다의 성능 불균일을 억제하여 성능 향상을 도모할 수 있다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 실시형태 1에 있어서의 유량 센서의 회로 구성을 나타내는 회로 블록도.

도 2는 실시형태 1에 있어서의 유량 센서의 일부를 구성한 반도체 칩의 레이아웃 구성을 나타내는 평면도.

도 3의 (a)는 종래 기술에 있어서의 유량 센서의 실장 구성을 나타내는 평면도이며, (b)는 (a)의 A-A선에 의한 단면도.

- 도 4의 (a)는 실시형태 1에 있어서의 유량 센서의 밀봉 전의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 반도체 칩의 이면을 나타내는 평면도.
- 도 5의 (a)는 실시형태 1에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 6은 실시형태 1에 있어서의 유량 센서의 제조 공정을 나타내는 단면도.
- 도 7은 도 6에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 8은 도 7에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 9는 도 8에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 10은 도 9에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 11의 (a)는 실시형태 2에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 12의 (a)는 실시형태 3에 있어서의 유량 센서의 밀봉 전의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 반도체 칩의 이면을 나타내는 평면도.
- 도 13의 (a)는 실시형태 3에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 14는 댄바를 제거한 후의 유량 센서의 실장 구성을 나타내는 평면도.
- 도 15는 실시형태 3에 있어서의 유량 센서의 제조 공정을 나타내는 단면도.
- 도 16은 도 15에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 17은 도 16에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 18은 도 17에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 19는 도 18에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 20의 (a)는 실시형태 4에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 21은 댄바를 제거한 후의 유량 센서의 실장 구성을 나타내는 평면도.
- 도 22의 (a)는 실시형태 5에 있어서의 유량 센서의 밀봉 전의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도. 또한, (d)는 반도체 칩의 이면을 나타내는 평면도.
- 도 23의 (a)는 실시형태 5에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 24는 댄바를 제거한 후의 유량 센서의 실장 구성을 나타내는 평면도.
- 도 25는 실시형태 5에 있어서의 유량 센서의 제조 공정을 나타내는 단면도.
- 도 26은 도 25에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 27은 도 26에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 28은 도 27에 이어지는 유량 센서의 제조 공정을 나타내는 단면도.
- 도 29의 (a)는 실시형태 6에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 30은 댄바를 제거한 후의 유량 센서의 실장 구성을 나타내는 평면도.
- 도 31의 (a)는 실시형태 7에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이며, (b)는 (a)의 A-A선으로 절단한 단면도.

- 도 32의 (a)는 실시형태 8에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이며, (b)는 (a)의 A-A선으로 절단한 단면도.
- 도 33의 (a)는 실시형태 9에 있어서의 유량 센서 모듈의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 34는 실시형태 9에 있어서의 유량 센서 모듈의 제조 공정을 나타내는 단면도.
- 도 35는 도 34에 이어지는 유량 센서 모듈의 제조 공정을 나타내는 단면도.
- 도 36은 도 35에 이어지는 유량 센서 모듈의 제조 공정을 나타내는 단면도.
- 도 37의 (a)는 실시형태 10에 있어서의 유량 센서 모듈의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 38의 (a)는 실시형태 11에 있어서의 유량 센서 모듈의 실장 구성을 나타내는 평면도. (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 39는 탄성체 필름을 설치한 금형에 의해 반도체 칩을 탑재한 리드 프레임을 클램프하여, 수지로 밀봉하는 공정을 나타내는 단면도.
- 도 40은 도 39의 밀봉 공정에 의해 밀봉한 유량 센서의 기체의 흐름 방향의 단면 구조를 나타내는 도면.
- 도 41은 실시형태 12에 있어서의 유량 센서의 기체의 흐름 방향의 단면 구조를 나타내는 도면.
- 도 42는 유체 해석 모델의 구성을 나타내는 도면. 특히, (a)는 유체 해석 모델의 구조를 상부로부터 본 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 43은 소정 조건 하에서의 Y 방향의 속도를 계산한 결과를 나타내는 그래프.
- 도 44는 실시형태 13에 있어서의 유량 센서의 기체의 흐름 방향의 단면 구조를 나타내는 도면.
- 도 45는 실시형태 13에 있어서의 유량 센서를 제조하는 밀봉 공정을 설명하는 도면.
- 도 46은 본 발명자가 검토한 유량 센서의 구조를 나타내는 단면도.
- 도 47은 프레임의 구성을 나타내는 도면이고, (a)는 프레임의 구성을 나타내는 평면도이며, (b)는 (a)의 A-A선으로 절단한 단면도.
- 도 48은 기체의 흐름 방향의 단면에서, 실시형태 14에 있어서의 유량 센서의 단면 구조를 나타내는 도면.
- 도 49는 실시형태 14에 있어서의 유량 센서를 제조하는 공정을 나타내는 단면도.
- 도 50은 도 49에 이어지는 공정으로서, 실시형태 14에 있어서의 유량 센서를 밀봉하는 밀봉 공정을 설명하는 도면.
- 도 51의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 52의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 53의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 54의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 55는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 단면도.
- 도 56은 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 단면도.
- 도 57의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.
- 도 58의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의

A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.

도 59는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 단면도.

도 60의 (a)는 실시형태 15에 있어서의 유량 센서의 밀봉 후의 실장 구성을 나타내는 평면도이고, (b)는 (a)의 A-A선으로 절단한 단면도이며, (c)는 (a)의 B-B선으로 절단한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하의 실시형태에 있어서는 편의상 그 필요가 있을 때에는 복수의 섹션 또는 실시형태로 분할하여 설명하지만, 특별히 명시했을 경우를 제외하고, 그것들은 서로 무관계한 것이 아니라 한쪽은 다른쪽의 일부 또는 전부의 변형예, 상세, 보충 설명 등의 관계에 있다.
- [0029] 또한, 이하의 실시형태에 있어서, 요소의 수 등(개수, 수치, 양, 범위 등을 포함)에 언급할 경우, 특별히 명시했을 경우 및 원리적으로 분명하게 특정의 수로 한정될 경우 등을 제외하고, 그 특정의 수로 한정되는 것이 아니라 특정의 수 이상이어도 이하여도 된다.
- [0030] 또한, 이하의 실시형태에 있어서, 그 구성 요소(요소 스텝 등도 포함)는, 특별히 명시했을 경우 및 원리적으로 분명하게 필수라고 생각될 경우 등을 제외하고, 반드시 필수인 것이 아님은 말할 필요도 없다.
- [0031] 마찬가지로, 이하의 실시형태에 있어서, 구성 요소 등의 형상, 위치 관계 등에 언급할 때에는 특별히 명시했을 경우 및 원리적으로 분명할 것 같지 않다고 생각될 경우 등을 제외하고, 실질적으로 그 형상 등에 근사 또는 유사한 것 등을 포함하는 것으로 한다. 이 점은, 상기 수치 및 범위에 대해서도 마찬가지이다.
- [0032] 또한, 실시형태를 설명하기 위한 전 도면에 있어서, 동일한 부재에는 원칙적으로 동일한 부호를 붙이고 그 반복된 설명은 생략한다. 또한, 도면을 알기 쉽게 하기 위해 평면도이어도 해칭을 붙일 경우가 있다.
- [0033] (실시형태 1)
- [0034] <유량 센서의 회로 구성>
- [0035] 우선, 유량 센서의 회로 구성을 설명한다. 도 1은 본 실시형태 1에 있어서의 유량 센서의 회로 구성을 나타내는 회로 블록도이다. 도 1에서, 본 실시형태 1에 있어서의 유량 센서는, 우선, 유량 센서를 제어하기 위한 CPU(Central Processing Unit)(1)를 갖고, 또한, 이 CPU(1)에 입력 신호를 입력하기 위한 입력 회로(2), 및 CPU(1)로부터의 출력 신호를 출력하기 위한 출력 회로(3)를 갖고 있다. 그리고, 유량 센서에는 데이터를 기억하는 메모리(4)가 설치되어 있으며, CPU(1)는 메모리(4)에 액세스하여, 메모리(4)에 기억되어 있는 데이터를 참조할 수 있도록 되어 있다.
- [0036] 다음으로, CPU(1)는 출력 회로(3)를 통해 트랜지스터(Tr)의 베이스 전극과 접속되어 있다. 그리고, 이 트랜지스터(Tr)의 컬렉터 전극은 전원(PS)에 접속되고, 트랜지스터(Tr)의 에미터 전극은 발열 저항체(HR)를 통해 그라운드(GND)에 접속되어 있다. 따라서, 트랜지스터(Tr)는, CPU(1)에 의해 제어되도록 되어 있다. 즉, 트랜지스터(Tr)의 베이스 전극은, 출력 회로(3)를 통해 CPU(1)에 접속되어 있으므로, CPU(1)로부터의 출력 신호 트랜지스터(Tr)의 베이스 전극에 입력된다. 이 결과, CPU(1)로부터의 출력 신호(제어 신호)에 의해, 트랜지스터(Tr)를 흐르는 전류가 제어되도록 구성되어 있다. CPU(1)로부터의 출력 신호에 의해 트랜지스터(Tr)를 흐르는 전류가 커지면, 전원(PS)으로부터 발열 저항체(HR)에 공급되는 전류가 커져, 발열 저항체(HR)의 가열량이 커진다. 한편, CPU(1)로부터의 출력 신호에 의해 트랜지스터(Tr)를 흐르는 전류가 적어지면, 발열 저항체(HR)에 공급되는 전류가 적어져, 발열 저항체(HR)의 가열량은 감소한다. 이와 같이 본 실시형태 1에 있어서의 유량 센서에서는, CPU(1)에 의해 발열 저항체(HR)를 흐르는 전류량이 제어되고, 이에 따라, 발열 저항체(HR)로부터의 발열량이 CPU(1)에 의해 제어되도록 구성되어 있음을 알 수 있다.
- [0037] 계속해서, 본 실시형태 1에 있어서의 유량 센서에서는, CPU(1)에 의해 발열 저항체(HR)를 흐르는 전류를 제어하기 위해, 히터 제어 브릿지(HCB)가 설치되어 있다. 이 히터 제어 브릿지(HCB)는 발열 저항체(HR)로부터 방산되는 발열량을 감지하고, 이 감지 결과를 입력 회로(2)에 출력하도록 구성되어 있다. 이 결과, CPU(1)는 히터 제어 브릿지(HCB)로부터의 감지 결과를 입력할 수 있고, 이에 의거하여, 트랜지스터(Tr)를 흐르는 전류를 제어한다.
- [0038] 구체적으로, 히터 제어 브릿지(HCB)는, 도 1에 나타내는 바와 같이, 참조 전압(Vref1)과 그라운드(GND) 사이에 브릿지를 구성하는 저항체(R1)~저항체(R4)를 갖고 있다. 이와 같이 구성되어 있는 히터 제어 브릿지(HCB)에서는, 발열 저항체(HR)에 의해 가열된 기체가 흡기 온도보다 어느 일정 온도(ΔT , 예를 들면 100℃)만큼 높을 경

우에, 노드 A의 전위와 노드 B의 전위의 전위차가 0V가 되도록, 저항체(R1)~저항체(R4)의 저항값이 설정되어 있다. 즉, 히터 제어 브릿지(HCB)를 구성하는 저항체(R1)~저항체(R4)는, 저항체(R1)와 저항체(R3)를 직렬 접속한 구성 요소와, 저항체(R2)와 저항체(R4)를 직렬 접속한 구성 요소가, 참조 전압(Vref1)과 그라운드(GND) 사이에 병렬 접속되도록 하여 브릿지가 구성되어 있다. 그리고, 저항체(R1)와 저항체(R3)의 접속점이 노드 A로 되어 있으며, 저항체(R2)와 저항체(R4)의 접속점이 노드 B로 되어 있다. 이때, 발열 저항체(HR)에 의해 가열된 기체는, 히터 제어 브릿지(HCB)를 구성하는 저항체(R1)에 접촉하도록 되어 있다. 따라서, 발열 저항체(HR)로부터의 발열량에 의해, 히터 제어 브릿지(HCB)를 구성하는 저항체(R1)의 저항값이 주로 변화하게 된다. 이와 같이 저항체(R1)의 저항값이 변화하면, 노드 A와 노드 B 사이의 전위차가 변화한다. 이 노드 A와 노드 B의 전위차는, 입력 회로(2)를 통해 CPU(1)에 입력되므로, CPU(1)는 노드 A와 노드 B의 전위차에 의거하여 트랜지스터(Tr)를 흐르는 전류를 제어한다. 구체적으로, CPU(1)는 노드 A와 노드 B의 전위차가 0V가 되도록 트랜지스터(Tr)를 흐르는 전류를 제어하여, 발열 저항체(HR)로부터의 발열량을 제어하도록 되어 있다. 즉, 본 실시형태 1에 있어서의 유량 센서에서는, CPU(1)가 히터 제어 브릿지(HCB)의 출력에 의거하여, 발열 저항체(HR)에 의해 가열된 기체가 흡기 온도보다 어느 일정 온도(ΔT , 예를 들면 100°C)만큼 높은 일정값으로 유지하도록 피드백 제어하도록 구성되어 있음을 알 수 있다.

[0039] 계속해서, 본 실시형태 1에 있어서의 유량 센서는, 기체의 유량을 검지하기 위한 온도 센서 브릿지(TSB)를 갖고 있다. 이 온도 센서 브릿지(TSB)는, 참조 전압(Vref2)과 그라운드(GND) 사이에 브릿지를 구성하는 4개의 측온 저항체로 구성되어 있다. 이 4개의 측온 저항체는, 2개의 상류 측온 저항체(UR1, UR2)와 2개의 하류 측온 저항체(BR1, BR2)로 구성되어 있다. 즉, 도 1의 화살표의 방향은 기체가 흐르는 방향을 나타내고 있으며, 이 기체가 흐르는 방향의 상류측에 상류 측온 저항체(UR1, UR2)가 설치되고, 하류측에 하류 측온 저항체(BR1, BR2)가 설치되어 있다. 이들 상류 측온 저항체(UR1, UR2) 및 하류 측온 저항체(BR1, BR2)는, 발열 저항체(HR)까지의 거리가 같아지도록 배치되어 있다.

[0040] 온도 센서 브릿지(TSB)에서는, 참조 전압(Vref2)과 그라운드(GND) 사이에 상류 측온 저항체(UR1)와 하류 측온 저항체(BR1)가 직렬 접속되어 있으며, 이 상류 측온 저항체(UR1)와 하류 측온 저항체(BR1)의 접속점이 노드 C로 되어 있다. 한편, 그라운드(GND)와 참조 전압(Vref2) 사이에 상류 측온 저항체(UR2)와 하류 측온 저항체(BR2)가 직렬 접속되어 있으며, 이 상류 측온 저항체(UR2)와 하류 측온 저항체(BR2)의 접속점이 노드 D로 되어 있다. 그리고, 노드 C의 전위와 노드 D의 전위는 입력 회로(2)를 통해 CPU(1)에 입력되도록 구성되어 있다. 그리고, 화살표 방향으로 흐르는 기체의 유량이 제로인 무풍 상태일 때, 노드 C의 전위와 노드 D의 전위의 차전위가 0V가 되도록, 상류 측온 저항체(UR1, UR2)와 하류 측온 저항체(BR1, BR2)의 각 저항값이 설정되어 있다. 구체적으로, 상류 측온 저항체(UR1, UR2)와 하류 측온 저항체(BR1, BR2)는 발열 저항체(HR)로부터의 거리가 동등하며, 또한, 저항값도 동등해지도록 구성되어 있다. 이 때문에, 온도 센서 브릿지(TSB)에서는, 발열 저항체(HR)의 발열량에 상관없이, 무풍 상태이면, 노드 C와 노드 D의 차전위는 0V가 되도록 구성되어 있음을 알 수 있다.

[0041] <유량 센서의 동작>

[0042] 본 실시형태 1에 있어서의 유량 센서는 상기와 같이 구성되어 있으며, 이하, 그 동작에 대해서 도 1을 참조하면서 설명한다. 우선, CPU(1)는, 출력 회로(3)를 통해 트랜지스터(Tr)의 베이스 전극에 출력 신호(제어 신호)를 출력함으로써, 트랜지스터(Tr)에 전류를 흘린다. 그러면, 트랜지스터(Tr)의 컬렉터 전극에 접속되어 있는 전원(PS)으로부터, 트랜지스터(Tr)의 에미터 전극에 접속되어 있는 발열 저항체(HR)로 전류가 흐른다. 이 때문에, 발열 저항체(HR)는 발열한다. 그리고, 발열 저항체(HR)로부터의 발열에 의해 따뜻해진 기체가 히터 제어 브릿지(HCB)를 구성하는 저항체(R1)를 가열한다. 이때, 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도(예를 들면 100°C)만큼 높아져 있을 경우, 히터 제어 브릿지(HCB)의 노드 A와 노드 B의 차전위가 0V가 되도록, 저항체(R1~R4)의 각 저항값이 설정되어 있다. 이 때문에, 예를 들면 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도(예를 들면 100°C)만큼 높아져 있을 경우, 히터 제어 브릿지(HCB)의 노드 A와 노드 B 사이의 차전위는 0V가 되고, 이 차전위(0V)가 입력 회로(2)를 통해 CPU(1)에 입력된다. 그리고, 히터 제어 브릿지(HCB)로부터의 차전위가 0V임을 인식한 CPU(1)는, 출력 회로(3)를 통해 트랜지스터(Tr)의 베이스 전극에, 현상의 전류량을 유지하기 위한 출력 신호(제어 신호)를 출력한다.

[0043] 한편, 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도(예를 들면 100°C)로부터 벗어나 있을 경우, 히터 제어 브릿지(HCB)의 노드 A와 노드 B 사이에 0V가 아닌 차전위가 발생하고, 이 차전위가 입력 회로(2)를 통해 CPU(1)에 입력된다. 그리고, 히터 제어 브릿지(HCB)로부터의 차전위가 발생하여 있음을 인식한 CPU(1)는, 출력 회로(3)를 통해 트랜지스터(Tr)의 베이스 전극에, 차전위가 0V가 되는 바와 같은 출력 신호(제어 신호)를 출력한다. 예를 들면, 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도(예를 들면 100°C)보다 높아지는 방향의

차전위가 발생하여 있을 경우, CPU(1)는 트랜지스터(Tr)를 흐르는 전류가 감소하는 바와 같은 제어 신호(출력 신호)를, 트랜지스터(Tr)의 베이스 전극에 출력한다. 이에 대하여, 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도(예를 들면 100℃)보다 낮아지는 방향의 차전위가 발생하여 있을 경우, CPU(1)는 트랜지스터(Tr)를 흐르는 전류가 증가하는 바와 같은 제어 신호(출력 신호)를, 트랜지스터(Tr)의 베이스 전극에 출력한다. 이상과 같이 하여, CPU(1)는 히터 제어 브릿지(HCB)의 노드 A와 노드 B 사이의 차전위가 0V(평형 상태)가 되도록, 히터 제어 브릿지(HCB)로부터의 출력 신호에 의거하여 피드백 제어한다. 이 점에서, 본 실시형태 1에 있어서의 유량 센서에서는, 발열 저항체(HR)에 의해 따뜻해진 기체가 일정 온도가 되도록 제어됨을 알 수 있다.

[0044] 다음으로, 본 실시형태 1에 있어서의 유량 센서에서의 기체의 유량을 측정하는 동작에 대해서 설명한다. 우선, 무풍 상태일 경우에 대해서 설명한다. 화살표 방향으로 흐르는 기체의 유량이 제로인 무풍 상태일 때, 온도 센서 브릿지(TSB)의 노드 C의 전위와 노드 D의 전위의 차전위가 0V가 되도록, 상류 측은 저항체(UR1, UR2)와 하류 측은 저항체(BR1, BR2)의 각 저항값이 설정되어 있다. 구체적으로, 상류 측은 저항체(UR1, UR2)와 하류 측은 저항체(BR1, BR2)는, 발열 저항체(HR)로부터의 거리가 동등하며, 또한, 저항값도 동등해지도록 구성되어 있다. 이 때문에, 온도 센서 브릿지(TSB)에서는, 발열 저항체(HR)의 발열량에 상관없이, 무풍 상태이면 노드 C와 노드 D의 차전위는 0V가 되고, 이 차전위(0V)가 입력 회로(2)를 통해 CPU(1)에 입력된다. 그리고, 온도 센서 브릿지(TSB)로부터의 차전위가 0V임을 인식한 CPU(1)는, 화살표 방향으로 흐르는 기체의 유량이 제로라고 인식하고, 출력 회로(3)를 통해 기체 유량(Q)이 제로임을 나타내는 출력 신호가 본 실시형태 1에 있어서의 유량 센서로부터 출력된다.

[0045] 계속해서, 도 1의 화살표 방향으로 기체가 흐르고 있을 경우를 생각한다. 이 경우, 도 1에 나타내는 바와 같이, 기체가 흐르는 방향의 상류측에 배치되어 있는 상류 측은 저항체(UR1, UR2)는, 화살표 방향으로 흐르는 기체에 의해 냉각된다. 이 때문에, 상류 측은 저항체(UR1, UR2)의 온도는 저하한다. 이에 대하여, 기체가 흐르는 방향의 하류측에 배치되어 있는 하류 측은 저항체(BR1, BR2)는, 발열 저항체(HR)에 의해 따뜻해진 기체가 하류 측은 저항체(BR1, BR2)에 흘러들어오므로 온도가 상승한다. 이 결과, 온도 센서 브릿지(TSB)의 밸런스가 무너져, 온도 센서 브릿지(TSB)의 노드 C와 노드 D 사이에 제로가 아닌 차전위가 발생한다. 이 차전위가 입력 회로(2)를 통해 CPU(1)에 입력된다. 그리고, 온도 센서 브릿지(TSB)로부터의 차전위가 제로가 아님을 인식한 CPU(1)는, 화살표 방향으로 흐르는 기체의 유량이 제로가 아님을 인식한다. 그 후, CPU(1)는 메모리(4)에 액세스한다. 메모리(4)에는, 차전위와 기체 유량을 대응지은 대비표(테이블)가 기억되어 있으므로, 메모리(4)에 액세스한 CPU(1)는, 메모리(4)에 기억되어 있는 대비표로부터 기체 유량(Q)을 산출한다. 이와 같이 하여, CPU(1)에 의해 산출된 기체 유량(Q)은 출력 회로(3)를 통해, 본 실시형태 1에 있어서의 유량 센서로부터 출력된다. 이상과 같이 하여, 본 실시형태 1에 있어서의 유량 센서에 의하면 기체의 유량을 구할 수 있음을 알 수 있다.

[0046] <유량 센서의 레이아웃 구성>

[0047] 다음으로, 본 실시형태 1에 있어서의 유량 센서의 레이아웃 구성에 대해서 설명한다. 예를 들면, 도 1에 나타내는 본 실시형태 1에 있어서의 유량 센서는, 2개의 반도체 칩에 형성된다. 구체적으로는, 발열 저항체(HR), 히터 제어 브릿지(HCB) 및 온도 센서 브릿지(TSB)가 1개의 반도체 칩에 형성되고, CPU(1), 입력 회로(2), 출력 회로(3) 및 메모리(4) 등이 별도의 반도체 칩에 형성된다. 이하에서는, 발열 저항체(HR), 히터 제어 브릿지(HCB) 및 온도 센서 브릿지(TSB)가 형성되어 있는 반도체 칩의 레이아웃 구성에 대해서 설명한다.

[0048] 도 2는 본 실시형태 1에 있어서의 유량 센서의 일부를 구성한 반도체 칩(CHP1)의 레이아웃 구성을 나타내는 평면도이다. 우선, 도 2에 나타내는 바와 같이, 반도체 칩(CHP1)이 직사각형 형상을 하고 있으며, 이 반도체 칩(CHP1)의 좌측으로부터 우측을 향하여(화살표 방향), 기체가 흐르도록 되어 있다. 그리고, 도 2에 나타내는 바와 같이, 직사각형 형상을 한 반도체 칩(CHP1)의 이면(裏面)측에 직사각형 형상의 다이어프램(DF)이 형성되어 있다. 다이어프램(DF)이란, 반도체 칩(CHP1)의 두께를 얇게 한 박판(薄板) 영역임을 나타내고 있다. 즉, 다이어프램(DF)이 형성되어 있는 영역의 두께는, 그 밖의 반도체 칩(CHP1)의 영역의 두께보다 얇아져 있다.

[0049] 이와 같이 다이어프램(DF)이 형성되어 있는 이면 영역에 상대하는 반도체 칩(CHP1)의 표면 영역에는, 도 2에 나타내는 바와 같이, 유량 검출부(FDU)가 형성되어 있다. 구체적으로, 이 유량 검출부(FDU)의 중앙부에는 발열 저항체(HR)가 형성되어 있으며, 이 발열 저항체(HR)의 주위에 히터 제어 브릿지를 구성하는 저항체(R1)가 형성되어 있다. 그리고, 유량 검출부(FDU)의 외측에 히터 제어 브릿지를 구성하는 저항체(R2~R4)가 형성되어 있다. 이와 같이 형성된 저항체(R1~R4)에 의해 히터 제어 브릿지가 구성된다. 특히, 히터 제어 브릿지를 구성하는 저항체(R1)는, 발열 저항체(HR)의 근방에 형성되어 있으므로, 발열 저항체(HR)로부터의 발열에 의해 따뜻해진 기체의 온도를 저항체(R1)에 정밀도 좋게 반영시킬 수 있다. 한편, 히터 제어 브릿지를 구성하는 저항

체(R2~R4)는, 발열 저항체(HR)로부터 떨어져 배치되어 있으므로, 발열 저항체(HR)로부터의 발열의 영향을 받기 어렵게 할 수 있다. 따라서, 저항체(R1)는 발열 저항체(HR)에 의해 따뜻해진 기체의 온도에 민감하게 반응하도록 구성할 수 있음과 함께, 저항체(R2~R4)는 발열 저항체(HR)의 영향을 받기 어려워 저항값을 일정값으로 유지하기 쉽게 구성할 수 있다. 이 때문에, 히터 제어 브릿지의 검출 정밀도를 높일 수 있다.

[0050] 또한, 유량 검출부(FDU)에 형성되어 있는 발열 저항체(HR)를 사이에 끼우도록, 상류 측은 저항체(UR1, UR2)와 하류 측은 저항체(BR1, BR2)가 배치되어 있다. 구체적으로, 기체가 흐르는 화살표 방향의 상류측에 상류 측은 저항체(UR1, UR2)가 형성되고, 기체가 흐르는 화살표 방향의 하류측에 하류 측은 저항체(BR1, BR2)가 형성되어 있다. 이와 같이 구성함으로써, 기체가 화살표 방향으로 흐를 경우, 상류 측은 저항체(UR1, UR2)의 온도를 저하시킬 수 있음과 함께, 하류 측은 저항체(BR1, BR2)의 온도를 상승시킬 수 있다. 이와 같이 유량 검출부(FDU)에 배치되어 있는 상류 측은 저항체(UR1, UR2) 및 하류 측은 저항체(BR1, BR2)에 의해 온도 센서 브릿지가 형성된다.

[0051] 상술한 발열 저항체(HR), 상류 측은 저항체(UR1, UR2) 및 하류 측은 저항체(BR1, BR2)는, 예를 들면 백금(플라티나) 등의 금속막이나 폴리실리콘(다결정 실리콘) 등의 반도체 박막을 스퍼터링법이나 CVD(Chemical Vapor Deposition)법 등의 방법으로 형성한 후, 이온 에칭 등의 방법으로 패터닝함으로써 형성할 수 있다.

[0052] 이와 같이 구성되어 있는 발열 저항체(HR), 히터 제어 브릿지를 구성하는 저항체(R1~R4), 및 온도 센서 브릿지를 구성하는 상류 측은 저항체(UR1, UR2)와 하류 측은 저항체(BR1, BR2)는, 각각 배선(WL1)과 접속되어, 반도체 칩(CHP1)의 하변을 따라 배치되어 있는 패드(PD1)에 인출되어 있다.

[0053] 이상과 같이 하여, 본 실시형태 1에 있어서의 유량 센서의 일부를 구성하는 반도체 칩(CHP1)이 레이아웃 구성되어 있다. 실제의 유량 센서는, 발열 저항체(HR), 히터 제어 브릿지(HCB) 및 온도 센서 브릿지(TSB)가 형성된 1개의 반도체 칩과, CPU(1), 입력 회로(2), 출력 회로(3) 및 메모리(4) 등이 형성된 또 1개의 반도체 칩을 갖고, 이들 반도체 칩을 기판 상에 실장한 구조를 하고 있다. 이하에서는, 이와 같이 실장 구성된 유량 센서에 대해서 설명한다. 우선 먼저, 종래 기술에 있어서의 유량 센서의 실장 구성에 대해서 설명하고, 그 후, 종래 기술에 있어서의 유량 센서의 실장 구성상의 문제점에 대해서 설명한다. 그리고, 종래 기술에 있어서의 유량 센서의 실장 구성상의 문제점을 해결하기 위한 연구를 시행한 본 실시형태 1에 있어서의 유량 센서의 실장 구성에 대해서 설명한다.

[0054] <종래의 유량 센서의 실장 구성>

[0055] 도 3은 종래 기술에 있어서의 유량 센서(FSP)의 실장 구성을 나타내는 도면이다. 구체적으로 도 3의 (a)는 종래 기술에 있어서의 유량 센서(FSP)의 실장 구성을 나타내는 평면도이며, 도 3의 (b)는 도 3의 (a)의 A-A선에 의한 단면도이다.

[0056] 도 3의 (a)에 나타내는 바와 같이, 종래 기술에 있어서의 유량 센서(FSP)는, 직사각형 형상(장방형 형상)의 배선 기판(WB)을 갖고, 이 배선 기판(WB)의 X 방향을 따라, 반도체 칩(CHP1)과 반도체 칩(CHP2)이 늘어선도록 배치되어 있다.

[0057] 반도체 칩(CHP1)에는 유량 검출부(FDU)가 형성되어 있으며, 이 유량 검출부(FDU) 상을 기체가 흐르도록 되어 있다. 구체적으로, 기체는 유량 검출부(FDU)상의 화살표 방향(Y 방향)을 따라 흐르도록 되어 있다. 이 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)는, 반도체 칩(CHP1) 상에 설치되어 있는 배선(WL1)에 접속해 있으며, 이 배선(WL1)은 배선 기판(WB) 상에 형성되어 있는 배선(WL2)과 접속되어 있다. 이때, 도 3의 (a)에서는, 반도체 칩(CHP1)에 형성되어 있는 배선(WL1)과, 배선 기판(WB)에 형성되어 있는 배선(WL2)의 접속 영역은, 포팅 수지(POT)에 의해 덮여 있다. 그리고, 배선 기판(WB)에 형성되어 있는 배선(WL2)은 반도체 칩(CHP2)과 접속되고, 반도체 칩(CHP2)은, 또한 배선 기판(WB)에 형성되어 있는 배선(WL3)과 접속되어 있다. 이와 같이 하여, 배선 기판(WB) 상에 탑재된 반도체 칩(CHP1)과 반도체 칩(CHP2)이 전기적으로 접속되어 있다.

[0058] 다음으로, 도 3의 (b)에 나타내는 바와 같이, 배선 기판(WB)의 일부 영역에는 홈이 형성되어 있으며, 이 홈의 내부에 반도체 칩(CHP1)이 배치되어 있다. 반도체 칩(CHP1)의 이면측에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)에 상대하는 반도체 칩(CHP1)의 표면에 유량 검출부(FDU)가 형성되어 있다. 그리고, 유량 검출부(FDU)로부터 떨어진 반도체 칩(CHP1)의 표면에 패드(PD1)가 형성되어 있다. 이 유량 검출부(FDU)와 패드(PD1)는, 도 3의 (a)에 나타내는 배선(WL1)에 의해 접속되어 있다.

[0059] 반도체 칩(CHP1)은, 홈의 저부(底部)와 접촉재(ADH)에 의해 고정되어 있다. 구체적으로, 패드(PD1)에 상대하는 반도체 칩(CHP1)의 이면에 접촉재(ADH)가 도포되어 있으며, 이 접촉재(ADH)에 의해 반도체 칩(CHP1)이 배선 기

판(WB)에 형성되어 있는 홈의 저부에 고정되어 있다. 한편, 반도체 칩(CHP1)의 이면 중, 다이어프램(DF)이 형성되어 있는 영역측에는 접착재(ADH)가 형성되어 있지 않고, 외부 공간과 다이어프램(DF)의 내부가 연통해 있다. 이에 따라, 다이어프램(DF)의 내부의 압력을 외부 공간의 압력과 동등하게 할 수 있어, 다이어프램(DF)에 상대하는 반도체 칩(CHP1)의 표면에 형성되어 있는 유량 검출부(FDU)에 압력차에 기인한 응력이 작용하는 것을 억제하고 있다.

[0060] 반도체 칩(CHP1)에 형성되어 있는 패드(PD1)는, 배선 기판(WB)에 형성되어 있는 배선(WL2)과 와이어(W1)에 의해 접속되어 있으며, 이 와이어(W1)는 포팅 수지(POT)에 의해 밀봉되어 있다.

[0061] 한편, 반도체 칩(CHP2)은, 배선 기판(WB)에 형성되어 있는 배선(WL2)과 범프 전극(BMP)에 의해 접속되어 있음과 함께, 배선 기판(WB)에 형성되어 있는 배선(WL3)도 범프 전극을 통해 접속되어 있다.

[0062] <종래의 유량 센서의 문제점>

[0063] 이상과 같이 하여, 종래 기술에 있어서의 유량 센서(FSP)가 실장 구성되어 있지만, 종래의 유량 센서(FSP)에서는 이하에 나타내는 바와 같은 문제점이 있다. 상술한 바와 같이, 반도체 칩(CHP1)과 배선 기판(WB)을 접속하는 금선(와이어(W1))은, 변형에 의한 접촉 등을 방지하기 위해, 통상, 포팅 수지(POT)에 의해 고정되어 있다. 즉, 금선(와이어(W1))은 포팅 수지(POT)에 의해 덮여 고정되어 있으며, 이 포팅 수지(POT)에 의해 금선(와이어(W1))은 보호되고 있다. 한편, 유량 센서(FSP)를 구성하는 반도체 칩(CHP1) 및 반도체 칩(CHP2)은 통상, 포팅 수지(POT)에 의해 밀봉되어 있지 않다. 즉, 통상의 유량 센서(FSP)에 있어서는, 금선(와이어(W1))만이 포팅 수지(POT)에 의해 덮인 구조를 하고 있다.

[0064] 여기에서, 금선(와이어(W1))의 포팅 수지(POT)에 의한 고정은, 반도체 칩(CHP1)을 금형 등으로 고정한 상태에서 행해지지 않기 때문에, 포팅 수지(POT)의 수축에 의해, 반도체 칩(CHP1)이 탑재 위치로부터 어긋나버리는 문제가 있다. 또한, 포팅 수지(POT)는 적하하는 것에 의해 형성되므로, 포팅 수지(POT)의 치수 정밀도가 낮은 문제가 있다. 이 결과, 개개의 유량 센서(FSP)마다, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)의 탑재 위치에 어긋남이 생김과 함께, 포팅 수지(POT)의 형성 위치도 미묘하게 상이해져서 각 유량 센서(FSP)의 검출 성능에 불균일이 생기게 된다. 이 때문에, 각 유량 센서(FSP)의 성능 불균일을 억제하기 위해 유량 센서(FSP)마다 검출 성능의 보정을 행할 필요가 있어서 유량 센서(FSP)의 제조 공정에 있어서의 성능 보정 공정을 추가할 필요가 생긴다. 특히, 성능 보정 공정이 길어지면, 유량 센서(FSP)의 제조 공정에서의 스루풋이 저하하여서, 유량 센서(FSP)의 비용이 상승하게 되는 문제점도 존재한다. 또한, 포팅 수지(POT)는, 가열에 의한 경화의 촉진을 행하고 있지 않으므로, 포팅 수지(POT)가 경화할 때까지의 시간이 길어져, 유량 센서(FSP)의 제조 공정에 있어서의 스루풋이 저하하게 된다. 이상의 점에서, 종래의 유량 센서(FSP)의 실장 구성에 있어서는, 와이어(W1)만을 위치 정밀도가 좋지 않은 포팅 수지(POT)로 밀봉하는 구성을 취하고 있으므로, 주로 유량 센서(FSP)마다의 성능 불균일이 생기게 되는 문제점이 존재함을 알 수 있다.

[0065] <실시형태 1에 있어서의 유량 센서의 실장 구성>

[0066] 그래서, 본 실시형태 1에서는, 상술한 종래 기술의 유량 센서(FSP)에 존재하는 성능 불균일이라는 문제점을 해결하기 위해, 유량 센서의 실장 구성에 연구를 시행하고 있다. 이하에, 이 연구를 시행한 본 실시형태 1에 있어서의 유량 센서의 실장 구성에 대해서, 도면을 참조하면서 설명한다.

[0067] 도 4는 본 실시형태 1에 있어서의 유량 센서(FS1)의 실장 구성을 나타내는 도면이며, 수지로 밀봉하기 전의 구성을 나타내는 도면이다. 특히, 도 4의 (a)는 본 실시형태 1에 있어서의 유량 센서(FS1)의 실장 구성을 나타내는 평면도이다. 도 4의 (b)는 도 4의 (a)의 A-A선으로 절단한 단면도이며, 도 4의 (c)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다.

[0068] 우선, 도 4의 (a)에 나타내는 바와 같이, 본 실시형태 1에 있어서의 유량 센서(FS1)는, 예를 들면 유리 에폭시 수지로 구성되는 직사각형 형상의 배선 기판(WB)을 갖고 있으며, 이 배선 기판(WB) 상의 X 방향으로 늘어서도록, 반도체 칩(CHP1)과 반도체 칩(CHP2)이 탑재되어 있다. 반도체 칩(CHP1)은 직사각형 형상을 하고 있으며, 거의 중앙부에 유량 검출부(FDU)가 형성되어 있다. 그리고, 유량 검출부(FDU)와 접속하는 배선(WL1)이 반도체 칩(CHP1) 상에 형성되어 있으며, 이 배선(WL1)은 반도체 칩(CHP1)의 한 변을 따라 형성된 복수의 패드(PD1)와 접속되어 있다. 즉, 유량 검출부(FDU)와 복수의 패드(PD1)는 배선(WL1)에 의해 접속되어 있게 된다. 이들 패드(PD1)는, 배선 기판(WB)에 형성되어 있는 단자(TE1)와, 예를 들면 금선으로 이루어지는 와이어(W1)를 통해 접속되어 있다. 배선 기판(WB)에 형성되어 있는 단자(TE1)는, 배선 기판(WB)에 형성되어 있는 배선(WL2)과 접속되고, 배선(WL2)은 단자(TE2)와 접속되어 있다. 또한, 단자(TE2)는, 반도체 칩(CHP2)에 형성되어 있는

패드(PD2)와, 예를 들면 금선으로 이루어지는 와이어(W2)를 통해 접속되어 있다.

[0069] 반도체 칩(CHP2)에는, MISFET(Metal Insulator Semiconductor Field Effect Transistor) 등의 반도체 소자나 배선으로 이루어지는 집적 회로가 형성되어 있다. 구체적으로는, 도 1에 나타내는 CPU(1), 입력 회로(2), 출력 회로(3), 또는 메모리(4) 등을 구성하는 집적 회로가 형성되어 있다. 이들 집적 회로는, 외부 접속 단자로서 기능하는 패드(PD2)나 패드(PD3)와 접속되어 있다. 그리고, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)는, 배선 기판(WB)에 형성되어 있는 단자(TE3)와, 예를 들면 금선으로 이루어지는 와이어(W3)를 통해 접속되어 있으며, 이 단자(TE3)는 배선 기판(WB) 상에 형성되어 있는 배선(WL3)과 접속되어 있다. 이와 같이 하여, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)과, 제어 회로가 형성되어 있는 반도체 칩(CHP2)은, 배선 기판(WB)에 형성되어 있는 배선(WL2)을 통해 접속되어 있음을 알 수 있다.

[0070] 계속해서, 도 4의 (b)에 나타내는 바와 같이, 배선 기판(WB)의 소정 영역에는 홈(캐비티)이 형성되어 있으며, 이 홈의 내부에 반도체 칩(CHP1)이 탑재되어 있다. 이 반도체 칩(CHP1)은, 접착재(ADH1)에 의해 배선 기판(WB)과 접촉되어 있다. 반도체 칩(CHP1)의 이면에는 다이어프램(DF)(박판부)이 형성되어 있으며, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있다. 한편, 다이어프램(DF)의 하방에 존재하는 홈의 저부에는 개구부(OP1)가 형성되어 있다.

[0071] 다이어프램(DF)은 반도체 칩(CHP1)의 표면에 형성되어 있는 유량 검출부(FDU)를, 되도록 열절연하기 쉽게 하는 기능을 갖고 있다. 즉, 유량 검출부(FDU)에는, 도 2에 나타내는 바와 같이, 상류 측은 저항체(UR1, UR2)나 하류 측은 저항체(BR1, BR2)가 형성되어 있다. 이와 같은 유량 검출부(FDU)에서는, 기체가 흐름으로써 상류 측은 저항체(UR1, UR2)나 하류 측은 저항체(BR1, BR2)의 온도가 변화하고, 이 온도 변화에 의해 상류 측은 저항체(UR1, UR2)나 하류 측은 저항체(BR1, BR2)의 저항값이 변화하는 것을 이용하여 기체의 유량을 검출한다. 이 때문에, 유량 검출부(FDU)를 구성하는 상류 측은 저항체(UR1, UR2)나 하류 측은 저항체(BR1, BR2)는, 되도록 기체가 흐르는 것에 의한 온도 변화만을 검지하는 것이 바람직하고, 반도체 칩(CHP1)의 내부를 통한 열전도 등의 영향에 의한 온도 변화를 제거하는 것이 바람직하다. 이 점에서, 유량 검출부(FDU)와 상대하는 반도체 칩(CHP1)의 이면에, 반도체 칩(CHP1)의 두께를 얇게 한 영역인 다이어프램(DF)을 설치하여, 유량 검출부(FDU)에의 반도체 칩(CHP1)의 내부를 통한 열전도의 영향을 작게 하고 있는 것이다.

[0072] 이상과 같은 이유에서 반도체 칩(CHP1)에 다이어프램(DF)을 설치하고 있지만, 이 다이어프램(DF)의 내부 공간이 반도체 칩(CHP1)의 외부 공간으로부터 격리되어 있으면, 외부 공간의 압력과 다이어프램(DF) 내의 내부 압력이 상이해진다. 이 경우, 외부 공간의 압력과 다이어프램(DF) 내의 내부 압력의 차에 기인하여, 다이어프램(DF)에 응력이 생겨서, 다이어프램(DF) 상에 형성되어 있는 유량 검출부(FDU)의 검출 정밀도가 저하할 우려가 있다. 이 점에서, 본 실시형태 1에서는, 다이어프램(DF)의 하방에 존재하는 홈의 저부에 개구부(OP1)를 설치하고 있다. 이에 따라, 다이어프램(DF)의 내부 공간과 외부 공간이 개구부(OP1)를 통해 연통하게 되어, 외부 공간의 압력과 다이어프램(DF) 내의 내부 압력을 동등하게 할 수 있다. 이 결과, 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있어서, 다이어프램(DF) 상에 형성되어 있는 유량 검출부(FDU)의 검출 정밀도의 저하를 방지할 수 있다.

[0073] 도 4의 (b)에 나타내는 바와 같이, 반도체 칩(CHP1)의 표면(상면)에는, 유량 검출부(FDU) 외에, 유량 검출부(FDU)와 접속된 패드(PD1)가 형성되어 있으며, 이 패드(PD1)는 배선 기판(WB)에 형성된 배선(WL2)과 와이어(W1)를 통해 접속되어 있다. 그리고, 배선 기판(WB)에는, 반도체 칩(CHP1) 외에 반도체 칩(CHP2)도 탑재되어 있으며, 반도체 칩(CHP2)은 접착재(ADH2)에 의해 배선 기판(WB)에 접촉되어 있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)와, 배선 기판(WB)에 형성되어 있는 배선(WL2)이 와이어(W2)를 통해 접속되어 있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)와 배선 기판(WB)에 형성되어 있는 배선(WL3)은, 와이어(W3)를 통해 전기적으로 접속되어 있다.

[0074] 반도체 칩(CHP1)과 배선 기판(WB)을 접착하고 있는 접착재(ADH1)나, 반도체 칩(CHP2)과 배선 기판(WB)을 접착하고 있는 접착재(ADH2)는, 예를 들면 에폭시 수지나 폴리우레탄 수지 등의 열경화성 수지, 폴리이미드 수지나 아크릴 수지 등의 열가소성 수지를 사용할 수 있다.

[0075] 예를 들면, 반도체 칩(CHP1)과 배선 기판(WB)의 접착은, 도 4의 (c)에 나타내는 바와 같이 접착재(ADH1)를 도포함으로써 행할 수 있다. 도 4의 (c)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다. 도 4의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에는, 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)을 둘러싸도록 접착재(ADH1)가 도포되어 있다. 또한, 도 4의 (c)에서는, 다이어프램(DF)을 사각형 형상으로 둘러싸도록 접착재(ADH1)를 도포하는 예를 나타내고 있지만, 이에 한하지 않고, 예를 들면 다이어프램(DF)을 타원 형상 등의

입의의 형상으로 둘러싸도록 접촉재(ADH1)를 도포해도 된다.

- [0076] 본 실시형태 1에 있어서의 유량 센서(FS1)에서, 수지로 밀봉하기 전의 유량 센서(FS1)의 실장 구성은 상기와 같이 구성되어 있으며, 이하에, 수지로 밀봉한 후의 유량 센서(FS1)의 실장 구성에 대해서 설명한다.
- [0077] 도 5는 본 실시형태 1에 있어서의 유량 센서(FS1)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 5의 (a)는 본 실시형태 1에 있어서의 유량 센서(FS1)의 실장 구성을 나타내는 평면도이다. 도 5의 (b)는 도 5의 (a)의 A-A선으로 절단한 단면도이며, 도 5의 (c)는 도 5의 (a)의 B-B선으로 절단한 단면도이다.
- [0078] 우선, 도 4의 (a) 및 도 5의 (a)를 참조하면 알 수 있는 바와 같이, 본 실시형태 1에 있어서의 유량 센서(FS1)에서는, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다. 이 점이 본 실시형태 1의 제 1 특징점이다.
- [0079] 예를 들면, 도 3에 나타내는 종래의 유량 센서(FSP)에서는, 금선(와이어(W1))만이 포팅 수지(POT)에 의해 덮인 구조를 하고 있으며, 반도체 칩(CHP1) 및 반도체 칩(CHP2)은 수지에 의해 덮여 있지 않은 구조를 하고 있다. 이 경우, 금선(와이어(W1))의 포팅 수지(POT)에 의한 고정은, 반도체 칩(CHP1)을 금형 등으로 고정된 상태에서 행해지지 않기 때문에, 포팅 수지(POT)의 수축에 의해, 반도체 칩(CHP1)이 탑재 위치로부터 어긋나버린다. 또한, 포팅 수지(POT)는 적하하는 것에 의해 형성되므로, 포팅 수지(POT)의 치수 정밀도가 낮다는 문제도 있다. 이 점은, 개개의 유량 센서(FSP)마다 반도체 칩(CHP1)의 위치에 불균일이 생기는 것을 의미하고, 이 결과, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치에도 불균일이 생기게 된다. 이 결과, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FSP)에서 상이해지기 때문에, 각 유량 센서(FSP)에 있어서 기체 유량을 검출하는 성능에 불균일이 생기게 된다.
- [0080] 이에 대하여, 본 실시형태 1에 있어서의 유량 센서(FS1)에서는, 도 4의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다. 즉, 본 실시형태 1에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역 및 반도체 칩(CHP2)의 전 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 1에 있어서의 유량 센서(FS1)에 의하면, 각 유량 센서(FS1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 1에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS1)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS1)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다. 즉, 본 실시형태 1에서는, 금형을 사용하여 반도체 칩(CHP1)을 고정하면서 수지(MR)로 밀봉할 수 있는 관점에서, 유량 검출부(FDU)를 노출시키면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 일괄하여 수지(MR)로 밀봉하는 구성을 취하고 있는 것이다. 즉, 본 실시형태 1에 의하면, 금형으로 반도체 칩(CHP1)을 포함하는 배선 기관(WB)을 클램프한 상태에서 밀봉할 수 있으므로, 반도체 칩(CHP1)의 위치 결정 정밀도가 향상함과 함께, 또한, 금형으로부터 주입하는 수지(MR)에의 열전도에 의해, 수지(MR)의 경화 시간을 짧게 할 수 있다. 예를 들면, 도 3에 나타내는 종래의 유량 센서(FSP)에서는, 포팅 수지(POT)를 사용하고 있지만, 이 포팅 수지(POT)에서는 가열하여 경화시키는 시간을 짧게 할 수 없으므로, 포팅 수지(POT)가 경화할 때까지의 시간이 길어진다. 이 결과, 스루풋이 저하하여, 비용이 상승하게 된다. 이에 대하여, 본 실시형태 1에 있어서의 제 1 특징점에 의하면, 금형으로부터 주입하는 수지(MR)에의 열전도에 의해, 수지(MR)의 경화 시간도 짧게 할 수 있으므로, 스루풋을 향상시킬 수 있고, 이 결과, 본 실시형태 1에 있어서의 유량 센서(FS1)의 제조 비용을 삭감할 수도 있다.
- [0081] 또한, 상술한 수지(MR)는, 예를 들면 에폭시 수지나 페놀 수지 등의 열경화성 수지, 폴리카보네이트, 폴리에틸렌테레프탈레이트 등의 열가소성 수지를 사용할 수 있음과 함께, 수지 중에 유리나 마이카 등의 충전제를 혼입시킬 수도 있다.
- [0082] 계속해서, 본 실시형태 1에 있어서의 제 2 특징점은, 도 5의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높은 점에 있다. 즉, 노출되어 있는 유량 검출부(FDU)는, 주위가 수지(MR)로 둘러싸

이며, 또한, 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 바꿔 말하면, 본 실시형태 1에서는, 수지(MR)에 오목부가 형성되어 있으며, 이 수지(MR)에 형성된 오목부의 내부에 유량 검출부(FDU)가 형성되어 있다고 할 수 있다. 더 말하면, 반도체 칩(CHP1)의 노출면(XY면)과 직교하는 유량 검출부(FDU)를 포함하는 임의 단면에 있어서, 유량 검출부(FDU)를 사이에 끼우는 양측의 수지(MR)의 높이 치수가 반도체 칩(CHP1)의 노출면(XY면)보다 크다고 할 수 있다. 이와 같은 본 실시형태 2에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪히는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선, 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.

[0083] 특히, 본 실시형태 1에 의하면, 노출되어 있는 유량 검출부(FDU) 이외의 대부분의 반도체 칩(CHP1)의 영역이 수지(MR)에 의해 덮여 있기 때문에, 이 관점에서, 반도체 칩(CHP1)은 수지(MR)에 의해 보호되어 반도체 칩(CHP1)의 파손을 억제할 수 있다. 예를 들면, 도 3에 나타내는 바와 같이, 종래의 유량 센서(FSP)에서는, 유량 검출부(FDU) 이외의 대부분의 반도체 칩(CHP1)의 영역도 노출되어 있으므로, 부품의 장착 조립시 등에, 부품이 반도체 칩(CHP1)에 접촉하여 반도체 칩(CHP1)을 파손할 가능성이 높아진다. 이에 대하여, 본 실시형태 1에 의하면, 노출되어 있는 유량 검출부(FDU) 이외의 대부분의 반도체 칩(CHP1)의 영역이 수지(MR)에 의해 덮여 있다는 점과, 노출되어 있는 유량 검출부(FDU) 자체가 수지(MR)의 높이보다 낮아져 있는 점의 조합에 의해, 반도체 칩(CHP1)의 파손을 효과적으로 방지할 수 있다.

[0084] 다음으로, 본 실시형태 1에 있어서의 제 3 특징점은, 도 5의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)(밀봉체)와 일체적으로 형성되어 있는 점에 있다. 예를 들면, 도 3에 나타내는 종래의 유량 센서(FSP)에서는, 유량 검출부(FDU)의 상부를 Y 방향으로 기체가 흐르지만, 포팅 수지(POT)가 유량 검출부(FDU)의 상부를 흐르는 기체의 편측의 통로를 형성하고 있다. 따라서, 포팅 수지(POT)의 치수 정밀도에 의해 기체의 흐름이 흐트러져, 정확한 기체의 유량을 측정할 수 없을 우려가 있다. 또한, 도 3에 나타내는 종래의 유량 센서(FSP)에서는, 유량 검출부(FDU)에 대하여, 포팅 수지(POT)와 상대하는 반대측에는 통로를 형성하는 포팅 수지(POT)가 배치되어 있지 않기 때문에, 기체의 유로 치수를 좁힌 상태에서 유량 검출부(FDU)의 상부에 기체를 흐르게 할 수 없다. 따라서, 특히, 흐르는 기체의 유량이 적을 경우, 기체 유량의 검출 감도가 낮아지는 문제점이 있다.

[0085] 이에 대하여, 본 실시형태 1에 있어서의 제 3 특징점으로서, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)(밀봉체)와 일체적으로 형성하고 있다. 이에 따라, 우선, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 그리고, 한 쌍의 기류 제어부(FCU1, FCU2)는, 수지(MR)와 일체적으로 치수 정밀도가 높은 금형에 의한 끼워넣기에 의해 고정밀도로 형성되어 있다. 이 점에서, 본 실시형태 1에 있어서의 유량 센서(FS1)에 의하면, 한 쌍의 기류 제어부(FCU1, FCU2)의 치수 정밀도에 의해 기체의 흐름이 흐트러지지 않고 정확히 기체의 유량을 측정할 수 있다. 또한, 본 실시형태 1에서는, 상술한 바와 같이, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 이 때문에, 기체의 유로 치수를 좁힌 상태에서 유량 검출부(FDU)의 상부에 기체를 흐르게 할 수 있다. 이 결과, 본 실시형태 1에 있어서의 유량 센서(FS1)에 의하면, 특히, 흐르는 기체의 유량이 적을 경우에도, 기체 유량의 검출 감도의 저하를 억제할 수 있다.

[0086] 또한, 본 실시형태 1에 있어서의 제 4 특징점은, 도 5의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준(急峻)한 점이다. 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 1에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써, Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써 기체 유로의 벽을 형성할 수 있어서, X 방향으로의 기체 유동을 억제할 수 있다.

- [0087] 계속해서, 본 실시형태 1에 있어서의 유량 센서(FS1)는, 제 5 특징점과 제 6 특징점을 갖고 있지만, 이들 특징점을 설명하는 전제로서, 도 5의 (b) 및 도 5의 (c)의 구조에 대해서 설명한다. 도 5의 (b)는 도 5의 (a)의 A-A선에 의한 단면도이며, 도 5의 (c)는 도 5의 (a)의 B-B선에 의한 단면도이다.
- [0088] 도 5의 (b)에 나타내는 바와 같이, 배선 기판(WB)에는 홈이 형성되어 있으며, 이 홈의 내부에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)의 하방에 있는 홈의 저부에 개구부(OP1)가 형성되어 있다. 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있으며, 또한, 이 유량 검출부(FDU)와 접촉하는 패드(PD1)가 형성되어 있다. 이 패드(PD1)는 배선 기판(WB)에 형성된 배선(WL2)과 와이어(W1)를 통해 접속되어 있으며, 배선(WL2)은, 배선 기판(WB) 상에 접착재(ADH2)를 통해 탑재된 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)와 와이어(W2)에 의해 접속되어 있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)는, 와이어(W3)를 통해 배선 기판(WB) 상에 형성되어 있는 배선(WL3)과 접속되어 있다. 그리고, 본 실시형태 1에 있어서의 유량 센서(FS1)에서는, 유량 검출부(FDU) 및 그 근방을 노출시킨 상태에서, 그 외의 영역(패드(PD1)를 포함)인 반도체 칩(CHP1)의 일부, 와이어(W1), 배선(WL2), 와이어(W2), 반도체 칩(CHP2), 와이어(W3) 및 배선(WL3)의 일부가 수지(MR)에 의해 일괄 밀봉되어 있다. 이때, 노출되어 있는 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP2)으로 되어 있으며, 유량 검출부(FDU)를 사이에 끼우도록 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)와 일체적으로 형성되어 있다.
- [0089] 또한, 도 5의 (c)에 나타내는 바와 같이, 배선 기판(WB)에는 홈이 형성되어 있으며, 이 홈의 내부에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)의 하방에 있는 홈의 저부에 개구부(OP1)가 형성되어 있다. 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있으며, 반도체 칩(CHP1)의 주위를 둘러싸도록 수지(MR)가 형성되어 있다. 이때, 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP1)으로 되어 있으며, 이 테이퍼 형상(TP1)의 각도는, 도 5의 (b)에 나타내는 테이퍼 형상(TP2)의 각도보다 완만해져 있다.
- [0090] 여기에서, 본 실시형태 1에 있어서의 제 5 특징점은, 도 5의 (b) 및 도 5의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 홈의 저부에 개구부(OP1)가 형성되어 있는 점에 있다. 이와 같이 본 실시형태 1에 있어서, 배선 기판(WB)에 개구부(OP1)를 설치하는 이유에 대해서 설명한다.
- [0091] 우선, 도 3에 나타내는 종래의 유량 센서(FSP)에서는, 도 3의 (b)에 나타내는 바와 같이, 반도체 칩(CHP1)의 편측의 단부(端部)에만 접착재(ADH)가 도포되어 있으며, 다른 한쪽의 단부에는 접착재(ADH)가 도포되어 있지 않고 틈이 형성되어 있다. 이에 따라, 종래의 유량 센서(FSP)에서는, 이 틈을 통해 반도체 칩(CHP1)에 형성되어 있는 다이어프램(DF)의 내부 공간과, 유량 센서(FSP)의 외부 공간이 연통되어져, 다이어프램(DF)의 내부 공간의 압력과 유량 센서(FSP)의 외부 공간의 압력을 동등하게 할 수 있다. 이와 같이 하여, 종래의 유량 센서(FSP)에서는, 다이어프램(DF) 상에 응력이 가해지는 것을 억제하고 있다.
- [0092] 한편, 도 5의 (b) 및 도 5의 (c)에 나타내는 본 실시형태 1에 있어서의 유량 센서(FS1)에서는, 도 3에 나타내는 종래의 유량 센서(FSP)와 마찬가지로의 구성을 취할 수는 없다. 왜냐하면, 본 실시형태 1에 있어서의 유량 센서(FS1)에서는, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 영역은 수지(MR)에 의해 덮이게 되기 때문이다. 즉, 본 실시형태 1에서는, 반도체 칩(CHP1)과 홈의 저부 사이에 틈을 형성하면, 그 틈에서 수지(MR)가 다이어프램(DF)의 내부 공간까지 침입하게 되는 것이다. 이 점에서, 본 실시형태 1에서는, 반도체 칩(CHP1)의 양쪽의 단부에 접착재(ADH1)가 도포되어 있으며, 이 접착재(ADH1)에 의해 다이어프램(DF)의 내부 공간으로 수지(MR)가 침입하는 것을 억제하고 있는 것이다. 즉, 본 실시형태 1에 있어서의 유량 센서(FS1)에서, 접착재(ADH1)는 반도체 칩(CHP1)과 배선 기판(WB)을 접착하는 본래의 기능을 가짐과 함께, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지한다는 본 실시형태 1에 특유의 기능도 갖고 있는 것이다. 이 접착재(ADH1)에 의한 특유의 기능을 실현하기 위해, 본 실시형태 1에서는, 예를 들면 도 4의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착재(ADH1)를 도포하고 있는 것이다.
- [0093] 이와 같은 구성을 취하며, 또한, 배선 기판(WB)의 홈의 저부에 개구부(OP1)를 형성하지 않을 경우, 다이어프램(DF)의 내부 공간과 유량 센서(FS1)의 외부 공간은 격리되어져서 다이어프램(DF)의 내부 공간의 압력과 유량 센서(FS1)의 외부 공간의 압력이 상이해지게 되고, 다이어프램(DF) 상에 차압(差壓)에 기인한 응력이 가해지게 된다. 그래서, 본 실시형태 1에서는, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 위해,

예를 들면 도 4의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착재(ADH1)를 도포하는 구성을 취하는 것을 전제로 하여, 이 구성에 의한 불편을 회피하기 위해, 도 5의 (b) 및 도 5의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 홈의 저부에 개구부(OP1)를 형성하고 있다. 이에 따라, 본 실시형태 1에 의한 유량 센서(FS1)에 의하면, 다이어프램(DF)의 내부 공간은, 배선 기판(WB)의 홈의 저부에 형성된 개구부(OP1)를 통해 유량 센서(FS1)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS1)의 외부 공간의 압력을 동등하게 할 수 있어서, 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있는 것이다.

[0094] 계속하여, 본 실시형태 1에 있어서의 제 6 특징점은, 반도체 칩(CHP1)과 배선 기판(WB)뿐만 아니라, 반도체 칩(CHP2)과 배선 기판(WB)도 와이어(W2, W3)로 접속하는 점에 있다. 예를 들면, 도 3에 나타내는 종래의 유량 센서(FSP)에 있어서, 반도체 칩(CHP2)은 범프 전극(BMP)을 사용하여 배선 기판(WB)에 접속하고 있다. 이는, 반도체 칩(CHP2)도 와이어로 접속할 경우, 이 와이어를 보호하기 위해, 또한 포팅 수지(POT)로 이 와이어를 밀봉할 필요가 있기 때문이다. 즉, 도 3에 나타내는 바와 같이, 반도체 칩(CHP1)과 배선 기판(WB)은 와이어(W1)에 의해 접속되어 있기 때문에, 이 와이어(W1)는 포팅 수지(POT)로 밀봉할 필요가 있지만, 또한, 반도체 칩(CHP2)과 배선 기판(WB)도 와이어(W2, W3)로 접속하면, 이 와이어(W2) 및 와이어(W3)도 포팅 수지(POT)로 보호할 필요가 있다. 이 때문에, 종래의 유량 센서(FSP)에서는, 반도체 칩(CHP2)을 범프 전극(BMP)으로 배선 기판(WB)에 접속함으로써, 또한 포팅 수지(POT)에 의한 밀봉을 생략하고 있다. 그러나, 범프 전극을 사용하여 반도체 칩(CHP2)을 배선 기판(WB)에 접속할 경우, 예를 들면 땀납 볼을 사용할 필요가 있어서, 제조 비용이 높아지게 되는 문제가 있다.

[0095] 그래서, 본 실시형태 1에서는, 반도체 칩(CHP1)과 배선 기판(WB)뿐만 아니라, 반도체 칩(CHP2)과 배선 기판(WB)도 와이어(W2, W3)로 접속하고 있다. 이 구성은, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1) 및 반도체 칩(CHP2)의 전체를 수지(MR)로 일괄 밀봉한다는 본 실시형태 1에 의한 특징 구성을 취함으로써 실현할 수 있는 것이다. 즉, 본 실시형태 1에 의하면, 반도체 칩(CHP2)도 수지(MR)로 일괄 밀봉하기 때문에, 반도체 칩(CHP2)과 배선 기판(WB)을 와이어(W2) 및 와이어(W3)로 접속해도, 반도체 칩(CHP1)과 배선 기판(WB)을 접속하고 있는 와이어(W1)와 동시에 와이어(W2) 및 와이어(W3)도 수지(MR)로 보호할 수 있는 것이다. 즉, 본 실시형태 1에서는, 반도체 칩(CHP1)과 반도체 칩(CHP2)을 일괄하여 수지(MR)로 밀봉하므로, 반도체 칩(CHP2)과 배선 기판(WB)의 접속을 범프 전극으로 행하든지, 와이어로 행하든지 수지(MR)의 밀봉은 한번으로 완료된다. 따라서, 본 실시형태 1에서는, 땀납 볼을 사용하지 않고, 와이어(W2, W3)로 반도체 칩(CHP2)을 배선 기판(WB)에 접속함으로써 제조 비용의 삭감을 도모할 수 있다.

[0096] <본 실시형태 1에 있어서의 유량 센서의 제조 방법>

[0097] 본 실시형태 1에 있어서의 유량 센서(FS1)는 상기와 같이 구성되어 있으며, 이하에, 그 제조 방법에 대해서 도 6~도 10을 참조하면서 설명한다. 도 6~도 10은, 도 5의 (a)의 A-A선으로 절단한 단면에 있어서의 제조 공정을 나타내고 있다.

[0098] 우선, 도 6에 나타내는 바와 같이, 예를 들면, 유리 에폭시 수지로 이루어지는 배선 기판(WB)을 준비한다. 이 배선 기판(WB)의 주면(표면, 상면) 상에는 홈이 형성되어 있으며, 홈의 저부에 개구부(OP1)가 형성되어 있다. 한편, 배선 기판(WB)의 주면(主面)에는, 배선(WL2) 및 배선(WL3)도 형성되어 있다.

[0099] 계속해서, 도 7에 나타내는 바와 같이, 배선 기판(WB) 상에 반도체 칩(CHP1) 및 반도체 칩(CHP2)을 탑재한다. 구체적으로는, 배선 기판(WB)에 형성된 홈의 내부에 반도체 칩(CHP1)을 접착재(ADH1)로 접속한다. 이때, 반도체 칩(CHP1)에 형성되어 있는 다이어프램(DF)이 배선 기판(WB)에 형성되어 있는 개구부(OP1)와 연통하도록, 반도체 칩(CHP1)이 배선 기판(WB) 상에 탑재된다. 또한, 반도체 칩(CHP1)에는, 통상의 반도체 제조 프로세스에 의해 유량 검출부(FDU), 배선(도시 생략) 및 패드(PD1)가 형성된다. 그리고, 예를 들면 이방성 에칭에 의해, 반도체 칩(CHP1)의 표면에 형성된 유량 검출부(FDU)와 상대하는 이면의 위치에 다이어프램(DF)이 형성되어 있다. 또한, 배선 기판(WB) 상에는, 접착재(ADH2)에 의해 반도체 칩(CHP2)도 탑재되어 있다. 이 반도체 칩(CHP2)에는, 미리 통상의 반도체 제조 프로세스에 의해, MISFET 등의 반도체 소자(도시 생략)나 배선(도시 생략), 패드(PD2), 패드(PD3)가 형성되어 있다.

[0100] 다음으로, 도 8에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 패드(PD1)와, 배선 기판(WB)에 형성되어 있는 배선(WL2)을 와이어(W1)로 접속한다(와이어 본딩). 마찬가지로, 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)를 배선(WL2)과 와이어(W2)로 접속하고, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)를 배선(WL3)과 와이어(W3)로 접속한다. 와이어(W1~W3)는, 예를 들면 금선으로 형성된다.

- [0101] 그 후, 도 9에 나타내는 바와 같이, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면, 와이어(W1), 배선(WL2), 와이어(W2), 반도체 칩(CHP2)의 주면 전면(全面), 와이어(W3) 및 배선(WL3)을 수지(MR)로 밀봉한다(몰드 공정). 구체적으로는, 도 9에 나타내는 바와 같이, 반도체 칩(CHP1) 및 반도체 칩(CHP2)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로 제 1 공간을 통해 사이에 끼워넣는다. 그 후, 가열 하에서, 이 제 1 공간에 수지(MR)를 유입함으로써, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면, 와이어(W1), 배선(WL2), 와이어(W2), 반도체 칩(CHP2)의 주면 전면, 와이어(W3) 및 배선(WL3)을 수지(MR)로 밀봉한다. 이때, 도 9에 나타내는 바와 같이, 다이어프램(DF)의 내부 공간은, 접착재(ADH1)에 의해, 상술한 제 1 공간과 격리되어 있으므로, 제 1 공간을 수지(MR)로 충전할 때에도, 다이어프램(DF)의 내부 공간으로 수지(MR)가 침입하는 것을 방지할 수 있다.
- [0102] 또한, 본 실시형태 1에서는, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있다. 이 점은, 본 실시형태 1에 있어서의 유량 센서의 제조 방법에 의하면, 각 유량 센서의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 1에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서에서 일치시킬 수 있기 때문에, 각 유량 센서에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.
- [0103] 여기에서, 본 실시형태 1에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 제 1 공간과는 격리된 제 2 공간(SP2)에 의해 둘러싸이도록, 하금형(BM)과 상금형(UM)으로, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을 사이에 끼워넣는 것에 있다. 이에 따라, 본 실시형태 1에 의하면, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU) 및 그 근방 영역을 노출시키면서, 그 이외의 반도체 칩(CHP1)의 표면 영역을 밀봉할 수 있다.
- [0104] 또한, 본 실시형태 1에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을, 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)과 상금형(UM) 사이에 탄성체 필름(LAF)을 개재시키는 점에 있다. 예를 들면, 개개의 반도체 칩(CHP1)의 두께에는 치수 불균일이 존재하기 때문에, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 얇을 경우, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때 틈이 생기고, 이 틈으로부터 반도체 칩(CHP1) 상에 수지(MR)가 새어나와 버린다. 한편, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼울 경우, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 반도체 칩(CHP1)에 가해지는 힘이 커져, 반도체 칩(CHP1)이 파단할 우려가 있다.
- [0105] 그래서, 본 실시형태 1에서는, 상술한 반도체 칩(CHP1)의 두께 불균일에 기인한 반도체 칩(CHP1) 상으로의 수지 누출, 혹은 반도체 칩(CHP1)의 파단을 방지하기 위해, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)과 상금형(UM) 사이에 탄성체 필름(LAF)을 개재시키는 연구를 시행하고 있다. 이에 따라, 예를 들면 반도체 칩(CHP1)의 두께가 평균적인 두께보다 얇을 경우, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때 틈이 생기지만, 이 틈을 탄성체 필름(LAF)으로 충전할 수 있기 때문에, 반도체 칩(CHP1) 상으로의 수지 누출을 방지할 수 있다. 한편, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼울 경우, 반도체 칩(CHP1)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 탄성체 필름(LAF)은 유연하기 때문에, 반도체 칩(CHP1)의 두께를 흡수하도록 탄성체 필름(LAF)의 두께 방향의 치수가 변화한다. 이에 따라, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼워도, 필요 이상으로 반도체 칩(CHP1)에 힘이 가해지는 것을 방지할 수 있어, 이 결과, 반도체 칩(CHP1)의 파단을 방지할 수 있다.
- [0106] 또한, 상술한 탄성체 필름(LAF)으로서는, 예를 들면 테프론(등록상표)이나 불소 수지 등의 고분자 재료를 사용할 수 있다.
- [0107] 그 후, 도 10에 나타내는 바와 같이, 수지(MR)가 경화한 단계에서, 반도체 칩(CHP1) 및 반도체 칩(CHP2)을 탑재한 배선 기판(WB)을 상금형(UM)과 하금형(BM)으로부터 분리한다. 이에 따라, 본 실시형태 1에 있어서의 유량 센서(FS1)를 제조할 수 있다.
- [0108] (실시형태 2)
- [0109] 상기 실시형태 1에서는, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기

체의 진행 방향과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)를 수지(MR)(밀봉체)와 일체적으로 형성하는 예에 대해서 설명했다. 본 실시형태 2에서는, 상술한 기류 제어부(FCU1, FCU2)를 설치하지 않은 유량 센서에 대해서 설명한다.

[0110] 도 11은 본 실시형태 2에 있어서의 유량 센서(FS2)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 11의 (a)는, 본 실시형태 2에 있어서의 유량 센서(FS2)의 실장 구성을 나타내는 평면도이다. 도 11의 (b)는 도 11의 (a)의 A-A선으로 절단한 단면도이며, 도 11의 (c)는 도 11의 (a)의 B-B선으로 절단한 단면도이다.

[0111] 본 실시형태 2에 있어서의 유량 센서(FS2)의 실장 구성은, 기류 제어부(FCU1, FCU2)를 설치하지 않은 점을 제외하고는, 상기 실시형태 1에 있어서의 유량 센서(FS1)의 실장 구성과 마찬가지로이다. 따라서, 본 실시형태 2에 있어서의 유량 센서(FS2)에 있어서도, 상기 실시형태 1에서 설명한 제 1 특징점~제 2 특징점, 제 4 특징점~제 6 특징점을 갖고 있다.

[0112] 구체적으로, 본 실시형태 2에 있어서의 유량 센서(FS2)에서도, 도 11의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다(제 1 특징점). 즉, 본 실시형태 2에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역 및 반도체 칩(CHP2)의 전 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 2에 있어서의 유량 센서(FS2)에 의하면, 각 유량 센서(FS2)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 2에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS2)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS2)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.

[0113] 계속해서, 본 실시형태 2에 있어서의 유량 센서(FS2)에서도, 도 11의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2 특징점). 즉, 노출되어 있는 유량 검출부(FDU)는, 주위가 수지(MR)로 둘러싸이며, 또한 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 이와 같은 본 실시형태 2에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪치는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여, 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.

[0114] 또한, 본 실시형태 2에 있어서의 유량 센서(FS2)에서도, 도 11의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다(제 4 특징점). 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 2에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써, Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써 기체 유로의 벽을 형성할 수 있어서, X 방향으로의 기체 유동을 억제할 수 있다.

[0115] 또한, 본 실시형태 2에서도, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 때문에, 예를 들면 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착재(ADH1)를 도포하는 구성을 취하는 것을 전제로 하여, 이 구성에 의한 불편을 회피하기 위해, 도 11의 (b) 및 도 11의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 홈의 저부에 개구부(OP1)를 형성하고 있

다(제 5 특징점). 이에 따라, 본 실시형태 2에 의한 유량 센서(FS2)에 의하면, 다이어프램(DF)의 내부 공간은, 배선 기판(WB)의 홈의 저부에 형성된 개구부(OP1)를 통해 유량 센서(FS2)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS2)의 외부 공간의 압력을 동등하게 할 수 있어, 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.

- [0116] 본 실시형태 2에 있어서의 유량 센서(FS2)에서도, 반도체 칩(CHP1)과 배선 기판(WB)뿐만 아니라, 반도체 칩(CHP2)과 배선 기판(WB)도 와이어(W2, W3)로 접속하고 있다(제 6 특징점). 이에 따라, 본 실시형태 2에서는, 댄납 볼을 사용하지 않기 때문에 제조 비용의 삭감을 도모할 수 있다.
- [0117] (실시형태 3)
- [0118] 본 실시형태 3에서는, 상술한 종래 기술의 유량 센서(FSP)에 존재하는 성능 불균일에 의거하는 유량 센서의 FSP의 성능 열화와 같은 문제점을 해결하기 위해, 유량 센서의 실장 구성에 연구를 시행하고 있다. 이하에, 이 연구를 시행한 본 실시형태 3에 있어서의 유량 센서의 실장 구성에 대해서, 도면을 참조하면서 설명한다.
- [0119] 상기 실시형태 1 및 상기 실시형태 2에서는, 배선 기판(WB) 상에 반도체 칩(CHP1)과 반도체 칩(CHP2)을 탑재하는 예에 대해서 설명했지만, 본 실시형태 3에서는, 배선 기판(WB) 대신에 리드 프레임을 사용하는 예에 대해서 설명한다.
- [0120] 도 12는 본 실시형태 3에 있어서의 유량 센서(FS3)의 실장 구성을 나타내는 도면이며, 수지로 밀봉하기 전의 구성을 나타내는 도면이다. 특히, 도 12의 (a)는, 본 실시형태 3에 있어서의 유량 센서(FS3)의 실장 구성을 나타내는 평면도이다. 도 12의 (b)는, 도 12의 (a)의 A-A선으로 절단한 단면도이며, 도 12의 (c)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다.
- [0121] 우선, 도 12의 (a)에 나타내는 바와 같이, 본 실시형태 3에 있어서의 유량 센서(FS3)는, 예를 들면 구리재로 이루어지는 리드 프레임(LF)을 갖고 있다. 이 리드 프레임(LF)은, 외부 프레임을 구성하는 댄바(DM)로 둘러싸인 내부에 칩 탑재부(TAB1)와 칩 탑재부(TAB2)를 갖고 있다. 그리고, 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 탑재되고, 칩 탑재부(TAB2) 상에 반도체 칩(CHP2)이 탑재되어 있다.
- [0122] 반도체 칩(CHP1)은 직사각형 형상을 하고 있으며, 거의 중앙부에 유량 검출부(FDU)가 형성되어 있다. 그리고, 유량 검출부(FDU)와 접속하는 배선(WL1)이 반도체 칩(CHP1) 상에 형성되어 있으며, 이 배선(WL1)은 반도체 칩(CHP1)의 한 변을 따라 형성된 복수의 패드(PD1)와 접속되어 있다. 즉, 유량 검출부(FDU)와 복수의 패드(PD1)는 배선(WL1)에 의해 접속되어 있게 된다. 이들 패드(PD1)는, 리드 프레임(LF)에 형성되어 있는 리드(LD1)와, 예를 들면 금선으로 이루어지는 와이어(W1)를 통해 접속되어 있다. 리드 프레임(LF)에 형성되어 있는 리드(LD1)는, 또한 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)와, 예를 들면 금선으로 이루어지는 와이어(W2)를 통해 접속되어 있다. 또한, 반도체 칩(CHP1)의 최외표면(소자 형성면)에는, 접촉하는 수지와 응력 완충 기능, 표면 보호 기능, 혹은 절연 보호 기능 등을 목적으로 하여 폴리이미드막이 형성되어 있어도 되는 것으로 한다.
- [0123] 반도체 칩(CHP2)에는, MISFET(Metal Insulator Semiconductor Field Effect Transistor) 등의 반도체 소자나 배선으로 이루어지는 집적 회로가 형성되어 있다. 구체적으로는, 도 1에 나타내는 CPU(1), 입력 회로(2), 출력 회로(3), 혹은 메모리(4) 등을 구성하는 집적 회로가 형성되어 있다. 이들 집적 회로는, 외부 접속 단자로서 기능하는 패드(PD2)나 패드(PD3)와 접속되어 있다. 그리고, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)는, 리드 프레임(LF)에 형성되어 있는 리드(LD2)와, 예를 들면 금선으로 이루어지는 와이어(W3)를 통해 접속되어 있다. 이와 같이 하여, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)과, 제어 회로가 형성되어 있는 반도체 칩(CHP2)은, 리드 프레임(LF)에 형성되어 있는 리드(LD1)를 통해 접속되어 있음을 알 수 있다.
- [0124] 계속해서, 도 12의 (b)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 탑재되어 있다. 이 반도체 칩(CHP1)은, 접착재(ADH1)에 의해 칩 탑재부(TAB1)와 접촉되어 있다. 반도체 칩(CHP1)의 이면에는, 다이어프램(DF)(박판부)이 형성되어 있으며, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는, 유량 검출부(FDU)가 형성되어 있다. 한편, 다이어프램(DF)의 하방에 존재하는 칩 탑재부(TAB1)의 저부에는 개구부(OP1)가 형성되어 있다.
- [0125] 또한, 도 12의 (b)에 나타내는 바와 같이, 반도체 칩(CHP1)의 표면(상면)에는, 유량 검출부(FDU) 외에, 유량 검출부(FDU)와 접속된 패드(PD1)가 형성되어 있으며, 이 패드(PD1)는 리드 프레임(LF)에 형성된 리드(LD1)와 와이어(W1)를 통해 접속되어 있다. 그리고, 리드 프레임(LF)에는, 반도체 칩(CHP1) 외에 반도체 칩(CHP2)도 탑재되어 있으며, 반도체 칩(CHP2)은 접착재(ADH2)에 의해 칩 탑재부(TAB2)에 접촉되어 있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)와, 리드 프레임(LF)에 형성되어 있는 리드(LD1)가 와이어(W2)를 통해 접속되어

있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)와, 리드 프레임(LF)에 형성되어 있는 리드(LD2)는 와이어(W3)를 통해 전기적으로 접속되어 있다.

- [0126] 반도체 칩(CHP1)과 칩 탑재부(TAB1)를 접촉하고 있는 접착재(ADH1)나, 반도체 칩(CHP2)과 칩 탑재부(TAB2)를 접촉하고 있는 접착재(ADH2)는, 예를 들면 에폭시 수지나 폴리우레탄 수지 등의 열경화성 수지, 폴리이미드 수지나 아크릴 수지 등의 열가소성 수지를 사용할 수 있다.
- [0127] 예를 들면, 반도체 칩(CHP1)과 칩 탑재부(TAB1)의 접촉은, 도 12의 (c)에 나타내는 바와 같이 접착재(ADH1)를 도포함으로써 행할 수 있다. 도 12의 (c)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다. 도 12의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에는, 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)을 둘러싸도록 접착재(ADH1)가 도포되어 있다. 또한, 도 12의 (c)에서는, 다이어프램(DF)을 사각형 형상으로 둘러싸도록 접착재(ADH1)를 도포하는 예를 나타내고 있지만, 이에 한하지 않고, 예를 들면, 다이어프램(DF)을 타원 형상 등의 임의의 형상으로 둘러싸도록 접착재(ADH1)를 도포해도 된다.
- [0128] 본 실시형태 3에 있어서의 유량 센서(FS3)에서, 수지로 밀봉하기 전의 유량 센서(FS3)의 실장 구성은 상기와 같이 구성되어 있으며, 이하에, 수지로 밀봉한 후의 유량 센서(FS3)의 실장 구성에 대해서 설명한다.
- [0129] 도 13은 본 실시형태 3에 있어서의 유량 센서(FS3)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 13의 (a)는 본 실시형태 3에 있어서의 유량 센서(FS3)의 실장 구성을 나타내는 평면도이다. 도 13의 (b)는 도 13의 (a)의 A-A선으로 절단한 단면도이며, 도 13의 (c)는 도 13의 (a)의 B-B선으로 절단한 단면도이다.
- [0130] 본 실시형태 3에 있어서의 유량 센서(FS3)에서도, 도 13의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다(제 1 특징점). 즉, 본 실시형태 3에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역 및 반도체 칩(CHP2)의 전 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 3에 있어서의 유량 센서(FS3)에 의하면, 각 유량 센서(FS3)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 3에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS3)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS3)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.
- [0131] 계속해서, 본 실시형태 3에 있어서의 유량 센서(FS3)에서도, 도 13의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2 특징점). 즉, 노출되어 있는 유량 검출부(FDU)는 주위가 수지(MR)로 둘러싸이며, 또한, 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 이와 같은 본 실시형태 3에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪치는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여, 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.
- [0132] 특히, 공기의 흐름과 병행 방향의 단면(도 13의 (c))에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있는 것을 특징으로 한다(제 2A 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 구체적인 제 2A 특징점의 상세에 대해서는, 후술하는 실시형태 12에서 상세히 설명한다.
- [0133] 또한, 상술한 종래 구조의 유량 센서의 센서마다의 성능 불균일을 억제하기 위해, 일본국 특개2009-36639호 공보(특허문헌 4)에 개시가 있는 바와 같이, 수지로 반도체 칩을 밀봉함과 동시에 공기의 통로 구조를 형성하는 것을 생각할 수 있다.

- [0134] 그러나, 유량 검출부는 노출시킬 필요가 있어서, 이 유량 검출부 근방의 부분 노출 구조는 반도체 칩의 표면을 모두 수지로 밀봉하는 통상의 패키지 구조와는 상이하고, 반도체 칩과 수지의 접촉 면적이 작아지므로, 반도체 칩과 수지의 계면에 박리가 생겨 균열이 발생하거나 공기의 흐름이 흐트러지는 문제가 생길 우려가 있다.
- [0135] 이 점에 관하여, 일본국 특개2009-36639호 공보(특허문헌 4)에는, 공기 흐름의 병행 방향에 있어서의 단면에 있어서, 반도체 칩과 수지의 계면에서의 접촉성을 향상시키는 구조에 대해서 언급되어 있지 않다. 이 때문에, 반도체 칩과 수지의 계면의 구조에 의해서는, 유량 검출부 근방의 공기의 흐름이 흐트러지는 문제가 생기거나, 반도체 칩과 수지의 계면 박리가 생기는 문제가 발생할 가능성이 있다. 즉, 일본국 특개2009-36639호 공보(특허문헌 4)에서는, 공기의 흐름 방향(Y 방향)의 임의 단면에 있어서, 기온의 변화 등에 의한 히트 사이클로 반도체 칩과 수지의 계면이 박리하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제나, 박리 부분에서 공기의 흐름이 흐트러진 후, 흐름이 흐트러진 공기가 유량 검출부로 흐르므로 정확한 공기 유량의 측정이 곤란해지는 문제가 생길 우려가 있다.
- [0136] 그래서, 본 실시형태 3에서는, 예를 들면 도 13의 (c)에 나타내는 바와 같이, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이 점에서, 공기의 흐름과 병행 방향의 단면에 있어서, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있다. 이 결과, 본 실시형태 3에 의하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제를 회피할 수 있음과 함께, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐을 억제할 수 있으므로, 유량 검출부(FDU)에서의 정확한 공기 유량의 측정 정밀도를 향상시킬 수 있다.
- [0137] 여기에서, 도 13의 (b) 및 도 13의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 최외표면(소자 형성면)에는, 수지(MR)와의 접촉 강도가 높은 폴리이미드막(PIQ)을 형성하고 있어도 된다. 이 경우, 반도체 칩(CHP1)의 최외표면에, 수지(MR)와의 접촉 강도가 높은 폴리이미드막(PIQ)을 형성함으로써, 반도체 칩(CHP1)과 수지(MR)의 접촉 강도를 더욱 향상시키는 것이 가능해진다. 또한, 폴리이미드막(PIQ)을, 예를 들면 반도체 칩(CHP1)에의 도포에 의해 형성하고, 필요에 따라 포토 리소그래피 기술 및 에칭 기술을 시행함으로써 패터닝할 수 있다. 또한, 본 발명에서는, 폴리이미드막(PIQ)의 막두께는, 약 1~120 μ m를 상정하고 있지만, 이 막두께에 한정되는 것이 아니라, 반도체 칩(CHP1)의 표면 영역 중, 수지(MR)로 덮이는 영역에 폴리이미드막(PIQ)이 형성되어 있으면 되는 것으로 한다. 또한, 이후의 도면에서는, 폴리이미드막(PIQ)은 도시되어 있지 않지만, 필요에 따라, 폴리이미드막(PIQ)이 형성되어 있어도 되는 것으로 한다.
- [0138] 다음으로, 본 실시형태 3에 있어서의 유량 센서(FS3)에서도, 도 13의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)(밀봉체)와 일체적으로 형성되어 있다(제 3 특징점). 이에 따라, 우선, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 그리고, 한 쌍의 기류 제어부(FCU1, FCU2)는, 수지(MR)와 일체적으로 치수 정밀도가 높은 금형에 의한 끼워넣기에 의해 고정밀도로 형성되어 있다. 이 점에서, 본 실시형태 3에 있어서의 유량 센서(FS3)에 의하면, 한 쌍의 기류 제어부(FCU1, FCU2)의 치수 정밀도에 의해 기체의 흐름이 흐트러지지 않고 정확히 기체의 유량을 측정할 수 있다. 또한, 본 실시형태 3에서는, 상술한 바와 같이, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 이 때문에, 기체의 유로 치수를 좁힌 상태에서 유량 검출부(FDU)의 상부에 기체를 흐르게 할 수 있다. 이 결과, 본 실시형태 3에 있어서의 유량 센서(FS3)에 의하면, 특히, 흐르는 기체의 유량이 적을 경우에도, 기체 유량의 검출 감도의 저하를 억제할 수 있다.
- [0139] 또한, 본 실시형태 3에 있어서의 유량 센서(FS3)에서도, 도 13의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다(제 4 특징점). 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 3에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써, Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써, 기체 유로의 벽을 형성할 수 있어서 X 방향으로의 기체 유동을 억제할

수 있다.

- [0140] 계속해서, 본 실시형태 3에 있어서의 유량 센서(FS3)도, 제 5 특징점과 제 6 특징점을 갖고 있지만, 이들 특징점을 설명하는 전제로서, 도 13의 (b) 및 도 13의 (c)의 구조에 대해서 설명한다. 도 13의 (b)는 도 13의 (a)의 A-A선에 의한 단면도이며, 도 13의 (c)는 도 13의 (a)의 B-B선에 의한 단면도이다.
- [0141] 도 13의 (b)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되어 있다. 또한, 리드 프레임(LF)의 이면은 수지(MR)에 의해 덮여 있지만, 리드 프레임(LF)의 이면 중, 칩 탑재부(TAB1)의 이면에 형성되어 있는 수지(MR)에는, 개구부(OP2)가 형성되어 있다. 이 칩 탑재부(TAB1)에 형성되어 있는 개구부(OP1)와, 수지(MR)에 형성되어 있는 개구부(OP2)는 연통해 있으며, 이 개구부(OP1) 및 개구부(OP2)를 통해, 다이어프램(DF)의 내부 공간은 유량 센서(FS3)의 외부 공간과 연결되어 있다. 이때, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 작아지도록 구성되어 있다. 바꿔 말하면, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 커지도록 구성되어 있다.
- [0142] 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있으며, 또한, 이 유량 검출부(FDU)와 접촉하는 패드(PD1)가 형성되어 있다. 이 패드(PD1)는 리드 프레임(LF)에 형성된 리드(LD1)와 와이어(W1)를 통해 접속되어 있으며, 리드(LD1)는 칩 탑재부(TAB2)에 접착재(ADH2)를 통해 탑재된 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)와 와이어(W2)에 의해 접속되어 있다. 또한, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)는, 와이어(W3)를 통해 리드 프레임(LF)에 형성되어 있는 리드(LD2)와 접속되어 있다. 그리고, 본 실시형태 3에 있어서의 유량 센서(FS3)에서는, 유량 검출부(FDU) 및 그 근방을 노출시킨 상태에서, 그 밖의 영역(패드(PD1)를 포함)인 반도체 칩(CHP1)의 일부, 와이어(W1), 리드(LD1), 와이어(W2), 반도체 칩(CHP2), 와이어(W3) 및 리드(LD2)의 일부가 수지(MR)에 의해 일괄 밀봉되어 있다. 이때, 노출되어 있는 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP2)으로 되어 있으며, 유량 검출부(FDU)를 사이에 끼우도록 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)와 일체적으로 형성되어 있다.
- [0143] 또한, 도 13의 (c)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되고, 또한, 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)가 형성되어 있다. 이 칩 탑재부(TAB1)에 형성되어 있는 개구부(OP1)와, 수지(MR)에 형성되어 있는 개구부(OP2)는 연통해 있으며, 이 개구부(OP1) 및 개구부(OP2)를 통해, 다이어프램(DF)의 내부 공간은 유량 센서(FS3)의 외부 공간과 연결되어 있다. 이때, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 작아지도록 구성되어 있다. 바꿔 말하면, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 커지도록 구성되어 있다.
- [0144] 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있으며, 반도체 칩(CHP1)의 주위를 둘러싸도록 수지(MR)가 형성되어 있다. 이때, 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP1)으로 되어 있으며, 이 테이퍼 형상(TP1)의 각도는, 도 13의 (b)에 나타내는 테이퍼 형상(TP2)의 각도보다 완만해져 있다.
- [0145] 여기에서, 본 실시형태 3에서도, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 위해, 예를 들면 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착재(ADH1)를 도포하는 구성을 취하는 것을 전제로 하고 있다. 그리고, 이 구성에 의한 불편을 회피하기 위해, 도 13의 (b) 및 도 13의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)를 형성하고, 또한, 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)를 설치하고 있다(제 5 특징점). 이에 따라, 본 실시형태 3에 의한 유량 센서(FS3)에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS3)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS3)의 외부 공간의 압력을 동등하게 할 수 있어서, 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0146] 또한, 본 실시형태 3에 있어서의 유량 센서(FS3)에서도, 반도체 칩(CHP1)과 리드(LD1)뿐만 아니라, 반도체 칩(CHP2)과 리드(LD1, LD2)도 와이어(W2, W3)로 접속하고 있다(제 6 특징점). 이에 따라, 본 실시형태 3에서는, 땀납 볼을 사용하지 않기 때문에 제조 비용의 삭감을 도모할 수 있다.

- [0147] 이상과 같이 하여, 본 실시형태 3에 있어서의 유량 센서(FS3)가 실장 구성되어 있지만, 실제의 유량 센서(FS3)에서는, 수지(MR)로 밀봉한 후, 리드 프레임(LF)의 외부 프레임을 구성하는 댐바(DM)가 제거된다. 도 14는 댐바(DM)를 제거한 후의 유량 센서(FS3)의 실장 구성을 나타내는 평면도이다. 도 14에 나타내는 바와 같이, 댐바(DM)를 절단함으로써, 복수의 전기 신호를 복수의 리드(LD2)로부터 독립하여 취출할 수 있음을 알 수 있다.
- [0148] <본 실시형태 3에 있어서의 유량 센서의 제조 방법>
- [0149] 본 실시형태 3에 있어서의 유량 센서(FS3)는 상기와 같이 구성되어 있으며, 이하에, 그 제조 방법에 대해서 도 15~도 19를 참조하면서 설명한다. 도 15~도 19는, 도 13의 (a)의 A-A선으로 절단한 단면에 있어서의 제조 공정을 나타내고 있다.
- [0150] 우선, 도 15에 나타내는 바와 같이, 예를 들면, 구리재로 이루어지는 리드 프레임(LF)을 준비한다. 이 리드 프레임(LF)에는, 칩 탑재부(TAB1), 칩 탑재부(TAB2), 리드(LD1) 및 리드(LD2)가 일체적으로 형성되어 있으며, 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되어 있다.
- [0151] 계속해서, 도 16에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)을 탑재하고, 칩 탑재부(TAB2) 상에 반도체 칩(CHP2)을 탑재한다. 구체적으로는, 리드 프레임(LF)에 형성된 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)을 접착재(ADH1)로 접속한다. 이때, 반도체 칩(CHP1)에 형성되어 있는 다이어프램(DF)이 칩 탑재부(TAB1)의 저부에 형성되어 있는 개구부(OP1)와 연통하도록, 반도체 칩(CHP1)이 칩 탑재부(TAB1) 상에 탑재된다. 또한, 반도체 칩(CHP1)에는, 통상의 반도체 제조 프로세스에 의해 유량 검출부(FDU), 배선(도시 생략) 및 패드(PD1)가 형성된다. 그리고, 예를 들면, 이방성 에칭에 의해, 반도체 칩(CHP1)의 표면에 형성된 유량 검출부(FDU)와 상대하는 이면의 위치에 다이어프램(DF)이 형성되어 있다. 또한, 리드 프레임(LF)에 형성되어 있는 칩 탑재부(TAB2) 상에, 접착재(ADH2)에 의해 반도체 칩(CHP2)도 탑재되어 있다. 이 반도체 칩(CHP2)에는, 미리 통상의 반도체 제조 프로세스에 의해, MISFET 등의 반도체 소자(도시 생략)나 배선(도시 생략), 패드(PD2), 패드(PD3)가 형성되어 있다.
- [0152] 다음으로, 도 17에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 패드(PD1)와, 리드 프레임(LF)에 형성되어 있는 리드(LD1)를 와이어(W1)로 접속한다(와이어 본딩). 마찬가지로, 반도체 칩(CHP2)에 형성되어 있는 패드(PD2)를 리드(LD1)와 와이어(W2)로 접속하고, 반도체 칩(CHP2)에 형성되어 있는 패드(PD3)를 리드(LD2)와 와이어(W3)로 접속한다. 와이어(W1~W3)는, 예를 들면 금선으로 형성된다.
- [0153] 그 후, 도 18에 나타내는 바와 같이, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면, 와이어(W1), 리드(LD1), 와이어(W2), 반도체 칩(CHP2)의 주면 전면, 와이어(W3) 및 리드(LD2)의 일부를 수지(MR)로 밀봉한다(몰드 공정). 구체적으로는, 도 18에 나타내는 바와 같이, 반도체 칩(CHP1) 및 반도체 칩(CHP2)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 제 1 공간을 통해 사이에 끼워넣는다. 그 후, 가열 하에서, 이 제 1 공간에 수지(MR)를 유입함으로써, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면, 와이어(W1), 리드(LD1), 와이어(W2), 반도체 칩(CHP2)의 주면 전면, 와이어(W3) 및 리드(LD2)의 일부를 수지(MR)로 밀봉한다. 이때, 도 18에 나타내는 바와 같이, 다이어프램(DF)의 내부 공간은, 접착재(ADH1)에 의해, 상술한 제 1 공간과 격리되어 있으므로 제 1 공간을 수지(MR)로 충전할 때에도 다이어프램(DF)의 내부 공간으로 수지(MR)가 침입하는 것을 방지할 수 있다.
- [0154] 또한, 본 실시형태 3에서는, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있다. 이 점은, 본 실시형태 3에 있어서의 유량 센서의 제조 방법에 의하면, 각 유량 센서의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 3에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서에서 일치시킬 수 있기 때문에, 각 유량 센서에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.
- [0155] 여기에서, 본 실시형태 3에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 제 1 공간과는 격리된 제 2 공간(SP2)에 의해 둘러싸이도록, 하금형(BM)과 상금형(UM)으로, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 사이에 끼워넣는 것에 있다. 이에 따라, 본 실시형태 3에 의하면, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU) 및 그 근방 영역을 노출시키면서, 그 이외의 반도체 칩(CHP1)의 표면 영역을 밀봉할 수 있다.

- [0156] 또한, 본 실시형태 3에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을, 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)과 상금형(UM) 사이에 탄성체 필름(LAF)을 개재시키는 점에 있다. 예를 들면, 개개의 반도체 칩(CHP1)의 두께에는 치수 불균일이 존재하기 때문에, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 얇을 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때 틈이 생기고, 이 틈으로부터 반도체 칩(CHP1) 상에 수지(MR)가 새어나와 버린다. 한편, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼울 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 반도체 칩(CHP1)에 가해지는 힘이 커져서 반도체 칩(CHP1)이 파단할 우려가 있다.
- [0157] 그래서, 본 실시형태 3에서는, 상술한 반도체 칩(CHP1)의 두께 불균일에 기인한 반도체 칩(CHP1) 상으로의 수지 누출, 혹은 반도체 칩(CHP1)의 파단을 방지하기 위해, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)과 상금형(UM) 사이에 탄성체 필름(LAF)을 개재시키는 연구를 시행하고 있다. 이에 따라, 예를 들면, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 얇을 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때 틈이 생기지만, 이 틈을 탄성체 필름(LAF)으로 충전할 수 있기 때문에, 반도체 칩(CHP1) 상으로의 수지 누출을 방지할 수 있다. 한편, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼울 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 탄성체 필름(LAF)은 유연하기 때문에 반도체 칩(CHP1)의 두께를 흡수하도록 탄성체 필름(LAF)의 두께 방향의 치수가 변화한다. 이에 따라, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼워도, 필요 이상으로 반도체 칩(CHP1)으로 힘이 가해지는 것을 방지할 수 있고, 이 결과, 반도체 칩(CHP1)의 파단을 방지할 수 있다.
- [0158] 여기에서, 상술한 탄성체 필름(LAF)을 이용한 제조 방법에서도, 탄성체 필름(LAF)을 통해 반도체 칩(CHP1)을 금형에 의해 클램프할 경우에는, 반도체 칩(CHP1) 상의 유량 검출부(FDU)나 얇은 다이어프램(DF)에 클램프 가중이 가해져 파손하는 문제가 생길 가능성이 있다.
- [0159] 그래서, 본 실시형태 3에서는, 도 18에 나타내는 바와 같이, 이와 같은 유량 검출부(FDU)나 얇은 다이어프램(DF)의 파손을 방지하기 위해, 반도체 칩(CHP1) 상의 유량 검출부(FDU)의 투영면을 포함하는 상금형(UM)에 제 2 공간(SP2)을 설치하고, 상금형(UM)의 제 2 공간(SP2)에 탄성체 필름(LAF)을 흡착시키는 제조 방법을 이용하고 있다. 이와 같이 본 실시형태 3에 의하면, 금형 구조와 탄성체 필름(LAF)을 이용한 제조 방법에 의해, 반도체 칩(CHP1) 상의 유량 검출부(FDU)와 탄성체 필름(LAF)을 접촉시키지 않고 금형을 클램프할 수 있으므로, 유량 검출부(FDU)나 얇은 다이어프램(DF)의 파손을 방지할 수 있다.
- [0160] 또한, 상술한 탄성체 필름(LAF)으로서는, 예를 들면, 테프론(등록상표)이나 불소 수지 등의 고분자 재료를 사용할 수 있다.
- [0161] 계속해서, 본 실시형태 3에 특유의 특징에 대해서 설명한다. 도 18에 나타내는 바와 같이, 본 실시형태 3에서는, 리드 프레임(LF)의 이면측에도 수지(MR)가 흘러들어간다. 따라서, 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되어 있기 때문에, 이 개구부(OP1)로부터 다이어프램(DF)의 내부 공간으로 수지(MR)가 흘러들어가는 것이 염려된다. 그래서, 본 실시형태 3에서는, 리드 프레임(LF)을 사이에 끼워넣는 하금형(BM)의 형상에 연구를 시행하고 있다. 구체적으로는, 도 18에 나타내는 바와 같이, 하금형(BM)에 돌기 형상의 끼움편(IP1)을 형성하고, 상금형(UM)과 하금형(BM)으로 리드 프레임(LF)을 사이에 끼워넣을 때, 하금형(BM)에 형성되어 있는 돌기 형상의 끼움편(IP1)이 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1)에 삽입되도록 구성하고 있다. 이에 따라, 개구부(OP1)에 끼움편(IP1)이 틈 없이 삽입되므로, 개구부(OP1)로부터 다이어프램(DF)의 내부 공간으로의 수지(MR)의 침입을 방지할 수 있다. 즉, 본 실시형태 3에서는, 하금형(BM)에 돌기 형상의 끼움편(IP1)을 형성하고, 수지 밀봉시, 이 끼움편(IP1)을 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1)에 삽입하는 점에 특징이 있다.
- [0162] 또한, 본 실시형태 3의 특징은 끼움편(IP1)의 형상에 연구를 시행하고 있는 점에 있다. 구체적으로, 본 실시형태 3에 있어서, 끼움편(IP1)은 개구부(OP1)에 삽입하는 삽입부와, 이 삽입부를 지지하는 좌대부로 구성되어 있으며, 삽입부의 단면적보다 좌대부의 단면적이 커져 있다. 이에 따라, 끼움편(IP1)은 삽입부와 좌대부 사이에 단차부가 설치되는 구조가 되며, 이 단차부가 칩 탑재부(TAB1)의 저면(底面)에 밀착하게 된다.
- [0163] 이와 같이 끼움편(IP1)을 구성함으로써, 이하에 나타내는 효과를 얻을 수 있다. 예를 들면, 끼움편(IP1)의 형상을 상술한 삽입부만으로 구성할 경우, 삽입부는 개구부(OP1)에 삽입되기 때문에, 끼움편(IP1)의 삽입부의 지름은 개구부(OP1)의 지름보다 근소하게 작아져 있다. 따라서, 끼움편(IP1)을 삽입부만으로 구성할 경우, 끼움편(IP1)의 삽입부를 개구부(OP1)에 삽입했을 경우에도, 삽입한 삽입부와 개구부(OP1) 사이에 근소한 틈이 존재

한다고 생각된다. 이 경우, 틸로부터 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입할 우려가 있다.

[0164] 그래서, 본 실시형태 3에 있어서, 끼움편(IP1)을 삽입부보다 단면적이 큰 좌대부 상에 삽입부를 형성하는 구성을 취하고 있다. 이 경우, 도 18에 나타내는 바와 같이, 개구부(OP1)의 내부에 끼움편(IP1)의 삽입부가 삽입됨과 함께, 끼움편(IP1)의 좌대부가 칩 탑재부(TAB1)의 저면에 밀착하게 된다. 이 결과, 끼움편(IP1)의 삽입부와 개구부(OP1) 사이에 근소한 틸이 생겨도, 좌대부가 칩 탑재부(TAB1)의 이면에 단단히 밀어 붙여져 있으므로, 수지(MR)가 개구부(OP1) 내로 침입하는 것을 방지할 수 있는 것이다. 즉, 본 실시형태 3에서는, 끼움편(IP1)을 삽입부보다 단면적이 큰 좌대부 상에 삽입부를 설치하도록 구성하고 있으므로, 좌대부에 의해 수지(MR)가 개구부(OP1)에까지 달하지는 않는다는 점과, 좌대부와 삽입부 사이에 형성되는 단차부가 칩 탑재부(TAB1)에 밀어 붙여진다는 점의 조합에 의해, 수지(MR)가 개구부(OP1)를 통해 다이어프램(DF)의 내부 공간으로 침입하는 것을 효과적으로 방지할 수 있는 것이다.

[0165] 그 후, 도 19에 나타내는 바와 같이, 수지(MR)가 경화한 단계에서, 반도체 칩(CHP1) 및 반도체 칩(CHP2)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로부터 분리한다. 이에 따라, 본 실시형태 3에 있어서의 유량 센서(FS3)를 제조할 수 있다. 이때 제조되는 유량 센서(FS3)에서는, 수지 밀봉 공정에서 끼움편(IP1)을 형성한 하금형(BM)을 사용하는 결과, 도 19에 나타내는 바와 같이 칩 탑재부(TAB1)의 저면에 개구부(OP1)가 형성되고, 이 개구부(OP1)와 연통하는 개구부(OP2)가 수지(MR)에 형성된다. 이 개구부(OP2)는 끼움편(IP1)에 좌대부를 형성한 결과로서 생기는 것이며, 이 개구부(OP2)의 단면적은 개구부(OP1)의 단면적보다 커져 있다. 이에 따라, 본 실시형태 3에 의한 유량 센서(FS3)에 의하면, 다이어프램(DF)의 내부 공간은 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS3)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS3)의 외부 공간의 압력을 동등하게 할 수 있어서, 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.

[0166] (실시형태 4)

[0167] 상기 실시형태 3에서는, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)를 수지(MR)(밀봉체)와 일체적으로 형성하는 예에 대해서 설명했다. 본 실시형태 4에서는, 상술한 기류 제어부(FCU1, FCU2)를 설치하지 않은 유량 센서에 대해서 설명한다.

[0168] 도 20은 본 실시형태 4에 있어서의 유량 센서(FS4)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 20의 (a)는 본 실시형태 4에 있어서의 유량 센서(FS4)의 실장 구성을 나타내는 평면도이다. 도 20의 (b)는, 도 20의 (a)의 A-A선으로 절단한 단면도이며, 도 20의 (c)는 도 20의 (a)의 B-B선으로 절단한 단면도이다.

[0169] 본 실시형태 4에 있어서의 유량 센서(FS4)의 실장 구성은, 기류 제어부(FCU1, FCU2)를 설치하지 않은 점을 제외하고는, 상기 실시형태 3에 있어서의 유량 센서(FS3)의 실장 구성과 마찬가지로이다. 따라서, 본 실시형태 4에 있어서의 유량 센서(FS4)에서도, 상기 실시형태 3에서 설명한 제 1 특징점~제 2 특징점, 제 4 특징점~제 6 특징점을 갖고 있다.

[0170] 또한, 반도체 칩(CHP1)의 최외표면(소자 형성면)에는, 접촉하는 수지와와의 응력 완충 기능, 표면 보호 기능, 혹은 절연 보호 기능 등을 목적으로 하여 폴리이미드막이 형성되어 있어도 되는 것으로 한다.

[0171] 구체적으로, 본 실시형태 4에 있어서의 유량 센서(FS4)에서도, 도 20의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다(제 1 특징점). 즉, 본 실시형태 4에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역 및 반도체 칩(CHP2)의 전 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 4에 있어서의 유량 센서(FS4)에 의하면, 각 유량 센서(FS4)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 4에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS4)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS4)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.

- [0172] 계속해서, 본 실시형태 4에 있어서의 유량 센서(FS4)에서도, 도 20의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2 특징점). 즉, 노출되어 있는 유량 검출부(FDU)는 주위가 수지(MR)로 둘러싸이며, 또한, 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 이와 같은 본 실시형태 4에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪치는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선, 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여서 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.
- [0173] 특히, 공기의 흐름과 병행 방향의 단면(도 20의 (c))에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있는 것을 특징으로 한다(제 2A 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 구체적인 제 2A 특징점의 상세에 대해서는, 후술하는 실시형태 12에서 상세히 설명한다.
- [0174] 또한, 공기의 흐름 방향(Y 방향)의 임의 단면에 있어서, 기온의 변화 등에 의한 히트 사이클로 반도체 칩(CHP1)과 수지(MR)의 계면이 박리하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제나, 박리 부분에서 공기의 흐름이 흐트러진 후, 흐름이 흐트러진 공기가 유량 검출부(FDU)로 흐르므로 정확한 공기 유량의 측정이 곤란해지는 문제가 생긴다. 그래서, 본 실시형태 4에서는, 예를 들면 도 20의 (c)에 나타내는 바와 같이, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이 점에서, 공기의 흐름과 병행 방향의 단면에 있어서, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에, 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있다. 이 결과, 본 실시형태 4에 의하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제를 회피할 수 있음과 함께, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐을 억제할 수 있으므로, 유량 검출부(FDU)에서의 정확한 공기 유량의 측정 정밀도를 향상시킬 수 있다.
- [0175] 또한, 본 실시형태 4에 있어서의 유량 센서(FS4)에서도, 도 20의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다(제 4 특징점). 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 4에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써, Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써, 기체 유로의 벽을 형성할 수 있어서 X 방향으로의 기체 유동을 억제할 수 있다.
- [0176] 또한, 본 실시형태 4에서도, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 위해, 예를 들면, 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착제(ADH1)를 도포하는 구성을 취하는 것을 전제로 하고 있다. 그리고, 이 구성에 의한 불편을 회피하기 위해, 도 20의 (b) 및 도 20의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)를 형성하고, 또한, 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)를 설치하고 있다(제 5 특징점). 이에 따라, 본 실시형태 4에 의한 유량 센서(FS4)에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS4)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS4)의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0177] 또한, 본 실시형태 4에 있어서의 유량 센서(FS4)에서도, 반도체 칩(CHP1)과 리드(LD1)뿐만 아니라, 반도체 칩(CHP2)과 리드(LD1, LD2)도 와이어(W2, W3)로 접속하고 있다(제 6 특징점). 이에 따라, 본 실시형태 4에서는, 땀납 볼을 사용하지 않기 때문에 제조 비용의 삭감을 도모할 수 있다.

- [0178] 이상과 같이 하여, 본 실시형태 4에 있어서의 유량 센서(FS4)가 실장 구성되어 있지만, 실제의 유량 센서(FS4)에서는, 수지(MR)로 밀봉한 후, 리드 프레임(LF)의 외부 프레임을 구성하는 댐바(DM)가 제거된다. 도 21은 댐바(DM)를 제거한 후의 유량 센서(FS4)의 실장 구성을 나타내는 평면도이다. 도 21에 나타내는 바와 같이, 댐바(DM)를 절단함으로써, 복수의 전기 신호를 복수의 리드(LD2)로부터 독립하여 취출할 수 있음을 알 수 있다.
- [0179] (실시형태 5)
- [0180] 상기 실시형태 1~4에 있어서의 유량 센서(FS1~FS4)에서는, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)과, 제어 회로를 형성한 반도체 칩(CHP2)을 포함하도록 구성하고 있었지만, 본 실시형태 5에서는, 유량 검출부와 제어 회로를 1개의 반도체 칩에 형성한 유량 센서에 대해서 설명한다.
- [0181] 도 22는 본 실시형태 5에 있어서의 유량 센서(FS5)의 실장 구성을 나타내는 도면이며, 수지로 밀봉하기 전의 구성을 나타내는 도면이다. 특히, 도 22의 (a)는 본 실시형태 5에 있어서의 유량 센서(FS5)의 실장 구성을 나타내는 평면도이다. 도 22의 (b)는 도 22의 (a)의 A-A선으로 절단한 단면도이며, 도 22의 (c)는 도 22의 (a)의 B-B선으로 절단한 단면도이다. 또한, 도 22의 (d)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다.
- [0182] 우선, 도 22의 (a)에 나타내는 바와 같이, 본 실시형태 5에 있어서의 유량 센서(FS5)는, 예를 들면 구리재로 이루어지는 리드 프레임(LF)을 갖고 있다. 이 리드 프레임(LF)은, 외부 프레임을 구성하는 댐바(DM)로 둘러싸인 내부에 칩 탑재부(TAB1)를 갖고 있다. 그리고, 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 탑재되어 있다.
- [0183] 반도체 칩(CHP1)은 장방형 형상을 하고 있으며, 거의 중앙부에 유량 검출부(FDU)가 형성되어 있다. 그리고, 유량 검출부(FDU)와 접속하는 배선(WL1A)이 반도체 칩(CHP1) 상에 형성되어 있으며, 이 배선(WL1A)은 반도체 칩(CHP1)에 형성된 제어부(CU)와 접속되어 있다. 이 제어부(CU)에는, MISFET(Metal Insulator Semiconductor Field Effect Transistor) 등의 반도체 소자나 배선으로 이루어지는 집적 회로가 형성되어 있다. 구체적으로는, 도 1에 나타내는 CPU(1), 입력 회로(2), 출력 회로(3), 혹은 메모리(4) 등을 구성하는 집적 회로가 형성되어 있다. 그리고, 제어부(CU)는 반도체 칩(CHP1)의 장변을 따라 형성된 복수의 패드(PD1)나 패드(PD2)와 배선(WL1B)에 의해 접속되어 있다. 즉, 유량 검출부(FDU)와 제어부(CU)는 배선(WL1A)에 의해 접속되고, 제어부(CU)는 배선(WL1B)에 의해 패드(PD1), 패드(PD2)와 접속되어 있게 된다. 패드(PD1)는 리드 프레임(LF)에 형성되어 있는 리드(LD1)와, 예를 들면, 금선으로 이루어지는 와이어(W1)를 통해 접속되어 있다. 한편, 패드(PD2)는 리드 프레임(LF)에 형성되어 있는 리드(LD2)와, 예를 들면 금선으로 이루어지는 와이어(W2)를 통해 접속되어 있다. 또한, 반도체 칩(CHP1)의 최외표면(소자 형성면)에는, 접착하는 수지와와의 응력 완충 기능, 표면 보호 기능, 혹은 절연 보호 기능 등을 목적으로 하여 폴리이미드막이 형성되어 있어도 되는 것으로 한다.
- [0184] 리드(LD1) 및 리드(LD2)는, 기체가 흐르는 Y 방향과 직교하는 X 방향으로 연재하도록 배치되어 있으며, 외부 회로와의 입출력을 행하는 기능을 갖고 있다. 한편, 리드 프레임(LF)의 Y 방향을 따라 돌출 리드(PLD)가 형성되어 있다. 이 돌출 리드(PLD)는 칩 탑재부(TAB1)와 접속되어 있지만, 반도체 칩(CHP1)에 형성되어 있는 패드(PD1, PD2)와는 접속되어 있지 않다. 즉, 돌출 리드(PLD)는 상술한 입출력 단자로서 기능하는 리드(LD1)나 리드(LD2)와는 상이하다.
- [0185] 여기에서, 본 실시형태 5에 있어서, 장방형 형상을 한 반도체 칩(CHP1)의 장변이 기체가 흐르는 방향(화살표 방향, Y 방향)에 병행하도록, 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 탑재되어 있다. 그리고, 반도체 칩(CHP1)의 장변에는, 장변 방향을 따라 복수의 패드(PD1, PD2)가 배치되어 있다. 이들 복수의 패드(PD1)의 각각과 복수의 리드(LD1)의 각각이, 반도체 칩(CHP1)의 장변에 걸치도록 배치된 복수의 와이어(W1)에 의해 접속되어 있다. 마찬가지로, 복수의 패드(PD2)의 각각과 복수의 리드(LD2)의 각각이, 반도체 칩(CHP1)의 장변에 걸치도록 배치된 복수의 와이어(W2)에 의해 접속되어 있다. 이와 같이 장방형 형상의 반도체 칩(CHP1)의 장변을 따라 복수의 패드(PD1, PD2)를 배치하고 있으므로, 반도체 칩(CHP1)의 단변 방향에 복수의 패드(PD1, PD2)를 배치할 경우에 비하여, 많은 패드(PD1, PD2)를 반도체 칩(CHP1)에 형성할 수 있다. 특히, 본 실시형태 5에서는, 반도체 칩(CHP1)에 제어부(CU)뿐만 아니라 유량 검출부(FDU)도 함께 형성되어 있으므로, 다수의 패드(PD1, PD2)를 장변 방향으로 늘어놓음으로써 반도체 칩(CHP1) 상의 영역을 유효 활용할 수 있다.
- [0186] 계속해서, 도 22의 (b)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 탑재되어 있다. 이 반도체 칩(CHP1)은 접착재(ADH1)에 의해 칩 탑재부(TAB1)와 접착되어 있다. 반도체 칩(CHP1)의 이면에는, 다이어프램(DP)(박판부)이 형성되어 있으며, 다이어프램(DP)과 상대하는 반도체 칩(CHP1)의 표면에는, 유량 검출부(FDU)가 형성되어 있다. 한편, 다이어프램(DP)의

하방에 존재하는 칩 탑재부(TAB1)의 저부에는 개구부(OP1)가 형성되어 있다.

- [0187] 또한, 도 22의 (b)에 나타내는 바와 같이, 반도체 칩(CHP1)의 표면(상면)에는, 유량 검출부(FDU) 외에, 패드(PD1)나 패드(PD2)가 형성되어 있으며, 이 패드(PD1)는 리드 프레임(LF)에 형성된 리드(LD1)와 와이어(W1)를 통해 접속되어 있다. 마찬가지로, 패드(PD2)는 리드 프레임(LF)에 형성된 리드(LD2)와 와이어(W2)를 통해 접속되어 있다.
- [0188] 또한, 도 22의 (c)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)와 돌출 리드(PLD)가 형성되어 있으며, 칩 탑재부(TAB1)와 돌출 리드(PLD)는 일체적으로 형성되어 있다. 이 칩 탑재부(TAB1) 상에는, 접착재(ADH1)에 의해 반도체 칩(CHP1)이 접착되어 있다. 반도체 칩(CHP1)의 이면에는, 다이어프램(DP)(박판부)이 형성되어 있으며, 다이어프램(DP)과 상대하는 반도체 칩(CHP1)의 표면에는, 유량 검출부(FDU)가 형성되어 있다. 한편, 다이어프램(DP)의 하방에 존재하는 칩 탑재부(TAB1)의 저부에는 개구부(OP1)가 형성되어 있다. 또한, 반도체 칩(CHP1)의 표면에는, 유량 검출부(FDU)와 늘어서도록 제어부(CU)가 형성되어 있다.
- [0189] 반도체 칩(CHP1)과 칩 탑재부(TAB1)를 접착하고 있는 접착재(ADH1)는, 예를 들면 에폭시 수지나 폴리우레탄 수지 등의 열경화성 수지, 폴리이미드 수지나 아크릴 수지 등의 열가소성 수지를 사용할 수 있다.
- [0190] 예를 들면, 반도체 칩(CHP1)과 칩 탑재부(TAB1)의 접착은, 도 22의 (d)에 나타내는 바와 같이 접착재(ADH1)를 도포함으로써 행할 수 있다. 도 22의 (d)는 반도체 칩(CHP1)의 이면을 나타내는 평면도이다. 도 22의 (d)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에는, 다이어프램(DP)이 형성되어 있으며, 이 다이어프램(DP)을 둘러싸도록 접착재(ADH1)가 도포되어 있다. 또한, 도 22의 (c)에서는, 다이어프램(DP)을 사각형 형상으로 둘러싸도록 접착재(ADH1)를 도포하는 예를 나타내고 있지만, 이에 한하지 않고, 예를 들면 다이어프램(DP)을 타원 형상 등의 임의의 형상으로 둘러싸도록 접착재(ADH1)를 도포해도 된다.
- [0191] 본 실시형태 5에 있어서의 유량 센서(FS5)에서, 수지로 밀봉하기 전의 유량 센서(FS5)의 실장 구성은 상기와 같이 구성되어 있으며, 이하에 수지로 밀봉한 후의 유량 센서(FS5)의 실장 구성에 대해서 설명한다.
- [0192] 도 23은 본 실시형태 5에 있어서의 유량 센서(FS5)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 23의 (a)는 본 실시형태 5에 있어서의 유량 센서(FS5)의 실장 구성을 나타내는 평면도이다. 도 23의 (b)는 도 23의 (a)의 A-A선으로 절단한 단면도이며, 도 23의 (c)는 도 23의 (a)의 B-B선으로 절단한 단면도이다.
- [0193] 본 실시형태 5에 있어서의 유량 센서(FS5)에서도, 도 23의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전체가 수지(MR)에 의해 덮인 구조를 하고 있다(제 1 특징점). 즉, 본 실시형태 5에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역 및 반도체 칩(CHP2)의 전 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)을 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 5에 있어서의 유량 센서(FS5)에 의하면, 각 유량 센서(FS5)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부 및 반도체 칩(CHP2)의 전 영역을 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 5에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS5)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS5)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.
- [0194] 계속해서, 본 실시형태 5에 있어서의 유량 센서(FS5)에서도, 도 23의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2 특징점). 즉, 노출되어 있는 유량 검출부(FDU)는 주위 수지(MR)로 둘러싸이며, 또한 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 이와 같은 본 실시형태 5에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪치는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여서 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.

- [0195] 특히, 공기의 흐름과 병행 방향의 단면(도 23의 (c))에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있는 것을 특징으로 한다(제 2A 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 구체적인 제 2A 특징점의 상세에 대해서는, 후술하는 실시형태 12에서 상세히 설명한다.
- [0196] 또한, 공기의 흐름 방향(Y 방향)의 임의 단면에 있어서, 기온의 변화 등에 의한 히트 사이클로 반도체 칩(CHP1)과 수지(MR)의 계면이 박리하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제나, 박리 부분에서 공기의 흐름이 흐트러진 후, 흐름이 흐트러진 공기가 유량 검출부(FDU)로 흐르므로 정확한 공기 유량의 측정이 곤란해지는 문제가 생긴다. 그래서, 본 실시형태 5에서는, 예를 들면 도 23의 (c)에 나타내는 바와 같이, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이 점에서, 공기의 흐름과 병행 방향의 단면에 있어서, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에, 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있다. 이 결과, 본 실시형태 5에 의하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제를 회피할 수 있음과 함께, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐을 억제할 수 있으므로, 유량 검출부(FDU)에서의 정확한 공기 유량의 측정 정밀도를 향상시킬 수 있다.
- [0197] 다음으로, 본 실시형태 5에 있어서의 유량 센서(FS5)에서도, 도 23의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)(밀봉체)와 일체적으로 형성되어 있다(제 3 특징점). 이에 따라, 우선 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 그리고, 한 쌍의 기류 제어부(FCU1, FCU2)는, 수지(MR)와 일체적으로 치수 정밀도가 높은 금형에 의한 끼워넣기에 의해 고정밀도로 형성되어 있다. 이 점에서, 본 실시형태 5에 있어서의 유량 센서(FS5)에 의하면, 한 쌍의 기류 제어부(FCU1, FCU2)의 치수 정밀도에 의해 기체의 흐름이 흐트러지지도 않고 정확히 기체의 유량을 측정할 수 있다. 또한, 본 실시형태 5에서는, 상술한 바와 같이, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 이 때문에, 기체의 유로 치수를 좁힌 상태에서 유량 검출부(FDU)의 상부에 기체를 흐르게 할 수 있다. 이 결과, 본 실시형태 5에 있어서의 유량 센서(FS5)에 의하면, 특히 흐르는 기체의 유량이 적을 경우에도 기체 유량의 검출 감도의 저하를 억제할 수 있다.
- [0198] 또한, 본 실시형태 5에 있어서의 유량 센서(FS5)에서도, 도 23의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다(제 4 특징점). 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 5에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써 Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써 기체 유로의 벽을 형성할 수 있어서, X 방향으로의 기체 유동을 억제할 수 있다.
- [0199] 계속해서, 본 실시형태 5에 있어서의 유량 센서(FS5)도 제 5 특징점과 제 6 특징점을 갖고 있지만, 이들 특징점을 설명하는 전제로서, 도 23의 (b) 및 도 23의 (c)의 구조에 대해서 설명한다. 도 23의 (b)는 도 23의 (a)의 A-A선에 의한 단면도이며, 도 23의 (c)는 도 23의 (a)의 B-B선에 의한 단면도이다.
- [0200] 도 23의 (b)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이아프램(DF)이 형성되어 있으며, 이 다이아프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되어 있다. 또한, 리드 프레임(LF)의 이면은 수지(MR)에 의해 덮여 있지만, 리드 프레임(LF)의 이면 중, 칩 탑재부(TAB1)의 이면에 형성되어 있는 수지(MR)에는, 개구부(OP2)가 형성되어 있다. 이 칩 탑재부(TAB1)에 형성되어 있는 개구부(OP1)와, 수지(MR)에 형성되어 있는 개구부(OP2)는 연통해 있으며, 이 개구부(OP1) 및 개구부(OP2)를 통해, 다이아프램(DF)의 내부 공간은 유량 센서(FS5)의 외부 공간과 연결되어 있다. 이때, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 작아지도록 구성되어 있다. 바꿔 말하면, 개구부(OP1)의 단면적은

개구부(OP2)의 단면적보다 커지도록 구성되어 있다.

- [0201] 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)가 형성되어 있으며, 또한 패드(PD1) 및 패드(PD2)가 형성되어 있다. 이 패드(PD1)는 리드 프레임(LF)에 형성된 리드(LD1)와 와이어(W1)를 통해 접속되어 있으며, 패드(PD2)는 리드 프레임(LF)에 형성된 리드(LD2)와 와이어(W2)를 통해 접속되어 있다. 그리고, 본 실시형태 5에 있어서의 유량 센서(FS5)에서는, 유량 검출부(FDU) 및 그 근방을 노출시킨 상태에서, 그 밖의 영역(패드(PD1), 패드(PD2)를 포함)인 반도체 칩(CHP1)의 일부, 와이어(W1), 리드(LD1), 와이어(W2), 리드(LD2)의 일부가 수지(MR)에 의해 일괄 밀봉되어 있다. 이때, 노출되어 있는 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP2)으로 되어 있으며, 유량 검출부(FDU)를 사이에 끼우도록 한 쌍의 기류 제어부(FCU1, FCU2)가 수지(MR)와 일체적으로 형성되어 있다.
- [0202] 또한, 도 23의 (c)에 나타내는 바와 같이, 리드 프레임(LF)에는 칩 탑재부(TAB1)가 형성되어 있으며, 이 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)이 접착재(ADH1)에 의해 접착되어 있다. 그리고, 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되고, 또한 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)가 형성되어 있다. 이 칩 탑재부(TAB1)에 형성되어 있는 개구부(OP1)와, 수지(MR)에 형성되어 있는 개구부(OP2)는 연통해 있으며, 이 개구부(OP1) 및 개구부(OP2)를 통해, 다이어프램(DF)의 내부 공간은 유량 센서(FS3)의 외부 공간과 연결되어 있다. 이때, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 작아지도록 구성되어 있다. 바꿔 말하면, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 커지도록 구성되어 있다.
- [0203] 한편, 다이어프램(DF)과 상대하는 반도체 칩(CHP1)의 표면에는 유량 검출부(FDU)나 제어부(CU)가 형성되어 있으며, 반도체 칩(CHP1)의 주위를 둘러싸도록 수지(MR)가 형성되어 있다. 이때, 유량 검출부(FDU)와 수지(MR)의 경계 영역은 테이퍼 형상(TP1)으로 되어 있으며, 이 테이퍼 형상(TP1)의 각도는, 도 23의 (b)에 나타내는 테이퍼 형상(TP2)의 각도보다 완만해져 있다.
- [0204] 여기에서, 본 실시형태 5에서도, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 때문에, 예를 들면 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접착재(ADH1)를 도포하는 구성을 취하는 것을 전제로 하고 있다. 그리고, 이 구성에 의한 불편을 회피하기 위해, 도 23의 (b) 및 도 23의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)를 형성하고, 또한 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)를 설치하고 있다(제 5 특징점). 이에 따라, 본 실시형태 5에 의한 유량 센서(FS5)에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS5)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS5)의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0205] 또한, 본 실시형태 5에 있어서의 유량 센서(FS5)에서는, 반도체 칩(CHP1)과 리드(LD1) 및 반도체 칩(CHP1)과 리드(LD2)를 와이어(W1, W2)로 접속하고 있다(제 6 특징점). 이에 따라, 본 실시형태 5에서는, 땀납 볼을 사용하지 않기 때문에 제조 비용의 삭감을 도모할 수 있다.
- [0206] 이상과 같이 하여, 본 실시형태 5에 있어서의 유량 센서(FS5)가 실장 구성되어 있지만, 실제의 유량 센서(FS5)에서는, 수지(MR)로 밀봉한 후, 리드 프레임(LF)의 외부 프레임을 구성하는 땀바(DM)가 제거된다. 도 24는 땀바(DM)를 제거한 후의 유량 센서(FS5)의 실장 구성을 나타내는 평면도이다. 도 24에 나타내는 바와 같이, 땀바(DM)를 절단함으로써, 복수의 전기 신호를 복수의 리드(LD1)나 리드(LD2)로부터 독립하여 취출할 수 있음을 알 수 있다.
- [0207] <실시형태 5에 있어서의 유량 센서의 제조 방법>
- [0208] 본 실시형태 5에 있어서의 유량 센서(FS5)는 상기와 같이 구성되어 있으며, 이하에 그 제조 방법에 대해서, 도 25~도 28을 참조하면서 설명한다. 도 25~도 28은 도 23의 (a)의 B-B선으로 절단한 단면에 있어서의 제조 공정을 나타내고 있다.
- [0209] 우선, 도 25에 나타내는 바와 같이, 예를 들면, 구리재로 이루어지는 리드 프레임(LF)을 준비한다. 이 리드 프레임(LF)에는, 칩 탑재부(TAB1)와 돌출 리드(PLD)가 일체적으로 형성되어 있으며, 칩 탑재부(TAB1)의 저부에 개구부(OP1)가 형성되어 있다.
- [0210] 계속해서, 도 26에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)을 탑재한다. 구체적으로는, 리드 프레임(LF)에 형성된 칩 탑재부(TAB1) 상에 반도체 칩(CHP1)을 접착재(ADH1)로 접속한다. 이때, 반도체 칩

(CHP1)에 형성되어 있는 다이어프램(DF)이 칩 탑재부(TAB1)의 저부에 형성되어 있는 개구부(OP1)와 연통하도록, 반도체 칩(CHP1)이 칩 탑재부(TAB1) 상에 탑재된다. 또한, 반도체 칩(CHP1)에는, 통상의 반도체 제조 프로세스에 의해 유량 검출부(FDU), 배선(도시 생략), 제어부(CU)가 형성된다. 특히, 제어부(CU)에는, 통상의 반도체 제조 프로세스에 의해, MISFET 등의 반도체 소자(도시 생략)나 배선(도시 생략)이 형성되어 있다. 그리고, 예를 들면 이방성 에칭에 의해, 반도체 칩(CHP1)의 표면에 형성된 유량 검출부(FDU)와 상대하는 이면의 위치에 다이어프램(DF)이 형성되어 있다.

[0211] 다음으로, 도시는 하지 않지만, 반도체 칩(CHP1)에 형성되어 있는 패드(PD1)와, 리드 프레임(LF)에 형성되어 있는 리드(LD1)를 와이어(W1)로 접속한다(와이어 본딩). 마찬가지로, 반도체 칩(CHP1)에 형성되어 있는 패드(PD2)를 리드(LD2)와 와이어(W2)로 접속한다. 와이어(W1~W2)는, 예를 들면 금선으로 형성된다.

[0212] 그 후, 도 27에 나타내는 바와 같이, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면을 수지(MR)로 밀봉한다(몰드 공정). 구체적으로는, 도 27에 나타내는 바와 같이, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 제 1 공간을 통해 사이에 끼워넣는다. 그 후, 가열 하에서, 이 제 1 공간에 플런저(PJ)를 사용하여 수지(MR)를 유입함으로써, 유량 검출부(FDU) 및 그 근방을 제외하는 반도체 칩(CHP1)의 표면을 수지(MR)로 밀봉한다. 이때, 도 27에 나타내는 바와 같이, 다이어프램(DF)의 내부 공간은 접착재(ADH1)에 의해 상술한 제 1 공간과 격리되어 있으므로, 제 1 공간을 수지(MR)로 충전할 때에도 다이어프램(DF)의 내부 공간으로 수지(MR)가 침입하는 것을 방지할 수 있다.

[0213] 또한, 본 실시형태 5에서는, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부를 수지(MR)로 밀봉할 수 있다. 이 점은, 본 실시형태 5에 있어서의 유량 센서의 제조 방법에 의하면, 각 유량 센서의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부를 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 5에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서에서 일치시킬 수 있기 때문에, 각 유량 센서에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.

[0214] 여기에서, 본 실시형태 5에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 제 1 공간과는 격리된 제 2 공간(SP2)에 의해 둘러싸이도록, 하금형(BM)과 상금형(UM)으로, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 사이에 끼워넣는 것에 있다. 이에 따라, 본 실시형태 5에 의하면, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU) 및 그 근방 영역을 노출시키면서, 그 이외의 반도체 칩(CHP1)의 표면 영역을 밀봉할 수 있다.

[0215] 또한, 본 실시형태 5에 있어서의 유량 센서의 제조 방법의 특징은, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을, 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)과 상금형(UM) 사이에 탄성체 필름(LAF)을 개재시키는 점에 있다. 이에 따라, 예를 들면, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 얇을 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때 틈이 생기지만, 이 틈을 탄성체 필름(LAF)으로 충전할 수 있기 때문에 반도체 칩(CHP1) 상으로의 수지 누출을 방지할 수 있다. 한편, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼울 경우, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로 사이에 끼워넣을 때, 탄성체 필름(LAF)은 유연하기 때문에 반도체 칩(CHP1)의 두께를 흡수하도록 탄성체 필름(LAF)의 두께 방향의 치수가 변화한다. 이에 따라, 반도체 칩(CHP1)의 두께가 평균적인 두께보다 두꺼워도 필요 이상으로 반도체 칩(CHP1)으로 힘이 가해지는 것을 방지할 수 있고, 이 결과, 반도체 칩(CHP1)의 파단을 방지할 수 있다.

[0216] 여기에서, 상술한 탄성체 필름(LAF)을 이용한 제조 방법에서도, 탄성체 필름(LAF)을 통해 반도체 칩(CHP1)을 금형에 의해 클램프할 경우에는, 반도체 칩(CHP1) 상의 유량 검출부(FDU)나 얇은 다이어프램(DF)에 클램프 가중이 가해져 파손하는 문제가 생길 가능성이 있다.

[0217] 그래서, 본 실시형태 5에서는, 도 27에 나타내는 바와 같이, 이와 같은 유량 검출부(FDU)나 얇은 다이어프램(DF)의 파손을 방지하기 위해, 반도체 칩(CHP1) 상의 유량 검출부(FDU)의 투영면을 포함하는 상금형(UM)에 제 2 공간(SP2)을 설치하고, 상금형(UM)의 제 2 공간(SP2)에 탄성체 필름(LAF)을 흡착시키는 제조 방법을 이용하고 있다. 이와 같이 본 실시형태 5에 의하면, 금형 구조와 탄성체 필름(LAF)을 이용한 제조 방법에 의해, 반도체 칩(CHP1) 상의 유량 검출부(FDU)와 탄성체 필름(LAF)을 접촉시키지 않고 금형을 클램프할 수 있으므로, 유량 검출부(FDU)나 얇은 다이어프램(DF)의 파손을 방지할 수 있다.

- [0218] 또한, 상술한 탄성체 필름(LAF)으로서는, 예를 들면 테프론(등록상표)이나 불소 수지 등의 고분자 재료를 사용할 수 있다.
- [0219] 또한, 본 실시형태 5에 있어서의 유량 센서의 제조 방법의 특징은, 하금형(BM)에 형성되는 끼움편(IP1)을 삽입부보다 단면적이 큰 좌대부 상에 삽입부를 형성하는 구성을 취하고 있는 점에 있다. 이 경우, 도 27에 나타내는 바와 같이, 개구부(OP1)의 내부에 끼움편(IP1)의 삽입부가 삽입됨과 함께, 끼움편(IP1)의 좌대부가 칩 탑재부(TAB1)의 저면에 밀착하게 된다. 이 결과, 끼움편(IP1)의 삽입부와 개구부(OP1) 사이에 근소한 틈이 생겨도, 좌대부가 칩 탑재부(TAB1)의 이면에 단단히 밀어 붙여져 있으므로, 수지(MR)가 개구부(OP1) 내로 침입하는 것을 방지할 수 있는 것이다. 즉, 본 실시형태 5에서는, 끼움편(IP1)을 삽입부보다 단면적이 큰 좌대부 상에 삽입부를 설치하도록 구성하고 있으므로, 좌대부에 의해 수지(MR)가 개구부(OP1)에까지 도달하지는 않는다는 점과, 좌대부와 삽입부 사이에 형성되는 단차부가 칩 탑재부(TAB1)에 밀어 붙여진다는 점의 조합에 의해, 수지(MR)가 개구부(OP1)를 통해 다이어프램(DF)의 내부 공간으로 침입하는 것을 효과적으로 방지할 수 있다.
- [0220] 그 후, 도 28에 나타내는 바와 같이, 수지(MR)가 경화한 단계에서, 반도체 칩(CHP1)을 탑재한 리드 프레임(LF)을 상금형(UM)과 하금형(BM)으로부터 분리한다. 이에 따라, 본 실시형태 5에 있어서의 유량 센서(FS5)를 제조할 수 있다. 이때 제조되는 유량 센서(FS5)에 있어서, 수지 밀봉 공정에서 끼움편(IP1)을 형성한 하금형(BM)을 사용하는 결과, 도 28에 나타내는 바와 같이, 칩 탑재부(TAB1)의 저면에 개구부(OP1)가 형성되고, 이 개구부(OP1)와 연통하는 개구부(OP2)가 수지(MR)에 형성된다. 이 개구부(OP2)는 끼움편(IP1)에 좌대부를 형성한 결과로서 생기는 것이며, 이 개구부(OP2)의 단면적은 개구부(OP1)의 단면적보다 커져 있다. 이에 따라, 본 실시형태 5에 의한 유량 센서(FS5)에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS5)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS5)의 외부 공간의 압력을 동등하게 할 수 있어서, 다이어프램(DF) 상에 압력이 가해지는 것을 억제할 수 있다.
- [0221] (실시형태 6)
- [0222] 상기 실시형태 5에서는, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)를 수지(MR)(밀봉체)와 일체적으로 형성하는 예에 대해서 설명했다. 본 실시형태 6에서는, 상술한 기류 제어부(FCU1, FCU2)를 설치하지 않은 유량 센서에 대해서 설명한다.
- [0223] 도 29는 본 실시형태 6에 있어서의 유량 센서(FS6)의 실장 구성을 나타내는 도면이며, 수지로 밀봉한 후의 구성을 나타내는 도면이다. 특히, 도 29의 (a)는 본 실시형태 6에 있어서의 유량 센서(FS6)의 실장 구성을 나타내는 평면도이다. 도 29의 (b)는 도 29의 (a)의 A-A선으로 절단한 단면도이며, 도 29의 (c)는 도 29의 (a)의 B-B선으로 절단한 단면도이다.
- [0224] 본 실시형태 6에 있어서의 유량 센서(FS6)의 실장 구성은, 기류 제어부(FCU1, FCU2)를 설치하지 않은 점을 제외하고는, 상기 실시형태 5에 있어서의 유량 센서(FS5)의 실장 구성과 마찬가지로이다. 따라서, 본 실시형태 6에 있어서의 유량 센서(FS6)에 있어서도, 상기 실시형태 5에서 설명한 제 1 특징점~제 2 특징점, 제 4 특징점~제 6 특징점을 갖고 있다. 또한, 반도체 칩(CHP1)의 최외표면(소자 형성면)에는, 접촉하는 수지와와의 응력 완충 기능, 표면 보호 기능, 혹은 절연 보호 기능 등을 목적으로 하여 폴리이미드막이 형성되어 있어도 되는 것으로 한다.
- [0225] 구체적으로, 본 실시형태 6에 있어서의 유량 센서(FS6)에서도, 도 29의 (a)에 나타내는 바와 같이, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)를 노출시킨 상태에서, 반도체 칩(CHP1)의 일부가 수지(MR)에 의해 덮인 구조를 하고 있다(제 1 특징점). 즉, 본 실시형태 6에서는, 유량 검출부(FDU) 이외의 반도체 칩(CHP1)의 영역을 일괄하여 수지(MR)로 밀봉하고 있다. 이 수지(MR)에 의한 밀봉은, 유량 검출부(FDU)가 형성되어 있는 반도체 칩(CHP1)을 금형으로 고정된 상태에서 행할 수 있으므로, 반도체 칩(CHP1)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부를 수지(MR)로 밀봉할 수 있는 것이다. 이 점은, 본 실시형태 6에 있어서의 유량 센서(FS6)에 의하면, 각 유량 센서(FS6)의 위치 어긋남을 억제하면서 반도체 칩(CHP1)의 일부를 수지(MR)로 밀봉할 수 있음을 의미하고, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)의 위치의 불균일을 억제할 수 있음을 의미한다. 이 결과, 본 실시형태 6에 의하면, 기체의 유량을 검출하는 유량 검출부(FDU)의 위치가 각 유량 센서(FS6)에서 일치시킬 수 있기 때문에, 각 유량 센서(FS6)에 있어서 기체 유량을 검출하는 성능 불균일을 억제할 수 있는 현저한 효과를 얻을 수 있다.

- [0226] 계속해서, 본 실시형태 6에 있어서의 유량 센서(FS6)에서도, 도 29의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼운 양측에 있어서의 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2 특징점). 즉, 노출되어 있는 유량 검출부(FDU)는 주위가 수지(MR)로 둘러싸이며, 또한 유량 검출부(FDU)를 둘러싸는 수지(MR)의 높이가 유량 검출부(FDU)의 높이보다 높아져 있다. 이와 같은 본 실시형태 6에 있어서의 제 2 특징점에 의하면, 부품의 장착 조립시 등으로 부품이 노출되어 있는 유량 검출부(FDU)에 부딪치는 것을 방지할 수 있으므로, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)의 파손을 방지할 수 있다. 즉, 노출되어 있는 유량 검출부(FDU)의 높이보다 유량 검출부(FDU)를 사이에 끼우고 있는 수지(MR)의 높이가 높아져 있다. 이 때문에, 부품이 접촉할 때, 우선 높이가 높은 수지(MR)에 접촉하므로, 높이가 낮은 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 노출면(XY면)이 부품에 접촉하여서 반도체 칩(CHP1)이 파손하는 것을 방지할 수 있다.
- [0227] 특히, 공기의 흐름과 병행 방향의 단면(도 29의 (c))에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있는 것을 특징으로 한다(제 2A 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 구체적인 제 2A 특징점의 상세에 대해서는, 후술하는 실시형태 12에서 상세히 설명한다.
- [0228] 또한, 공기의 흐름 방향(Y 방향)의 임의 단면에 있어서, 기온의 변화 등에 의한 히트 사이클로 반도체 칩(CHP1)과 수지(MR)의 계면이 박리하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제나, 박리 부분에서 공기의 흐름이 흐트러진 후, 흐름이 흐트러진 공기가 유량 검출부(FDU)로 흐르므로 정확한 공기 유량의 측정이 곤란해지는 문제가 생긴다. 그래서, 본 실시형태 6에서는, 예를 들면 도 29의 (c)에 나타내는 바와 같이, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이 점에서, 공기의 흐름과 병행 방향의 단면에 있어서, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에, 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있다. 이 결과, 본 실시형태 6에 의하면, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제를 회피할 수 있음과 함께, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐을 억제할 수 있으므로, 유량 검출부(FDU)에서의 정확한 공기 유량의 측정 정밀도를 향상시킬 수 있다.
- [0229] 또한, 본 실시형태 6에 있어서의 유량 센서(FS6)에서도, 도 29의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다(제 4 특징점). 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 본 실시형태 6에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써 Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써 기체 유로의 벽을 형성할 수 있어서, X 방향으로의 기체 유동을 억제할 수 있다.
- [0230] 또한, 본 실시형태 6에서도, 수지(MR)가 다이어프램(DF)의 내부 공간으로 침입하는 것을 방지하기 위해, 예를 들면 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)을 둘러싸도록 접촉재(ADH1)를 도포하는 구성을 취하는 것을 전제로 하고 있다. 그리고, 이 구성에 의한 불편을 회피하기 위해, 도 29의 (b) 및 도 29의 (c)에 나타내는 바와 같이, 반도체 칩(CHP1)의 이면에 형성된 다이어프램(DF)의 하방에 있는 칩 탑재부(TAB1)의 저부에 개구부(OP1)를 형성하고, 또한, 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에 개구부(OP2)를 설치하고 있다(제 5 특징점). 이에 따라, 본 실시형태 6에 의한 유량 센서(FS6)에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1) 및 수지(MR)에 형성된 개구부(OP2)를 통해 유량 센서(FS6)의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS6)의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0231] 또한, 본 실시형태 6에 있어서의 유량 센서(FS6)에서도, 반도체 칩(CHP1)과 리드(LD1)를 와이어(W1)로 접속하며, 또한 반도체 칩(CHP1)과 리드(LD2)를 와이어(W2)로 접속하고 있다(제 6 특징점). 이에 따라, 본 실시형태 6에서는, 땀납 볼을 사용하지 않기 때문에 제조 비용의 삭감을 도모할 수 있다.

- [0232] 이상과 같이 하여, 본 실시형태 6에 있어서의 유량 센서(FS6)가 실장 구성되어 있지만, 실제의 유량 센서(FS6)에서는, 수지(MR)로 밀봉한 후, 리드 프레임(LF)의 외부 프레임을 구성하는 댐바(DM)가 제거된다. 도 30은 댐바(DM)를 제거한 후의 유량 센서(FS6)의 실장 구성을 나타내는 평면도이다. 도 30에 나타내는 바와 같이, 댐바(DM)를 절단함으로써 복수의 전기 신호를 복수의 리드(LD1)나 리드(LD2)로부터 독립하여 취출할 수 있음을 알 수 있다.
- [0233] (실시형태 7)
- [0234] 상기 실시형태 1~2에서는, 배선 기관(WB)에 개구부(OP1)를 설치함으로써, 다이어프램(DF)의 내부 공간과, 유량 센서(FS1~FS2)의 외부 공간을 연통시키는 구성에 대해서 설명했다. 또한, 상기 실시형태 3~6에서는, 칩 탑재부(TAB1)에 형성된 개구부(OP1)와, 수지(MR)에 형성된 개구부(OP2)를 통해, 다이어프램(DF)의 내부 공간과, 유량 센서(FS3~FS6)의 외부 공간을 연통시키는 구성에 대해서 설명했다. 본 실시형태 7에서는, 이들 수단과는 상이한 별도의 수단을 이용함으로써, 다이어프램의 내부 공간과 유량 센서의 외부 공간을 연통시키는 구조에 대해서 설명한다.
- [0235] 도 31은 본 실시형태 7에 있어서의 유량 센서(FS7)의 실장 구성을 나타내는 도면이다. 특히, 도 31의 (a)는 본 실시형태 7에 있어서의 유량 센서(FS7)의 실장 구성을 나타내는 평면도이며, 도 31의 (b)는 도 31의 (a)의 A-A선으로 절단한 단면도이다. 도 31의 (a) 및 도 31의 (b)에 나타내는 본 실시형태 7에 있어서의 유량 센서(FS7)의 실장 구성은, 도 23의 (a)~도 23의 (c)에 나타내는 상기 실시형태 5에 있어서의 유량 센서(FS5)와 거의 마찬가지로 하기 때문에, 상이한 점에 대해서 설명한다.
- [0236] 도 31의 (a)에 나타내는 바와 같이, 본 실시형태 7에 있어서의 유량 센서(FS7)에서는, 수지(MR)로부터 노출되어 있는 유량 검출부(FDU)의 근방에 구멍(HL)이 형성되어 있다. 즉, 본 실시형태 7에 있어서의 유량 센서(FS7)에서는, 수지(MR)로부터 노출되어 있는 반도체 칩의 표면에 구멍(HL)이 형성되어 있는 점에 특징이 있다.
- [0237] 이 구멍(HL)의 구성을 도 31의 (b)에서 설명한다. 도 31의 (b)에 나타내는 바와 같이, 본 실시형태 7에 있어서의 유량 센서(FS7)는, 돌출 리드(PLD)와 일체적으로 형성된 칩 탑재부(TAB1)를 갖고 있다. 본 실시형태 7에서는, 이 칩 탑재부(TAB1)에 개구부(OP1)는 형성되어 있지 않으며, 또한 칩 탑재부(TAB1)의 저면을 덮는 수지(MR)에도 개구부(OP2)는 형성되어 있지 않다.
- [0238] 한편, 칩 탑재부(TAB1) 상에는 접착재(ADH1)에 의해 반도체 칩(CHP1)이 탑재되어 있으며, 이 반도체 칩(CHP1)의 이면에 다이어프램(DF)이 형성되어 있다. 그리고, 다이어프램(DF)에 상대하는 반도체 칩(CHP1)의 표면에 유량 검출부(FDU)가 형성되고, 이 유량 검출부(FDU)의 횡측에 제어부(CU)가 형성되어 있다. 그리고, 반도체 칩(CHP1)의 표면은, 유량 검출부(FDU)와 그 근방 영역을 노출시킨 상태에서, 그 밖의 영역이 수지(MR)에 의해 덮여 있다. 이때, 수지(MR)로부터 노출되어 있는 반도체 칩(CHP1)의 표면에 구멍(HL)이 형성되어 있다. 이 구멍(HL)은 반도체 칩(CHP1)의 표면에서, 반도체 칩(CHP1)의 이면에 형성되어 있는 다이어프램(DF)까지 관통하도록 형성되어 있다. 따라서, 본 실시형태 7에 있어서의 유량 센서(FS7)에 의하면, 이 구멍(HL)에 의해 다이어프램(DF)의 내부 공간과, 유량 센서(FS7)의 외부 공간이 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS7)의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0239] 이상과 같이 본 실시형태 7에 있어서의 유량 센서(FS7)에서는, 수지(MR)로부터 노출되어 있는 반도체 칩(CHP1)의 표면으로부터, 다이어프램(DF)이 형성되어 있는 반도체 칩(CHP1)의 이면으로 관통하는 구멍(HL)을 형성함으로써 다이어프램(DF)의 내부 공간과, 유량 센서(FS7)의 외부 공간을 연통시키고 있는 점에 특징이 있다.
- [0240] 또한, 본 실시형태 7에서는, 상기 실시형태 5에 있어서의 유량 센서(FS5)에 구멍(HL)을 마련하는 구성예에 대해서 설명했지만, 본 실시형태 7에 있어서의 기술적 사상은 이에 한하지 않고, 예를 들면, 상기 실시형태 1~4, 6에 있어서의 유량 센서(FS1~FS4, FS6)에도 적용할 수 있다.
- [0241] (실시형태 8)
- [0242] 본 실시형태 8에서는, 다이어프램의 내부 공간과, 유량 센서의 외부 공간을 연통시키는 별도의 구성예에 대해서 설명한다.
- [0243] 도 32는 본 실시형태 8에 있어서의 유량 센서(FS8)의 실장 구성을 나타내는 도면이다. 특히, 도 32의 (a)는 본 실시형태 8에 있어서의 유량 센서(FS8)의 실장 구성을 나타내는 평면도이며, 도 32의 (b)는 도 32의 (a)의 A-A선으로 절단한 단면도이다. 도 32의 (a) 및 도 32의 (b)에 나타내는 본 실시형태 8에 있어서의 유량 센서

(FS8)의 실장 구성은, 도 23의 (a)~도 23의 (c)에 나타내는 상기 실시형태 5에 있어서의 유량 센서(FS5)와 거의 마찬가지로 하기 때문에, 상이한 점에 대해서 설명한다.

- [0244] 도 32의 (a)에 나타내는 바와 같이, 본 실시형태 8에 있어서의 유량 센서(FS8)에서는, 돌출 리드(PLD)에 홈(DIT)이 형성되어 있다. 즉, 본 실시형태 8에 있어서의 유량 센서(FS8)에서는, 돌출 리드(PLD)에 홈(DIT)이 형성되어 있는 점에 특징이 있다.
- [0245] 이 돌출 리드(PLD)에 형성된 홈(DIT)의 구성을 도 32의 (b)에 의해 설명한다. 도 32의 (b)에 나타내는 바와 같이, 본 실시형태 8에 있어서의 유량 센서(FS8)는, 돌출 리드(PLD)와 일체적으로 형성된 칩 탑재부(TAB1)를 갖고 있다. 본 실시형태 8에서는, 이 칩 탑재부(TAB1)에 개구부(OP1)는 형성되어 있지 않으며, 또한 칩 탑재부(TAB1)의 저면을 덮는 수지(MR)에도 개구부(OP2)는 형성되어 있지 않다.
- [0246] 한편, 칩 탑재부(TAB1) 상에는 접착재(ADH1)에 의해 반도체 칩(CHP1)이 탑재되어 있으며, 이 반도체 칩(CHP1)의 이면에 다이어프램(DF)이 형성되어 있다. 그리고, 다이어프램(DF)에 상대하는 반도체 칩(CHP1)의 표면에 유량 검출부(FDU)가 형성되고, 이 유량 검출부(FDU)의 횡측에 제어부(CU)가 형성되어 있다. 그리고, 반도체 칩(CHP1)의 표면은, 유량 검출부(FDU)와 그 근방 영역을 노출시킨 상태에서, 그 밖의 영역이 수지(MR)에 의해 덮여 있다.
- [0247] 이때, 본 실시형태 8에서는, 돌출 리드(PLD)에 형성된 홈(DIT)이 칩 탑재부(TAB1)까지 연계해 있으며, 다이어프램(DF)이 형성되어 있는 영역 아래의 칩 탑재부(TAB1)에까지 도달해 있다. 따라서, 본 실시형태 8에 있어서의 유량 센서(FS8)에 의하면, 이 홈(DIT)에 의해 다이어프램(DF)의 내부 공간과, 유량 센서(FS8)의 외부 공간이 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서(FS8)의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0248] 이상과 같이 본 실시형태 8에 있어서의 유량 센서(FS8)에서는, 돌출 리드(PLD)에서, 다이어프램(DF)이 형성되어 있는 영역 아래의 칩 탑재부(TAB1)에까지 홈(DIT)을 형성함으로써 다이어프램(DF)의 내부 공간과, 유량 센서(FS8)의 외부 공간을 연통시키고 있는 점에 특징이 있다.
- [0249] 또한, 본 실시형태 8에서는, 상기 실시형태 5에 있어서의 유량 센서(FS5)에 홈(DIT)을 설치하는 구성예에 대해서 설명했지만, 본 실시형태 8에 있어서의 기술적 사상은 이에 한하지 않고, 예를 들면 상기 실시형태 1~4, 6에 있어서의 유량 센서(FS1~FS4, FS6)에도 적용할 수 있다.
- [0250] (실시형태 9)
- [0251] 본 실시형태 9에서는, 유량 센서를 조립한 유량 센서 모듈에 대해서 설명한다. 도 33은 본 실시형태 9에 있어서의 유량 센서 모듈의 실장 구성을 나타내는 도면이다. 특히, 도 33의 (a)는 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)의 실장 구성을 나타내는 평면도이다. 또한, 도 33의 (b)는 도 33의 (a)의 A-A선으로 절단한 단면도이며, 도 33의 (c)는 도 33의 (a)의 B-B선으로 절단한 단면도이다.
- [0252] 우선, 도 33의 (a)에 나타내는 바와 같이, 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)은 직사각형 형상을 한 수지(MR2)로 이루어지는 구조체를 갖고, 이 구조체를 구성하고 있는 수지(MR2)에 형성된 홈에 의해 기체 유로부(PAS)가 형성되어 있다. 그리고, 기체 유로부(PAS)와 연통하도록 유량 센서(FS5)가 수지(MR2)에 매립되어 있다. 이때, 수지(MR2)로부터는, 유량 센서(FS5)를 구성하는 한 쌍의 기류 제어부(FCU1, FCU2), 유량 검출부(FDU) 및 배선(WL1A)의 일부가 노출되어 있다. 수지(MR2)는, 예를 들면 에폭시 수지나 페놀 수지 등의 열경화성 수지, 폴리카보네이트나 폴리에틸렌테레프탈레이트 등의 열가소성 수지로 구성할 수 있다. 그리고, 이들 수지 중에 유리나 마이카 등의 충전재를 넣을 수 있도록 구성해도 된다.
- [0253] 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)에 있어서, 기체는 기체 유로부(PAS)를 화살표 방향을 따라 흐르도록 되어 있으며, 기체 유로부(PAS)와 연통하도록 설치되어 있는 유량 센서(FS5) 상을 기체가 통과하고, 그 후, 도시하지 않은 출구로부터 기체가 배출되도록 구성되어 있다.
- [0254] 이때, 유량 센서(FS5)는, 도 33의 (a)에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우고서, 유량 검출부(FDU)를 흐르는 기체의 진행 방향과 병행하는 방향으로 긴 형상을 갖는 한 쌍의 기류 제어부(FCU1, FCU2)를 수지(MR)(밀봉체)와 일체적으로 형성하고 있다. 이에 따라, 우선 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 그리고, 한 쌍의 기류 제어부(FCU1, FCU2)는, 수지(MR)와 일체적으로 치수 정밀도가 높은 금형에 의한 끼워넣기에 의해 고정밀도로 형성되어 있다. 이 점에서, 유량 센서(FS5)에 의하면, 한 쌍의 기류 제어부(FCU1, FCU2)의 치수 정밀도에 의해 기체

의 흐름이 흐트러지지도 않고 정확히 기체의 유량을 측정할 수 있다. 또한, 한 쌍의 기류 제어부(FCU1, FCU2)가 유량 검출부(FDU)의 상부를 흐르는 기체의 양측의 통로를 형성하고 있다. 이 때문에, 기체의 유로 치수를 좁힌 상태에서 유량 검출부(FDU)의 상부에 기체를 흐르게 할 수 있다. 이 결과, 유량 센서(FS5)에 의하면, 특히, 흐르는 기체의 유량이 적을 경우에도, 기체 유량의 검출 감도의 저하를 억제할 수 있다.

[0255] 또한, 유량 센서(FS5)는, 도 33의 (a)에 나타내는 바와 같이, 수지(MR)(밀봉체)로부터 노출되어 있는 유량 검출부(FDU)와 수지(MR)(밀봉체)의 경계 영역이 테이퍼 형상을 하고 있으며, 경계 영역 중, 유량 검출부(FDU) 상을 흐르는 기체의 진행 방향(화살표 방향, Y 방향)과 직교하는 경계 영역의 테이퍼 형상은, 기체의 진행 방향과 병행하는 경계 영역의 테이퍼 형상보다 급준하다. 즉, 유량 검출부(FDU)의 기체의 흐름과 직교하는 방향(X 방향)의 테이퍼 형상(TP2)의 각도는, 유량 검출부(FDU)의 기체가 흐르는 방향(Y 방향)의 테이퍼 형상(TP1)의 각도보다 급준하다. 이와 같이 유량 센서(FS5)에서는, 기체가 흐르는 방향(Y 방향)에 있어서, 테이퍼 형상(TP1)의 각도를 작게 함으로써 Y 방향으로 흐르는 기체의 유로의 치수 변화를 적게 할 수 있다. 이에 따라, 수지(MR)로부터 기체의 박리를 방지할 수 있으므로, 기체의 역류나 난류에 의한 유량 측정의 어긋남을 억제할 수 있다. 한편, 기체가 흐르는 방향과 직교하는 방향(X 방향)에 있어서, 테이퍼 형상(TP2)의 각도를 크게 함으로써 기체 유로의 벽을 형성할 수 있어, X 방향으로의 기체 유동을 억제할 수 있다.

[0256] 다음으로, 도 33의 (b)에 나타내는 바와 같이, 기체 유로부(PAS)가 형성된 수지(MR2)에 매립되도록 유량 센서(FS5)가 형성되어 있으며, 유량 센서(FS5)에 형성되어 있는 리드(LD1) 및 리드(LD2)는 절곡되어, 수지(MR2)의 하방으로부터 돌출하도록 구성되어 있다. 그리고, 기체 유로부(PAS)가 형성된 수지(MR2)의 상부에는 커버(CAP)가 형성되어 있다. 이 커버(CAP)는, 예를 들면 알루미늄 합금 등의 금속 재료, 에폭시 수지나 페놀 수지 등의 열경화성 수지, 폴리카보네이트나 폴리에틸렌테레프탈레이트 등의 열가소성 수지로 구성할 수 있다. 그리고, 이들 수지 중에 유리나 마이카 등의 충전제를 넣을 수 있도록 구성해도 된다.

[0257] 유량 센서(FS5)를 구성하는 반도체 칩(CHP1)의 이면에는 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)과 평면적으로 볼 때 겹치는 칩 탑재부(TAB1)에 개구부(OP1)가 형성되어 있다. 그리고, 칩 탑재부(TAB1)의 이면을 덮는 수지(MR)에는 개구부(OP2)가 형성되어 있으며, 개구부(OP1)와 개구부(OP2)는 연통해 있다. 또한, 개구부(OP2)를 형성한 수지(MR)의 이면을 덮도록 수지(MR2)가 형성되어 있고, 이 수지(MR2)에 개구부(OP3)가 형성되어 있다. 이 개구부(OP3)는 개구부(OP2)와 연통해 있다. 따라서, 칩 탑재부(TAB1)에 형성되어 있는 개구부(OP1)와, 수지(MR)에 형성되어 있는 개구부(OP2)와, 수지(MR2)에 형성되어 있는 개구부(OP3)는 서로 연통해 있으며, 이에 따라, 다이어프램(DF)의 내부 공간은 개구부(OP1), 개구부(OP2) 및 개구부(OP3)를 통해 유량 센서 모듈(FSM1)의 외부 공간과 연통해 있게 된다. 이때, 개구부(OP1)의 단면적은 개구부(OP2)의 단면적보다 작으며, 또한 개구부(OP2)의 단면적은 개구부(OP3)의 단면적보다 작아져 있다.

[0258] 계속해서, 도 33의 (c)에 나타내는 바와 같이, 기체 유로부(PAS)가 형성된 수지(MR2)에 매립되어 있는 유량 센서(FS5)로부터는 돌출 리드(PLD)가 돌출해 있으며, 이 돌출해 있는 돌출 리드(PLD)는 절곡되어, 걸림(gull-wing) 형상으로 가공되어 있다.

[0259] 이상과 같이 구성되어 있는 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)의 실장 구성은 이하와 같이 된다. 즉, 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)은 반도체 기관의 주면상에 형성된 유량 검출부(FDU)와, 반도체 기관의 주면과는 반대측의 이면 중, 유량 검출부(FDU)와 상대하는 영역에 형성된 다이어프램(DF)을 갖는 반도체 칩(CHP1)을, 유량 검출부(FDU)를 노출시키면서 수지(MR)로 밀봉한 유량 센서(FS5)와, 유량 센서(FS5)의 유량 검출부(FDU)로 기체를 유도하는 기체 유로부(PAS)를 구비한다. 이때, 유량 센서 모듈(FSM1)은, 유량 센서(FS5)를 밀봉하고 있는 수지(MR)의 더욱 외측을 덮도록 형성되며, 또한 유량 검출부(FDU)를 노출시키도록 형성된 수지(MR2)를 갖는다. 그리고, 기체 유로부(PAS)는 수지(MR2)의 표면에 형성된 홈으로 구성되어 있으며, 수지(MR2)의 표면에 형성된 홈으로 구성된 기체 유로부(PAS)는 유량 센서(FS5)의 유량 검출부(FDU)와 연결되도록 형성되어 있으며, 기체가 기체 유로부(PAS)를 통과하여 유량 센서(FS5)의 유량 검출부(FDU)로 유도되도록 구성되어 있는 것이다.

[0260] 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)은, 예를 들면 기체 유로부(PAS)와 유량 센서(FS5)를 포함하는 부품에 의해 구성되고, 도 33의 (b)에 나타내는 바와 같이, 수지(MR2)에 형성된 홈과 조합하여 기체 유로부(PAS)를 구성하는 커버(CAP)를 설치하거나, 유량 센서 모듈(FSM1)을 외부 기기에 나사로 접속하기 위한 나사 장착 구멍 등도 마련할 수 있다.

[0261] 또한, 본 실시형태 9에서는, 예를 들면 기체 유로부(PAS)를 수지(MR2)에 형성된 홈으로 형성하는 예를 나타내고 있지만, 이에 한정되지 않고, 커버(CAP)에 홈 가공을 시행하여 기체 유로부(PAS)를 형성하도록 구성해도 된다.

- [0262] 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)은 상기와 같이 구성되어 있으며, 이하에, 이 제조 방법에 대해서 도 34~도 36을 참조하면서 설명한다. 도 34~도 36은 도 33의 (a)의 B-B선으로 절단한 단면에 있어서의 제조 공정을 나타내고 있다.
- [0263] 우선, 도 34에 나타내는 바와 같이, 유량 센서(FS5)를 제조한다. 유량 센서(FS5)는, 예를 들면 상기 실시형태 5에서 설명한 방법으로 제조할 수 있다. 계속해서, 도 35에 나타내는 바와 같이, 수지(MR)로부터 돌출해 있는 돌출 리드(PLD)에 대하여 절곡 가공을 실시한다. 즉, 도 35에 나타내는 바와 같이, 수지(MR)로부터 돌출해 있는 돌출 리드(PLD)는 결빙 형상으로 절곡 가공된다.
- [0264] 그 후, 도 36에 나타내는 바와 같이, 돌출 리드(PLD)를 절곡 가공한 유량 센서(FS5)를 상금형(UM)과 하금형(BM)으로 공간을 통해 사이에 끼워넣는다. 그 후, 가열 하에서, 이 공간에 수지(MR2)를 유입함으로써, 유량 센서(FS5)를 더욱 수지(MR2)로 밀봉한다. 이때, 도 36에 나타내는 바와 같이, 반도체 칩(CHP1)의 표면 상에 형성되어 있는 유량 검출부(FDU)의 높이는, 유량 검출부(FDU)를 사이에 끼우는 수지(MR)의 높이보다 낮아져 있으므로, 유량 센서(FS5)를 상금형(UM)과 하금형(BM)으로 사이에 끼워넣었을 경우, 상금형(UM)의 하면은 유량 센서(FS5)의 수지(MR)의 상면에 접촉하고, 이 수지(MR)의 상면보다 낮은 위치에 형성되어 있는 유량 검출부(FDU)에는 접촉하지 않는다. 즉, 노출되어 있는 유량 검출부(FDU)와 상금형(UM) 사이에는 틈이 형성된다. 이 때문에, 유량 센서(FS5)를 더욱 수지(MR2)로 밀봉할 때에도, 반도체 칩(CHP1)에 형성되어 있는 유량 검출부(FDU)는 노출된 채의 상태를 유지할 수 있다.
- [0265] 여기에서, 본 실시형태 9에 있어서의 특징은, 유량 센서(FS5)로부터 돌출되어 있는 돌출 리드(PLD)에 절곡 가공을 시행하고 있는 점에 있다. 이에 따라, 유량 센서(FS5)를 상금형(UM)과 하금형(BM)으로 사이에 끼워넣었을 경우, 절곡 가공된 돌출 리드(PLD)가 하금형(BM)에 밀어 붙여지게 되어서, 이 하금형(BM)에 밀어 붙여진 돌출 리드(PLD)에 의해 유량 센서(FS5)는 상금형(UM)과 하금형(BM) 사이에서 고정된다. 즉, 절곡 가공된 돌출 리드(PLD)는 유량 센서(FS5)를 소정 위치에 확실하게 고정하기 위한 기능을 갖게 된다(위치 결정 기능). 이에 따라, 유량 센서(FS5)를 소정 위치로 고정한 상태에서 수지(MR2)에 의한 밀봉을 행할 수 있다.
- [0266] 또한, 본 실시형태 9에 있어서의 유량 센서 모듈의 제조 방법의 특징은, 하금형(BM)에 형성되는 끼움편(IP2)을, 단면적이 큰 좌대부 상에 삽입부를 형성하는 구성을 취하고 있는 점에 있다. 이 경우, 도 36에 나타내는 바와 같이, 개구부(OP1)의 내부에 끼움편(IP2)의 제 1 삽입부가 삽입되며, 또한 개구부(OP2)의 내부에 끼움편(IP2)의 제 2 삽입부가 삽입된다. 그리고, 이 끼움편(IP2)에는, 제 2 삽입부의 아래에 좌대부가 형성되어 있으며, 이 좌대부가 수지(MR)의 저면에 밀착하게 된다. 이 결과, 끼움편(IP2)의 제 1 삽입부와 개구부(OP1) 사이나 제 2 삽입부와 개구부(OP2) 사이에 근소한 틈이 생겨도, 좌대부가 수지(MR)의 이면에 단단히 밀어 붙여져 있으므로, 수지(MR2)가 개구부(OP1)나 개구부(OP2) 내로 침입하는 것을 방지할 수 있는 것이다. 즉, 본 실시형태 9에서는, 끼움편(IP2)을 제 2 삽입부보다 단면적이 큰 좌대부 상에 제 2 삽입부를 설치하도록 구성하고 있으므로, 좌대부에 의해 수지(MR2)가 개구부(OP1)나 개구부(OP2)에까지 도달하지는 않는다는 점과, 좌대부와 제 2 삽입부 사이에 형성되는 단차부가 수지(MR)에 밀어 붙여진다는 점의 조합에 의해, 수지(MR2)가 개구부(OP1)와 개구부(OP2)를 통해 다이어프램(DF)의 내부 공간으로 침입하는 것을 효과적으로 방지할 수 있다.
- [0267] 그 후, 수지(MR2)가 경화한 단계에서, 유량 센서(FS5)를 수지(MR2)로 밀봉한 유량 센서 모듈을 상금형(UM)과 하금형(BM)으로부터 분리한다. 이에 따라, 본 실시형태 9에 있어서의 유량 센서 모듈을 제조할 수 있다. 이때 제조되는 유량 센서 모듈에 있어서는, 수지 밀봉 공정에서, 끼움편(IP2)을 형성한 하금형(BM)을 사용하는 결과, 도 36에 나타내는 바와 같이, 칩 탑재부(TAB1)의 저면에 개구부(OP1)가 형성되고, 이 개구부(OP1)와 연통하는 개구부(OP2)가 수지(MR)에 형성되며, 또한 개구부(OP2)와 연통하는 개구부(OP3)가 수지(MR2)에 형성된다. 이 개구부(OP3)는 끼움편(IP2)에 좌대부를 형성한 결과로서 생기는 것이며, 이 개구부(OP3)의 단면적은 개구부(OP2)의 단면적보다 커져 있다. 이에 따라, 본 실시형태 9에 의한 유량 센서 모듈에 의하면, 다이어프램(DF)의 내부 공간은, 칩 탑재부(TAB1)의 저부에 형성된 개구부(OP1)와 수지(MR)에 형성된 개구부(OP2)와 수지(MR2)에 형성된 개구부(OP3)를 통해 유량 센서 모듈의 외부 공간과 연통하게 된다. 이 결과, 다이어프램(DF)의 내부 공간의 압력과, 유량 센서 모듈의 외부 공간의 압력을 동등하게 할 수 있어서 다이어프램(DF) 상에 응력이 가해지는 것을 억제할 수 있다.
- [0268] 또한, 본 실시형태 9에 있어서의 유량 센서 모듈(FSM1)에서는, 상기 실시형태 5에서 설명한 유량 센서(FS5)를 사용하는 예에 대해서 설명했지만, 본 발명의 기술적 사상은 이에 한하지 않고, 상기 실시형태 1~4에서 설명한 유량 센서(FS1~FS4)나 상기 실시형태 6~8에서 설명한 유량 센서(FS6~FS8)를 수지(MR2)로 일체적으로 밀봉한 유량 센서 모듈에도 폭넓게 적용할 수 있다. 예를 들면, 이들 유량 센서(FS1~FS4, FS6~FS8)를 사용한 유량

센서 모듈에서도, 기체 유로부(PAS)를 수지(MR2)의 표면에 형성된 홈으로 형성하고, 이 기체 유로부(PAS)를, 유량 센서(FS1~FS4, FS6~FS8)의 유량 검출부(FDU)와 연결되도록 형성하여서 기체가 기체 유로부(PAS)를 통과하여 유량 센서(FS1~FS4, FS6~FS8)의 유량 검출부(FDU)로 유도되도록 구성할 수 있다.

[0269] 여기에서, 유량 센서(FS1)나 유량 센서(FS2)는 배선 기관(WB)을 사용한 구성을 하고 있지만, 이 경우, 도 5의 (b)나 도 11의 (b)에 나타내는 바와 같이, 배선 기관(WB)의 이면에 수지(MR)가 형성되지 않는다. 따라서, 이와 같이 구성되어 있는 유량 센서(FS1)나 유량 센서(FS2)를 사용한 유량 센서 모듈에서는, 배선 기관(WB)의 이면에 직접 수지(MR2)가 형성되고, 이 수지(MR2)에 개구부(OP3)가 형성된다. 이 때문에, 유량 센서(FS1~FS2)를 구성하는 반도체 칩(CHP1)의 이면에는, 다이어프램(DF)이 형성되어 있으며, 이 다이어프램(DF)과 평면적으로 볼 때 겹치는 배선 기관(WB)에 개구부(OP1)가 형성되어 있다. 그리고, 배선 기관(WB)의 이면을 덮는 수지(MR2)에는 개구부(OP3)가 형성되어 있으며, 개구부(OP1)와 개구부(OP3)는 연통하도록 구성되게 된다. 이에 따라, 다이어프램(DF)의 내부 공간은, 개구부(OP1) 및 개구부(OP3)를 통해 유량 센서 모듈의 외부 공간과 연통하게 된다. 이때, 개구부(OP1)의 단면적은 개구부(OP3)의 단면적보다 작아진다.

[0270] (실시형태 10)

[0271] 본 실시형태 10에서는, 상기 실시형태 9에서 설명한 유량 센서 모듈(FSM1)의 변형예에 대해서 설명한다.

[0272] 도 37은 본 실시형태 10에 있어서의 유량 센서 모듈(FSM2)의 실장 구성을 나타내는 도면이다. 특히, 도 37의 (a)는 본 실시형태 10에 있어서의 유량 센서 모듈(FSM2)의 실장 구성을 나타내는 평면도이다. 또한, 도 37의 (b)는 도 37의 (a)의 A-A선으로 절단한 단면도이며, 도 37의 (c)는 도 37의 (a)의 B-B선으로 절단한 단면도이다. 도 37의 (a)~(c)에 나타내는 본 실시형태 10에 있어서의 유량 센서 모듈(FSM2)의 실장 구성은, 도 33의 (a)~(c)에 나타내는 상기 실시형태 9에 있어서의 유량 센서 모듈(FSM1)과 거의 마찬가지로 하기 때문에, 상이한 점에 대해서 설명한다.

[0273] 상기 실시형태 9에서는, 도 33의 (b)에 나타내는 바와 같이, 기체 유로부(PAS)가 형성된 수지(MR2)에 매립되도록 유량 센서(FS5)가 형성되어 있으며, 유량 센서(FS5)에 형성되어 있는 리드(LD1) 및 리드(LD2)는 절곡되어, 수지(MR2)의 하방으로부터 돌출하도록 구성되어 있다.

[0274] 이에 대하여, 본 실시형태 10에서는, 도 37의 (b)에 나타내는 바와 같이, 기체 유로부(PAS)가 형성된 수지(MR2)에 매립되도록 유량 센서(FS5)가 형성되어 있으며, 유량 센서(FS5)에 형성되어 있는 리드(LD1) 및 리드(LD2)는 절곡되어서 수지(MR2)의 상방으로부터 돌출하도록 구성되어 있다. 이와 같이 구성되어 있는 본 실시형태 10에 있어서의 유량 센서 모듈(FSM2)에서도, 본 발명의 기술적 사상을 적용할 수 있다.

[0275] (실시형태 11)

[0276] 본 실시형태 11에서는, 상기 실시형태 9에서 설명한 유량 센서 모듈(FSM1)의 변형예에 대해서 설명한다.

[0277] 도 38은 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)의 실장 구성을 나타내는 도면이다. 특히, 도 38의 (a)는 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)의 실장 구성을 나타내는 평면도이다. 또한, 도 38의 (b)는 도 38의 (a)의 A-A선으로 절단한 단면도이며, 도 38의 (c)는 도 38의 (a)의 B-B선으로 절단한 단면도이다. 도 38의 (a)~(c)에 나타내는 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)의 실장 구성은, 도 33의 (a)~(c)에 나타내는 상기 실시형태 9에 있어서의 유량 센서 모듈(FSM1)과 거의 마찬가지로 하기 때문에, 상이한 점에 대해서 설명한다.

[0278] 상기 실시형태 9에서는, 도 33의 (b)에 나타내는 바와 같이, 유량 센서(FS5)를 구성하는 수지(MR)의 저면을 덮도록, 수지(MR2)가 더 형성되어 있다. 이에 대하여, 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)에서는, 유량 센서(FS5)를 구성하는 수지(MR)의 저면은 수지(MR2)에 의해 덮여 있지 않고, 수지(MR)의 저면과, 수지(MR2)의 저면이 면일해져 있다. 이와 같이 구성되어 있는 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)에서도, 본 발명의 기술적 사상을 적용할 수 있다. 특히, 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)에서는, 수지(MR)의 저면을 덮도록 수지(MR2)가 형성되어 있지 않기 때문에 수지(MR2)의 사용량을 삭감할 수 있다. 이 결과, 본 실시형태 11에 있어서의 유량 센서 모듈(FSM3)에 의하면, 수지(MR2)의 사용량을 삭감하는 것에 의한 비용 삭감 및 유량 센서 모듈(FSM3)의 경량화를 도모할 수 있다.

[0279] (실시형태 12)

[0280] 본원 발명에 있어서의 유량 센서의 특징 중 1개는, 예를 들면 도 13의 (c), 도 20의 (c), 도 23의 (c) 혹은 도 29의 (c) 등에 나타내는 바와 같이, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유

량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있는 것에 있다(제 2A 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 또한, 본원 발명에 있어서의 유량 센서에서는, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이 점에서, 공기의 흐름과 병행 방향의 단면에 있어서, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있다. 이상과 같이, 본원 발명에 있어서의 유량 센서는, 상술한 바와 같이, 제 2A 특징점과 제 2B 특징점을 구비하고 있으므로, 박리 부분으로부터 크랙이 성장하여 큰 균열이 발생하는 문제를 회피할 수 있음과 함께, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐을 억제할 수 있는 결과, 유량 검출부(FDU)에서의 정확한 공기 유량의 측정 정밀도를 향상시킬 수 있다.

[0281] 예를 들면, 유량 센서를 구성하는 반도체 칩을 수지로 밀봉하는 기술로서, 도 39에 나타내는 바와 같이, 탄성체 필름(이형 필름 시트)을 설치한 금형에 의해 반도체 칩 등의 부품을 클램프하여, 수지로 밀봉하는 방법을 생각할 수 있다. 이 방법에 의하면, 반도체 칩이나 리드 프레임 등의 부품의 실장 치수 불균일을, 이형 필름의 두께 방향의 치수 변화로 흡수할 수 있는 이점이 있다.

[0282] 구체적으로, 도 39는 상술한 제조 방법으로서, 하금형(BM)과 탄성체 필름(LAF)을 설치한 상금형(UM)에 의해, 리드 프레임의 칩 탑재부(TAB1) 상에 탑재된 반도체 칩(CHP1) 등의 부품을 클램프한 상태에서, 상금형(UM)과 하금형(BM) 사이에 형성되는 공간에 수지(MR)를 주입하는 공정을 나타내는 단면도이다. 특히, 도 39는 유량 센서의 공기(기체)의 흐름 방향의 단면도가 나타나 있다. 도 39에 나타내는 바와 같이, 반도체 칩(CHP1)의 단부는, 탄성체 필름(LAF)을 통해 상금형(UM)에 의해 밀어 붙여져 있으며, 이에 따라, 반도체 칩(CHP1)이 상금형(UM)에 의해 고정된다. 이때, 상금형(UM)으로부터 밀어 붙여지는 압력에 의해, 반도체 칩(CHP1)의 상면(SUR)(CHP)과 상금형(UM)으로 사이에 끼워지는 탄성체 필름(LAF)은, 막두께 방향으로 압축되어서 탄성체 필름(LAF)의 막두께 치수가 작아진다. 한편, 반도체 칩(CHP1)에 인접하는 영역에 있어서는, 상금형(UM)이 반도체 칩(CHP1)을 밀어 붙이지 않고 공간을 형성하므로, 이 공간에 존재하는 탄성체 필름(LAF)은 막두께 방향으로 압축되지 않는다. 이 결과, 도 39에 나타내는 바와 같이, 반도체 칩(CHP1)과 상금형(UM)으로 사이에 끼워지는 탄성체 필름(LAF)의 막두께가, 공간에 배치되는 탄성체 필름(LAF)의 막두께보다 작아진다. 그리고, 상술한 공간에 수지(MR)가 주입되게 되므로, 결과적으로, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치보다 수지(MR)의 상면(SUR)(MR)의 위치 쪽이 낮아진다. 이와 같이, 도 39에 나타내는 제조 방법에서 반도체 칩(CHP1)을 수지(MR)로 밀봉할 경우, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치보다 수지(MR)의 상면(SUR)(MR)의 위치 쪽이 낮아지는 유량 센서가 제조되게 된다. 이 경우, 유량 검출부(FDU)의 상방에서의 공기의 흐트러짐이 발생하기 때문에, 유량 검출부(FDU)에서의 공기 유량의 측정이 불안정해지는 문제점이 발생한다. 이하에, 이 메커니즘에 대해서 설명한다.

[0283] 도 40은 도 39의 제조 방법에 의해 제조한 유량 센서의 공기(기체)의 흐름 방향의 단면 구조를 나타내는 도면이다. 도 40에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 접촉재(ADH1)에 의해 반도체 칩(CHP1)이 탑재되어 있으며, 이 반도체 칩(CHP1)의 상면(SUR)(CHP)은 수지(MR)로부터 노출되어 있다. 즉, 반도체 칩(CHP1)의 상면(SUR)(CHP)에 형성되어 있는 유량 검출부(FDU) 및 제어부(CU)가 수지(MR)로부터 노출되어 있음과 함께, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치가 수지(MR)의 상면(SUR)(MR)의 위치보다 높아져 있다. 이와 같이 구성되어 있는 유량 센서에 있어서, 유량 검출부(FDU)의 상방에 기체(공기)가 흐르고 있을 경우를 생각한다. 도 40에서는 지면의 좌측으로부터 우측을 향하여 기체(공기)가 흐르고 있는 상태가 나타나 있다.

[0284] 도 40에 나타내는 바와 같이, 지면의 좌측으로부터 흘러온 기체(공기)는, 우선, 유량 센서의 수지(MR)의 상방을 통과한다. 그리고, 수지(MR)의 상방으로부터 반도체 칩(CHP1)의 상방을 향하여 기체(공기)가 흐를 때, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮은 위치에 있기 때문에, 기체(공기)는 높이가 낮은 수지(MR)의 상면(SUR)(MR)으로부터 반도체 칩(CHP1)의 돌출해 있는 측면에 충돌한다. 이에 따라, 기체(공기)의 흐름이 흐트러져, 기체(공기)는 반도체 칩(CHP1)의 상방으로 크게 변화하여 흐른다. 이 후, 반도체 칩(CHP1)의 상방으로 흐른 기체(공기)는, 다시 반도체 칩(CHP1)의 상면(SUR)(CHP)에 병행한 방향으로 흐른다. 이와 같이, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮을 경우, 수지(MR)로부터 돌출해 있는 반도체 칩(CHP1)의 측면의 영향에 의해 기체(공기)의 흐름이 크게 흐트러지게 된다. 그러면, 유량 검출부(FDU)의 상류에 있어서, 기체(공기)의 흐름의 방향이 크게 변하여 유량이 불안정해지는 결과, 유량 검출부(FDU)에서의 유량 검출 정밀도가 불안정해져 버리는 것이다.

[0285] 이에 대하여, 상기 실시형태 1~6에서 설명한 본원 발명에 의하면, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있으며

(제 2A 특징점), 또한, 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있다(제 2B 특징점). 이에 따라, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시킬 수 있다. 이하, 구체적으로 설명한다.

[0286] 도 41은, 예를 들면 상기 실시형태 1~6에서 설명한 본원 발명의 제조 방법에 의해 제조한 유량 센서의 공기(기체)의 흐름 방향의 단면 구조를 나타내는 도면이다. 도 41에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 접착재(ADH1)에 의해 반도체 칩(CHP1)이 탑재되어 있으며, 이 반도체 칩(CHP1)의 상면(SUR)(CHP)의 단부(반도체 칩(CHP1)의 일부)는 수지(MR)에 의해 덮여 있다. 즉, 반도체 칩(CHP1)의 상면(SUR)(CHP)에 형성되어 있는 유량 검출부(FDU)는 수지(MR)로부터 노출되어 있지만, 유량 검출부(FDU)를 제외하는 반도체 칩(CHP1)의 단부는 수지(MR)에 의해 덮여 있다. 따라서, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치는 수지(MR)의 상면(SUR)(MR)의 위치보다 낮아지게 된다. 이와 같이 구성되어 있는 유량 센서에 있어서, 유량 검출부(FDU)의 상방으로 기체(공기)가 흐르고 있을 경우를 생각한다. 도 41에서는, 지면의 좌측으로부터 우측을 향하여 기체(공기)가 흐르고 있는 상태가 나타나 있다.

[0287] 도 41에 나타내는 바와 같이, 지면의 좌측으로부터 흘러온 기체(공기)는, 우선, 유량 센서의 수지(MR)의 상방을 통과한다. 그리고, 수지(MR)의 상방으로부터 반도체 칩(CHP1)의 상방을 향하여 기체(공기)가 흐를 때, 본원 발명에서는, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 위치에 있기 때문에, 기체(공기)는, 반도체 칩(CHP1)의 측면에 방해받지 않고, 원활하게 반도체 칩(CHP1)의 상방으로 흐름을 변화시키지 않고 흐른다. 즉, 본원 발명에서는, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 위치에 있기 때문에, 반도체 칩(CHP1)의 측면이 돌출되지 않는다. 이 점에서, 유량 검출부(FDU)의 상방을 흐르는 기체(공기)의 흐름을 흐트리지 않고, 안정적으로 유량 검출부(FDU)의 상방을 기체(공기)가 원활하게 흐르는 것이다. 이와 같이, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높을 경우, 기체(공기)의 흐름이 흐트러지지 않고 원활하게 흐르기 때문에, 유량 검출부(FDU)의 상방에 있어서의 기체(공기)의 흐름이 안정되는 결과, 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시킬 수 있는 것이다. 이상과 같이, 제 2A 특징점과 제 2B 특징점을 양쪽 구비하는 구성을 취할 경우, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화할 수 있고, 이에 따라, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시키는 이점을 얻을 수 있음과 함께, 반도체 칩(CHP1)과 수지(MR)의 접촉 면적이 증가하기 때문에, 반도체 칩(CHP1)과 수지(MR)의 계면의 박리를 방지할 수 있는 이점도 얻을 수 있다.

[0288] 여기에서, 특히, 유량 검출부(FDU)에 있어서의 유량 검출 정밀도를 향상시키기 위해, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화시키는 것을 우선적으로 고려하는 것을 본 발명자가 검토한 바, 이하에 나타내는 기술적 사상을 상도(想到)했으므로, 이 기술적 사상에 대해서 더 설명한다.

[0289] 구체적으로, 본 발명자는, 상기 실시형태 3~6에 나타난 기체(공기)의 흐름 방향에 있어서의 유량 센서의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율을 변경했을 경우의 유량 검출부(FDU)에 있어서의 기체의 흐름을 유체 해석으로 검토했다. 이 유체 해석에는 FLOW-3D(FLOW SCIENCE사제)를 이용하여, 해석 모델로서 도 42에 나타내는 형상을 이용했다. 도 42는 유체 해석 모델의 구성을 나타내는 도면이다. 도 42의 (a)는, 유체 해석 모델의 구조를 상부로부터 본 평면도이며, 도 42의 (b)는, 도 42의 (a)의 A-A선으로 절단한 단면도이다. 또한, 도 42의 (c)는, 도 42의 (a)의 B-B선으로 절단한 단면도이다. 도 42의 (a)~(c)에서 중앙부에 반도체 칩(CHP1)이 배치되어 있다. 그리고, 반도체 칩(CHP1)의 단부를 덮도록 수지(MR)가 형성되어 있으며, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치보다, 수지(MR)의 상면(SUR)(MR)의 위치가 높아지도록 구성하고 있다. 이때, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이를 높이 치수(H1)로 하고, 노출되어 있는 반도체 칩(CHP1)의 치수를 치수(L1)라 정의하고 있다. 또한, 수지(MR)의 양측면을 측면(WS1) 및 측면(WS2)으로 하고 있다. 여기에서, 기체(공기)는, 도 42의 (a)의 좌측으로부터 우측으로 흐르는 것으로 하고, 기체(공기)의 통로(TR)는, 도 42의 (b) 및 도 42의 (c)에 나타내는 바와 같다. 또한, 유체 해석 모델에 있어서의 기체의 통로(TR)의 높이(Z 방향)는 0.5mm, 폭(X 방향)은 2mm, 높이(Y 방향)는 8mm로 하고, 요소 분할수는 40000으로 하고 있다. 또한, 기체(공기)의 물성값으로서, 밀도 1.225kg / m³, 점도 1.781×10⁻⁵ Pa · s, 기체(공기) 유량 0.01kg / h로 하고 있다. 그리고, Z 플러스 방향은 대칭 경계로 하고, Y 마이너스 방향으로부터 기체(공기)가 유입하고 Y 플러스 방향으로 기체(공기)가 유출하는 설정으로 하며, 비(非)압축성 유체의 전열(傳熱)을 수반하지 않은 해석 검토를 행하고 있다. 또한, 유량 검출부(FDU)는, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와 비교하여 치수가 작으므로, 이번의 유체 해석 모델에서는 모델화는 하고 있지

않지만, 예를 들면, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 중앙부에 설치되어 있는 것으로 한다.

- [0290] 이와 같은 조건 하에서, 기체(공기)의 흐름 방향의 단면(YZ 평면)에서의 반도체 칩(CHP1)의 상면(SUR)(CHP)의 중앙부(유량 검출부(FDU)의 배치 위치)에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)으로부터 Z방향으로 25 μ m만큼 떨어진 위치에 서의 Y 방향의 속도를 계산했다. 이 결과를 도 43에 나타낸다.
- [0291] 도 43은 상술한 조건 하에서의 Y 방향의 속도를 계산한 결과를 나타내는 그래프이다. 도 43에서 횡축은 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율(H1 / L1)의 값을 나타내고 있으며, 종축은 Y 방향의 속도를 나타내고 있다. 도 43에 나타내는 바와 같이, H1 / L1이 작을 경우에는, Y 방향의 속도는 양의 값을 나타내고 있는 것에 대하여, H1 / L1이 커지면, Y 방향의 속도는 음의 값을 나타내게 됨을 알 수 있다. 이것은, 기체(공기)의 흐름 방향의 하류에 있어서 반도체 칩(CHP1)을 부분적으로 밀봉(몰드)하고 있는 수지(MR)의 측면(WS2)과 충돌한 공기가 역류하여 흐르기 때문에, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 근방에 있어서도 기체가 역류하여 흐르는 결과라고 생각할 수 있다. 이 점에서, 유량 검출부(FDU)(반도체 칩(CHP1))의 상방에 있어서의 기체(공기)의 흐름을 충분히 안정화시키는 관점을 우선시할 경우, H1 / L1의 값은 그다지 커지지 않는 편이 바람직함을 알 수 있다. 바꿔 말하면, H1 / L1이 작을 경우에는, 기체(공기)의 흐름 방향의 상류측에 있어서, 반도체 칩(CHP1)을 부분적으로 밀봉(몰드)하고 있는 수지(MR)의 측면(WS1)으로부터 반도체 칩(CHP1)으로 기체(공기)가 원활하게 흐르며, 또한 하류측의 수지(MR)의 측면(WS2)에서의 역류도 생기기 어려워지므로, 반도체 칩(CHP1)의 상면(SUR)(CHP) 근방의 기체(공기)의 흐름은 균일해지고, 또한, 역류의 억제에 의해 정확한 유량 측정이 가능해진다. 즉, 도 43에 나타내는 바와 같이, 예를 들면 $0 < H1 / L1 \leq 1.5$ 의 범위에 있는 유량 센서의 구조에 의하면, Y 방향의 속도가 음이 되지는 않고, 즉, 하류측의 수지(MR)의 측면(WS2)에서의 역류가 생기지 않고, 안정적으로 유량 측정 정밀도를 향상시킬 수 있다. 또한, 반도체 칩(CHP1)의 상면(SUR)(CHP) 근방의 기체(공기)의 흐름을 균일하게 할 수 있으면, 기체(공기)의 유량이 작아도, 유량값을 보정하여, 정확한 유량 측정을 행할 수 있다. 이상의 결과로부터, 본원 발명(본 실시형태 12)에서는, 기체(공기)의 흐름 방향에 있어서의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율인 H1 / L1이, $0 < H1 / L1 \leq 1.5$ 의 조건을 충족시키고 있는 것이, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화시키는 것을 우선하는 관점에서 바람직하다.
- [0292] 또한, 본 발명자의 검토의 결과, 유량 검출부(FDU)의 상방을 흐르는 공기의 흐름을 안정화시키기 위해서는, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율이 중요하며, 반도체 칩(CHP1)과 수지(MR)의 경계 영역에 있어서의 테이퍼 형상에는 의존하지 않음을 알 수 있다.
- [0293] (실시형태 13)
- [0294] 상기 실시형태 12에서는, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있으며(제 2A 특징점), 또한 공기의 흐름과 병행 방향(Y 방향)의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮는 형상을 하고 있는(제 2B 특징점) 예에 대해서 설명했다. 그런데, 유량 센서의 소형·경량화에 대응하여, 반도체 칩(CHP1)의 치수가 작아질 경우에는, 기체(공기)의 흐름 방향과 병행한 방향에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)로 덮으면, 유량 검출부(FDU)까지도 수지(MR)에 의해 덮여버릴 우려가 있다.
- [0295] 이때, 반도체 칩(CHP1)의 상면(SUR)(CHP)을 부분적으로 수지(MR)의 상면(SUR)(MR)으로 덮지 않은 구조를 취하는 것을 생각할 수 있다. 이 구조는, 예를 들면, 도 39에 나타내는 제조 방법(예를 들면, 일본국 특개2004-74713호 공보(특허문헌 7))으로 제조할 수 있다. 이 경우, 도 40에 나타내는 바와 같이, 반도체 칩(CHP1)의 상면(SUR)(CHP)에 형성되어 있는 유량 검출부(FDU) 및 제어부(CU)가 수지(MR)로부터 노출되지만, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 위치가 수지(MR)의 상면(SUR)(MR)의 위치보다 높아지는 유량 센서가 제조되게 된다. 도 40에 나타내는 유량 센서에 있어서, 기체(공기)는, 높이가 낮은 수지(MR)의 상면(SUR)(MR)으로부터 반도체 칩(CHP1)의 측면에 충돌하도록 흐르고, 이 기체(공기)는, 반도체 칩(CHP1)의 상부로 크게 변화하여 흐른다. 이 후, 반도체 칩(CHP1)의 상부로 흐른 기체(공기)는, 다시 반도체 칩(CHP1)의 방향(하부 방향)으로 흐른다. 이와 같이, 유량 검출부(FDU)의 상류에서, 공기의 흐름의 방향이 크게 변하면, 유량 검출부(FDU)에서의 유량 검출 정밀도가 불안정해져 버린다.
- [0296] 그래서, 본 실시형태 13에서는, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아지는 한편, 공기의 흐름과 병행 방향(Y 방향)

의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)가 덮지 않은 유량 센서를 얻는 연구를 시행하고 있다.

[0297] 도 44는 본 실시형태 13에 있어서의 유량 센서의 공기(기체)의 흐름 방향의 단면 구조를 나타내는 도면이다. 도 44에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 접촉재(ADH1)에 의해 반도체 칩(CHP1)이 탑재되어 있으며, 이 반도체 칩(CHP1)의 상면(SUR)(CHP)은 수지(MR)에 의해 덮여 있지 않다. 즉, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 상면(SUR)(CHP)은 수지(MR)로부터 노출되어 있다. 따라서, 유량 센서의 소형·경량화에 대응하여, 반도체 칩(CHP1)의 치수가 작아질 경우에도, 유량 검출부(FDU)까지도 수지(MR)에 의해 덮여버리는 것을 방지할 수 있다.

[0298] 그리고, 도 44에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU) 상을 흐르는 기체(공기)의 진행 방향과 병행하는 임의 단면에 있어서, 반도체 칩(CHP1)과 접하는 제 1 영역에서는, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR1)이 낮으며, 또한 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역 중 적어도 일부에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR2)의 높이가 높아져 있다. 이에 따라, 본 실시형태 13에 있어서의 유량 센서에 의하면, 유량 검출부(FDU)의 상부에 있어서의 기체(공기)의 흐름을 안정화시킬 수 있고, 이에 따라, 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시킬 수 있다.

[0299] 구체적으로, 본 실시형태 13의 유량 센서에 있어서, 유량 검출부(FDU)의 상부에 기체(공기)가 흐르고 있을 경우를 생각한다. 도 44에서는 지면의 좌측으로부터 우측을 향하여 기체(공기)가 흐르고 있는 상태가 나타나 있다.

[0300] 도 44에 나타내는 바와 같이, 지면의 좌측으로부터 흘러온 기체(공기)는, 우선 유량 센서의 수지(MR)의 상부를 통과한다. 그리고, 수지(MR)의 상부로부터 반도체 칩(CHP1)의 상부를 향하여 기체(공기)가 흐를 때, 본원 발명에서는, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 위치에 있기 때문에, 기체(공기)는, 반도체 칩(CHP1)의 측면에 방해받지 않고, 원활하게 반도체 칩(CHP1)의 상부로 흐름을 변화시키지 않고 흐른다. 즉, 본원 발명에서는, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 위치에 있기 때문에, 반도체 칩(CHP1)과 접하는 제 1 영역에 있어서의 수지(MR)의 상면(SUR)(MR1)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮아져 있는 영향은 적어진다. 이 점에서, 유량 검출부(FDU)의 상부를 흐르는 기체(공기)의 흐름을 흐트리지 않고, 안정적으로 유량 검출부(FDU)의 상부를 기체(공기)가 원활하게 흐르는 것이다. 이와 같이, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 경우, 기체(공기)의 흐름이 흐트러지지 않고 원활하게 흐르기 때문에, 유량 검출부(FDU)의 상부에 있어서의 기체(공기)의 흐름이 안정되는 결과, 유량 검출부(FDU)의 유량 검출 정밀도를 향상시킬 수 있는 것이다. 이상의 점에서, 본 실시형태 13에 있어서의 유량 센서에 의하면, 수지(MR)가 반도체 칩(CHP1)을 덮고 있지 않기 때문에, 반도체 칩(CHP1)의 소형화가 추진될 경우에도, 유량 검출부(FDU)가 수지(MR)에 의해 덮이는 것을 방지할 수 있다. 또한, 본 실시형태 13에 있어서의 유량 센서에 의하면, 반도체 칩(CHP1)과 접하는 제 1 영역에 있어서, 수지(MR)의 상면(SUR)(MR1)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮아지지만, 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역에 있어서, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높아져 있다. 이 결과, 유량 검출부(FDU)의 상부에 있어서의 기체(공기)의 흐름이 안정되는 결과, 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시킬 수 있다.

[0301] 이하에, 본 실시형태 13에 있어서의 유량 센서를 제조하는 밀봉 공정에 대해서 설명한다. 도 45는 본 실시형태 13에 있어서의 유량 센서를 제조하는 밀봉 공정을 설명하는 도면이다. 도 45에 나타내는 바와 같이, 상금형(UM)에 설치한 끼움편(IPU)의 선단의 치수(LR1)를 반도체 칩(CHP1)의 치수(LC1)보다 크게 함으로써, 기체(공기)의 흐름 방향의 단면에 있어서, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)로 덮지 않은 구조로 하고 있다. 또한, 끼움편(IPU)의 상금형(UM)으로부터 돌출하는 치수(LP)는 끼움편(IPU)의 근원에 설치한 스페이서(SPC)에 의해 조정할 수 있는 것으로 한다.

[0302] 여기에서, 반도체 칩(CHP1)의 상면(SUR)(CHP)과 상금형(UM)에 설치한 끼움편(IPU)에 사이에 끼워지는 영역에서는, 탄성체 필름(LAF)이 막두께 방향으로 압축되어 막두께가 작아진다. 한편, 반도체 칩(CHP1)에 접하는 제 1 영역 근방에 있어서, 탄성체 필름(LAF)은 압축되지 않기 때문에, 탄성체 필름(LAF)의 막두께는, 반도체 칩(CHP1)의 상면(SUR)(CHP)과 상금형(UM)으로 사이에 끼워지는 영역보다 커진다.

[0303] 이 경우, 기체(공기)의 흐름 방향의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR)이 낮아져, 반도체 칩(CHP1)의 상부측에 있어서, 기체(공기)의 흐름이 흐트러지는 문제가 생길 우려가 있다.

- [0304] 그래서, 본 실시형태 13에서는, 반도체 칩(CHP1)의 상류측에 있어서, 기체(공기)의 흐름이 흐트러지는 것을 방지하는 연구를 시행하고 있다. 구체적으로, 반도체 칩(CHP1)에 접하는 제 1 영역 근방에서는, 수지(MR)의 상면(SUR)(MR1)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮아지지만, 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역에 있어서는, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(MR2)보다 높아지는 연구를 시행하고 있다. 즉, 상금형(UM)으로부터 끼움편(IPU)을 치수(LP)만큼 돌출하여 설치함으로써, 끼움편(IPU)의 선단과 반도체 칩(CHP1)의 상면(SUR)(CHP)으로 탄성체 필름(LAF)을 압축하여 반도체 칩(CHP1)을 클램프한다. 이때, 끼움편(IPU)의 선단의 치수(LR1)가 반도체 칩(CHP1)의 치수(LC1)보다 크므로, 반도체 칩(CHP1)에 접하는 제 1 영역 근방에서는, 탄성체 필름(LAF)의 막두께 치수에 의해 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR1)이 낮아지지만, 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역에 있어서는, 끼움편(IPU)의 돌출하는 치수(LP)의 설정에 의해 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높게 할 수 있다.
- [0305] 이와 같이 하여 제조된 유량 센서 근방의 기체(공기)의 흐름을 도 42에 나타내는 유체 해석으로 검토한 공기의 흐름 방향의 모식도를 도 44에 나타낸다. 도 44에 나타내는 바와 같이, 본 실시형태 13에 있어서의 유량 센서에 의해, Y 마이너스 방향으로부터 흘러온 기체(공기)의 주류가 반도체 칩(CHP1)의 측면에 직접 충돌하는 것을 방지할 수 있으므로, 반도체 칩(CHP1)의 상부를 부분적으로 수지(MR)로 덮지 않아도, 공기의 흐름이 흐트러지는 것을 방지할 수 있음을 알 수 있다.
- [0306] 또한, 도 43의 결과로부터, 기체(공기)의 흐름 방향에 있어서의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR2)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율이 $0 < H1 / L1 \leq 1.5$ 를 충족시키고 있는 것이 바람직하다.
- [0307] 여기에서, 끼움편(IPU)의 선단의 치수(LR1)와 반도체 칩(CHP1)의 치수(LC1)를 동등하게 하면, 반도체 칩(CHP1)의 단부로부터, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면을 높은 형상으로 할 수 있다고 생각할 수 있다. 즉, 반도체 칩(CHP1)과 접하는 제 1 영역에 있어서도, 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 수지(MR)의 상면(SUR)(MR1)이 낮아지는 것을 방지할 수 있다고 생각할 수 있다.
- [0308] 그러나, 실제의 제조 공정에서는, 리드 프레임에의 반도체 칩(CHP1)의 탑재 정밀도에는 불균일이 생기고, 또한 리드 프레임의 치수나 반도체 칩(CHP1)의 치수 자체에도 불균일이 생긴다. 이 때문에, 끼움편(IPU)의 선단 치수(LR1)와 반도체 칩(CHP1)의 치수(LC1)를 동등하게 해도, 클램프시에 끼움편(IPU)의 선단의 치수(LR1)와 반도체 칩(CHP1)의 치수(LC1)를 불균일 없이 위치 맞춤하는 것은 곤란해진다.
- [0309] 이 점에서, 본 실시형태 13에서는, 상술한 불균일이 생기는 것을 고려하여, 반도체 칩(CHP1)과 접하는 제 1 영역에 있어서는, 수지(MR)의 상면(SUR)(MR1)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮아지지만, 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역에 있어서는, 수지(MR)의 상면(SUR)(MR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높아지도록 하고 있는 것이다.
- [0310] 또한, 본 실시형태 13에서는, 1칩 구조의 유량 센서에 대해서 설명했지만, 본 발명의 기술적 사상은 이에 한하지 않고, 유량 검출부(FDU)를 탑재한 제 1 반도체 칩과, 제어 회로부를 탑재한 제 2 반도체 칩을 구비하는 2칩 구조의 유량 센서에도 적용할 수 있다. 또한, 반도체 칩(CHP1)의 상면보다 높이가 낮은 수지(MR)의 상면(SUR)(MR1)과는 별도의 수지(MR)의 상면에 있어서는, 적어도 일부의 상면이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높이가 높으면 되는 것으로 한다.
- [0311] 또한, 반도체 칩(CHP1)과 수지(MR)의 접착성을 향상시키기 위해, 예를 들면 반도체 칩(CHP1)의 측면에 폴리이미드막을 형성하고, 이 폴리이미드막과 수지(MR)가, 반도체 칩(CHP1)의 측면에서 접하도록 구성해도 된다. 이때, 폴리이미드막은 반도체 칩(CHP1)의 측면 전체에 형성되어 있어도 된다.
- [0312] (실시형태 14)
- [0313] 본 실시형태 14에 있어서는, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있으며(제 2A 특징점), 또한 반도체 칩(CHP1)상에 개구부를 갖는 프레임을 탑재하는 예에 대해서 설명한다.
- [0314] 예를 들면, 반도체 칩(CHP1)의 상부에, 접착제(ADH)를 통해 또 다른 반도체 칩을 적층하고, 수지로 밀봉한 패키지 구조로 하여, 일본국 특개2000-31309호 공보(특허문헌 5)에 나타내는 기술이 있다. 이 기술은, 반도체 칩상에 접착제를 통해 다른 반도체 칩을 탑재한 구조를 하고 있으며, 이 구조를 응용하여, 도 46에 나타내는 바와

같이, 기체(공기)의 흐름 방향의 단면에 있어서, 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)에, 반도체 칩(CHP1)과 동(同)소재의 실리콘 재료로 이루어지는 판(ST)에 관통 구멍(TH)을 낸 구조체를 접착재(ADH3)로 접착하여 수지로 밀봉한 구조의 유량 센서를 생각할 수 있다. 이 유량 센서에 의하면, 실리콘 재료의 판(ST)에 관통 구멍(TH)을 내어 사용하고 있기 때문에, 취성 재료의 실리콘 소재에 관통 구멍(TH)을 내는 것이 곤란한 문제와, 실리콘 소재의 판(ST)의 두께가 얇아지면 판(ST)에 균열이 발생하기 쉬워져서 취급이 어려워지는 문제점을 생각할 수 있다.

[0315] 그래서, 본 실시형태 14에서는, 실리콘 재료의 판(ST)을 대체하여 프레임(FR)을 사용하는 것을 특징으로 하고 있다. 도 47은 프레임(FR)의 구성을 나타내는 도면이다. 구체적으로, 도 47의 (a)는 프레임(FR)의 구성을 나타내는 평면도이며, 도 47의 (b)는 도 47의 (a)의 A-A선으로 절단한 단면도이다. 도 47의 (a) 및 도 47의 (b)에 나타내는 바와 같이, 프레임(FR)은 단차를 갖는 프레임 형상을 하고 있으며, 중앙에 개구부(OP4)가 형성되어 있다. 이 프레임(FR)은, 예를 들면 PBT, ABS, PC, 나일론 등의 열가소성 수지, 에폭시 수지, 페놀 수지 등의 열경화성 수지를 이용하여, 사출 성형이나 트랜스퍼 성형법으로, 금형 내에 수지를 충전하여 몰드 성형함으로써 형성되거나, 철 합금, 알루미늄 합금, 혹은 구리 합금 등의 금속 재료를 이용하여 프레스 가공으로 성형함으로써 형성된다.

[0316] 도 48은 기체(공기)의 흐름 방향의 단면에 있어서, 본 실시형태 14에 있어서의 유량 센서의 단면 구조를 나타내는 도면이다. 구체적으로, 본 실시형태 14에 있어서의 유량 센서는, 칩 탑재부(TAB1) 상에 접착재(ADH1)로 접착한 반도체 칩(CHP1)을 갖고 있다. 그리고, 이 반도체 칩(CHP1)의 상면(SUR)(CHP)에는, 유량 검출부(FDU)가 형성되어 있으며, 이 유량 검출부(FDU)를 형성한 반도체 칩(CHP1)에, 개구부(OP4)를 갖는 프레임(FR)이 탑재되고, 반도체 칩(CHP1)의 측면 및 프레임(FR)의 측면을 수지(MR)로 밀봉한 구조를 하고 있다. 이때, 수지(MR)의 상면(SUR)(MR)은 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 위치에 배치되어 있다. 그리고, 프레임(FR)에 형성된 개구부(OP4)로부터 유량 검출부(FDU)가 노출되어 있다. 또한, 프레임(FR)에 형성되어 있는 단차부에 의해, 프레임(FR)이 반도체 칩(CHP1)에 고정되어 있다. 즉, 프레임(FR)에는, 반도체 칩(CHP1)의 측면에 병행하는 벽부를 갖고 있으며, 이 벽부를 반도체 칩(CHP1)에 밀착시킴으로써 반도체 칩(CHP1)에 위치 맞춤된 상태에서 프레임(FR)을 배치할 수 있다. 이때, 프레임(FR)은 반도체 칩(CHP1)과 접촉해 있어도 되고, 혹은 접촉되어 있지 않아도 된다. 특히, 프레임(FR)이 반도체 칩(CHP1)에 접촉되어 있을 경우에는, 프레임(FR)의 위치 어긋남을 방지할 수 있는 효과를 얻을 수 있다.

[0317] 이와 같이 구성되어 있는 본 실시형태 14에 있어서의 유량 센서에 의하면, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높으므로, 기체(공기)의 흐름이 흐트러지지 않고 원활하게 흐른다. 이 때문에, 유량 검출부(FDU)의 상방에 있어서의 기체(공기)의 흐름이 안정되는 결과, 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시킬 수 있다.

[0318] 계속해서, 본 실시형태 14에 있어서의 유량 센서를 제조하는 밀봉 공정에 대해서 설명한다. 우선, 도 49에 나타내는 바와 같이, 칩 탑재부(TAB1)에 접착재(ADH1)를 통해 탑재한 반도체 칩(CHP1) 상에 프레임(FR)을 배치한다. 이때, 프레임(FR)은 개구부(OP4)를 갖는 프레임 형상을 하고 있으며, 프레임(FR)에 형성되어 있는 개구부(OP4)로부터 유량 검출부(FDU)가 노출되도록, 프레임(FR)이 반도체 칩(CHP1) 상에 배치된다. 여기에서, 프레임(FR)은 반도체 칩(CHP1)과 접촉되어 있어도 되고, 혹은 접촉되어 있지 않아도 된다.

[0319] 다음으로, 도 50에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 탑재된 반도체 칩(CHP1)을 금형으로 클램프하고, 금형 내의 공간에 수지를 충전한다. 구체적으로는, 도 50에 나타내는 바와 같이, 칩 탑재부(TAB1) 상에 탑재된 반도체 칩(CHP1)을 상금형(UM)과 하금형(BM)으로 클램프한다. 이때, 상금형(UM)에는 탄성체 필름(LAF)이 첩부되어 있으며, 탄성체 필름(LAF)을 통해 상금형(UM)이 반도체 칩(CHP1) 상에 설치된 프레임(FR)에 밀어 붙여지게 된다. 이 때문에, 탄성체 필름(LAF)을 통해 반도체 칩(CHP1)이 밀어 붙여지기 때문에, 반도체 칩(CHP)의 실장 불균일을 탄성체 필름(LAF)의 막두께 변화에 의해 흡수할 수 있다. 또한, 반도체 칩(CHP1) 상에 설치된 프레임(FR)에 상금형(UM)이 탄성체 필름(LAF)을 통해 밀어 붙여지기 때문에, 프레임(FR)의 개구부(OP4)로부터 노출되는 유량 검출부(FDU)를 상금형(UM)으로부터 보호할 수 있다. 그 후, 금형 내에 형성된 공간에 수지(MR)를 주입함으로써, 밀봉 공정이 실시된다. 이에 따라, 수지(MR)의 상면(SUR)(MR)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 상태의 유량 센서를 제조할 수 있다.

[0320] 여기에서, 상금형(UM)과 하금형(BM)으로, 중앙에 개구부(OP4)를 형성한 프레임(FR)과 반도체 칩(CHP1)을 클램프하여, 프레임(FR)과 반도체 칩(CHP1)을 밀착시킨 상태에서 수지(MR)를 금형 내의 공간에 주입하고 있기 때문에, 중앙에 개구부(OP4)를 형성한 프레임(FR)과 반도체 칩(CHP1)을 접촉하지 않은 구조로 해도, 중앙에 개구부(OP

4)를 형성한 프레임(FR)과 반도체 칩(CHP1)의 틈으로부터 유량 검출부(FDU)로 수지가 유입하는 것을 방지할 수 있다. 단, 밀봉 공정보다 전 공정에서의 취급을 용이하게 하기 위해, 중앙에 개구부(OP4)를 형성한 프레임(FR)과 반도체 칩(CHP1)을 접착한 구조로 할 수도 있다.

[0321] 이와 같이 본 실시형태 14에 있어서의 유량 센서에 있어서도, 공기의 흐름과 병행 방향의 단면에 있어서, 수지(MR)(밀봉체)의 높이가, 유량 검출부(FDU)를 포함하는 반도체 칩(CHP1)의 표면의 높이보다 높아져 있다(제 2A 특징점). 이 때문에, 본 실시형태 14에 있어서의 유량 센서에 의하면, 유량 검출부(FDU)의 상부에 있어서의 기체(공기)의 흐름이 안정되는 결과, 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시킬 수 있다. 또한, 기체(공기)의 흐름을 안정시켜 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시키는 관점에서는, 기체(공기)의 흐름 방향에 있어서의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(MR)까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율이 $0 < H1 / L1 \leq 1.5$ 를 충족시키는 것이 바람직하다. 또한, 본 실시형태 14에서는, 1칩 구조의 유량 센서를 예로 들어 설명했지만, 본 발명의 기술적 사상은 이에 한하지 않고, 예를 들면 유량 검출부(FDU)를 탑재한 제 1 반도체 칩과 제어부를 탑재한 제 2 반도체 칩을 구비하는 2칩 구조의 유량 센서에도 적용할 수 있다.

[0322] (실시형태 15)

[0323] 상기 실시형태 3~6에서는, 예를 들면 도 13, 도 20, 도 23, 도 29에 나타내는 바와 같이, 반도체 칩(CHP1)에 대하여 기체(공기)의 흐름 방향의 상류측(Y 플러스 방향)의 수지(MR)의 상면(SUR)(MR)의 높이와, 기체(공기)의 흐름 방향의 하류측(Y 마이너스 방향)의 수지(MR)의 상면(SUR)(MR)의 높이가 거의 동등한 형상에 대해서 설명했다.

[0324] 이와 같은 경우, 예를 들면 수지(MR)의 상면(SUR)(MR)보다 높이가 낮은 반도체 칩(CHP1)의 상면(SUR)(CHP)에 물이나 더스트(dust) 등이 모여, 배출되지 않을 가능성이 있다. 이 점에서, 본 실시형태 15에서는, 기체(공기)의 흐름 방향의 단면에 있어서, 반도체 칩(CHP1)에 대하여 기체(공기)의 흐름 방향의 하류측에서의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가, 기체(공기) 흐름 방향의 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮은 형상으로 하고 있다. 이에 따라, 반도체 칩(CHP1)의 상면(SUR)(CHP)에 물이나 더스트 등이 모이는 것을 억제할 수 있다.

[0325] 도 51은 본 실시형태 15에 있어서의 유량 센서의 구성을 나타내는 도면이다. 구체적으로, 도 51의 (a)는 본 실시형태 15에 있어서의 유량 센서를 상면으로부터 본 평면도이다. 도 51의 (b)는 도 51의 (a)의 A-A선에 의한 단면도를 나타내고 있으며, 도 51의 (c)는 도 51의 (a)의 B-B선에 의한 단면도를 나타내고 있다.

[0326] 기체(공기)의 흐름 방향의 단면을 나타내는 도 51의 (c)에 있어서, 반도체 칩(CHP1)에 대하여, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮아져 있다. 특히, 도 51의 (c)에서는, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이가, 반도체 칩(CHP1)의 상면(SUR)(CHP)의 높이보다 낮아져 있다. 이와 같은 형상을 이용하면, 기체(공기)의 흐름 방향의 상류로부터 흘러온 물이나 더스트는, 반도체 칩(CHP1) 상에 모이지 않고, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮은 하류측의 수지(MR)의 상면(SUR)(UR)을 통과하여 하류측으로 배출할 수 있다.

[0327] 여기에서, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮은 하류측의 수지(MR)의 상면(SUR)(LR)은, 예를 들면 도 52에 나타내는 바와 같이, 노출되어 있는 반도체 칩(CHP1)의 X 방향의 폭과 동등한 치수에 걸쳐 낮아지고 있어도 되고, 도 53에 나타내는 바와 같이, 반도체 칩(CHP1)에 가까운 영역에서는, 높이가 낮아지고 있는 하류측의 수지(MR)의 상면(SUR)(LR)의 X 방향의 폭이 넓고, 기체(공기)의 흐름 방향의 하류로 나아감에 따라서 높이가 낮아지고 있는 하류측의 수지(MR)의 상면(SUR)(LR)의 X 방향의 폭이 좁아져 있어도 된다.

[0328] 또한, 도 54에 나타내는 바와 같이, 와이어(금선)(W1)의 루프 높이가 높을 경우에는, 이 와이어(W1)의 루프부를 밀봉하기 위해 수지면을 부분적으로 높게 할 수도 있다.

[0329] 다음으로, 도 55는 본 실시형태 15에 있어서의 유량 센서에 있어서, 기체(공기)의 흐름 방향의 단면을 나타내는 도면이다. 도 55에 나타내는 바와 같이, 상류측으로부터 흘러온 물이나 더스트를 배출하기 위해서는, 반도체 칩(CHP1)에 대하여 하류측의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮으면 된다. 구체적으로는, 예를 들면 도 55에 나타내는 바와 같이, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이는 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮으며, 또한 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 구조로 할 수도 있고, 예를 들면 도 56에 나타내는 바와 같이, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이는 상류측의 수지(MR)의 상면(SUR)(LR)의 높이보다 낮으며, 또한 반도체 칩(CHP1)과 같은

높이가 되는 구조로 할 수도 있다.

- [0330] 또한, 도 57에 나타내는 바와 같이, 노출되어 있는 유량 검출부(FDU)를 사이에 끼우도록 기류 제어부(FCU1) 및 기류 제어부(FCU2)가 형성되어 있는 구조에 있어서도, 기체(공기)의 흐름 방향의 단면에 있어서, 반도체 칩(CHP1)에 대하여 하류측의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮아지도록 할 수도 있다.
- [0331] 또한, 도 58에 나타내는 바와 같이, 1칩 구조의 유량 센서에 대해서도, 기체(공기)의 흐름 방향의 단면(도 58의 (c))에 있어서, 반도체 칩(CHP1)에 대하여 하류측의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮은 구조로 할 수도 있다.
- [0332] 또한, 도 58에 있어서도, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이는 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮으며, 또한 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높은 구조로 할 수도 있고, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이가 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮으며, 또한 반도체 칩(CHP1)의 상면(SUR)(CHP)과 같은 높이가 되는 구조로 할 수 있다.
- [0333] 또한, 1칩 구조의 유량 센서에 있어서도, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이보다 낮은 하류측의 수지(MR)의 상면(SUR)(LR)은, 예를 들면 노출되어 있는 반도체 칩(CHP1)의 X 방향의 폭과 동등한 치수에 걸쳐 낮아지고 있어도 되고, 반도체 칩(CHP1)에 가까운 영역에서는, 높이가 낮아지고 있는 하류측의 수지(MR)의 상면(SUR)(LR)의 X 방향의 폭이 넓고, 기체(공기)의 흐름 방향의 하류로 나아감에 따라서 높이가 낮아지고 있는 하류측의 수지(MR)의 상면(SUR)(LR)의 X 방향의 폭이 좁아져 있어도 된다. 또한, 1칩 구조의 유량 센서에 대해서도, 와이어(W1)의 루프 높이가 높을 경우에는, 이 와이어(W1)의 루프부를 밀봉하기 위해 수지면을 부분적으로 높게 할 수도 있다.
- [0334] 여기에서, 도 51~도 58에 나타내는 반도체 칩(CHP1)의 상면 또는 측면에 있어서, 수지(MR)에 의해 덮이는 부분 중 적어도 일부에 폴리이미드막이 형성되어 있는 것이 바람직하다.
- [0335] 또한, 도 59에 나타내는 바와 같이, 반도체 칩(CHP1)에 접하는 제 1 영역 근방에서는, 상류측의 수지(MR)의 상면(SUR)(UR2)이 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 낮아지지만, 제 1 영역보다 반도체 칩(CHP1)으로부터 떨어진 제 2 영역에 있어서, 상류측의 수지(MR)의 상면(SUR)(UR1)이 반도체 칩(CHP1)의 상면(SUR)(MR2)보다 높아지는 구조에 있어서도, 하류측의 수지(MR)의 상면(SUR)(LR)의 높이 중 적어도 일부가 상류측의 수지(MR)의 상면(SUR)(UR1)의 높이보다 낮아지는 구조를 취할 수 있다. 이때, 예를 들면 반도체 칩(CHP1)의 상면(SUR)(CHP) 및 측면에는, 폴리이미드막이 형성되어 있으며, 이 폴리이미드막과 수지(MR)가 반도체 칩(CHP1)의 측면에서 접해 있는 것이, 반도체 칩(CHP1)으로부터의 수지(MR)의 박리를 방지하는 관점에서 바람직하다. 또한, 폴리이미드막은 반도체 칩(CHP1) 측면의 일부에 형성되어 있어도 되고, 측면 전체에 형성되어 있어도 된다.
- [0336] 또한, 본 실시형태 15에 있어서의 유량 센서에 있어서도, 기체(공기)의 흐름을 안정시켜 유량 검출부(FDU)에서의 유량 검출 정밀도를 향상시키는 관점에서, 기체(공기)의 흐름 방향에서의 단면에 있어서, 반도체 칩(CHP1)의 상면(SUR)(CHP)에서 수지(MR)의 상면(SUR)(UR)(SUR(UR1))까지의 높이 치수(H1)와, 노출되어 있는 반도체 칩(CHP1)의 치수(L1)의 비율이 $0 < H1 / L1 \leq 1.5$ 를 충족시키는 것이 바람직하다.
- [0337] 또한, 본 실시형태 15에 있어서의 유량 센서를 이용하여 엔진의 맥동에 의한 공기의 역류를 검지할 경우에는, 하류로부터 상류로 역류하는 물이나 더스트를 상류측으로부터 배출하기 위해, 공기 유동의 상류측(Y 방향의 마이너스측)의 수지(MR)의 상면(SUR)(UR)을, 공기 유동의 하류측에 설치한 수지(MR)의 상면(SUR)(LR)과 마찬가지로 다른 영역의 수지면보다 낮게 할 수 있다.
- [0338] 도 60은 공기 유동의 상류측(Y 방향의 마이너스측)의 수지(MR)의 상면(SUR)(UR)을, 공기 유동의 하류측에 설치한 수지(MR)의 상면(SUR)(LR)과 마찬가지로 다른 영역의 수지면보다 낮게 하는 구성예를 나타내는 도면이다. 이와 같이, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이 및 하류측의 수지(MR)의 상면(SUR)(LR)의 높이를 낮게 할 경우에는, 기체(공기)의 흐름 방향과 직교하는 방향에 있어서, 다른 수지(MR)의 상면의 높이보다 낮은 형상으로 할 수 있다. 이때, 상류측의 수지(MR)의 상면(SUR)(UR)의 높이 및 하류측의 수지(MR)의 상면(SUR)(LR)의 높이는 반도체 칩(CHP1)의 상면(SUR)(CHP)보다 높이가 높아도, 낮아도, 높이가 동일해도 되고, 기체(공기)의 흐름 방향과 직교하는 방향에 있어서, 다른 수지면의 높이보다 낮은 형상을 하고 있으면 된다.
- [0339] 이상, 본 발명자에 의해 이루어진 발명을 그 실시형태에 의거하여 구체적으로 설명했지만, 본 발명은 상기 실시형태에 한정되는 것이 아니라, 그 요지를 이탈하지 않은 범위에서 각종 변경 가능한 것은 말할 필요도 없다.

FS2 : 유량 센서	FS3 : 유량 센서
FS4 : 유량 센서	FS5 : 유량 센서
FS6 : 유량 센서	FS7 : 유량 센서
FS8 : 유량 센서	FSM1 : 유량 센서 모듈
FSM2 : 유량 센서 모듈	FSM3 : 유량 센서 모듈
FSP : 유량 센서	HCB : 히터 제어 브릿지
HL : 구멍	HR : 발열 저항체
H1 : 치수	IP1 : 끼움편
IP2 : 끼움편	IPU : 끼움편
LAF : 탄성체 필름	LC1 : 치수
LD1 : 리드	LD2 : 리드
LF : 리드 프레임	LP : 치수
LR1 : 치수	L1 : 치수
MR : 수지	MR2 : 수지
OP1 : 개구부	OP2 : 개구부
OP3 : 개구부	OP4 : 개구부
PAS : 기체 유로부	PD1 : 패드
PD2 : 패드	PD3 : 패드
PJ : 플런저	PLD : 돌출 리드
POT : 포팅 수지	PS : 전원
Q : 기체 유량	R1 : 저항체
R2 : 저항체	R3 : 저항체
R4 : 저항체	SP2 : 공간
SPC : 스페이서	SUR(CHP) : 상면
SUR(LR) : 상면	SUR(MR) : 상면
SUR(MR1) : 상면	SUR(MR2) : 상면
SUR(UR) : 상면	SUR(UR1) : 상면
SUR(UR2) : 상면	TAB1 : 칩 탑재부
TAB2 : 칩 탑재부	TE1 : 단자
TE2 : 단자	TE3 : 단자
TH : 관통 구멍	TP1 : 테이퍼 형상
TP2 : 테이퍼 형상	TR : 통로
Tr : 트랜지스터	TSB : 온도 센서 브릿지
UM : 상금형	UR1 : 상류 측은 저항체
UR2 : 상류 측은 저항체	Vref1 : 참조 전압
Vref2 : 참조 전압	W1 : 와이어

W2 : 와이어

W3 : 와이어

WB : 배선 기판

WL1 : 배선

WL1A : 배선

WL1B : 배선

WL2 : 배선

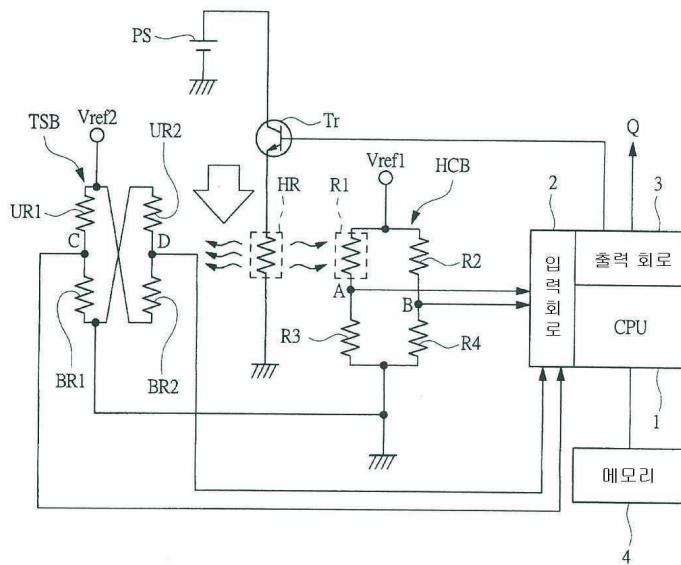
WL3 : 배선

WS1 : 측면

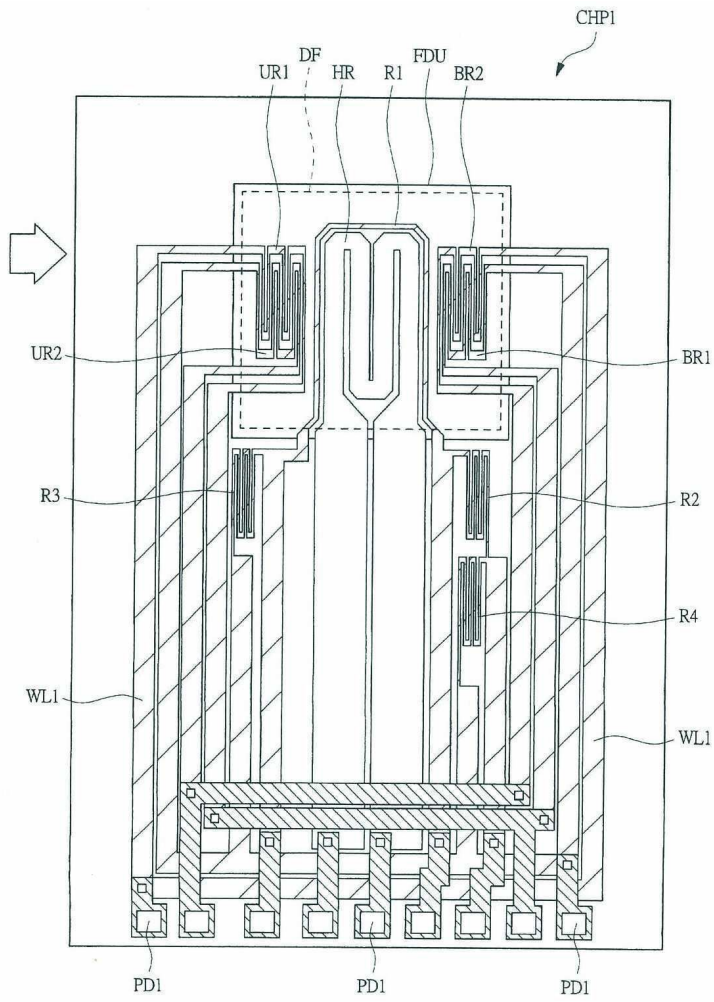
WS2 : 측면

도면

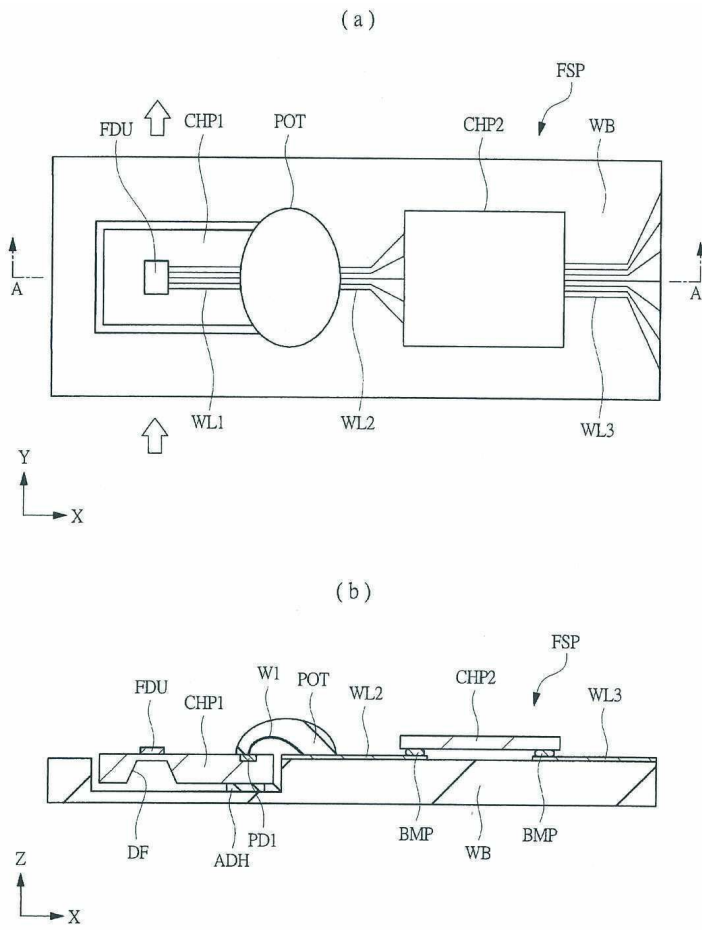
도면1



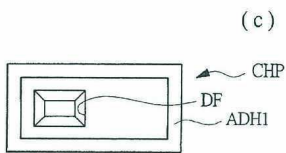
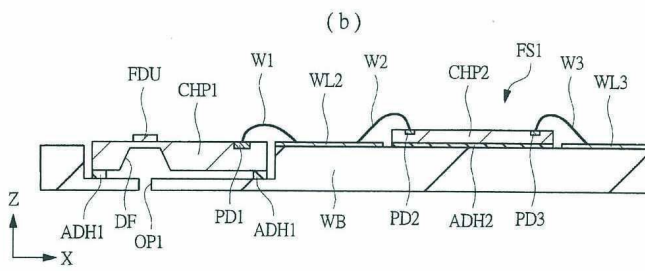
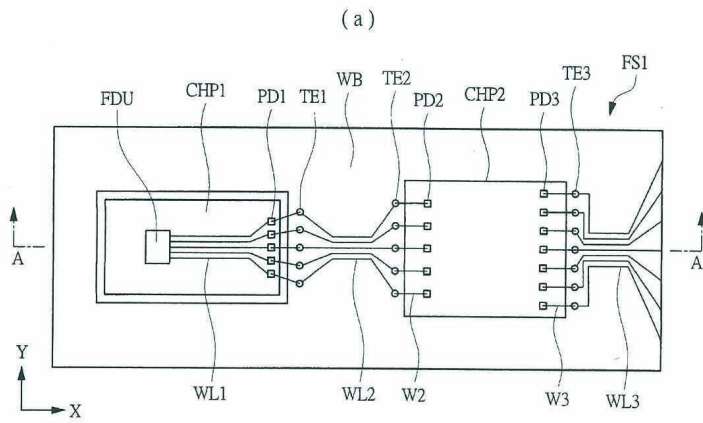
도면2



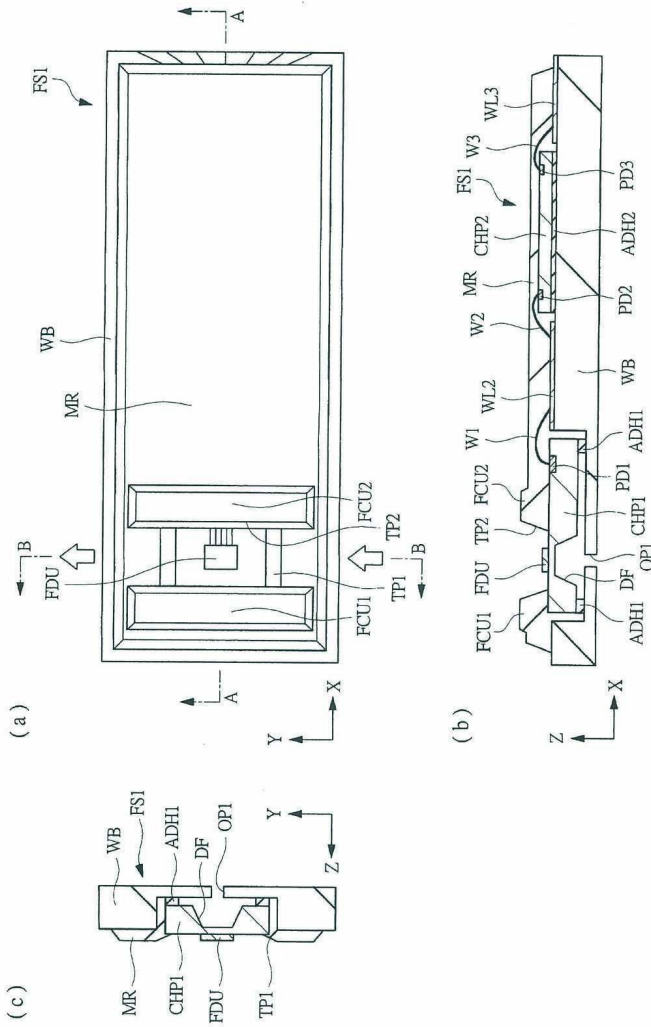
도면3



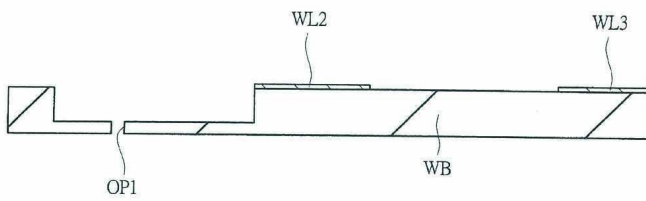
도면4



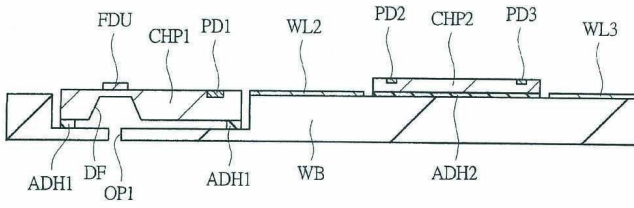
도면5



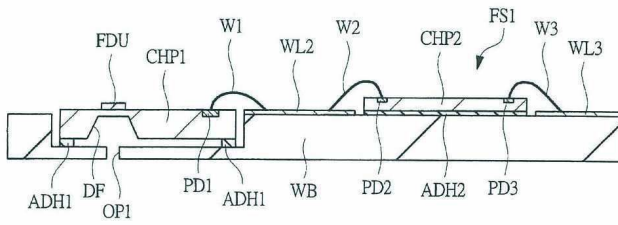
도면6



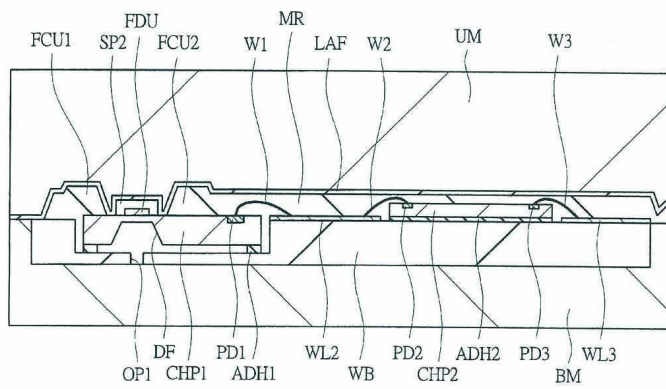
도면7



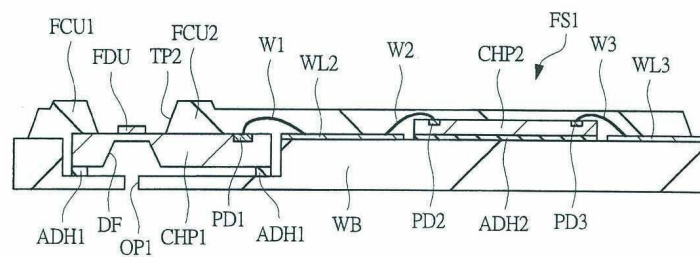
도면8



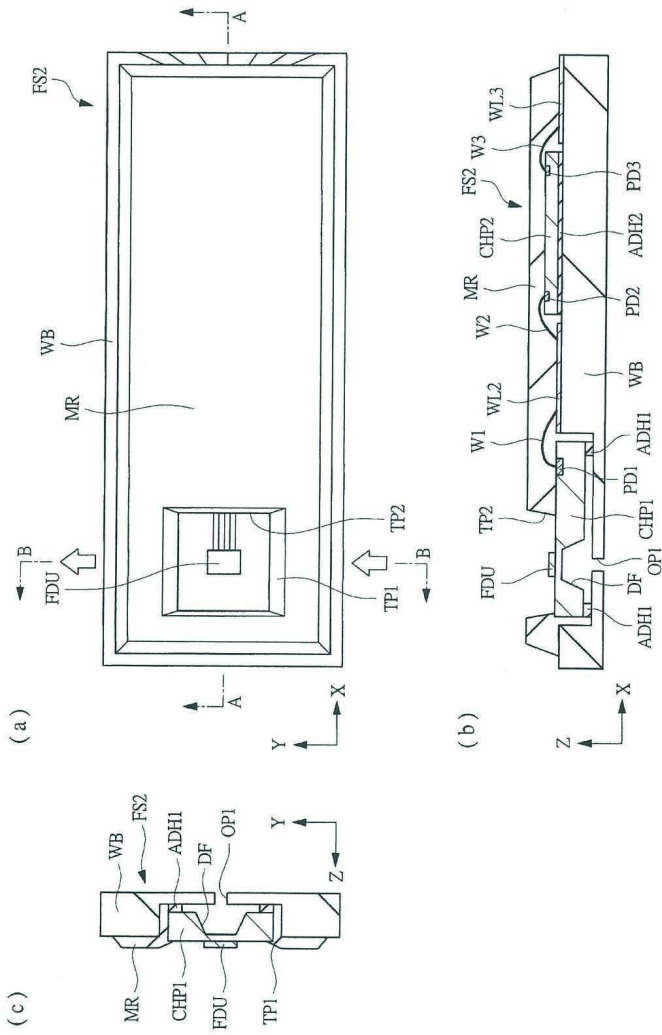
도면9



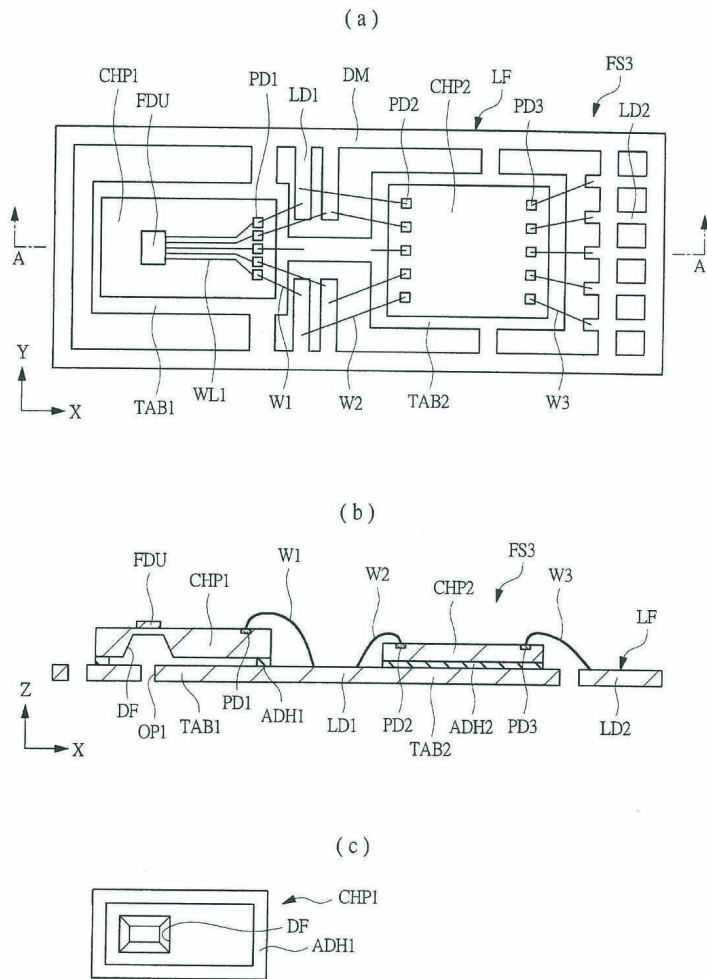
도면10



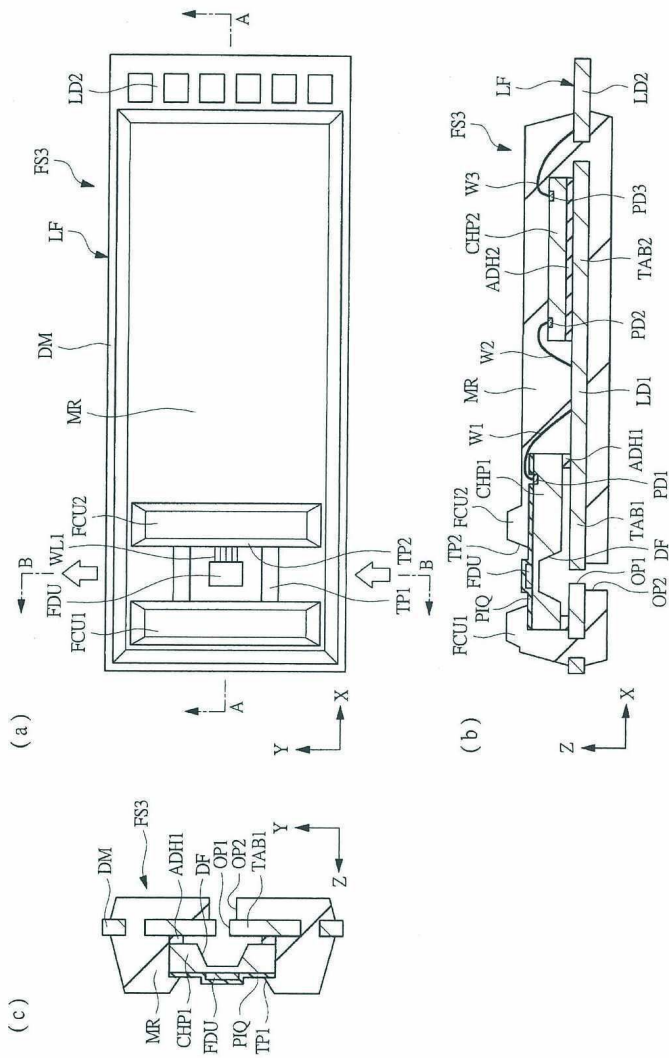
도면11



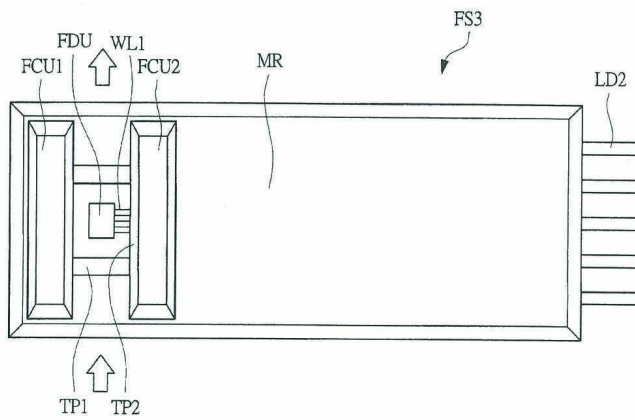
도면12



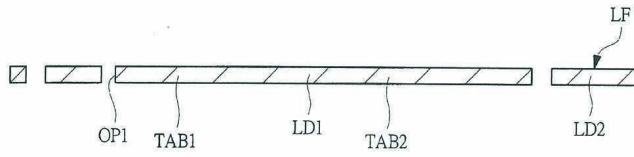
도면13



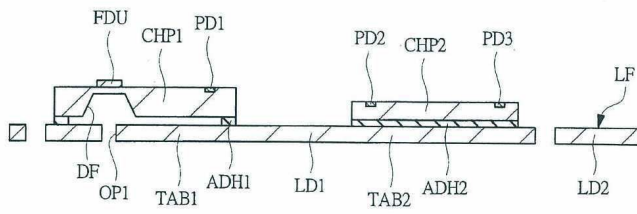
도면14



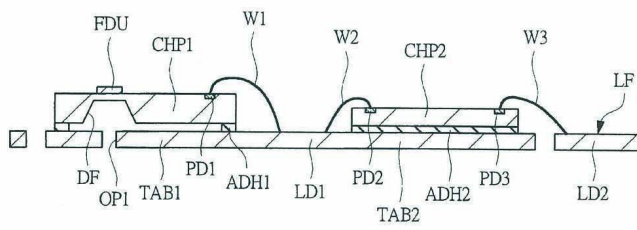
도면15



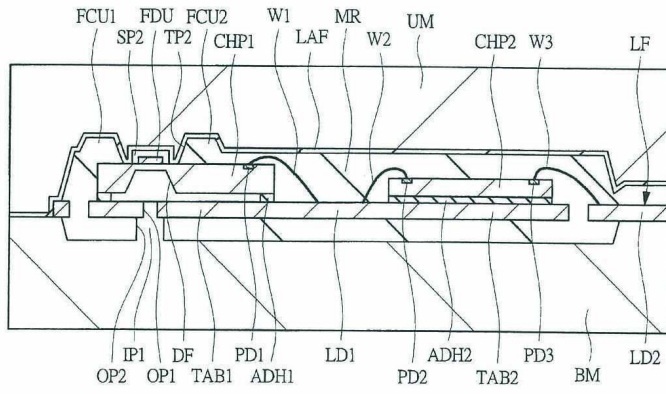
도면16



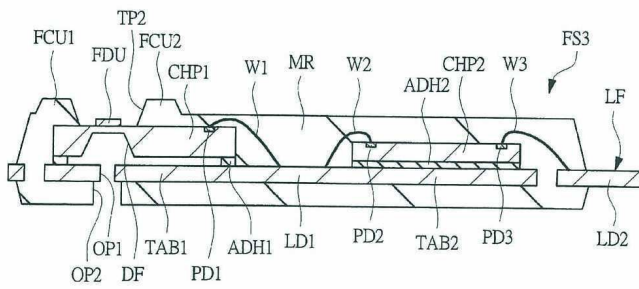
도면17



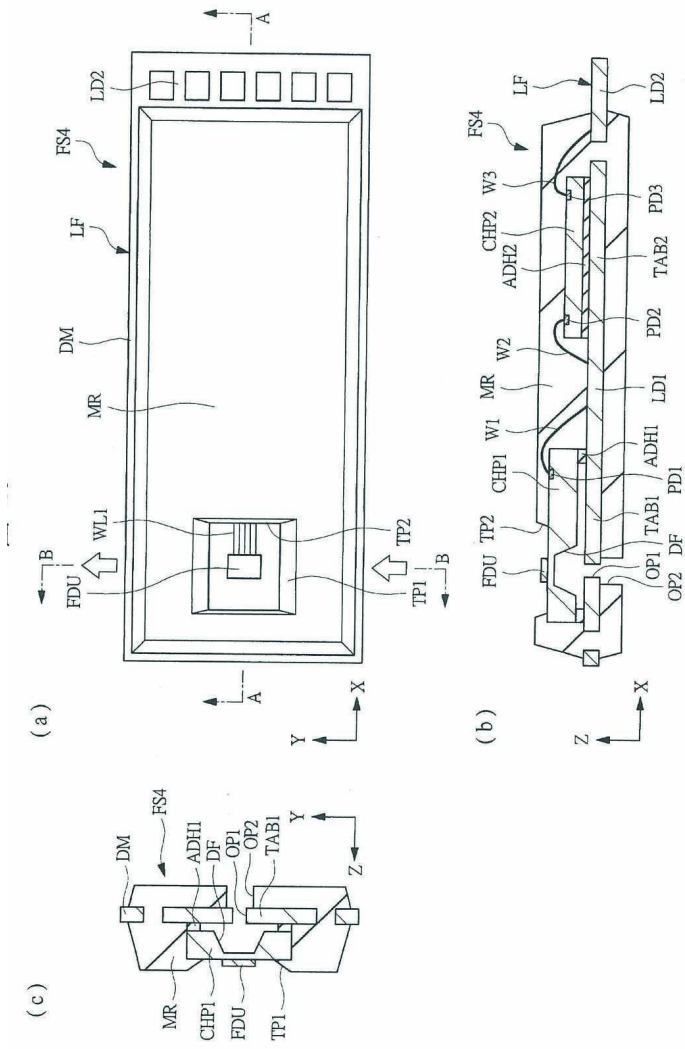
도면18



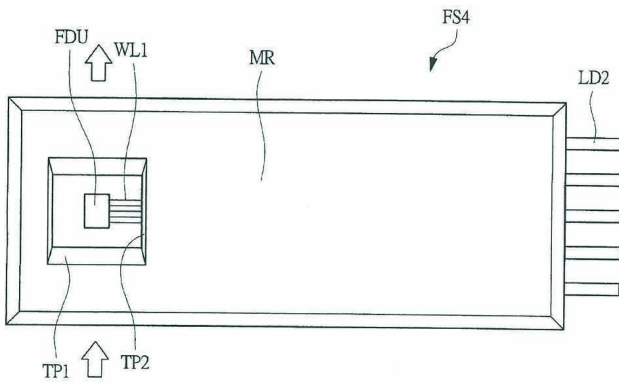
도면19



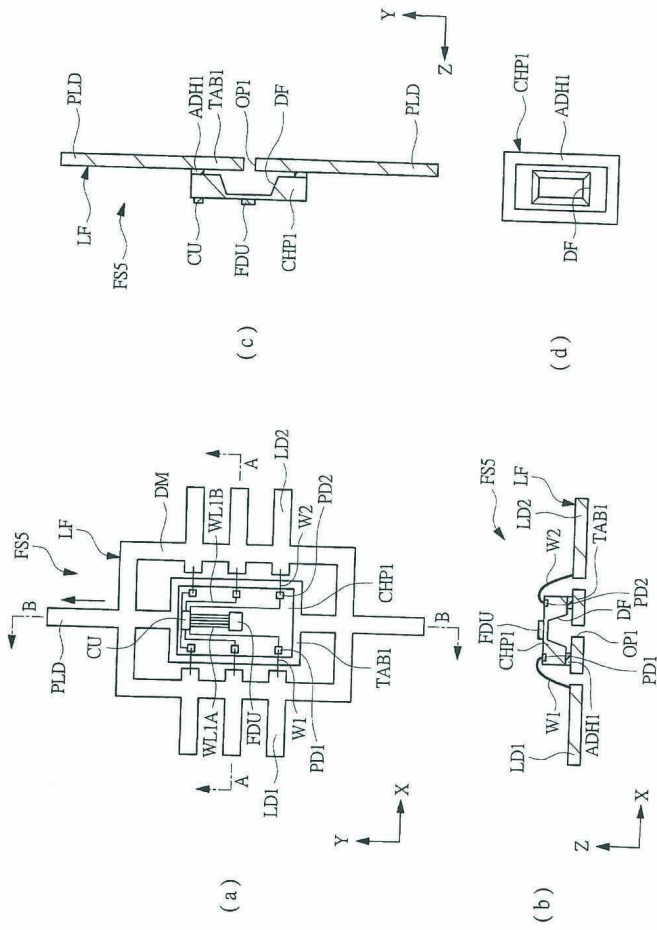
도면20



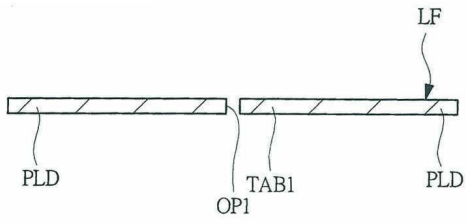
도면21



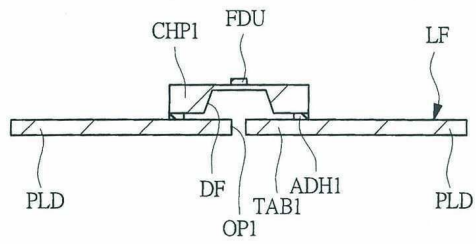
도면22



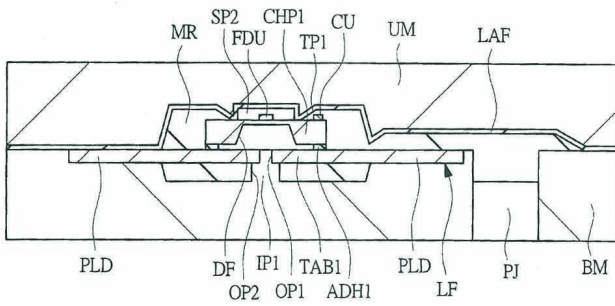
도면25



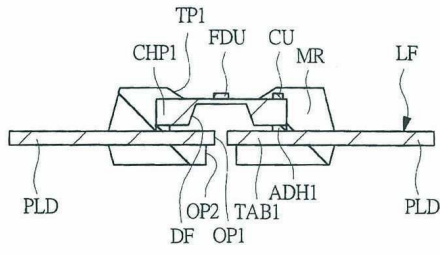
도면26



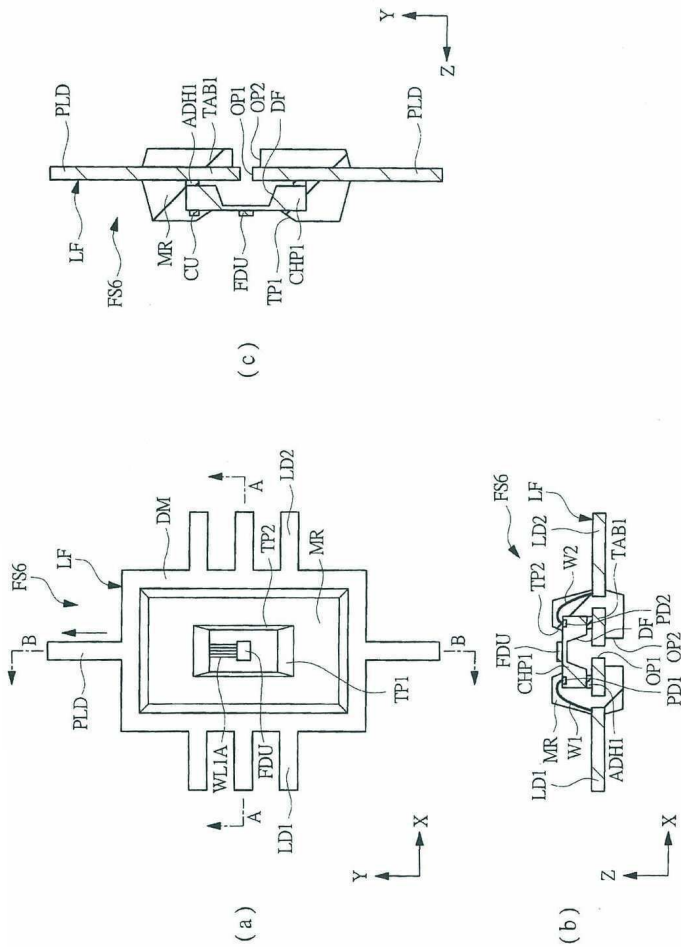
도면27



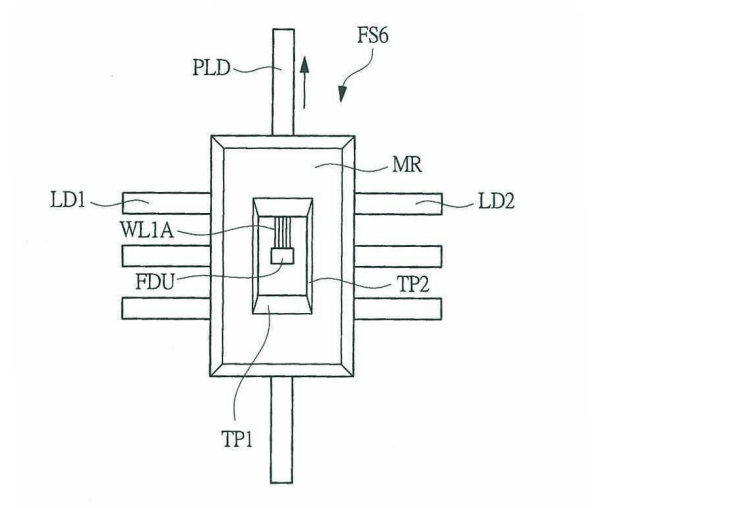
도면28



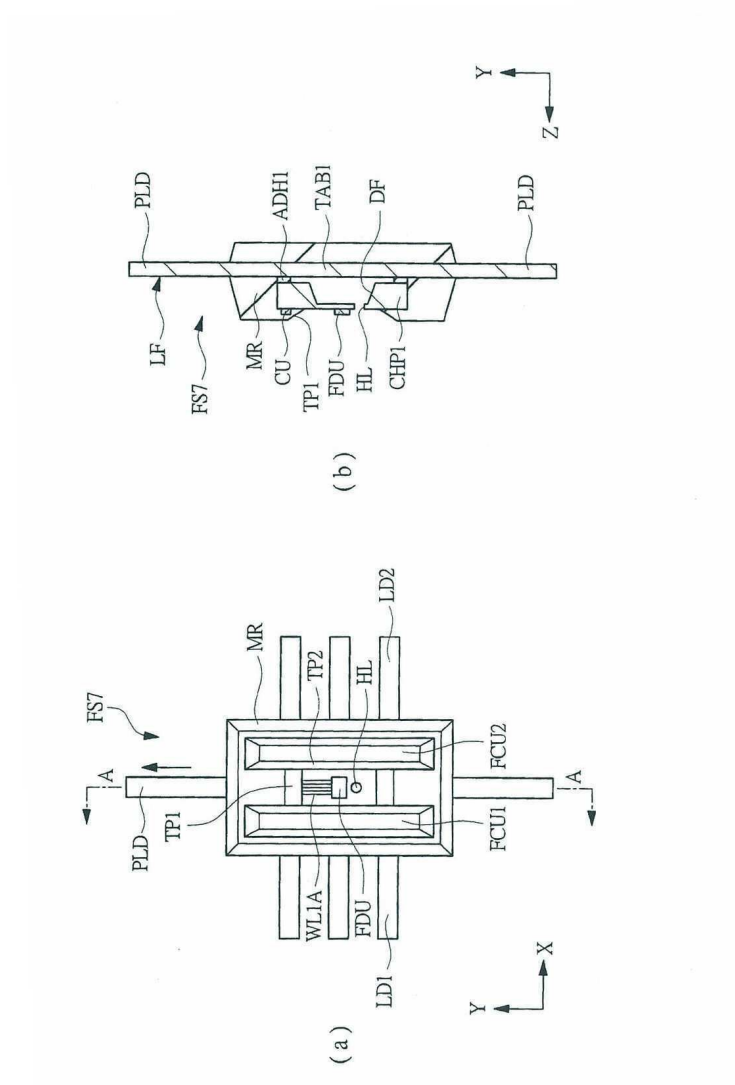
도면29



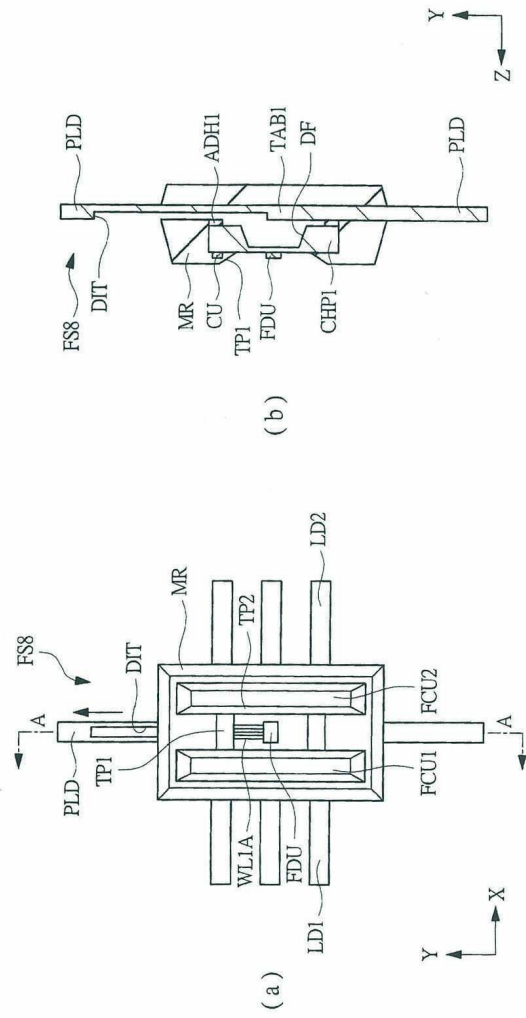
도면30



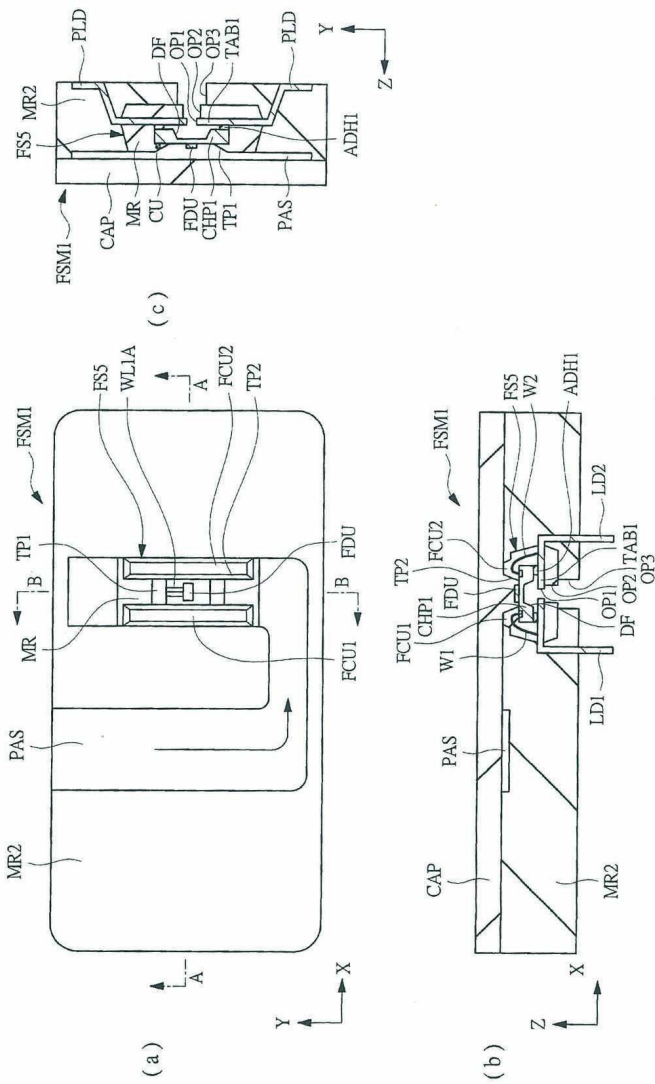
도면31



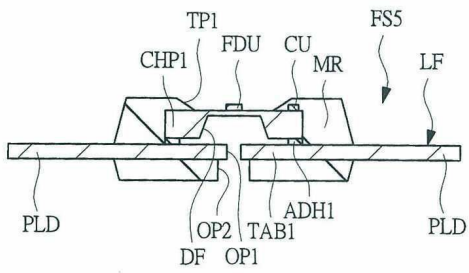
도면32



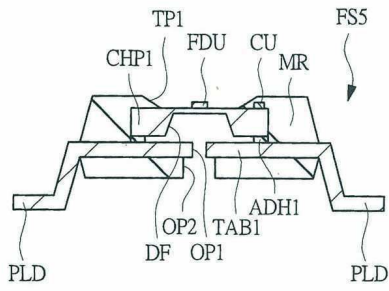
도면33



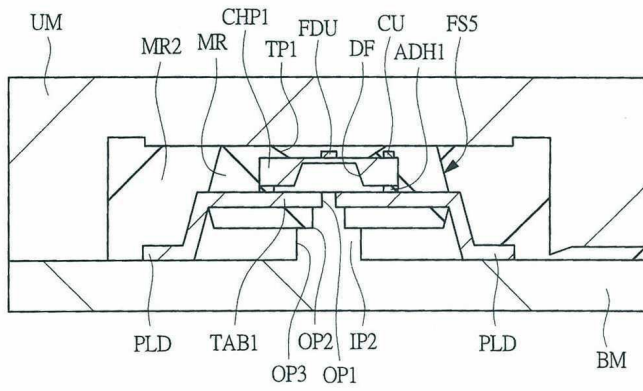
도면34



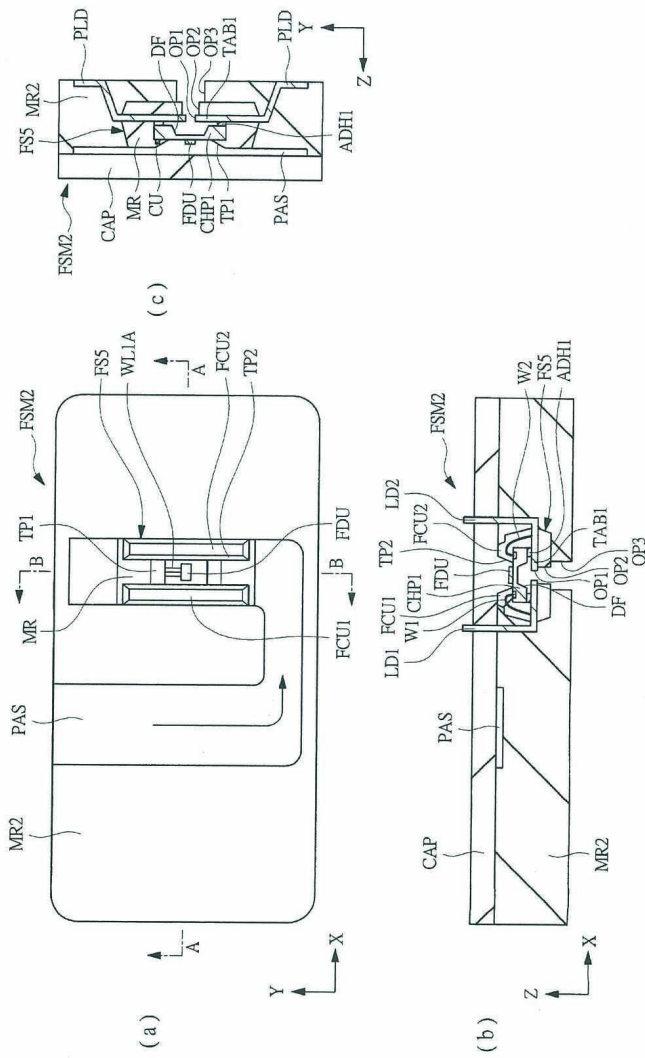
도면35



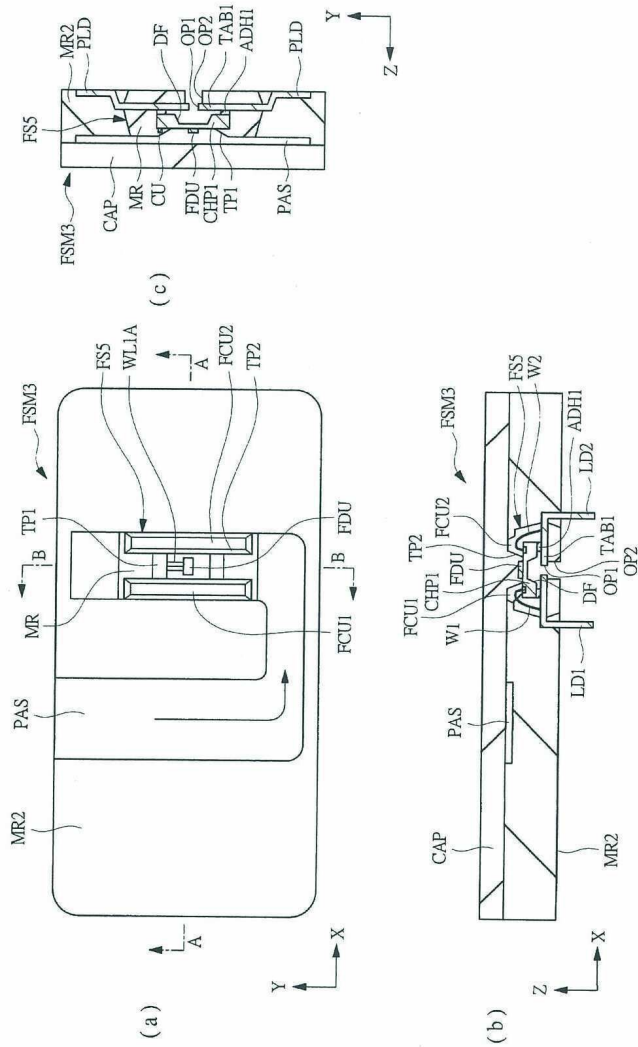
도면36



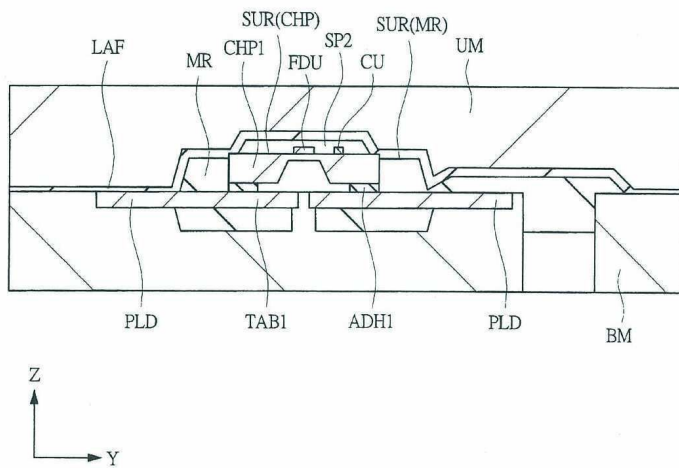
도면37



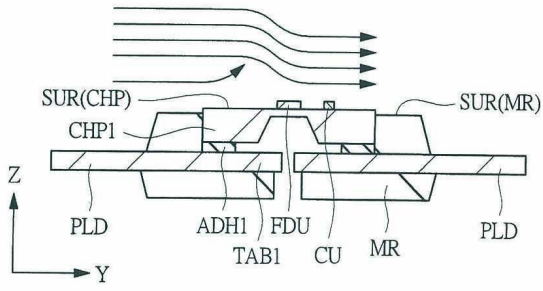
도면38



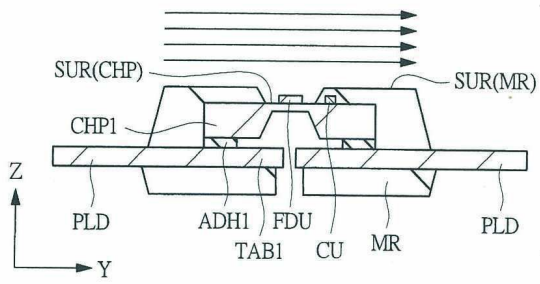
도면39



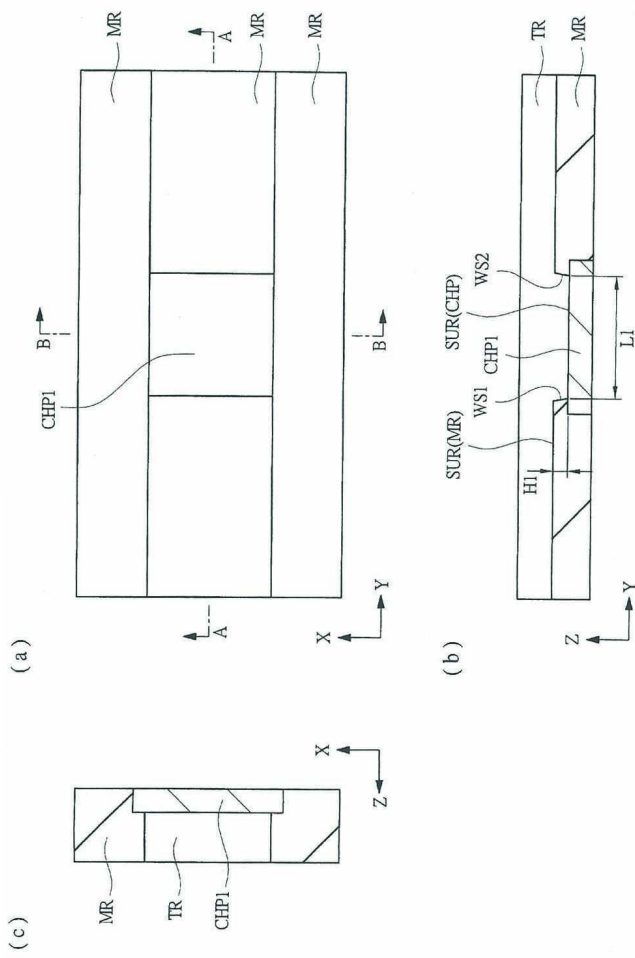
도면40



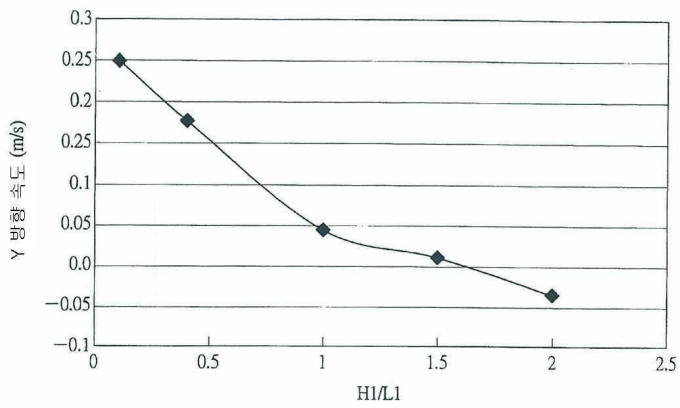
도면41



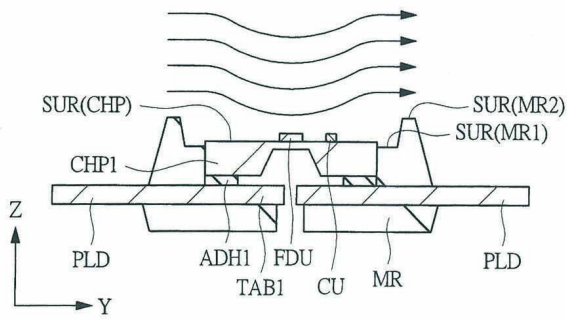
도면42



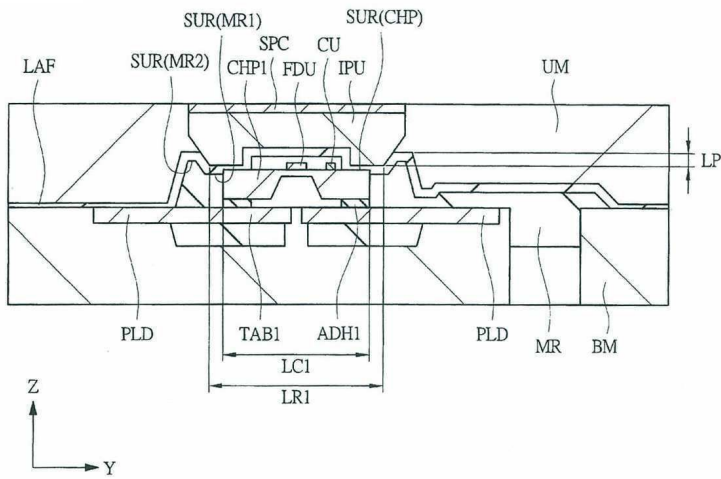
도면43



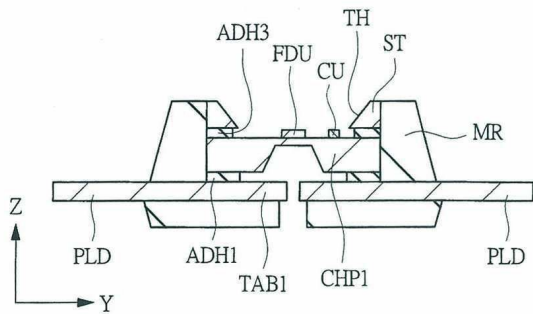
도면44



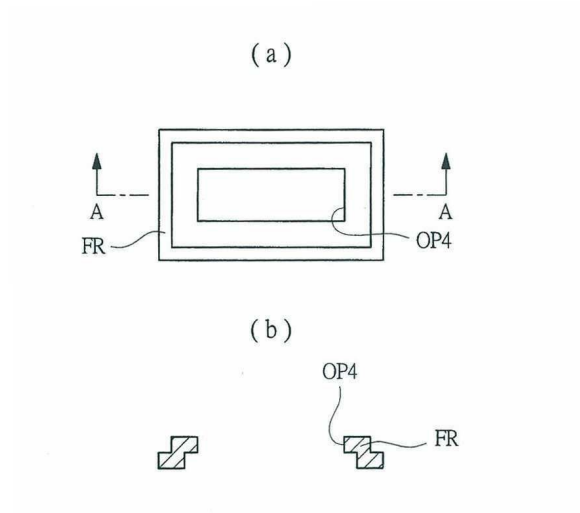
도면45



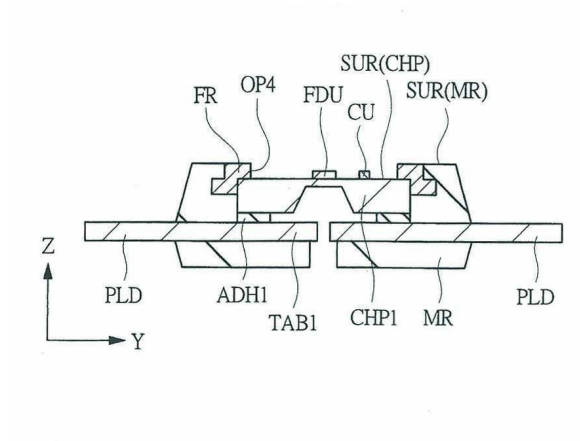
도면46



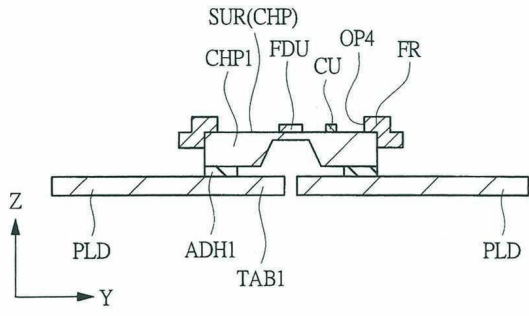
도면47



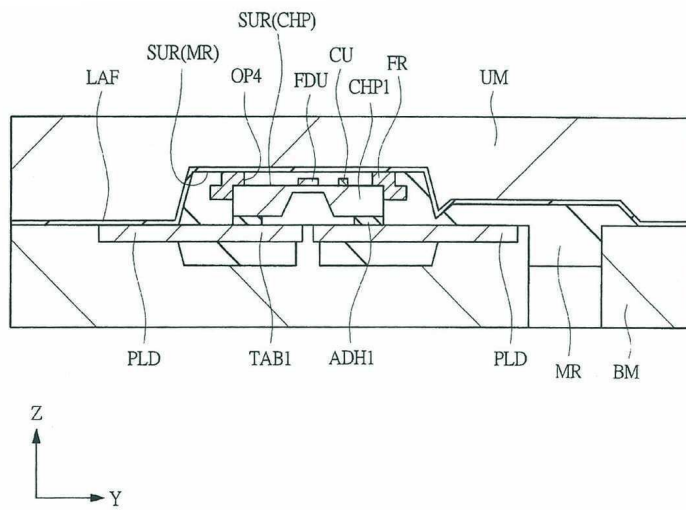
도면48



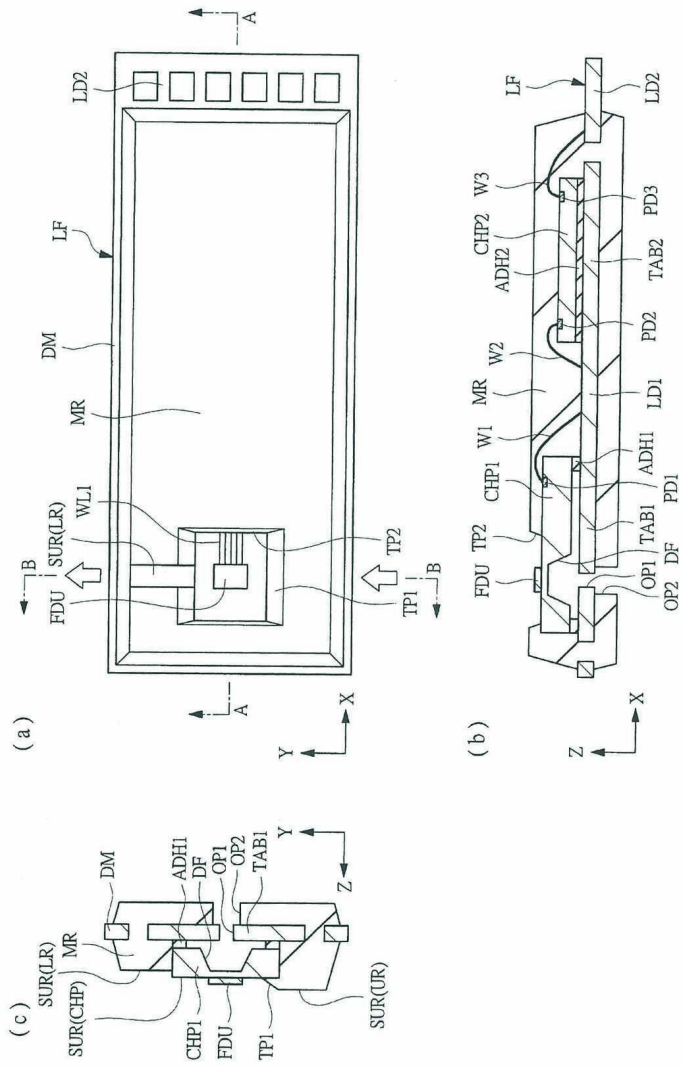
도면49



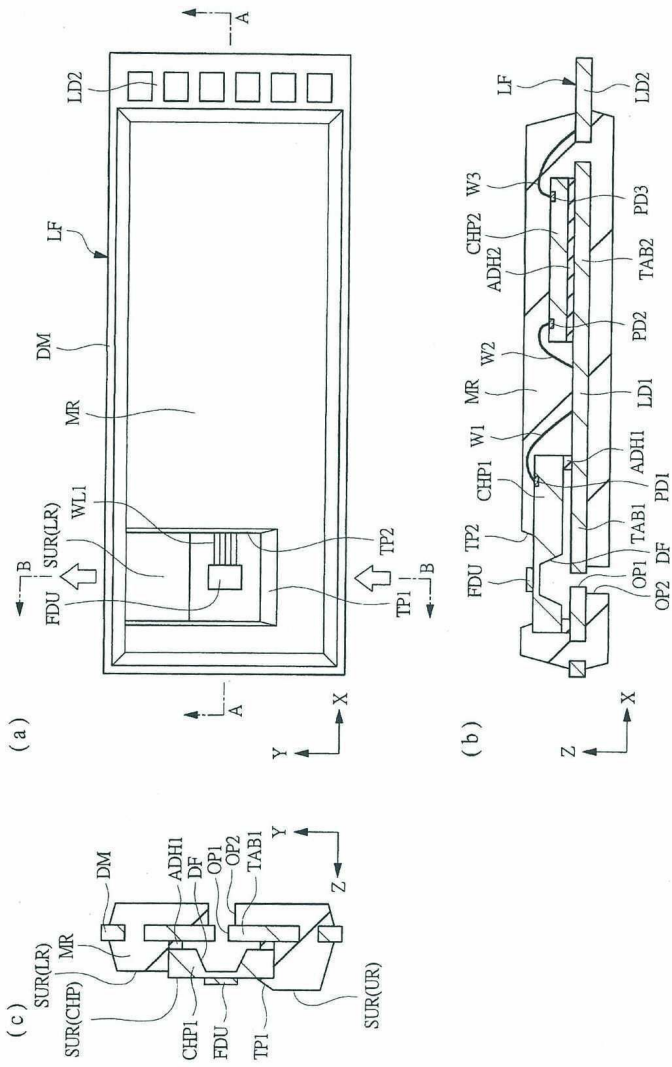
도면50



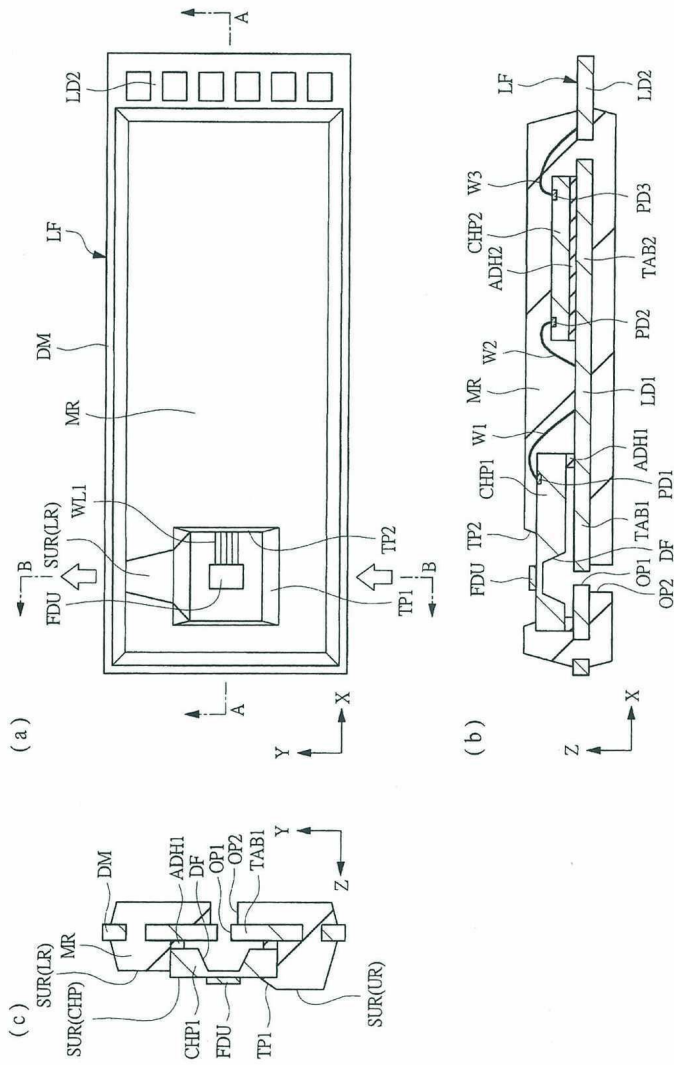
도면51



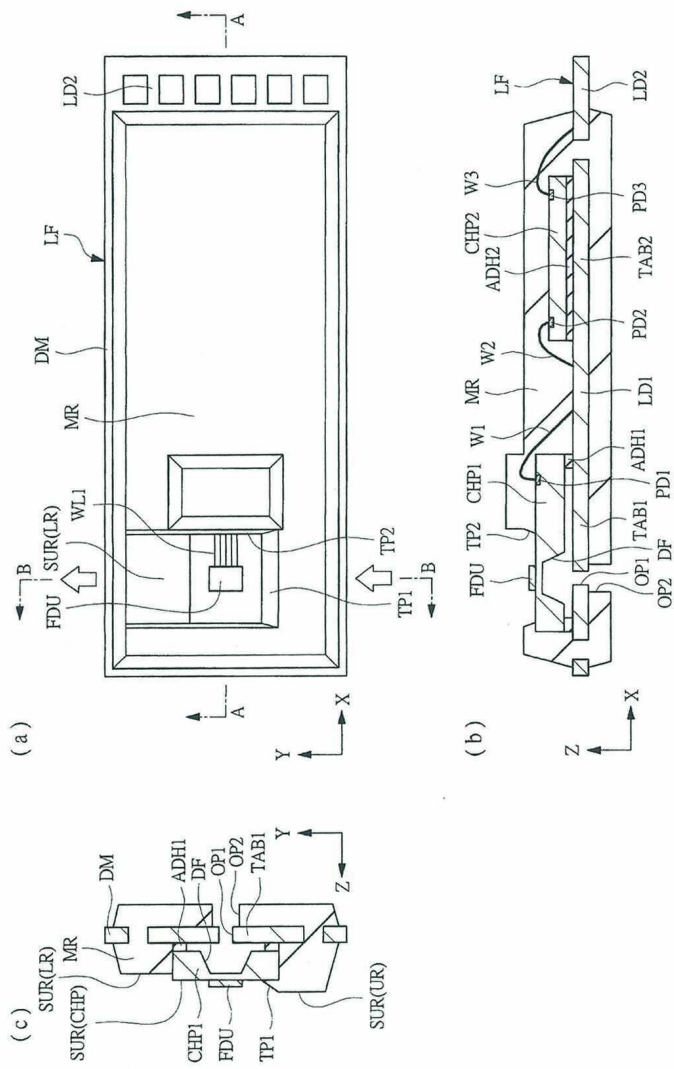
도면52



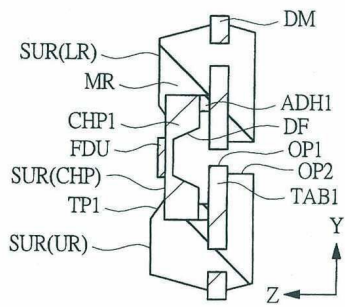
도면53



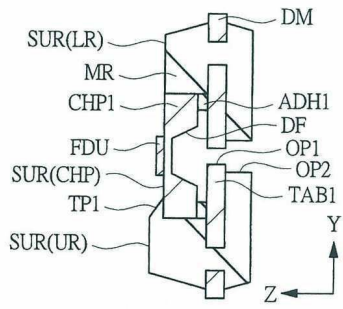
도면54



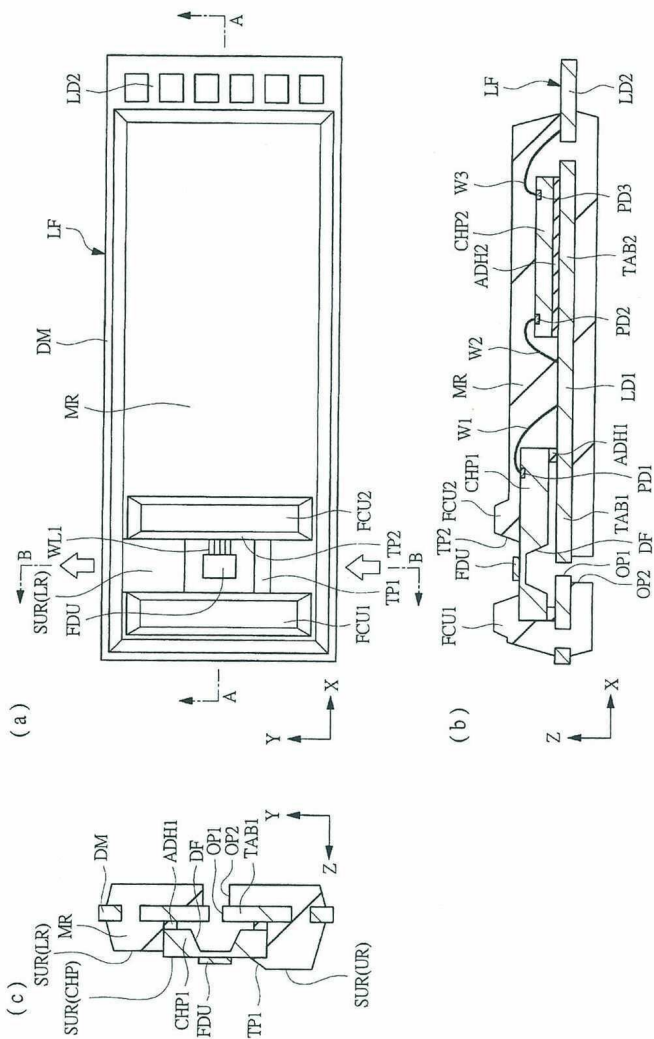
도면55



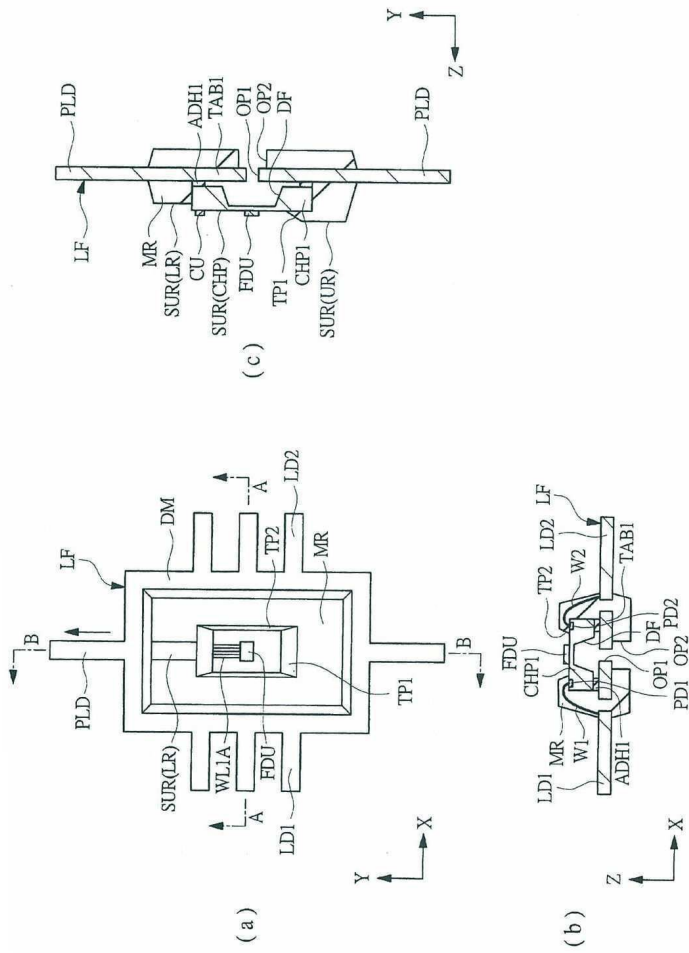
도면56



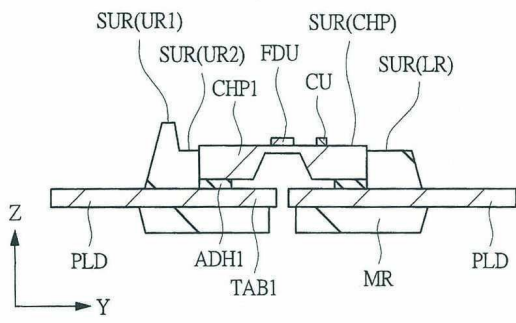
도면57



도면58



도면59



도면60

