

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H01L 21/02

H01L 21/31

[12]发明专利说明书

H01L 21/3105 H01L 21/324

[21] ZL 专利号 93118309. X

[45]授权公告日 2000年5月17日

[11]授权公告号 CN 1052569C

[22]申请日 1993.8.27 [24]颁证日 2000.2.5

[21]申请号 93118309. X

[30]优先权

[32]1992.8.27 [33]JP [31]252296/1992

[32]1993.6.24 [33]JP [31]177410/1993

[32]1993.7.6 [33]JP [31]191934/1993

[73]专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72]发明人 山崎舜平 张宏勇

审查员 赵百令

[74]专利代理机构 中国专利代理(香港)有限公司

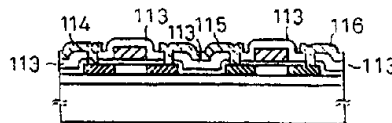
代理人 肖掬昌 王忠忠

权利要求书 4 页 说明书 27 页 附图页数 7 页

[54]发明名称 制造半导体器件的方法

[57]摘要

一种高产率制造高性能的可靠的半导体器件的低温方法,包括:以 TEOS 作为原材料,在氧、臭氧或氧化氮气氛中,在设于绝缘衬底上的半导体涂层上,通过化学汽相淀积形成氧化硅薄膜作为栅绝缘膜;并用脉冲激光束或强光辐照,以除去诸如碳或烃基团,从而消除氧化硅薄膜中的捕获中心。另一种方法包括将氮离子注入氧化硅薄膜中然后用红外光使薄膜退火,从而获得作为栅绝缘膜的氮氧化硅膜,此膜结构致密、介电常数高和耐压得到改善。



ISSN 1008-4274

权 利 要 求 书

1. 一种制造半导体器件的方法，包括下列步骤：
在衬底上形成半导体薄膜；
通过加热，使所述半导体薄膜晶化；
在所述晶化步骤后，采用包括有机硅烷的原材料，通过化学汽相淀积，在所述半导体薄膜上形成氧化硅薄膜；
其特征在于，它还包括下列步骤：
至少用红外光或激光脉冲对所述氧化硅薄膜进行光辐照；和
在所述氧化硅薄膜上形成栅极。
2. 根据权利要求1的方法，其特征在于，所述光至少对所述氧化硅薄膜辐照5秒至5分钟，以便按30至300℃/秒的速率使所述氧化硅薄膜的温度上升到1000至1300℃，并接着按30至300℃/秒的速率降低所述氧化硅薄膜的温度。
3. 根据权利要求1的方法，其特征在于，所述光进一步照射所述半导体薄膜。
4. 根据权利要求1的方法，其特征在于，它进一步包括下列步骤：
以所述栅极作为掩模，按自对准方式；对所述半导体薄膜进行离子辐照；和
在所述离子辐照步骤之后，以所述栅极做为掩膜，对所述半导体薄膜进行光辐照。
5. 根据权利要求1的方法，其特征在于，所述光为卤素光。
6. 根据权利要求1的方法，其特征在于，在衬底温度为200至500℃的条件下，形成所述氧化硅薄膜。
7. 根据权利要求1的方法，其特征在于，所述化学汽相淀积为等离子体化学汽相淀积、热化学汽相淀积、光化学汽相淀积或光等离子

体化学汽相淀积。

8. 根据权利要求 1 的方法，其特征在于，它进一步包括：

在所述辐射步骤之前，在 400 至 700°C 的温度下在包含氮气的气氛中对所述氧化硅膜进行热退火的步骤。

9. 根据权利要求 1 的方法，其特征在于，它进一步包括：在所述辐照步骤之后，在 400 至 700°C 温度下，在包含氮或氧的气氛中对所述氧化硅薄膜进行热退火的步骤。

10. 根据权利要求 1 的一种制造半导体器件的方法，进一步包括下列步骤：

采用包括有机硅烷的原材料，通过化学汽相淀积形成氧化硅薄膜；其特征在于，它还包括：

用光辐照所述氧化硅薄膜，以从所述氧化硅薄膜除去碳。

11. 根据权利要求 1 的一种制造半导体器件的方法，进一步包括下列步骤：在绝缘衬底上形成硅半导体薄膜；

在氧气中使所述硅半导体薄膜的表面部位热氧化，以在所述表面部位形成 20 至 200Å 厚的第一氧化硅层；和

通过化学汽相淀积在所述的氧化硅层上形成第二氧化硅层；

其特征在于，它还包括下列步骤：

对所述第二氧化硅层进行光退火处理；

在所述的第二氧化硅层上形成栅极，

其中所述第一氧化硅层是在所述第二氧化硅层形成之前形成的。

12. 根据权利要求 11 的方法，其特征在于，所述光为激光脉冲或红外光。

13. 根据权利要求 11 的方法，其特征在于，所述光至少对所述的第一和第二氧化硅层辐照 5 秒至 5 分钟，以使所述的第一和第二氧化硅层的温度以 30 至 300°C/秒的速率升至 1000 至 1300°C，并接着使所

述的第一和第二氧化硅层的温度以 30 至 300°C/秒的速率下降。

14. 根据权利要求 11 的方法，其特征在于，所述光进一步辐照所述半导体薄膜。

15. 根据权利要求 11 的方法，其特征在于，所述光是卤素光。

16. 根据权利要求 1 的一种制造半导体器件的方法，包括下列步骤：

在衬底上形成半导体薄膜；

使所述半导体薄膜晶化；

在所述半导体步骤后，使用包括有机硅烷的原材料，通过化学汽相淀积，在该晶化半导体薄膜上形成氧化硅薄膜；

其特征在于，它还包括步骤：

用光辐照至少所述氧化硅薄膜；以及

在所述氧化硅薄膜上形成栅电极，

其中至少在液晶器件的外围电路中形成所述氧化硅薄膜。

17. 根据权利要求 1 的一种制造半导体器件的方法，包括下列步骤：

在衬底上形成半导体薄膜；

晶化所述半导体薄膜；

在所述晶化步骤后，用包括有机硅烷的原材料，通过化学汽相淀积，在该晶化半导体薄膜上形成氧化硅薄膜；

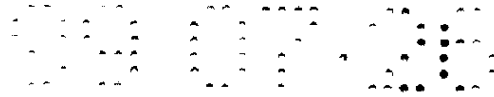
其特征在于，它还包括下列步骤：

在 10 托或更低的压力下用光辐照至少所述氧化硅薄膜；以及

在所述氧化硅薄膜上形成栅电极。

18. 根据权利要求 11 的方法，其特征在于，所述热氧化步骤是在 500 至 700°C 的温度下进行的。

19. 根据权利要求 11 的方法，其特征在于，所述光退火是通过光



辐照至少所述第一和二氧化硅层来进行的。

20. 根据权利要求 1 的一种制造半导体器件的方法，包括下列步骤：

在表面上形成基本上不包含碳的第一氧化硅薄膜；和
使用包括碳的有机硅烷，通过化学汽相淀积法在所述第一氧化硅薄膜上形成二氧化硅薄膜；

其特征在于，它还包括以下步骤：

用光辐照所述二氧化硅薄膜，以从所述二氧化硅薄膜除去碳。

制造半导体器件的方法

本发明涉及采用绝缘膜的半导体器件及其制造方法,该器件被称为薄膜晶体管(以下称为“TFT”)。本发明还涉及在 700°C 或更低温度下在绝缘衬底上高产率地制造高性能的可靠的绝缘栅半导体器件的方法,以及通过组装多个这样的半导体器件制造集成电路(IC)的方法。

该器件可用作液晶显示器等的有源矩阵、图象传感器等的驱动电路、SOI(绝缘体上的硅)电路的 TFT、以及诸如微处理器、微控制器、微型计算机和半导体存储器之类的常规半导体 IC 的 TFT。

通常,液晶显示器件和图象传感器件是作为采用集成于玻璃衬底上的 TFT 的器件而被公知的。一般,采用薄膜晶体管的绝缘栅型场效应半导体器件用于上述常规器件上,并且还习惯于用氧化硅薄膜作为那些 TFT 的栅极绝缘膜。

然而,采用氧化硅薄膜作为栅极绝缘膜的 TFT 会产生一些问题,例如,由栅极绝缘膜中的针孔引起的漏电流,增大薄膜厚度(栅极绝缘膜的电容取决于薄膜厚度和介电常数)的局限性,由于致密度不足(即,薄膜太松软)导致作为绝缘膜所需的各种特性不稳定,以及诸如混入栅极绝缘膜中的钠离子之类的固定电荷带来的问题。

近来,人们对于在绝缘衬底上制成绝缘栅型半导体器件(MOS FET)的方法做了深入研究。那些在绝缘衬底上形成的 IC 能很好地适应高速驱动,因为,在绝缘体上形成的 IC 不会产生杂散电容,与这些 IC 相反,常规 IC 的运行速度是受到杂散电容,即连线与衬

底之间的电容的限制的。在绝缘衬底上形成并具有薄膜有源层的MOSFET被称为薄膜晶体管(TFT)。在常规半导体IC中可找到例如作为SRAM的负载晶体管的TFT。

另外，一些新产品，例如，诸如液晶显示器和图象传感器之类的光学器件的驱动电路，要求在透明衬底上形成的半导体IC。TFT可组装于IC中，但IC必须形成于宽的区域上，并因此要求通过低温工艺制造TFT。再者，例如，在具有多个一一与绝缘衬底上的半导体IC相连接的端点的器件中，最好通过形成第一层半导体IC或将整个半导体IC以单片形式形成于同一绝缘衬底上来降低组装密度。

通常，TFT的质量是通过制备高性能(即，足够高的迁移率)的半导体薄膜来改善的，而高性能半导体薄膜是通过诸如激光束之类的强光辐照或通过450至1200°C 范围的热退火处理来改进非晶或半非晶或微晶薄膜的结晶性而形成的。采用非晶材料的半导体薄膜的非晶TFT无疑是能制造的，但是，其应用领域极大地受到低工作速度的限制，低工作速度归因于太低的迁移率，此迁移率为 $5\text{cm}^2/\text{Vs}$ 或更低，通常约为 $1\text{cm}^2/\text{Vs}$ ，或者受到其不能形成P沟道TFT(PTFT)的限制。具有 $5\text{cm}^2/\text{Vs}$ 或更高迁移率的TFT只能在450—1200°C温度范围内退火处理之后获得。PTFT只能在薄膜经历这种退火处理之后制造。

然而，在需要高温的工艺中，只有严格选定的衬底材料才可以用。特别是，包括在900至1200°C 进行高温加热的所谓高温工艺是有优越性的，因为它允许采用通过热氧化得到的高质量薄膜作为栅极绝缘膜，但可用的衬底限于那些由诸如石英、蓝宝石和

尖晶石之类的昂贵材料制备的衬底，并且它们也不适于作为大面积应用的衬底。

与上述的高温方法不同，在低温工艺中，衬底材料可在较宽范围内选择，所述低温工艺是指，对于包含采用激光照射的结晶步骤的整个工艺而言，可达到的最高温度为750°C或更低。不过，在有益步骤适应范围和高产率方面，低温形成绝缘膜仍有问题。绝缘膜可在低温下通过溅射法淀积，但此工艺仍然是不佳的，因为其步骤适应范围小且产率低。在低温和高产率条件下，通过化学汽相淀积(CVD)法淀积氧化硅膜也是公知的，比如，等离子体CVD法、低压CVD法，和常压CVD法，其中采用诸如四乙氧基硅烷(TEOS)之类的含硅原子的气体化有机材料(以下称为有机硅烷)作为原材料。不过，所形成的薄膜富含碳原子和烃基，它们凝聚形成捕获中心。因此，那些膜不适于栅极绝缘，因为它们不能提供足够高的绝缘性能且具有太高的界面态密度。

上述的采用有机硅烷作为原材料的氧化硅薄膜不能用作要求相当高的电性能的栅极绝缘膜。因此，它们只能在经历700°C或更高温度下长时间的氧化处理之后才可使用。这种热处理会损伤衬底并影响产量。

本发明已按上述条件实现。

因此，本发明的一个目的是在低温和良好步骤适应范围的条件下形成一种氧化膜，而且还提高了产量并改善了膜的质量。

本发明的另一目的是提出一种制造TFT的工艺方法，此方法可在700°C或更低温度下通过前面指出的几种技术的组合来实现。

本发明的再一个目的是克服现有栅极绝缘膜存在的上述问题，

而提供一种能产生高稳定的特性优良的TFT。

业已发现，上述目的可通过根据本发明的下列实施例实现。

本发明的第一实施例包括：通过以任一种CVD方法淀积由有机硅烷(或者包括用氟取代其中的氢、碳或羟基的有机硅烷的替代产品)分解获得产物形成氧化硅薄膜，所述CVD方法如热CVD(化学汽相淀积)等离子体CVD、光CVD和光等离子体CVD；再用诸如激光脉冲之类的光辐照所淀积的薄膜，以改善其特性，尤其是，通过除去薄膜中的碳原子和羟基消除薄膜中的捕获中心来改善其特性。按此方法，可获得适宜用作TFT的栅极绝缘膜的氧化硅薄膜。用于本发明的激光器是脉冲激光器且最好是诸如受激准分子激光器之类的发射紫外(UV)光的激光器，例如，KrF、ArF、XeCl和XeF激光器。

本发明的第二实施例包括：通过以任一种CVD方法淀积由有机硅烷分解得到的产物形成氧化硅薄膜；将形成的氧化硅薄膜暴露于包括氧、臭氧、氧化氮等的氧化气氛中；并在将薄膜加热至150至400°C的温度范围内的同时，用波长为300nm或更短的UV光辐照，从而除去薄膜中的捕获中心。按此方法，可获得适宜用作TFT的栅极绝缘膜的氧化硅薄膜。

通过上述的本发明的第一实施例和第二实施例的组合可获得进一步的有益效果。例如，可将由有机硅烷获得的氧化硅薄膜暴露于氧化气氛中，并在将薄膜加热至150至400°C的温度范围的同时，用波长为300nm的由激光器发射的UV光辐照薄膜。

本发明的再一个实施例包括将氮离子注入绝缘膜的表面部分，此绝缘膜由在半导体表面上形成的氧化硅膜构成，以便在绝缘膜

的此表面部分中形成氮氧化硅。通过对薄膜进行这种表面氮化处理，可使绝缘膜的表面致密化并使其介电常数增大。尤其是，本发明的此实施例的特征在于，将氮离子注入到作为TFT(绝缘栅型场效应晶体管)的栅极绝缘膜淀积的氧化硅薄膜的表面部分，使得能重新建立作为栅极绝缘体的氮氧化硅薄膜。氮氧化硅薄膜可由化学式 SiO_xN_y 表示，其中x为0至2，最好为0.5至1.5，y为0至4/3，最好为0.5至1。

氧化硅薄膜的表面氮化处理是有益的，因为它使薄膜致密化，使薄膜介电常数提高而允许淀积较厚的膜，并改善了作为绝缘体的薄膜的总特性。

图1是根据本发明的制造TFT的工艺方法的步序图；

图2是根据本发明的TFT的另一种制造方法的步序图；

图3是用于本发明的激光和UV光处理装置的示意图；

图4是根据本发明的一个例子的TFT制造方法的步序图；

图5是根据本发明的另一个例子的TFT制造方法的步序图；

图6是根据本发明的另一例子的制造另一种TFT的方法的步序图；和

图7是根据本发明的TFT的另一种制造方法的步序图。

本发明的第一实施例包括：通过淀积由有机硅烷分解获得的产物形成氧化硅薄膜，所述淀积可由任一种CVD方法实现，诸如热CVD、等离子体CVD、光CVD和光一等离子体CVD；再用脉冲激光束照射所淀积的薄膜，以改善其特性，尤其是通过除去薄膜中的碳原子和烃基使薄膜丧失捕获中心来改善特性。按此方法，可获得适宜用作TFT的栅绝缘膜的氧化硅薄膜。本发明中使用的激光

器是脉冲式激光器，且最好是发射紫外光的激光器，诸如受激准分子激光器，例如KrF、ArF、XeCl和XeF激光器。

强光最好是紫外或红外光。正如后面将描述的，紫外光对去除薄膜中的碳原子和烃基是有效的。红外光快速加热薄膜，以降低诸如薄膜中的晶体缺陷和悬空键之类的捕获中心的密度。

通过激光束或红外光的辐射，可改善半导体薄膜的结晶性，例如，从非晶态变为晶态。当然，半导体薄膜的结晶性的改进可与氧化硅薄膜的改善分开进行。

根据本发明的第二实施例包括：通过采用任一种CVD方法淀积由有机硅烷分解获得的产物形成氧化硅薄膜；将形成的氧化硅薄膜暴露于包含氧、臭氧、氧化氮等的氧化气氛中；在加热薄膜至150至400°C的温度范围内时，用波长为300nm或更短的紫外光辐照，以便去除其中的捕获中心。按此方法，可获得适宜用作TFT的绝缘栅薄膜的氧化硅薄膜。

将前面提及的本发明的第一和第二实施例组合可获得进一步的有益效果。例如，可将由有机硅烷获得的氧化硅薄膜暴露于氧化气氛中，并在加热薄膜至150至400°C的温度范围内时，用由激光器发射的波长为300nm的紫外光辐照。

通常，诸如四乙氧基硅烷(TEOS)之类的有机硅烷，包括那些以氟作为烃基、乙氧基、氢原子等的部分取代基的有机硅烷，在常压和室温下是液态的。因此，如果需要，可将它们在减压条件下加热，以气态引入反应室。当氧化硅薄膜由等离子体CVD法淀积形成时，将适量的氧与有机硅烷相混合，以允许采用诸如氩和氮之类的惰性气体作为载气进行反应。当通过低压CVD或常压CVD

法制备时，有机硅烷和臭氧混合反应，如果需要，可采用上述载气。

在上述方法中，用于改善半导体薄膜的结晶性的退火处理不再是一个决定整个工艺的温度最高的步骤，但诸如氢化退火和栅氧化膜退火之类的其它因素成为工艺的最高温度的决定因素。这容许在宽的材料范围内选择衬底材料。更具体地讲，工艺的最高温度应为700°C或更低，最好为400°C或更低。如上所述，根据本发明的方法可在700°C或更低温度下实施。因此，现有方法中存在的问题，即，由于热膨胀、翘曲等原因导致在大面积衬底上图形移位，可在本发明的方法中得以防止产生。例如，本发明的方法能够在—个尺寸为300mm×400mm的大面积衬底上制造极高精度的多个TFT。因此可以看到，生产率可通过采用本发明的方法得以提高。

另外，通常被认为由于软化点太低不适于作为TFT衬底的钠钙玻璃，在其经过合适的处理之后，可在本发明的方法中被采纳，用于使TFT在其上工作。

根据本发明，—种制造半导体器件的方法包括下列步骤：

在衬底上形成半导体薄膜；

在所述半导体薄膜上形成保护性绝缘膜，所述保护性绝缘膜是透光的。

用光辐照所述半导体薄膜，以改善其结晶性；

除去所述保护性绝缘膜，以暴露出所述半导体薄膜的—个表面；

采用包含有机硅烷的原材料，通过化学汽相淀积，在暴露出

的表面上形成氧化硅薄膜；

用光至少辐照所述氧化硅薄膜；以及
在所述氧化硅薄膜上形成栅极。

辐照半导体薄膜的光为激光脉冲或红外光。而且对所述半导体薄膜的光辐照持续5秒钟至5分钟，以便按30至300°C/秒的速率使所述半导体薄膜的温度升至1000至1300°C，接着按30至300°C/秒的速率降低所述半导体薄膜的温度。至少辐照氧化硅薄膜的光是激光脉冲、红外光或卤素光。而且所述光至少对所述氧化硅薄膜的辐照持续5秒钟至5分钟，以便按30至300°C/秒的速率使所述氧化硅膜的温度升至1000至1300°C，接着按30至300°C/秒的速率降低所述氧化硅薄膜的温度。

本发明的第一应用例包括一个用于驱动使用非晶硅(a-Si) TFT的液晶显示器件(LCD)的有源矩阵(AM)的周边电路。一般说来，可通过在400°C或更低温度下在无碱玻璃(如Corning7059)衬底上形成a-SiTFT来制造a-SiTFT-AMLCD。从其高关断电阻的观点看，a-SiTFT最适宜作为开关元件，不过，如前面所提及的，其工作速度低，且不能由其制造CMOS。因此，通常采用单晶集成电路(IC)形成周边电路，而且采用TAB(带自动粘结)方法或类似方法将矩阵的端点连接至IC的端点。然而，这种组装方法不适用于减小象素的尺寸，并且由此所需的成本占到用于制造整个组件所需全部成本的大部分。

在传统方法中，在同一衬底上形成带有矩阵的周边电路是不可能的。不过，上述麻烦可在本发明的方法中得以消除，因为具有高迁移率的TFT可在与形成a-SiTFT所需的温度大致相同的温

度下形成。

根据本发明的第二应用例，TFT可形成在例如钠钙玻璃即一种比无碱玻璃更价廉的材料上。在钠钙玻璃衬底上形成TFT时，最好是首先在玻璃衬底的表面上形成包含作为主要组分的氮化硅、氧化铝等的绝缘涂层，并再形成诸如氧化硅或类似材料的绝缘底涂薄膜之后，形成TFT。按此方法，可防止玻璃中存在的可移动的(诸如钠的)离子进入TFT。另外，通过使用PTFT而不用NTFT，可以较低的失败率形成用于矩阵的TFT。偶然从衬底进入NTFT的可移动离子形成使NTFT导通的沟道，但，可能进入PTFT的可移动离子却不能形成任何沟道。

本发明的第三应用例提供了一种静态驱动简单矩阵LCD的周边电路。铁电液晶(FLC)材料具有记忆效应，因此，它可提供高对比度的图象，即使它被用于简单矩阵LCD中。不过，这里所用的周边电路通常是通过以与用于a-SiTFT-AMLCD的方法相同的方法诸如TAB方法连接IC而建立的。类似地，TAB用于连接LCD的周边电路，这里所述的LCD是根据胆甾相和向列相之间的相转换以静态方式工作的。包括向列液晶和铁电聚合物的组合的静态驱动LCD在例如JP-A-61-1152(这里引用的缩字“JP-A-”表示未审查的公开日本专利申请)中已提出过，但周边电路还是用TAB方法连接。

由于上述LCD是在简单矩阵中驱动的，它们可方便地提供大的图象平面，且采用不贵的衬底并具有高分辨率。高分辨率图象只能通过压缩端头之间的间距来获得，不过，这可以IC的表面组装困难化为代价来实现。本发明的方法能使周边电路单片地集成

在不贵的衬底上，而不必考虑热的问题。

本发明的第四应用例包括一种所谓的三维IC，它是通过在设有金属连接体的半导体IC上形成TFT来制造的。

显然，还可从本发明中获得各种应用形式。

下面参照非限制性例子更详细地描绘本发明。不过，应当理解，本发明不能被认为是局限于这些例子。

例1

参照图1，将根据本发明的制造TFT（一种半导体器件）的方法描述如下。首先，在Corning7059衬底101（尺寸为300mm×300mm，其尺寸也可为100mm×100mm）上淀积厚度为100至300nm的氧化硅薄膜102，作为底层氧化物薄膜。可通过在氧气氛中溅射或采用等离子体CVD法淀积氧化物薄膜，后一种方法包括分解TEOS并淀积生成物，然后在450至650℃的温度范围内使薄膜退火。

此后，通过等离子体CVD法或LPCVD法淀积非晶硅薄膜103，此薄膜的厚度为30至150nm，最好为50至100nm。接着，用工作于248nm的波长和20ns的脉宽的KrF受激准分子激光器辐照薄膜，如图1(A)所示，以改善硅薄膜103的结晶性。这里使用的激光辐照装置如图3(B)所示。可通过快速热退火(RTA)方法改善薄膜的结晶性，所述方法包括用象激光束那样强的光进行辐照。对于通过辐照激光束或加热已结晶了的硅薄膜进一步用上述强光进行退火还是有效的。诸如具有1.3μm的峰值波长的卤素光之类的红外光对于选择性地加热硅膜特别有效，因为硅薄膜比玻璃衬底更能吸收光。

激光辐照是在将样品加热至150至400℃的温度范围并控制压

强为10mTorr或更低的条件下进行的。结果，得到了具有良好结晶性的薄膜。所照射的激光束的能量密度200至400mJ/cm²，最好为250至300mJ/cm²。由此获得的硅薄膜103的结晶性用拉曼(Raman)散射光谱仪分析，在515cm⁻¹处观察到一个较宽的谱峰，此峰不同于应处于521cm⁻¹处的单晶硅的谱峰。

将硅层103刻图形成岛形区，以给出NTFT区104和PTFT区105。通过分解TEOS并采用RF等离子体CVD(化学汽相淀积)法由分解生成物和氧一起淀积氧化硅薄膜在上面形成栅极氧化膜106，同时将衬底温度控制在200至500℃的范围内，优选200至400℃，最好为200至250℃。TEOS(作为一种有机硅烷)和氧按压强比1:1至1:3供给，同时将压强控制在0.05至0.5Torr的范围内，将RF功率控制在100至250W的范围内。这一步骤也可采用TEOS和臭氧气体作为原材料通过低压CVD或常压CVD法实现，同时将衬底温度控制在150至400℃的范围内，最好是200至250℃的范围内。

对所形成的氧化硅薄膜在400至700℃温度下在含氮气氛中进行热退火处理。

经淀积和热处理过的氧化物薄膜不能用作栅氧化膜，因为它含有大量的起捕获中心作用的羟基。由于这个原因，在氧化硅薄膜热退火处理之后，采用图3中所示的装置至少对氧化硅薄膜(栅极氧化膜)进行激光束辐照，以减少此氧化物薄膜中的捕获中心数量。参照图3(B)，此装置包括一个工作室308，此工作室设有氧气进口310、出口313和石英窗口309，装有加热器314的支架311位于工作室中，以便在其上安放样品312。激光束或强光穿过窗309辐照样。强光辐照可减少氧化物薄膜中的捕获中心数目，

同时，提高氧化硅薄膜的密度并改善半导体和氧化硅薄膜间的界面。

这一步骤按下列方式实现。首先，将工作室抽至足够高的真空度，将氧、臭氧或氧化氮（即 NO_2 ， NO 和 N_2O ）输入工作室中，开始激光束或强光的辐照。辐照是在10Torr或更低的减压条件下，或大气压强的氧化气氛中进行的。通常，采用KrF激光束作为上述激光束。强光一般是非相干的UV（紫外）光。当采用激光时，激光以250至300 mJ/cm^2 的能量密度进行10次发射。辐照期间的温度最好维持在150至400 $^\circ\text{C}$ 的范围内，典型值为300 $^\circ\text{C}$ 。采用IR（红外）光作为强光，例如波长为1.3 μm 的卤素光，进行RTO（快速热氧化）也是有用的。RTO工艺包括用IR光瞬时加热氧化物薄膜，以降低薄膜中的捕获中心数目。所照射的表面被快速加热至1000至1300 $^\circ\text{C}$ 的温度范围内，最好是在1000至1200 $^\circ\text{C}$ 的范围内，以改善半导体和栅氧化膜之间的界面的特性。通过退火可使栅氧化膜的界面态密度降至 10^{11}cm^{-2} 或更低。另外，在RTO的情况下，辐照栅氧化膜的光至少应持续5秒至5分钟，以使栅氧化膜的温度以30至300 $^\circ\text{C}/\text{秒}$ 的速率升至1000至1300 $^\circ\text{C}$ ，接着再以30至300 $^\circ\text{C}/\text{秒}$ 的速率降低栅氧化膜的温度。

随后对形成的氧化硅薄膜进行热退火，退火是在400至700 $^\circ\text{C}$ 温度下在包含氮或氧的气氛中进行的。

用电子束汽相淀积法淀积200nm至5 μm 厚的铝膜，并对此铝膜进行刻图，从而在栅极氧化膜上得到栅电极107和108，如图1(C)所示。采用电子束淀积法淀积此铝膜是为得到具有高反射率的薄膜，因为此薄膜以后要阻挡激光辐照。如此获得的铝膜是光

滑的，以致于通过光学显微镜观察不到颗粒。通过电子显微镜观察到的颗粒尺寸为200nm或更小。这些颗粒的尺寸必须控制到小于该方法中所用的激光的波长。

采用栅极作掩模，以自对准方式，通过离子照射岛形硅膜或通过离子掺杂工艺，将杂质注入到各个TFT的岛形硅膜中。更具体的讲，首先采用磷化氢(PH_3)气体作为掺杂气体按 2×10^{15} 至 $8 \times 10^{15} \text{cm}^{-2}$ 的剂量注入磷，在用光致抗蚀剂仅仅将岛形区104覆盖后，采用乙硼烷作为掺杂气体按 4×10^{15} 至 $10 \times 10^{15} \text{cm}^{-2}$ 的剂量将硼仅仅掺入岛形区105。在这个方法中，硼以高于磷的剂量掺入薄膜中。

接着，如图1(D)所示，以栅电极作掩模，用诸如波长为248nm的KrF激光束之类的光按20nm的脉宽辐照所形成的结构，以恢复被损坏的掺杂区的结晶性。为此激光辐照步骤所用的装置如图3(B)所示。激光运行于200至 $400 \text{mJ}/\text{cm}^2$ 范围的能量密度，最好是250至 $300 \text{mJ}/\text{cm}^2$ 的范围。

在这种情况下，样品是不加热的。这样便得到了N型杂质(磷)区109和110，及P型杂质(硼)区111和112。这些区域的薄层电阻在200至 $800 \Omega/\square$ 的范围内。采用TEOS作为原材料，并在使用等离子体CVD法的情况下与氧组合，或在使用低压CVD或常压CVD法的情况下与臭氧组合，在上面淀积300nm厚的氧化硅薄膜，作为层间绝缘体113。在此步骤的全过程中，衬底的温度维持在150至 400°C 的范围内，最好为200至 300°C 。

在TFT的源/漏区中开出接触孔后，形成铝连线114—116。图1(E)示出了一个倒相电路，它包括左侧的一个NTFT和另一侧的一

个PTFT。TFT的迁移率对于NTFT而言为 $50-100\text{cm}^2/\text{Vs}$ ，而对于PTFT而言为 30 至 $100\text{cm}^2/\text{Vs}$ 。由于在此例中的最高工艺温度为 400°C 或更低，因此在诸如Corning7059之类的无碱玻璃衬底上未产生收缩或翘曲。结果是，可由上述衬底很好地制造大面积显示器或驱动电路，因为如上述大尺寸的衬底上的图形基本上不产生移位。

例2

参照图2，对根据本发明在钠钙玻璃衬底上制备TFT以形成AM LCD元件的工艺做以下描述。首先，在由厚度为 1.1mm 和尺寸为 $300\text{mm}\times 400\text{mm}$ 的钠钙玻璃板制成的衬底201的全部表面上淀积氮化硅薄膜202作为阻挡层。由于钠钙玻璃富含钠，因此采用等离子体CVD法淀积作为阻挡层的氮化硅薄膜，薄膜厚度为 5 至 50nm ，最好为 5 至 20nm ，以防止在TFT中发生钠扩散。这种通过用氮化硅或氧化铝薄膜涂覆衬底制成阻挡层的技术公开于由本申请人申请的日本专利申请NO. 平-3-238710和平-3-238714中。

在氧化物(氧化硅)底层203形成后，通过LPCVD或等离子体CVD法淀积厚度为 30 至 150nm 最好为 30 至 50nm 的硅膜204。在 400°C 温度下对此膜进行1小时的脱氢处理，然后刻图形成岛形半导体区作为TFT的有源层。采用TEOS作为原材料通过等离子体CVD法在氧气氛中淀积栅绝缘膜205，此膜厚度为 70 至 120nm ，典型厚度为 100nm 。衬底温度维持在 400°C 或更低，最好在 200 至 350°C 范围内，以防止在衬底上发生收缩或翘曲。不过，所形成的氧化硅薄膜含有大量的羟基和许多捕获中心。特别是，例如，界面态密度达 10^{12}cm^{-2} 或更高，它远远超出了栅绝缘膜所允许的密度。

因此，如图2(A)所示，用由KrF激光器发射的激光束或具有

相当强度的光辐照栅绝缘膜205和岛形半导体区204，以改善岛形半导体区的结晶性，并通过降低其中的捕获中心数目改善栅绝缘膜205的特性。这就是说，此步骤包含了硅膜的结晶化和栅极氧化膜的改善，这在前述的例1中是在两个步骤中分别完成的。如果使用了强光，那么用IR光例如波长 $1.3\mu\text{m}$ 的卤素光进行退火，在此情况下尤其有效。

该步骤中的激光辐照最好是在存在过量氧的条件下在10Torr或更低的减压下进行。减压是较佳选择，因为在氧化物薄膜中存在的碳原子可很容易地被放出。氧分压控制在例如1至10Torr的范围内。激光束按250至300mJ/cm²的能量密度辐照，并发射10次。温度最好维持在150至400°C的范围内，典型值为300°C。激光辐照采用图3(B)所示的装置进行。结果，硅膜204改善了结晶性，而栅氧化膜的界面态密度降低至 10^{11}cm^{-2} 或更低。

在以与例1中相同的方法形成铝栅极之后，将整个结构与衬底一起作为阳极浸入电解液中，并施加电流，以便在包含栅电极在内的铝连线的表面上形成厚度为206nm的阳极氧化涂层209。阳极氧化技术公开于由于本申请人申请的日本专利申请NO. 平—4—30220、平—4—38637和平—4—54322中。此步骤后得到的结构如图2(B)所示。另外，在完成阳极氧化时，可将负电压反向加至此结构；例如，可在0.1至5小时的时间内施加—100至—200伏范围的电压，同时最好将衬底温度维持在100至250°C的范围内，典型值为150°C。通过采用这个附加步骤，可将氧化硅中的或氧化硅和硅的交界处的移动离子吸引至铝栅电极。在阳极氧化过程中或其后对栅电极施加负电压的技术公开于由本申请人1992年4月7

日申请的日本专利申请NO. 平-4-1155-3中。

随后通过离子掺杂以自对准方式将作为P型杂质的硼注入硅层中，以形成TFT的源/漏区208和209，并用能量密度为250至300 mJ/cm²的KrF激光束辐照，以恢复由离子掺杂工艺损伤的硅膜的结晶性。在激光辐照之后，源/漏区的薄层电阻在300至800 Ω/□的范围内。在此步骤中，通过强光最好是IR光辐照退火是有益的。

在用聚酰亚胺形成层间绝缘膜210之后，采用ITO形成像素接触层211。此后形成接触孔，以使用铬/铝多层膜在TFT的源/漏区建立接触212和213，铬/铝多层膜包括厚度为20至200nm典型值为100nm的下层铬膜和厚度为100至2000nm典型值为500nm的上层铝膜。多层膜最好采用溅射法连续淀积。由此得到的两个接触之一213连至ITO。最后，在氢气中在200至300℃ 的温度下将此结构退火处理2小时，以完成硅的氢化。这样就得到了一个完成的TFT。将多个同时制备的这种TFT组装成一个矩阵，以获得一个AMLCD器件。

例3

参照图1，对根据本发明制备另一种TFT的工艺做如下描述。首先，在Corning7059衬底101上淀积100至300nm厚的氧化硅薄膜作为底层氧化膜。此后通过等离子体CVD或通过LPCVD淀积非晶硅薄膜103，此薄膜103厚度为30至150nm，最好为50至100nm。随后，如图1(A)所示，用运行于248nm波长和20ns脉宽的KrF受激准分子激光辐照此薄膜，以改善硅膜103的结晶性。可通过辐照如激光束一样强的光将硅膜加热到1000至1200℃ 的温度范围内来改善此膜的结晶性。

将硅层103刻图成岛形区，以给出NTFT区104和PTFT区105。

通过分解TEOS(有机硅烷)并采用RF等离子体CVD法由分解生成物与氧一起淀积氧化硅薄膜，在上面形成栅氧化膜106。这样淀积的氧化膜不能用作栅氧化膜，因为它含有大量的起捕获中心作用的羟基。由于这原因，采用图3(A)所示的装置同时辐照激光束和强光，以减少氧化膜中的捕获中心的数目。这一步骤还可使氧化膜的致密。强光可以是UV(紫外)光或同时进行快速加热的IR光。参照图3(A)，该装置包括一个工作室301，此工作室设有提供氧气流的一个氧气进口305、一个出口306、和一个UV灯303；装有加热器307的支架302位于工作室中以使样品304装放于其上。用波长为300nm或更短的UV(紫外)光至少辐照栅氧化膜，以实现退火。在此装置中采用一个40WUV灯能发射峰值波长大约为250nm的光谱的光。

在工作室中，氧、臭氧或氧化氮(例如 NO_2 、 NO 和 N_2O)的气流正对样品吹入。不必设将工作室抽至真空的特定步骤。因此，可在大气压强下实现UV光照射。UV光使氧化性气体经历光化学反应，从而产生活性氧或臭氧。这些活性物质随后与氧化硅薄膜中的碳、烃等反应，从而将薄膜中的碳原子浓度降低到足够低的水平。在反应过程中，样品温度最好保持在150至400℃的范围内，典型值为300℃。结果，界面态密度降低至 10^{11}cm^{-2} 或更低。

图3(C)所示的装置可用于替代图3(A)所示的装置。参照图3(C)，此装置包括一个工作室315，此工作室具有一个氧化进口320、一个出口321和一个UV灯317；支架318位于工作室中用于在其上安放样品319。在此装置中，诸如氧、臭氧和氧化氮之类的氧化

性气体是在工作室抽至足够高的真空度后被引入工作室的。

采用电子束汽相淀积法淀积200nm至5 μ m厚的铝膜，并将其刻图，以在栅氧化膜上得到栅电极107和108，如图1(C)所示。以栅极作为掩模，通过按自对准方式进行离子掺杂工艺，将杂质注入到各TFT的岛形硅膜中。如图1(D)所示，用波长248nm的KrF激光以20nm的脉宽辐照所形成的结构；以恢复损伤的掺杂区的结晶性。这样便获得了N型杂质(磷)区109和110，以及P型杂质(硼)区111和112。这些区的薄层电阻在200至800 Ω/\square 的范围内。采用TEOS作为原材料在上面淀积300nm的氧化硅薄膜。

在TFT的源/漏区形成接触孔之后，形成铝连线114和116。图1(E)示出了一个倒相电路，它包括在左侧的一个NTFT和另一侧的一个PTFT。TFT的迁移率对于NTFT为50至100 cm^2/Vs ，对于PTFT为30至100 cm^2/Vs 。这样便得到了一个五位移位寄存器，并且证实，在20伏的漏极电压下，可以工作在10MHz或更高频率。

例4

参照图7，对根据本发明制造TFT的方法做如下描述。首先，在Corning7059衬底101(尺寸为300mm \times 300mm，它的尺寸也可以是100mm \times 100mm)上淀积100至300nm厚的氧化硅薄膜102作为底层氧化膜。此氧化膜是通过在氧气氛中用溅射法或采用等离子体CVD法淀积的，后者包括分解TEOS并淀积生成物，接着在450至650 $^{\circ}\text{C}$ 的温度范围内对此膜进行退火处理。

此后通过等离子体CVD法或通过LPCVD法淀积非晶硅薄膜103，此薄膜厚度为30至150nm，最好为50至100nm。随后如图7(A)所示，用运行于248nm波长和20ns脉宽的KrF受激准分子激光辐照此薄膜，

以改善硅膜103的结晶性。这里采用图3(B)所示的激光照射装置。还可通过包括辐照象激光束那样强的光的快速加热退火(RTA)方法改善此薄膜的结晶性。对已通过激射激光束或通过加热而结晶了的硅膜进一步采用上述强光进行退火处理也是有效的。诸如峰值波长为 $1.3\mu\text{m}$ 卤素光之类的IR光对选择性地加热硅膜特别有效,因为与玻璃衬底相比,硅膜更能吸收光。

激光辐照是在将样品加热至 150 至 400°C 的温度范围内并将气压控制在 10mTorr 或更低的条件下进行的。结果,得到了具有良好结晶性的薄膜。激光以 200 至 $400\text{mJ}/\text{cm}^2$ 最好为 250 至 $300\text{mJ}/\text{cm}^2$ 的能量密度辐照。用拉曼散射光谱仪分析如此获得的硅膜103的结晶性,在 515cm^{-1} 处观察到一个较宽的谱峰,此谱峰与应处于 521cm^{-1} 处的单晶硅的谱峰不同。

将硅层103刻图成岛形区,从而给出NTFT区104和PTFT区105。在氧化气体中在 500 至 700°C 的温度范围内使岛形NTFT区104和PTFT区105的表面部分氧化,而形成 20 至 200\AA 厚的第一氧化硅层120。氧化气体可以是例如 99.9% 或更高纯度的干氧。通过分解TEOS(有机硅烷)并采用RF等离子体CVD(化学汽相淀积)法由分解产物与氧一起在第一氧化硅层上淀积作为第二氧化硅层的栅氧化膜106,同时将衬底温度控制在 200 至 500°C ,优选 200 至 400°C ,最好为 200 至 250°C 。TEOS和氧按 $1:1$ 至 $1:3$ 的压强比提供,同时将压强控制在 0.05 至 0.5Torr ,将RF率控制在 100 至 250W 。这一步骤还可采用TEOS和臭氧作为原材料通过低压CVD或常压CVD法实现,同时将衬底温度控制在 150 至 400°C ,最好在 200 至 250°C 。

在 400 至 700°C 在氮气氛中对形成的氧化硅膜进行热退火处理。

这样淀积和退火后的氧化膜不能用作栅氧化膜，因为它含有大量的起捕获中心作用的羟基。由于这个原因，采用图3(B)所示的装置，用激光束至少对第一和第二氧化硅层进行辐照，以降低氧化膜中的捕获中心的数量。光线可至少对第一和第二氧化硅层辐照5秒钟至5分钟，以便以30至300°C/秒的速率使所述的第一和第二氧化硅层的温度升至1000至1300°C，随后以30至300°C/秒的速率降低第一和第二氧化硅层的温度。参照图3(B)，该装置包括一个工作室308，此工作室具有一个氧气进口310、一个出口313和一个石英窗口309；一个装有加热器314的支架311位于工作室中，以便其上装放样品312。激光束或强光通过窗309照射至样品上。强光的照射使氧化膜中的捕获中心的数量减少，而且同时使氧化硅膜密度提高，并改善了半导体与氧化硅膜之间的界面。

这一步骤以如下方式进行。首先，将工作室抽至足够高的真空度，并将氧气、臭氧或氧化氮(如NO₂、NO和N₂O)引到入工作室中，以便开始激光束或强光的辐照。辐照是在10Torr或更低的减压下，或者在大气压强的氧化气氛中进行的。通常，用KrF激光束作为上述激光束。强光一般是非相干UV光。当采用激光时，激光应以250至300mJ/cm²的能量密度发射10次。在辐照期间温度最好维持在150至400°C的范围内，典型值为300°C。采用IR光作为强光，例如，波长为1.3μm的卤素光，进行RTO(快速热氧化)处理也是有益的。RTO工艺包括采用IR光对氧化膜进行瞬时加热，以减少膜中的捕获中心的数量。被辐照的表面被快速加热到1000至1200°C的温度范围，以改善半导体和栅氧化膜之间的界面的特性。通过退火可使栅氧化膜的界面态密度降至10¹¹cm⁻²或更低。

随后在400至700°C温度下在氮或氧气氛中对形成的氧化硅膜进行热退火处理。

用电子束汽相淀积法淀积厚度为200nm至5 μm的铝膜，再经刻图处理，获得图7(C)所示的栅电极107和108。由电子束淀积法来淀积铝膜是为获得具有高反射率的薄膜，因为此薄膜以后要阻挡激光辐照。这样得到的铝膜是光滑的，以致于通过光学显微镜观察不到颗粒。通过电子显微镜观察，颗粒尺寸为200nm或更小。必须将这些颗粒的尺寸控制到小于本方法中所用激光的波长。

采用栅电极作为掩模，以自对准方式通过离子掺杂工艺，将杂质注入到每一TFT的岛形硅膜中。更具体地讲，首先采用磷化氢(PH_3)气体作为掺杂气体按 2×10^{15} 至 $8 \times 10^{15} \text{cm}^{-2}$ 的剂量注入磷，并在用光致抗蚀剂仅仅覆盖岛形区104后，采用乙硼烷(B_2H_6)作为掺杂气体按 4×10^{15} 至 $10 \times 10^{15} \text{cm}^{-2}$ 的剂量将硼仅仅注入岛形区105。在这个方法中，硼以高于磷的剂量掺入薄膜中。

如图7(D)所示，用波长为248nm的KrF激光束按20nm的脉宽照射所得到的结构，以恢复被损伤的掺杂区的结晶性。用于此激光辐照步骤的装置如图3(B)所示。激光运行于200至400mJ/cm²的范围内，最好在250至300mJ/cm²范围内，在这种情况下样品是不加热的。这样就获得了N型杂质(磷)区109和110，以及P型杂质(硼)区111和112。这些区的薄层电阻在200至800Ω/□的范围内。采用作为原材料的TEOS在用等离子体CVD法的情况下与氧组合，或者在用低压CVD或常压CVD法的情况下与臭氧组合淀积300nm厚的氧化硅膜作为层间绝缘膜113。在此步骤的全过程中，衬底的温度维持在150至400°C，最好是200至300°C。

在TFT源/漏区形成接触孔之后，形成铝连线114至116。图7(E)示出一个倒相电路，它包括左侧的NTFT和另一侧的PTFT。TFT的迁移率对于NTFT为50至100cm²/Vs，而对于PTFT为30至100cm²/Vs。由于本例中的最高工艺温度为400°C或更低，因此在诸如Corning7059衬底之类的无碱玻璃衬底上未产生收缩或翘曲。结果是，可由上述衬底很好地制造大面积显示器或驱动电路，因为如上述的大尺寸的衬底上的图形基本上不产生移位。

例5

下面对在AMLCD器件的象素电极部分上制备NTFT(绝缘栅场效应晶体管)的一个例子进行描述。当然，对于各种改进而言，基本结构是相同的，所述改进诸如代替NTFT而形成的PTFT，以及为液晶显示器件的周边电路形成的TFT。另外，与本例中的结构相似的结构可用作图象传感器或其它类型IC的TFT的基本结构。

参照图4和5，对本例的制造工艺给予描述。参照图4，通过溅射法在玻璃衬底11上淀积2000Å厚的氧化硅膜(图中未示出)作为基底涂层。按公知技术，通过等离子体CVD法在上面淀积1000Å厚的非晶硅膜12。然后采用500Å厚的氧化硅形成一个掩模401，此掩模设有一个能露出下面非晶硅薄膜的部位14。

接着，通过溅射法淀积20Å厚的硅化镍膜。此薄膜与组成元素镍结合加速下面的非晶硅薄膜12的结晶。此膜的厚度通常为5至200Å。在这种情况下，镍用于加快非晶硅薄膜的结晶，但属于周期表的Ⅷ族的任一元素均可用来替代镍，比如，铁(Fe)、钴(Co)、钌(Ru)、铑(Rh)、钯(Pd)、锇(Os)、铱(Ir)和铂(Pt)。属于周期表的Ⅲd族的那些元素也是可用的，并且特别应提出的是

钪(Sc)、钛(Ti)、钒(V)、铬(Cr)、锰(Mn)、铜(Cu)和锌(Zn)。金(Au)和银(Ag)也是本发明中有用的元素。其中特别优选Ni、Pd、Cu和Au。这些元素可借助任一种手段掺入薄膜中，比如，通过采用溅射法、包括用等离子溅射的等离子体处理法、CVD法和汽相淀积法，在非晶硅薄膜的上表面或下表面上淀积薄膜，以及通过离子注入直接将元素引入非晶硅薄膜中。

此后除去作为掩模的氧化硅膜401，以便将硅化镍膜选择性地留在非晶硅薄膜12的表面部位14上。随后，通过照射例如1.3 μm 波长的IR光瞬间加热非晶硅薄膜的所选表面部位，使非晶硅薄膜的表面部位14中的镍合金化。按此方式可形成硅化镍部位。该步骤对有效地结晶是有益的，因为它使镍在后面的退火结晶步骤中容易扩散。

此后在550°C温度下在惰性气体气氛中进行4小时的退火处理。热处理使非晶硅薄膜12结晶。在此步骤中，结晶沿平行于衬底的方向发生，如图中的箭头10所示，从而得到针状或柱状晶体。晶体生长超过40 μm 或更长的距离。结晶工艺不必总是按上述方式进行，也可用激光束辐照，或者根据公知技术在600°C温度下进行24小时或更长时间的热退火处理。另外，薄膜也可保持非晶态(参考图4(B))。

随后，通过部件隔离建立有源层。这里有源层是指其中将要形成源/漏区和沟道形成区的区域。最好通过蚀刻除去以硅化镍形成引入了镍的含镍区14，因为这些部分含有过高浓度的镍。所留下的平行于衬底生长的中间部分可很好地用作有源层。

紧接上述步骤，形成1500Å厚的氧化硅薄膜13作为栅绝缘膜。

最好将氯原子加至这层氧化硅薄膜中，因为此后该薄膜会对杂质离子产生吸杂作用。

参照图4(C)，将氮离子注入到氧化硅薄膜13中。在此步骤中，在氧化硅薄膜的表面上形成了氮氧化硅(silicon oxynitride)表面。不过，应避免氮离子通过氧化硅薄膜13进入有效层。此步骤的关键是只在氧化硅薄膜13的附近产生氮化作用。

氮氧化物膜13具有4至6的介电常数，这是由于上述步骤中的氮离子注入造成的。4至6的介电常数高于氧化硅薄膜的3.8至4.0的介电常数。另外，薄膜本身可致密化。结果，诸如在栅绝缘膜中的杂质离子(钠离子)输运、针孔引起的泄漏、和耐压等问题得以解决。另外，可建立较厚的栅绝缘膜，因为其介电常数高于氧化硅薄膜的介电常数。这种优点对解决漏电流和针孔问题是有利的。

在将氮离子注入到氧化硅栅绝缘膜13之后，最好再通过向氧化硅栅绝缘膜13照射红外线进行光退火处理。使用波长大致为1至2 μm 的近红外光尤其有益，因为这样可消除硅膜12中的缺陷和悬空键，而不用加热玻璃衬底，同时还可以降低栅绝缘膜13和硅膜12之间的界面态密度。这些优点极大地促进了TFT特性的改善。

通过对栅绝缘膜13上的已形成的6000 \AA 厚的铝膜进行刻图处理，形成栅极接触15。通过阳极氧化法，使栅极接触15的表面氧化，从而在栅极接触15的表面上形成氧化层151。这个氧化层151在后面的离子注入步骤中用于形成偏移栅极结构，其厚度则确定偏移栅极长度。因此，在本例中形成厚度为2000 \AA 的氧化层。结果得到了图4(D)所示的结构。

在本例中，栅极接触可采用公知材料形成于硅上。

参照图5(A)，在通过离子注入法掺入磷(P)之后，以自对准方式形成源/漏区16和18，以及沟道形成区17。接着，用激光束或IR光辐照使源/漏区退火。

在上面形成一层聚酰亚胺膜层间绝缘膜19，并形成ITO电极20作为象素电极。在开孔步骤后，形成源/漏电极21和22。接触体22中的一个连接至象素电极20。这样便得到了一个带象素电极的完整的NTFT，如图5(B)所示。

如此获得的TFT包括晶体硅薄膜，此薄膜由沿平行于衬底的方向生长的硅晶体组成。因此，由于载流子沿单取向单晶的晶界移动，此TFT具有高迁移率。

例6

本例如描述的是一个由PTFT和NTFT按互补方式组成的电路结构。本例的结构可用于图象传感器的IC，以及液晶显示器件的象素和周边电路。

参照图6，对本例的制造工艺进行描述。通过溅射法在玻璃衬底11上形成2000Å厚的氧化硅膜(图中未示出)作为底涂层。尔后，通过等离子体CVD法在上面淀积非晶硅薄膜12，并加热至600℃退火处理24小时。

在上述加热结晶步骤之后，采用IR光对所形成的结构进行退火处理是极其有益的。IR光的辐照不仅消除了硅膜中的缺陷和悬空键，也改善了硅的结晶性并因此提高了膜的致密度。使用波长约为1至2μm的近红外光尤其有益，因为此范围的光可由硅膜选择性地吸收，但不为玻璃衬底吸收。因此，硅膜可被加热至约

800°C而不明显加热衬底。

然后，通过部件隔离建立两个岛形有源层。这两个有源层以后将变为PTFT和NTFT。此后通过溅射法淀积厚度为1500Å的氧化硅薄膜13作为栅绝缘膜。按照与例5中相同的方式，进行离子注入，将氮离子掺入氧化硅薄膜，以便获得作为栅绝缘膜的氮氧化硅薄膜13。所得到的结构如图6(B)所示。

通过对形成于栅绝缘膜13上的6000Å厚的铝膜进行刻图处理，形成栅极接触31和33。通过阳极氧化使栅极接触31和33的表面氧化，从而在栅极接触的表面上形成氧化层32和34。另外，在用抗蚀剂掩蔽后，按顺序分别将磷离子和硼离子注入相应的层区。按此方法，可获得P型部位35和37以及N型部位38和40。这样就以自对准方式一起得到了用于PTFT的源/漏区35和37与用于PTFT的沟道形成区36，以及用于NTFT的源/漏区38和40与用于NTFT的沟道形成区39。此后用激光束或IR光辐照使源/漏区退火。结果得到了图6(C)所示的结构。

在开孔步骤之后，形成聚酰亚胺或氧化硅薄膜作为层间绝缘膜41，再形成电极42、43和44。这样就实现了一个包括PTFT和NTFT的完整结构，PTT和NTFT的输出连至电极43。所得到的结构如图6(D)所示。

正如前面所述，本发明通过低温工艺并以高产额方式提供了一种TFT。特别是，当TFT形成于大面积衬底上以用于有源矩阵和驱动电路中时，本发明对工业做出了很大贡献。尽管在例子中未特别说明，但本发明可用于通过在单晶IC和其它类IC上叠置半导体IC来制造所谓的三维IC。另外，虽然上述例子主要涉及各种

LCD，但限明显，本发明可用于在绝缘衬底上直接形成的电路，比如图象传感器。再者，用氮氧化硅薄膜作为栅绝缘膜带来以下好处。

可获得致密的栅绝缘膜，这使栅绝缘膜内的固定电荷、静态击穿和针孔等问题得以解决；并且，可形成厚的栅绝缘膜。

虽然本发明已参考特定实施例得以详细描述，但很明显，在不脱离本发明的精神和范围的条件下，本领域的技术人员可做出各种变换和改进。

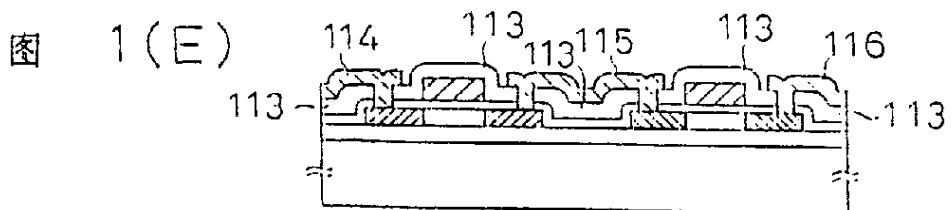
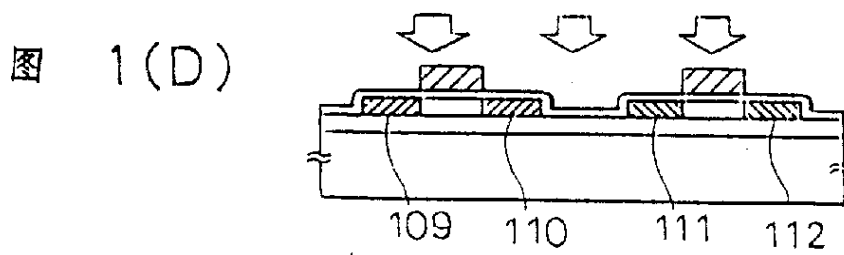
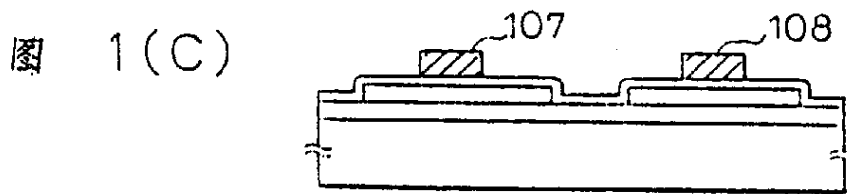
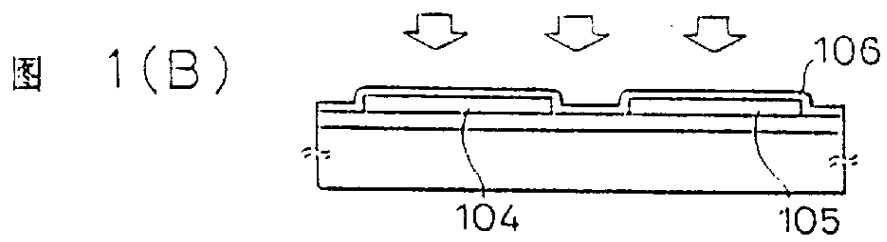
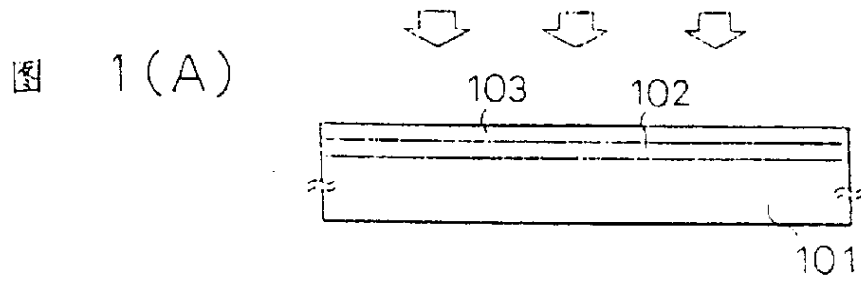


图 2(A)

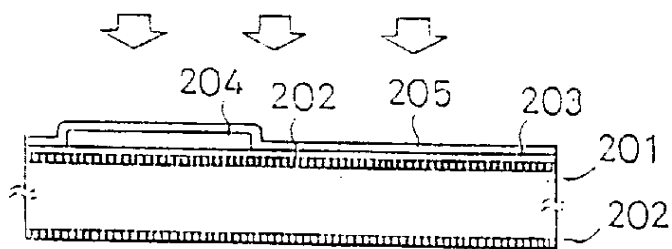


图 2(B)

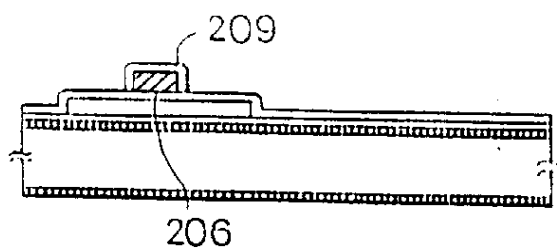


图 2(C)

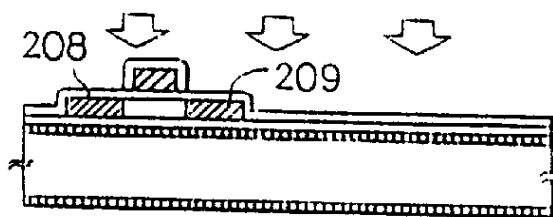


图 2(D)

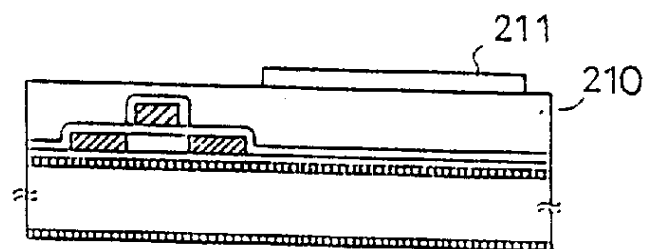


图 2(E)

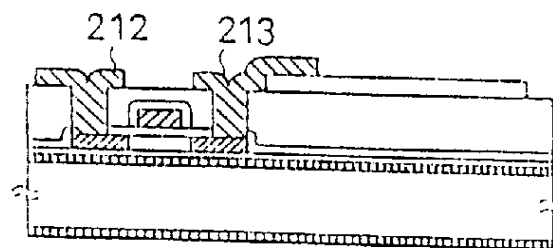


图 3(A)

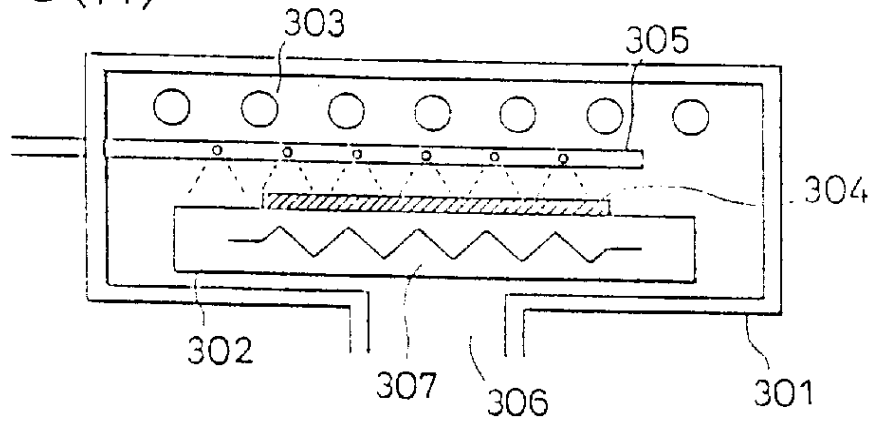


图 3(B)

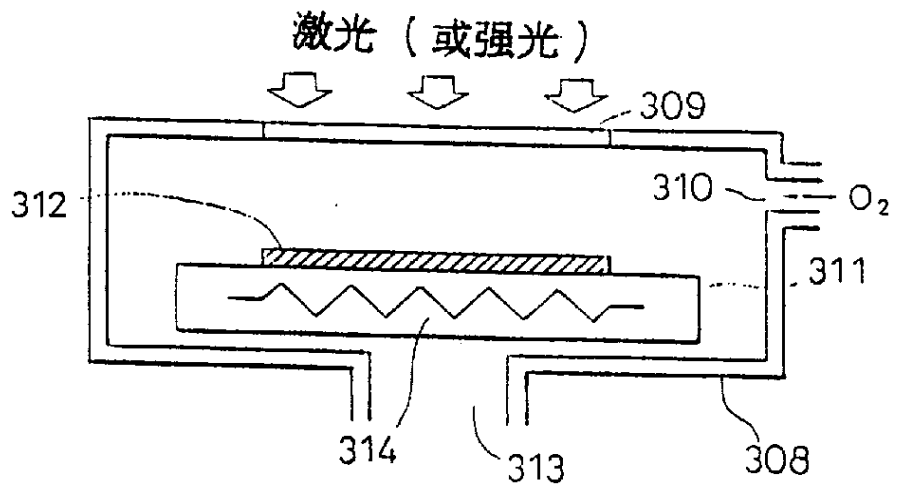


图 3(C)

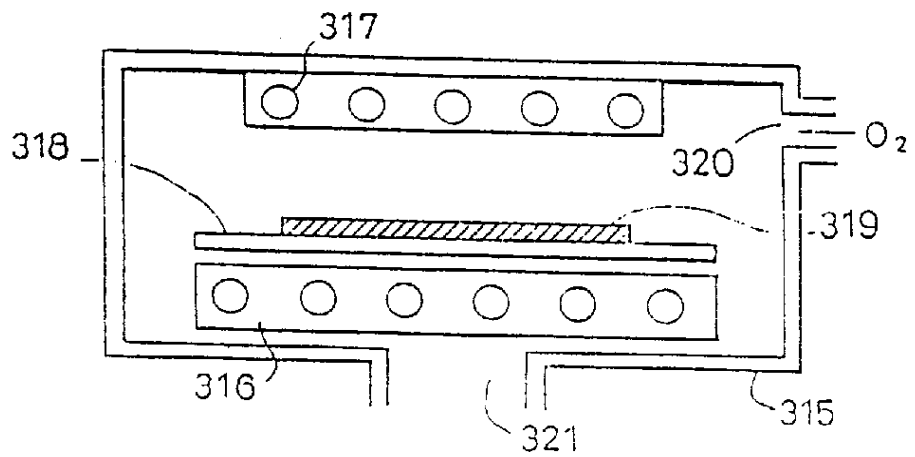


图 4(A)

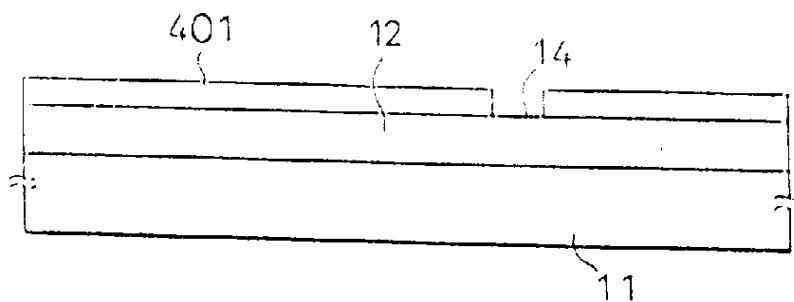


图 4(B)

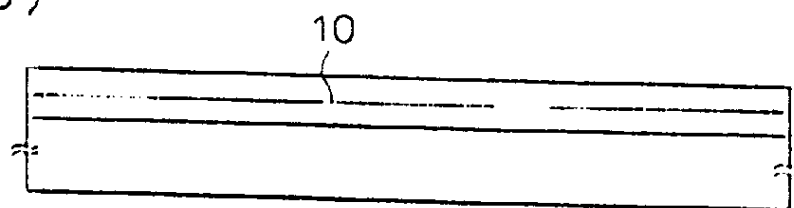


图 4(C)

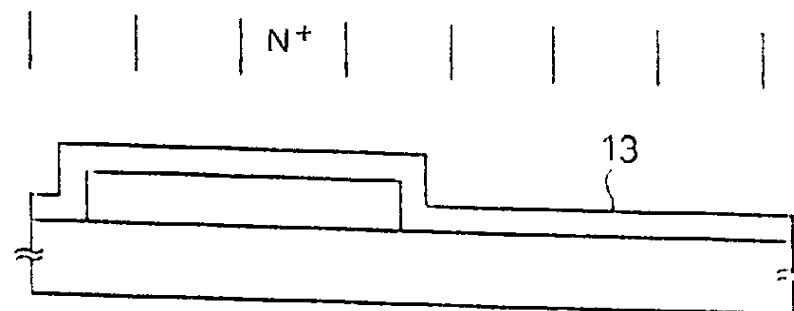


图 4(D)

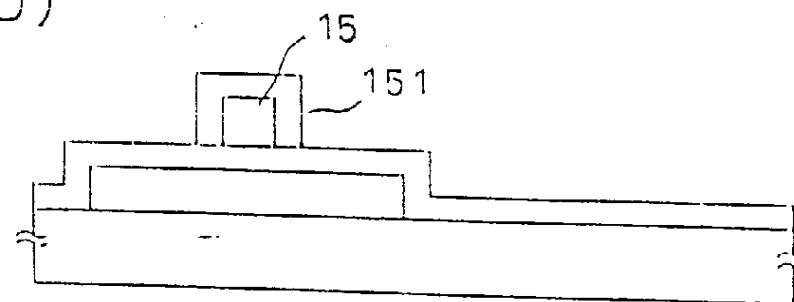


图 5(A)

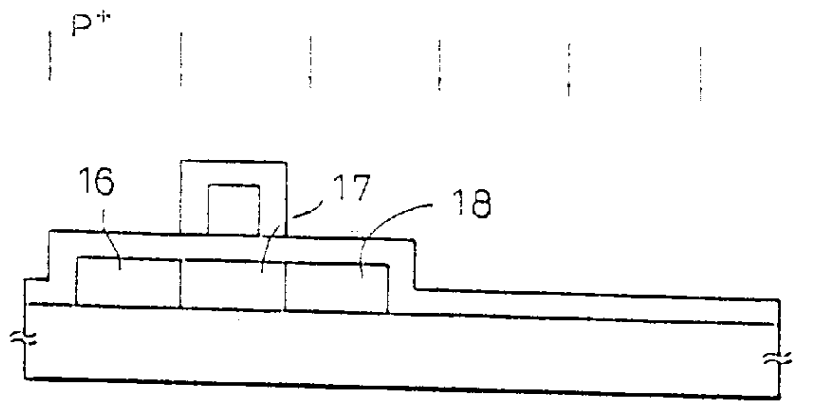


图 5(B)

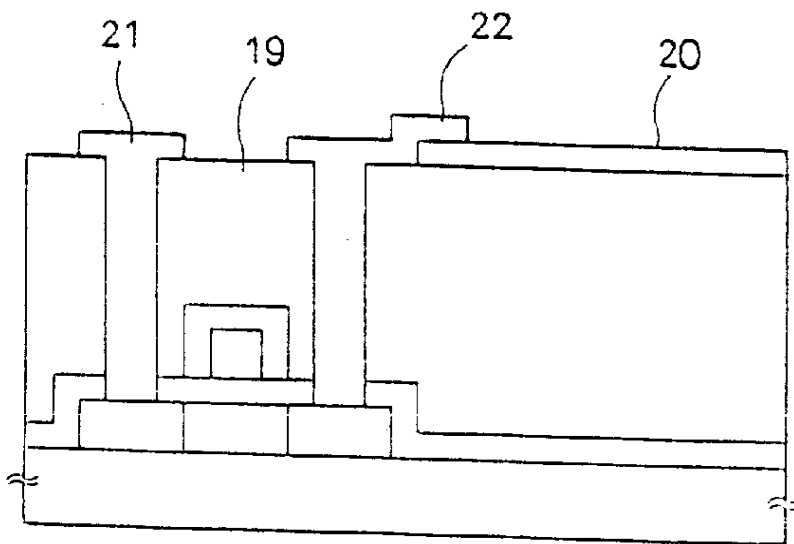


图 6(A)

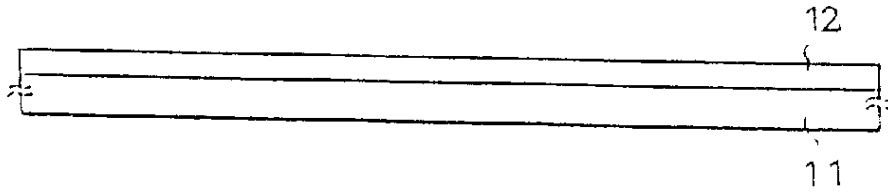


图 6(B)

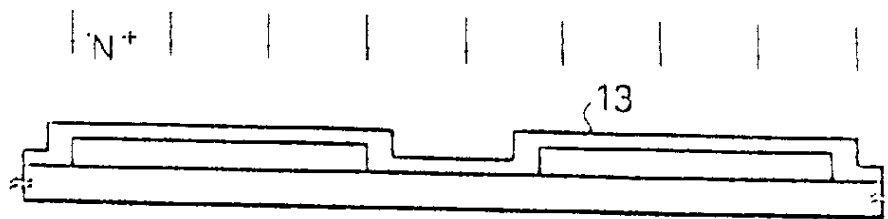


图 6(C)

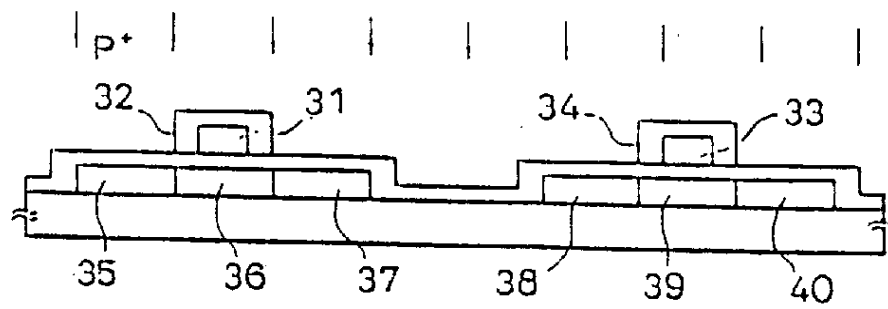


图 6(D)

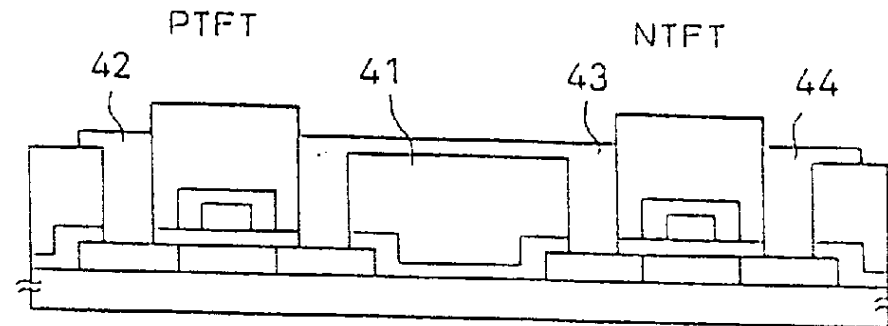


图 7(A)

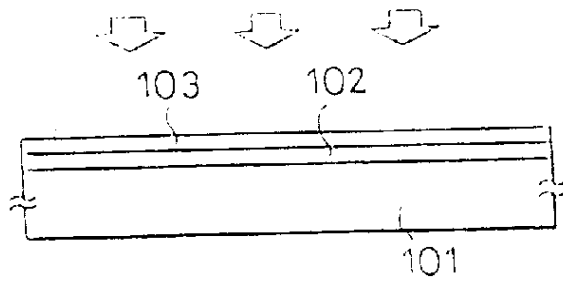


图 7(B)

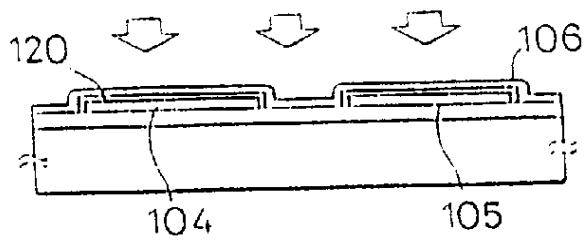


图 7(C)

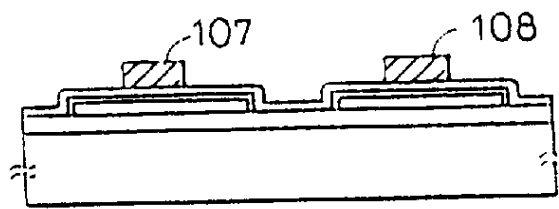


图 7(D)

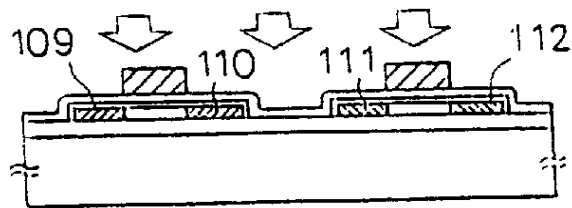


图 7(E)

