

ČESKOSLOVENSKÁ  
SOCIALISTICKÁ  
REPUBLIKA  
(19)



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIŠ VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

**260738**

(11)

(B1)

(51) Int. Cl.<sup>4</sup>  
H 03 M 1/12

(22) Přihlášeno 15 05 87  
(21) (PV 3504-87.A)

(40) Zveřejněno 16 05 88

(45) Vydáno 15 05 89

(75)

Autor vynálezu

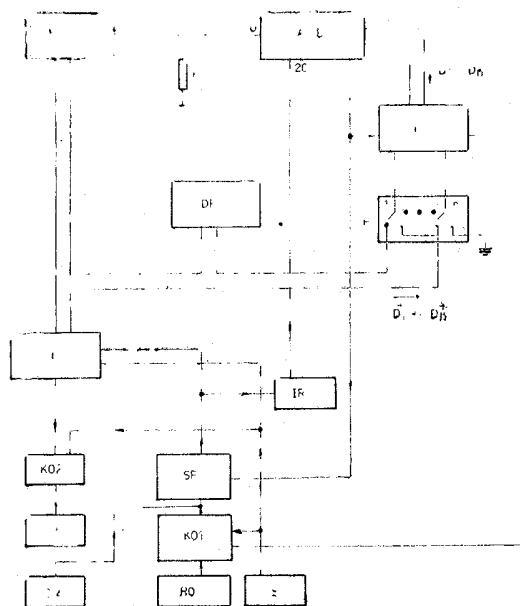
BYDŽOVSKÝ JAN ing. CSc., PRAHA

## (54) Zapojení testovacího obvodu pro analogově-číslicové převodníky

1

Řešení se týká zapojení testovacího obvodu pro analogově-číslicové převodníky. K testování se využívá referenční číslicově-analogový převodník o vyšší přesnosti než zkoušený převodník. Na vstup číslicově-analogového převodníku je připojen výstup čítače, jehož obsah se postupně zvyšuje od nuly do maximálního datového údaje převodníku. Výstupní napětí číslicově-analogového převodníku převádí zkoušený analogově-číslicový převodník na datový údaj, který se porovnává pomocí číslicového komparátoru s výstupem čítače. Navazující elektronické obvody umožňují stanovit přesnost převodníku a indikaci maximální chyby.

2



ODK 1

Vynález se týká zapojení testovacího obvodu pro analogově-číslicové převodníky, které řeší automatickou kontrolu analogově-číslicových převodníků.

Analogově-číslicové převodníky představují důležitý stykový člen mezi technologickým procesem nebo fyzikální soustavou a mikropočítačem. Většina měření fyzikálních veličin je pomocí vhodných čidel převedena na analogovou hodnotu, což představuje určitě napětí nebo proud. Tyto analogové hodnoty proudu nebo napětí je zapotřebí převést na číslicovou hodnotu, která je zpracovávána mikropočítačem nebo počítačem. Převod analogové hodnoty napětí nebo proudu na číslicový tvar provádějí analogově-číslicové převodníky.

V praxi se vyrábějí převodníky s různou přesností, většinou v rozmezí 8 až 16 bitů. Čím větší přesnost měření potřebujeme, tím více bitový převodník používáme. Podobně jako u měřicích přístrojů je také zapotřebí kontrolovat přesnost převodníku v celém měřicím rozsahu a stanovit maximální chybu převodu.

V současné době se většinou přesnost analogově-číslicových převodníků kontroluje pouze v několika bodech, tj. pouze při určitých vstupních hodnotách napětí nebo proudu. Toto měření je často nevyhovující, protože se mohou vyskytnout místa, resp. hodnoty vstupních napětí, kdy přesnost převodníku vybočuje ze zadaných mezí, tj. chyba převodníku je větší než pro vybrané kontrolní body. Pro měření převodníku v celém rozsahu vstupních napětí je časově náročné.

Výše uvedené nedostatky odstraňuje zapojení testovacího obvodu pro analogově-číslicové převodníky, jehož podstata spočívá v tom, že na číslicový vstup referenčního číslicově-analogového převodníku je připojen číslicový výstup čítače, který je současně veden na displej a přes přepínač na komparátor. Na číslicový vstup komparátoru je připojen číslicový výstup zkoušeného analogově-číslicového převodníku, přičemž výstup komparátoru je připojen na první klopný obvod. Vstup zkoušeného analogově-číslicového převodníku je přes výstupní odpor připojen na referenční číslicově-analogový převodník.

Výstup zkoušeného analogově-číslicového převodníku je připojen současně na vstup komparátoru a na start-stop oscilátor. Na řídicí vstup start-stop oscilátoru je připojen přes první klopný obvod řídicí obvod, přičemž výstup start-stop oscilátoru je přiveden jednak na čítač a jednak přes startovací obvod analogově-číslicového převodníku na zkoušený analogově-číslicový převodník. Výstup startovacího obvodu je připojen současně na první klopný obvod, na jehož výstup je připojen druhý indikační obvod a současně na druhý klopný obvod a na čítač. Výstup čítače je přes druhý klopný obvod připojen na první indikační obvod.

Zapojení podle vynálezu řeší testovací ob-

vod pro automatickou kontrolu analogově-číslicových převodníků. Testovací obvod umožňuje stanovit rozlišovací schopnost převodníku, chybu převodníku a hodnoty vstupních veličin, ve kterých vybočuje přesnost převodníku ze zadaných mezí.

Na připojených výkresech je na obr. 1 blokové schéma zapojení testovacího obvodu pro analogově-číslicové převodníky a na obr. 2 je znázorněn časový průběh signálů výstupů jednotlivých obvodů podle obr. 1.

Na číslicový vstup referenčního číslicově-analogového převodníku **D/A**, který vykazuje alespoň o jeden bit vyšší přesnost než zkoušený analogově-číslicový převodník **A/D** je připojen číslicový výstup čítač **Č**, který je současně veden na displej **DP** a přes více-násobný přepínač **P** na komparátor **K**, jehož výstup je připojen na první klopný obvod **KO1**. Na číslicový vstup komparátoru **K** označený **D1** až **Dn** je připojen číslicový výstup zkoušeného analogově-číslicového převodníku **A/D**, na jehož vstup **10** je přes výstupní odpor **R** připojen referenční číslicově-analogový převodník **D/A**.

Výstup zkoušeného analogově-číslicového převodníku **A/D** je připojen současně na vstup komparátoru **K** a na start-stop oscilátor **SP**. Na řídicí vstup start-stop oscilátoru **SP** je připojen přes první klopný obvod **KO1** řídicí obvod **RO**, přičemž výstup start-stop oscilátoru **SP** je přiveden na čítač **Č** a jednak přes startovací obvod **IR** analogově-číslicového převodníku **A/D** na zkoušený analogově-číslicový převodník **A/D**.

Výstup startovacího obvodu **S** je připojen současně na první klopný obvod **KO1**, na jehož výstup je připojen druhý indikační obvod **I2** a současně na druhý klopný obvod **KO2** a na čítač **Č**. Výstup čítače **Č** je přes druhý klopný obvod **KO2** připojen na první indikační obvod **I1**.

Referenční číslicově-analogový převodník **D/A** dává na svém výstupu, tj. na výstupním odporu **R** analogové napětí, které odpovídá číslicovému údaji na číslicovém vstupu referenčního číslicově-analogového převodníku **D/A**. Toto analogové napětí se přivádí na analogový vstup **10** zkoušeného analogově-číslicového převodníku **A/D**, který převádí toto napětí na číslicový údaj. Číslicový údaj na výstupu zkoušeného analogově-číslicového převodníku **A/D** odpovídá v ideálním případě číslicovému údaji, který se přivádí na vstup číslicově-analogového převodníku **D/A**.

Porovnání číslicového údaje z výstupu zkoušeného analogově-číslicového převodníku **A/D** s údajem, který se přivádí na číslicový vstup referenčního číslicově-analogového převodníku **D/A** se provádí pomocí komparátoru **K**. Číslicový údaj, který se přivádí na číslicový vstup referenčního číslicově-analogového převodníku **D/A** se postupně zvyšuje od nulové hodnoty do hodnoty maximální.

Vstupní údaj pro referenční číslicově-analogový převodník D/A se vytváří v čítači **C**, jehož obsah se postupně zvyšuje. Zahájení testu je řízeno ze startovacího obvodu **S**, který je představován jako kombinace tlačítka a monostabilního multivibrátoru. Výstupní napětí startovacího obvodu **S** překlápí první klopný obvod **KO1**, anuluje čítač **C**. Výstup prvního klopného obvodu **KO1** je spojen s řídicím vstupem start—stop oscilátoru **SP**. Pokud je na výstupu prvního klopného obvodu **KO1** napětí logické jedničky, kmitá start—stop oscilátor **SP** a obsah čítače **C** se postupně zvyšuje. Na číslicový vstup referenčního číslicově-analogového převodníku D/A je přiváděno rostoucí číslicové napětí a na výstupním odporu **R** narůstá analogové napětí.

Každý výstupní impuls ze start—stop oscilátoru **SP** vytváří ve startovacím obvodu **IR** impuls pro zahájení analogově-číslcového převodu. Analogové napětí z výstupního odporu **R** je ihned převedeno na číslicový údaj ve zkoušeném analogově-číslcovém převodníku A/D. Výstup tohoto převodníku blokuje start—stop oscilátor **SP**, který nemůže kmitat po dobu analogově-číslcového převodu. Po ukončení tohoto převodu je start—stop oscilátor **SP** odblokován a provede se pomocí komparátoru **K** porovnání obou údajů, tj. výstupního údaje ze zkoušeného analogově-číslcového převodníku A/D a z výstupního údaje referenčního číslicově-analogového převodníku D/A, což je zároveň stav čítače.

V případě souhlasu obou údajů se přechází do dalšího kroku a celý cyklus se opakuje až do dosažení maximální hodnoty číslicového vstupu referenčního číslicově-analogového převodníku D/A.

V případě nesouhlasu obou údajů je na výstupu komparátoru **K** signál, který překlápí první klopný obvod **KO1** do výchozího stavu a tím se zastaví start—stop oscilátor **SP**. Na displeji **DP** se objeví údaj číslicového vstupu, při kterém došlo k chybě. Řídicí obvod **RO** umožňuje pokračovat dále testování převodníku o zastavení cyklu v důsledku chyby. Řídicí obvod **RO** překlápí obvod **KO1** zase do aktivního stavu a start—stop oscilátor **SP** vykonává další kmitů. Zastavení testování cyklu je indikováno pomocí druhého indikačního obvodu **I2**.

Ukončení celého testovacího cyklu bez chyby indikuje první indikační obvod **I1**. Druhý klopný obvod **KO2** je překlápěn z výstupu čítače **C** po dosažení maximální vstupní hodnoty číslicového údaje referenčního číslicově-analogového převodníku D/A. Údaj z výstupu čítače **C** je přiváděn ke komparátoru **K** přes vícenásobný přepínač **P**, který umožňuje odporovat jednotlivé bity označené  $D1^+$  až  $Dn^+$ . Například v případě, že zkoušený analogově-číslcový převodník A/D vykazuje chyby, při testu je možno odpojit nejnižší bit  $D1^+$  a provést znovu testovací cyklus. Zkoušený analogově-číslcový převodník A/D o  $n$  bitech vykazuje přesnost rovnou počtu bitů minus počet odpojených bitů.

#### PŘEDMĚT VYNÁLEZU

Zapojení testovacího obvodu pro analogově-číslcové převodníky vyznačené tím, že na číslicový vstup referenčního číslicově-analogového převodníku (D/A) je připojen číslicový výstup čítače (**C**), který je současně veden na displej (**DP**) a přes přepínač (**P**) na komparátor (**K**), na jehož číslicový vstup je připojen číslicový výstup zkoušeného analogově-číslcového převodníku (A/D), přičemž výstup komparátoru (**K**) je připojen na první klopný obvod (**KO1**), na vstup (**I0**) zkoušeného analogově-číslcového převodníku (A/D) je přes výstupní odpor (**R**) připojený referenční číslicově-analogový převodník (D/A), výstup zkoušeného analogově-číslcového převodníku (A/D) je

připojen současně na vstup komparátoru (**K**) a na start—stop oscilátor (**SP**), na jehož řídicí vstup je připojen před první klopný obvod (**KO1**) řídicí obvod (**RO**), přičemž výstup start—stop oscilátoru (**SP**) je připojen jednak na čítač (**C**) a jednak přes startovací obvod (**IR**) analogově-číslcového převodníku na zkoušený analogově-číslcový převodník (A/D), výstup startovacího obvodu (**S**) je připojen současně na první klopný obvod (**KO1**), na jehož výstup je připojen druhý indikační obvod (**I2**) a současně na druhý klopný obvod (**KO2**) a na čítač (**C**), přičemž výstup čítače (**C**) je přes druhý klopný obvod (**KO2**) připojen na první indikační obvod (**I1**).

