



(43) 国際公開日
2006 年 9 月 14 日 (14.09.2006)

PCT

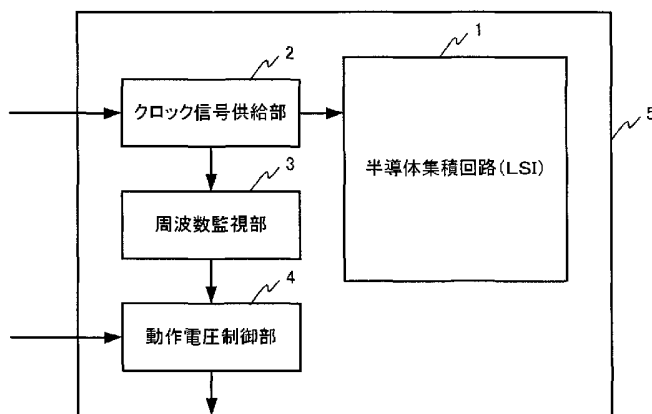
(10) 国際公開番号
WO 2006/095405 A1

- (51) 国際特許分類:
G06F 1/04 (2006.01) G06F 1/32 (2006.01)
- (21) 国際出願番号: PCT/JP2005/003918
- (22) 国際出願日: 2005 年 3 月 7 日 (07.03.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 峯村 宏明 (MINE-MURA, Hiroaki) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内 Kanagawa (JP).
- (74) 代理人: 大菅 義之 (OSUGA, Yoshiyuki); 〒1020084 東京都千代田区二番町 8 番地 20 二番町ビル 3 F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[続葉有]

(54) Title: METHOD AND CONTROLLER FOR CONTROLLING OPERATING VOLTAGE BY LSI OPERATING FREQUENCY

(54) 発明の名称: L S I 動作周波数による動作電圧制御のための方法及び制御装置



- 1 SEMICONDUCTOR INTEGRATED CIRCUIT (LSI)
2 CLOCK SIGNAL SUPPLYING SECTION
3 FREQUENCY MONITORING SECTION
4 OPERATING VOLTAGE CONTROL SECTION

(57) Abstract: Power of an LSI is saved by supplying the LSI with an optimum operating voltage in accordance with an operating frequency. An operating voltage controller is provided with at least the LSI (1); a clock signal supplying section (2) for supplying the LSI (1) with a clock signal from an external oscillator; a frequency monitoring section (3) for obtaining the clock signal from the clock signal supplying section (2) and generating an operating voltage reference value in accordance with a frequency; and an operating voltage control section (4) for generating an operating voltage in accordance with the operating voltage reference value from power supplied from an external power supply and for supplying the LSI (1) and the internal circuit (5) with the operating voltage.

(57) 要約: 動作周波数に応じて最適な動作電圧を L S I に供給することにより L S I の省電力化を実現するために、本発明に係る動作電圧制御装置は、L S I 1 と、外部発振器からのクロック信号を L S I 1 に供給するクロック信号供給部 2 と、クロック信号供給部 2 のクロック信号を取得して周波数に応じた動作電圧基準値を生成する周波数監視部 3 と、外部電源から供給される電力から動作電圧基

[続葉有]



DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

LSI動作周波数による動作電圧制御のための方法及び制御装置

技術分野

- [0001] 本発明は、LSI(Large Scale Integration)を動作させる動作電圧を制御する方法及び制御装置に関する。

背景技術

- [0002] 近年、回路の集積化の技術の発達にともなってLSIの大規模システム化が進む一方で、LSIの低消費電力化が求められている。

LSIの低消費電力化の手法として、LSIへの入力信号の周波数を低くする手法があり、特に、消費電力が動作周波数にほぼ比例するCMOSでロジックが構成されるLSIには有効である。

- [0003] また、使用する周波数が決定した後に、改めて、動作電圧をその周波数での動作に最適な電圧に設定(変更)する手法も採られている。

特許文献1には、電力電圧を可変できる可変電圧電源と動作クロックの周波数に応じて可変電圧電源を制御する制御手段を有する電気回路について開示されている。また、特許文献2には、LSIの動作周波数と動作電圧の依存関係を利用してシステムロジックへの供給電圧を可変にする消費電力低減回路について開示されている。

特許文献1:特開平04-112312号公報

特許文献2:特開平09-288527号公報

発明の開示

- [0004] しかし、以上に説明した手法は、例えば、システムの待機状態など、ある所定の動作モード、又は、所定の周波数に必要な動作電圧を予め設定するものであるため、LSI動作時の入力周波数(動作周波数)の変動には対応できないという問題があった。

- [0005] 例えば、高周波動作時の消費電力を抑えるために可能な限り低い動作電圧を設定すると、LSI内部の動作電圧が低下し、動作マージンが低下する現象がおきてしまう。また、動作マージンが保証される動作電圧を常に供給し続けると、低消費電力を実

現することができなくなってしまう。

[0006] 本発明は、上述した問題に鑑みてなされたものであり、その解決しようとする課題は、動作周波数に応じて最適な動作電圧をLSIに供給することにより省電力化を実現する動作電圧の制御方法及び制御装置を提供することである。

[0007] 上記課題を解決するために、本発明に係る動作電圧制御方法は、半導体集積回路にクロック信号を供給するクロック信号供給処理と、該クロック信号の周波数に応じて、該周波数で前記半導体集積回路が動作するために必要な電圧マージンを確保できる動作電圧の基準となる動作電圧基準値を生成する周波数監視処理と、該動作電圧基準値に応じて、前記半導体集積回路に供給する動作電圧を変動させる動作電圧制御処理と、を少なくとも備えることを特徴とする。

[0008] 本発明によると、周波数監視処理によって、半導体集積回路に供給されるクロック信号を常時監視し、このクロック信号の周波数で動作するために必要な電圧マージンを確保できる動作電圧の基準値(動作電圧基準値)が決定される。

[0009] そして、動作電圧制御処理によって、動作電圧基準値に基づいた動作電圧を生成して半導体集積回路に供給することにより、供給されるクロック信号の周波数で動作するために最適な動作電圧を半導体集積回路に供給することが可能となる。

[0010] したがって、周波数の変動時にも電圧マージンを確保するために過大に動作電圧を供給することが不要となるので、消費電力の省電力化が可能となる。

また、本発明は、半導体集積回路にクロック信号を供給するクロック信号供給部と、該クロック供給部が前記半導体集積回路に供給するクロック信号の周波数に応じて、該周波数で前記半導体集積回路が動作するために必要な電圧マージンを確保できる動作電圧の基準となる動作電圧基準値を生成する周波数監視部と、該動作電圧基準値に応じて、前記半導体集積回路に供給する動作電圧を変動させる動作電圧制御部と、を少なくとも備える動作電圧制御装置であっても同様の効果を奏する。

[0011] 以上のように、本発明によると、LSIの省電力化を実現する動作電圧の制御方法及び制御装置を提供することができる。

図面の簡単な説明

[0012] [図1]本発明に係るLSIの動作電圧制御装置の原理を示す図である。

[図2]本発明の実施例に係るLSIの動作電圧制御装置の適用例を示す図である。

[図3]図2に示した本実施例に係る周波数監視回路及び内部電圧制御回路の構成例を示す図である。

[図4]図2に示した本実施例に係る出力電圧可変レギュレータの構成例を示す図である。

発明を実施するための最良の形態

[0013] 以下、本発明の実施形態について図1～図4に基づいて説明する。

図1は、本発明に係るLSIの動作電圧制御装置の原理を示す図である。

図1に示す本発明に係る動作電圧制御装置は、半導体集積回路(以下、「LSI」という)1と、図示しない発振器(以下、「外部発振器」という)から供給されるクロック信号をLSI1に供給するクロック信号供給部2と、クロック信号供給部2のクロック信号を取得して周波数に応じた動作電圧基準値を生成する周波数監視部3と、図示しない外部電源(以下、「外部電源」という)から供給される電力から動作電圧基準値に応じた動作電圧を生成し、LSI1と電源を同一とする系の回路(以下、「内部回路」という)5に供給する動作電圧制御部4と、を少なくとも備えている。

[0014] なお、図1に示す内部回路5は、少なくとも、外部電源と異なる動作電圧制御部4を共通の電源とするLSI1とクロック信号供給部2と周波数監視部3とを構成要素とする回路である。

[0015] 例えば、外部発振器から供給されるクロック信号の周波数が変動すると、クロック信号供給部2がLSI1に供給するクロック信号の周波数(以下、「入力周波数」という)も変動する。この時、入力周波数を常時監視している周波数監視部3が、入力周波数の変動を検出し、変動した入力周波数でLSIが動作するために最適な動作電圧(最適な電圧マージンを確保できる動作電圧)の基準値(動作電圧基準値)を生成する。

[0016] そして、動作電圧制御部4は、外部電源から供給される電力から動作電圧基準値に応じた動作電圧を生成してLSI等に供給する。

なお、図1に示す周波数監視部3は、クロック信号をクロック信号供給部2から取得しているがLSI1から直接取得しても良い。

[0017] 図2は、本発明の実施例に係るLSIの動作電圧制御装置適用例を示す図である。

図2に示す本実施例に係る動作電圧制御装置は、クロック信号をLSI14と周波数監視回路15に分配するクロック制御回路13と、クロック制御回路13の入力周波数を常時検出する周波数監視回路15と、周波数監視回路15で検出した入力周波数に応じて動作電圧基準値を生成する内部電圧制御回路16と、外部電源から供給される電力から動作電圧基準値に応じた動作電圧を生成して内部回路18に供給する出力電圧可変レギュレータ17と、を備えている。

[0018] また、同図に示す内部回路18は、上述の動作電圧制御装置の他に、クロック信号を生成する外部発振器10と、外部発振器10とのインターフェースである発振I/O11と、発振I/O11を介して供給されるクロック信号を所定の周波数に逡倍してクロック制御回路13に供給するPLL(Phase Locked Loop)12と、を備えている。

[0019] 外部発振器10から供給されるクロック信号は、発振I/O11、PLL12を介して、クロック制御回路13に入力される。そして、クロック制御回路13は、LSI14と周波数監視回路15にクロック信号を分配する。

[0020] 周波数監視回路15は、クロック制御回路13から供給されるクロック信号から入力周波数を検出して常時監視する。

ここで、周波数監視回路15には、クロック制御回路13によってLSI14に供給されるクロック信号と同じクロック信号が供給される。そして、このクロック信号を監視することによってLSI14に供給されるクロック信号(入力周波数)を監視することとなる。

[0021] 内部電圧制御回路16は、検出された入力周波数から動作電圧基準値を生成して出力電圧可変レギュレータ17に通知する。

出力電圧可変レギュレータ17は、外部電源から供給される電力を、内部電圧制御回路16から通知された動作電圧基準値に応じた動作電圧に変換して内部回路18に供給する。

[0022] 以上に説明したように、本実施例において、図1に示したクロック信号供給部2はクロック制御回路(クロック信号供給部)13で実現される。同様に、周波数監視部3は、周波数監視回路(周波数検出部)15及び内部電圧制御回路(内部電圧制御部)16で実現され、動作電圧制御部4は、出力電圧可変レギュレータ(動作電圧制御部)17で実現される。

[0023] 図3は、図2に示した本実施例に係る周波数監視回路15及び内部電圧制御回路16の構成例を示している。

図3に示すように、本実施例に係る周波数監視回路15は、スイッチングキャパシタ20によって実現され、内部電圧制御回路16は、A/D変換回路21及びコントローラ22によって実現されている。

[0024] スwitchングキャパシタ20は、p型MOSTランジスタQ1とn型MOSTランジスタQ2とコンデンサCとで構成されている。そして、MOSTランジスタQ1及びQ2のゲートは入力端子23と接続され、MOSTランジスタQ1のソースは抵抗Rを介して外部電圧源V_{cc}と接続されている。

[0025] また、MOSTランジスタQ1とQ2とは互いのドレインと接続され、さらに、コンデンサCとも接続されている。MOSTランジスタQ2のソースとコンデンサCはグランドされている。

[0026] クロック制御回路13から供給されるクロック信号は、入力端子23に輸入される。そして、クロック信号がHighの場合には、MOSTランジスタQ1及びQ2のゲート電圧もHighとなるので、MOSTランジスタQ1がON状態、MOSTランジスタQ2がOFF状態となる。この時、MOSTランジスタのソースドレイン間が導通し、電流I1によってコンデンサCに電荷が充電される。

[0027] 同様に、クロック信号がLowの場合には、MOSTランジスタQ1及びQ2のゲート電圧もLowとなるので、MOSTランジスタQ1がOFF状態、MOSTランジスタQ2がON状態となる。この時、MOSTランジスタQ2のドレインソース間が導通して電流I2が流れるので、コンデンサCが放電される。

[0028] 以上の充放電が、入力されるクロック信号に応じて行なわれる結果、コンデンサCの電圧V_cが入力周波数に応じて変動することとなる。

すなわち、入力周波数に応じた電圧値V_cが得られることとなる。本実施例では、この電圧値を動作電圧基準値として使用する。

[0029] A/D変換回路21は、所定のアナログ信号をデジタル値に変換する一般的なA/D変換回路を使用している。図3に示すA/D変換回路21は、スイッチングキャパシタ20で生成したアナログ信号(動作電圧基準値)を2の7乗の分解能のデジタル値に

変換する場合を示している。ただし、上記分解能に限定する趣旨でなく、必要に応じた分解能を備えたA/D変換回路を使用すればよい。

[0030] コントローラ22は、A/D変換回路21で生成した動作電圧基準値を所望の分解能に変換し、出力電圧可変レギュレータ17に通知する。例えば、入力周波数の変動に対応してより急峻に動作電圧を変動させたい場合には、A/D変換回路21で生成した動作電圧基準値をそのまま(2の7乗の分解能のまま)出力電圧可変レギュレータ17に通知させればよい。

[0031] また、入力周波数の変動に対応して急峻に動作電圧を変動させたくない場合には、必要に応じて低い分解能に変換して出力電圧可変レギュレータ17に通知させればよい。

なお、コントローラ22は、例えばVHDL(VHSIC Hardware Description Language)やCPLD(Complex Programmable Logic Device)等を用いて生成した論理回路によって実現可能である。

[0032] 以上に説明した処理によって、スイッチングキャパシタ20で生成された動作電圧基準値(アナログ値)は、A/D変換回路21によって2の7乗の分解能でデジタル化され、さらに、コントローラ22によって所望の分解能に変換されて出力電圧可変レギュレータ17に通知されることとなる。

[0033] 図4は、図2に示した本実施例に係る出力電圧可変レギュレータ17の構成例を示している。

図4に示すように、本実施例に係る出力電圧可変レギュレータ17は、デジタル化された動作電圧基準値をアナログ値に変換するD/A変換回路24と、アナログ化された動作電圧基準値に応じて動作電圧を生成する可変レギュレータ25と、で構成されている。

[0034] D/A変換回路24は、一般的なD/A変換回路を使用している。

可変レギュレータ25についても、オペアンプA1と、MOSトランジスタQ3と、抵抗R1及びR2とで構成される一般的な可変レギュレータを使用している。

[0035] コントローラ22から送られた動作電圧基準値は、D/A変換回路24によってアナログ化され、可変レギュレータ25に入力される。

動作電圧基準値Vrefと電圧V1とがオペアンプA1に入力されると、その差分電圧がMOSTランジスタQ3に入力される。そして、動作電圧基準値Vrefが変動した場合（例えば、入力周波数が高くなった場合）には、動作電圧基準値Vrefと電圧V1との差分が生じている間、電圧MOSTランジスタQ3のゲート電圧がHighとなる。この時、MOSTランジスタQ3が導通して電流I3が流れるので、動作電圧Vddが増加する。

[0036] なお、抵抗R1及びR2は、LSI14が動作可能な最も低い入力周波数で動作する場合に必要な電圧マージンを含む動作電圧Vddが確保できるように調整すればよい。

以上に説明したように、入力周波数を周波数監視回路15で自動的に検知し、この検出した周波数に対して、最適な動作電圧を設定することが可能となる。

[0037] すなわち、入力周波数でLSI14が動作するために最適な電圧マージンを備えた動作電圧を保証することが可能となる。

その結果、入力周波数に変動がある場合でも、不要に高い電圧をLSI14に供給する必要がなくなるので、低消費電力化を実現することが可能となる。

[0038] 以上の説明において、図3には、周波数監視回路15としてスイッチングキャパシタ20を使用しているが、これに限定する趣旨ではない。すなわち、周波数監視回路15は、入力周波数の変動に応じて所定の値を取得することが可能な回路であればよく、一般的な平滑回路等を使用してもよい。

[0039] また、本実施例においては、周波数監視部3を周波数監視回路15及び内部電圧制御回路16によって実現しているが、周波数監視回路15のみによって実現することも可能である。

[0040] この場合には、周波数監視回路15によって生成された動作電圧基準値（アナログ信号）をVrefとして直接可変レギュレータ25に入力するように回路を構成すればよい。

請求の範囲

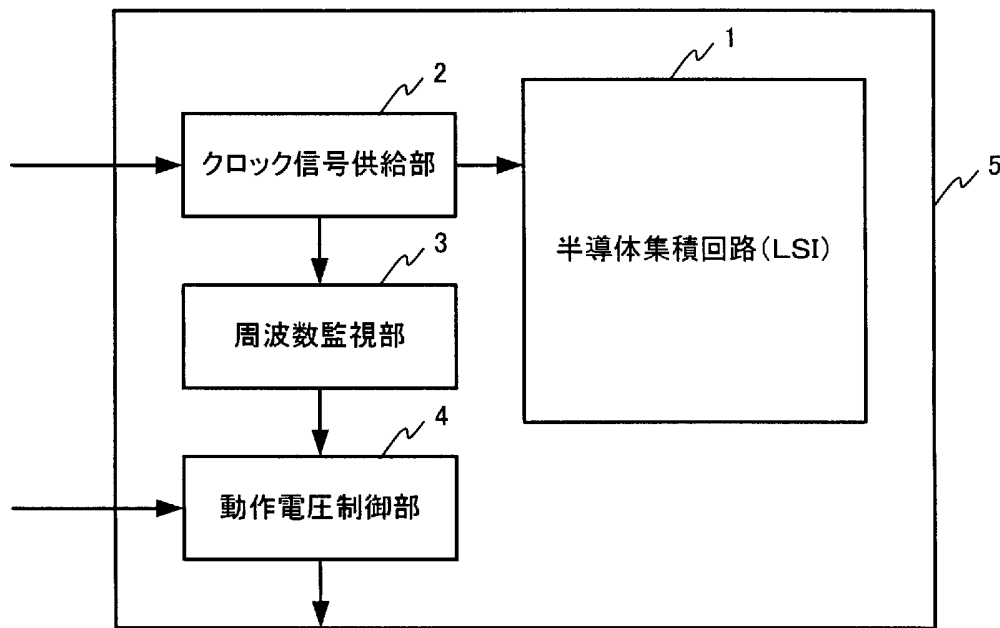
- [1] 半導体集積回路にクロック信号を供給するクロック信号供給処理と、
該クロック信号の周波数に応じて、該周波数で前記半導体集積回路が動作するために必要な電圧マージンを確保できる動作電圧の基準となる動作電圧基準値を生成する周波数監視処理と、
該動作電圧基準値に応じて、前記半導体集積回路に供給する動作電圧を変動させる動作電圧制御処理と、
を少なくとも備えることを特徴とする動作電圧制御方法。
- [2] 前記動作電圧制御処理は、外部電源電圧と異なる動作電圧で動作する前記半導体集積回路に動作電圧を供給することを特徴とする請求項1に記載の動作電圧制御方法。
- [3] 前記周波数監視処理は、
前記クロック供給処理によって前記半導体集積回路に供給されるクロック信号の周波数を検出する周波数検出処理と、
該検出した周波数に応じて前記動作電圧基準値を生成する内部電圧制御処理と、
を備えることを特徴とする請求項1に記載の動作電圧制御方法。
- [4] 前記内部電圧制御処理は、前記動作電圧基準値を所望の分解能の値に変換する動作電圧基準値制御処理、を更に備えることを特徴とする請求項3に記載の動作電圧制御方法。
- [5] 前記内部電圧制御処理は、スイッチングキャパシタによって前記クロック信号を平滑化することにより前記動作電圧基準値を取得することを特徴とする請求項4に記載の動作電圧制御方法。
- [6] 半導体集積回路にクロック信号を供給するクロック信号供給部と、
該クロック供給部が前記半導体集積回路に供給するクロック信号の周波数に応じて、該周波数で前記半導体集積回路が動作するために必要な電圧マージンを確保できる動作電圧の基準となる動作電圧基準値を生成する周波数監視部と、
該動作電圧基準値に応じて、前記半導体集積回路に供給する動作電圧を変動さ

せる動作電圧制御部と、

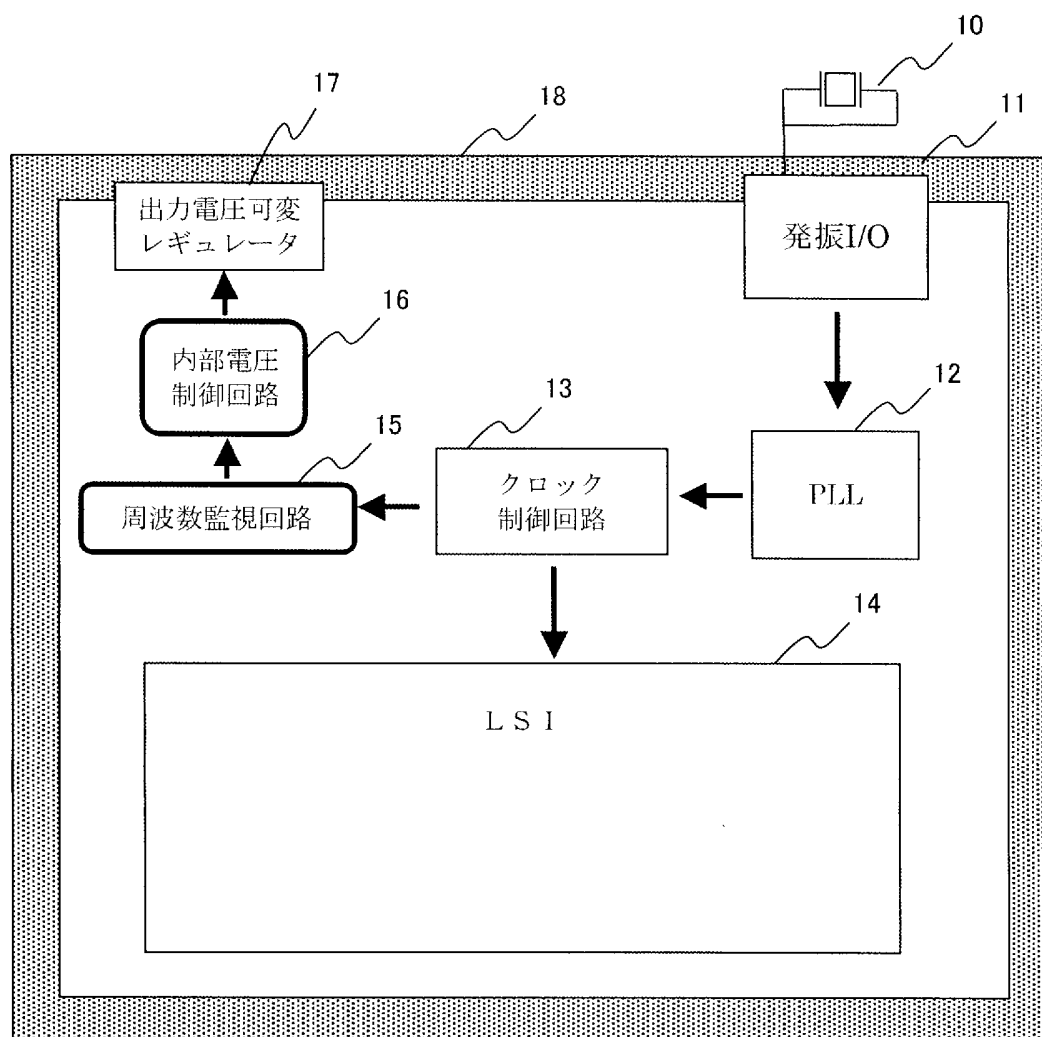
を少なくとも備えることを特徴とする動作電圧制御装置。

- [7] 前記動作電圧制御部は、外部電源電圧と異なる動作電圧で動作する前記半導体集積回路に動作電圧を供給することを特徴とする請求項6に記載の動作電圧制御装置。
- [8] 前記周波数監視部は、
前記クロック供給部が前記半導体集積回路に供給されるクロック信号の周波数を検出する周波数検出部と、
該検出した周波数に応じて前記動作電圧基準値を生成する内部電圧制御部と、
を備えることを特徴とする請求項6に記載の動作電圧制御装置。
- [9] 前記内部電圧制御部は、前記動作電圧基準値を制御するコントローラ部を更に備え、前記動作電圧基準値を所望の分解能の値に変換することを特徴とする請求項8に記載の動作電圧制御装置。
- [10] 前記周波数検出部は、スイッチングキャパシタで構成されることを特徴とする請求項9に記載の動作電圧制御装置。

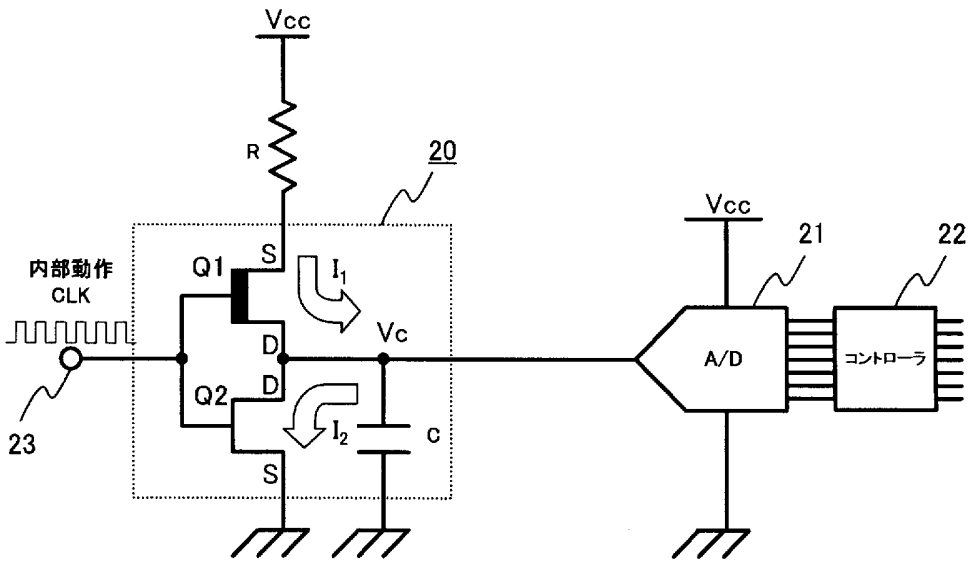
[図1]



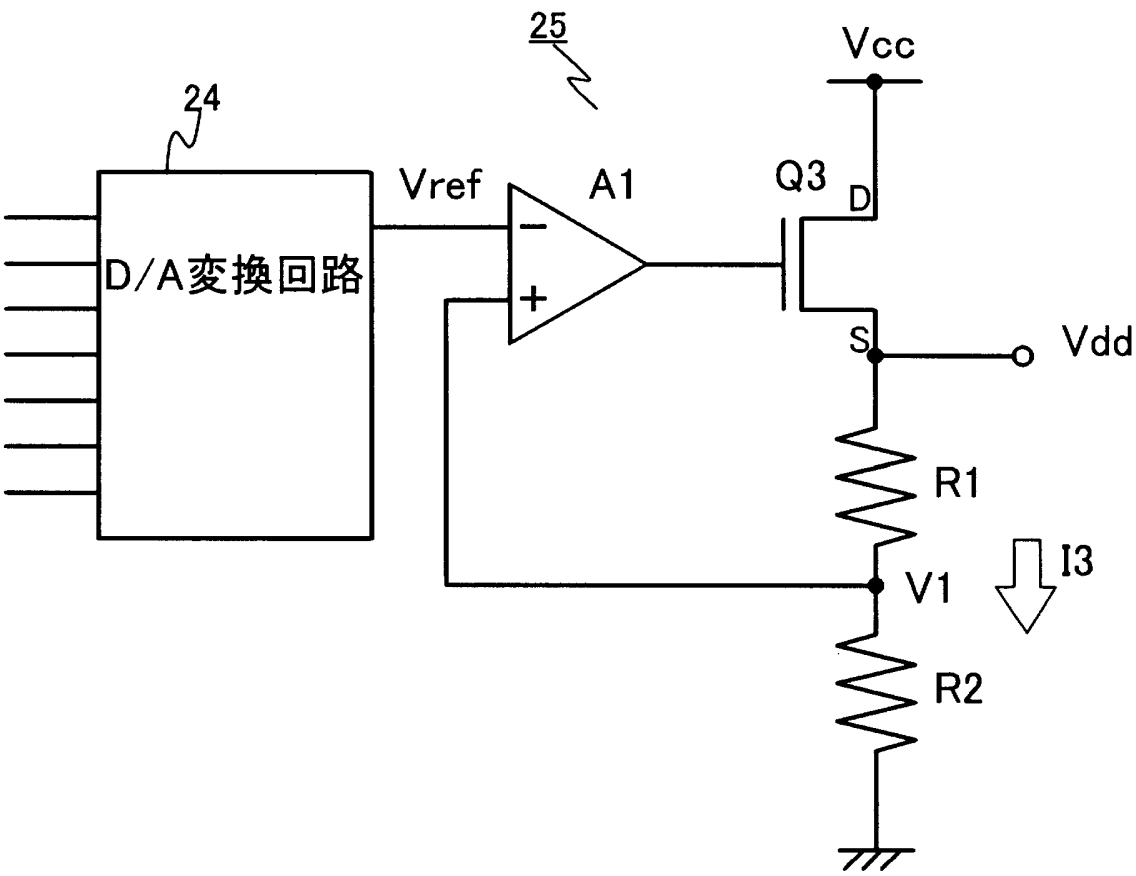
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/003918

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ G06F1/04, 1/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ G06F1/04, 1/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-222253 A (Hitachi, Ltd.), 21 August, 1998 (21.08.98), Par. Nos. [0012] to [0020]; Figs. 1 to 2 (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
03 June, 2005 (03.06.05)

Date of mailing of the international search report
21 June, 2005 (21.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ G06F1/04, 1/32

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ G06F1/04, 1/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 10-222253 A (株式会社日立製作所) 1998.08.21, 段落【0012】-【0020】, 第1-2図 (ファミリーなし)	1-10

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

03.06.2005

国際調査報告の発送日

21.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

中田 剛史

電話番号 03-3581-1101 内線 3521

5E

3456