發明專利說明書 200300944

（填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫）

※ 申請案號：91132291 ※IPC分類：G11C7/00

※ 申請日期：91.10.31

壹、發明名稱

（中文）針對記憶體陣列內溫度變化的寫入電流補償技術

（英文）WRITE CURRENT COMPENSATION FOR TEMPERATURE VARIATIONS IN MEMORY ARRAYS

貳、發明人（共 2 人）

發明人 1 （如發明人超過一人，請填**說明書發明人續頁**）

姓名：（中文）朗格 T. 特蘭

（英文）Lung T. TRAN

住居所地址：（中文）美國加州薩拉托加・伍德伯瑞巷 5085 號

（英文）5085 Woodbrae Court, Saratoga, CA 95070,U.S.A.

國籍：（中文） 美 國 （英文） USA

參、申請人（共 1 人）

申請人 1 （如申請人超過一人，請填**說明書申請人續頁**）

姓名或名稱：（中文）美商・惠普公司

（英文）HEWLETT-PACKARD COMPANY

住居所或營業所地址：（中文）美國加州帕羅亞托・哈諾維街 3000 號

（英文）3000 Hanover Street, Palo Alto, CA 94304 USA

國籍：（中文） 美 國 （英文） USA

代表人：（中文）安 O. 巴斯金

（英文）ANN O. BASKINS

☐ 續發明人或申請人續頁 （發明人或申請人欄位不敷使用時，請註記並使用續頁）

說明書發明人續頁

發明人 2

姓名：（中文）馬諾 K. 伯哈泰拉雅

（英文）Manoj K. BHATTACHARYYA

住居所地址：（中文）美國加州庫朋提諾・帕姆大道 22434 號

（英文）22434 Palm Avenue, Cupertino, CA 95014, U.S.A.

國籍：（中文）印 度 （英文）India

捌、聲明事項

☐ **本案係符合專利法第二十條第一項□第一款但書或□第二款但書規定之期間，其日期爲：** _____

☐ **本案已向下列國家（地區）申請專利，申請日期及案號資料如下：**

【格式請依：申請國家（地區）；申請日期；申請案號　順序註記】

1._____

2._____

3._____

V **主張專利法第二十四條第一項優先權：**

【格式請依：受理國家（地區）；日期；案號　順序註記】

1. 美國；　2001,12,03；　09/998,216

2._____

3._____

4._____

5._____

6._____

7._____

8._____

9._____

10._____

☐ **主張專利法第二十五條之一第一項優先權：**

【格式請依：申請日；申請案號　順序註記】

1._____

2._____

3._____

☐ **主張專利法第二十六條微生物：**

☐國內微生物　【格式請依：寄存機構；日期；號碼　順序註記】

1._____

2._____

3._____

☐國外微生物　【格式請依：寄存國名；機構；日期；號碼　順序註記】

1._____

2._____

3._____

☐熟習該項技術者易於獲得，不須寄存。

玖、發明說明

（發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明）

【發明所屬之技術領域】

技術領域

技術領域為交叉點記憶體裝置。特別本技術領域為一種記憶體裝置，其具有寫入電路可變更寫入電流俾補償由於記憶體陣列之溫度變化結果造成的矯頑磁性改變。

【先前技術】

發明背景

磁性隨機存取記憶體(MRAM)經提出為一型非依電性記憶體。由MRAM裝置存取資料比較由習知長時間儲存裝置例如硬碟機存取資料遠更快速。第1圖顯示習知MRAM記憶體陣列10，其具有電阻記憶體單元12位於列導體14與行導體16之交叉點。各個記憶體單元12可儲存「1」與「0」之二進制態。

第2圖顯示習知MRAM記憶體單元12。記憶體單元12包括一固定層24及一自由層18。固定層24具有固定方向磁化，以箭頭26指示磁化方向。自由層18之磁化係以雙向箭頭28指示，自由層18之磁化可沿自由層18之「易軸」而定向於二方向之任一方向。若自由層18及固定層24之磁化為同向，則記憶體單元12之方向性為「平行」。若磁化方向為反向，則方向性為「逆平行」。二方向分別係對應於「1」與「0」之二進制態。自由層18及固定層24係由絕緣穿透位障阻擋層20隔開。絕緣穿透位障阻擋層20讓自由層18與固定層24間發生量子機械穿透位障。穿透位障與電子之自

玖、發明說明

旋有相依性，讓記憶體單元12之電阻係依據自由層18及固定層24之相關磁化方向之函數改變。

於記憶體陣列10之各個記憶體單元12具有由寫入操作所改變之二進制態。供給(交叉於選定之記憶體單元12之)列導體14及行導體16之寫入電流Ix及Iy，於自由層18與固定層24之平行磁化與逆平行磁化間切換。通過行導體16之電流Iy獲得磁場Hx，通過列導體14之電流Ix獲得磁場Hy。磁場Hx與Hy組合而將記憶體單元12之磁性方向性由平行改變成逆平行。可對電流-Iy施加電流Ix，而將記憶體單元12切換返回平行。

為了將記憶體單元12之態由平行切換成逆平行(以及反之亦然)，由+/- Hx及Hy形成的組合磁場超過記憶體單元12之臨界切換磁場Hc。Ix及Iy之電流幅度需經審慎選擇，原因在於若Hx及Hy過小，則磁場將無法切換選定之記憶體單元12之方向性。若Hx及Hy過大，則於選定記憶體單元12之列導體14或行導體16之記憶體單元12可能單獨藉由Hx或Hy任一者之作用而切換。此等非選定之記憶體單元12稱作為「半選定」記憶體單元。

習知MRAM陣列有問題，原因在於操作一陣列而周圍溫度改變時，可能造成陣列溫度改變，造成記憶體單元之矯頑磁性變化。記憶體單元之矯頑磁性改變造成臨界切換場Hc的改變，而其又變更切換記憶體單元態需要的磁場Hx及Hy。此種情況由於Ix或Iy單獨作用，造成半選定記憶體單元之一列或一行被程式規劃的可能性增高，或寫入電

玖、發明說明

流Ix及Iy不足以切換選定之記憶體單元的可能性增高。

因此需要有一種記憶體裝置其可準確補償記憶體陣列之矯頑磁性變化。也需要有一種記憶體裝置其無需不必要之複雜程度即可補償矯頑磁性的變化。

【發明內容】

發明概要

根據第一方面，一種記憶體裝置其包含一記憶體陣列，該記憶體陣列具有一基板，一記憶體單元陣列設置於基板上，複數個列導體耦合至記憶體單元，以及複數個行導體耦合至記憶體單元。記憶體裝置也包括一或多個電流源，該電流源可回應於記憶體陣列之溫度變化而產生可變寫入電流。可變寫入電流經產生俾於陣列溫度改變時補償記憶體單元之矯頑磁性變化。電流源包括一溫度感應器，其可提供連續即刻之輸出俾確保對電流源產生之寫入電流作準確調整。

根據第一方面，電流源可根據來自溫度感應器之輸出而自動補償陣列之溫度變化。無需停止記憶體裝置之操作來校準電流源。此外根據第一方面，由於溫度感應器使用來產生輸出的溫度可與寫入電流的產生同時取得，因此電流源可對寫入電流提供準確調整。

此外根據第一方面，寫入電流之調整可由來自溫度感應器之類比輸入執行。無需作數位處理俾調整寫入電流，因而可降低記憶體裝置之複雜度。

根據第二方面，一種於記憶體裝置產生寫入電流之方

玖、發明說明

法，包括下列步驟：施加第一電壓至一溫度感應器，讓寫入電流流至複數個導體之一，於電流源接收來自溫度感應器之輸出，以及根據來自溫度感應器之輸出而調整寫入電流。

根據第二方面，可無需停止裝置操作即可調整產生的寫入電流。由於溫度感應器用來產生輸出之溫度可與寫入電流的產生同時取得，故寫入電流適合用於切換記憶體陣列之記憶體單元。此外可使用類比操作產生寫入電流，因而降低寫入過程的複雜度。

其它方面及優點由後文詳細說明參照附圖將更為明瞭。

圖式簡單說明

將參照下列各圖作詳細說明，各圖中類似的編號表示類似的元件，附圖中：

第1圖顯示習知記憶體陣列；

第2圖顯示習知記憶體單元之二進制態；

第3圖為記憶體裝置之具體實施例之示意圖；

第4圖為記憶體單元之矯頑磁性或臨界切換電流相對於溫度之作圖；

第5圖顯示記憶體單元切換曲線；

第6圖為程序圖顯示寫入電流對溫度變化之補償；

第7圖為根據第一具體實施例之電流源之示意圖；

第8圖為根據第二具體實施例之電流源之示意圖；

第9圖為簡化示意圖顯示第3圖所示記憶體陣列之寫入操作；

玖、發明說明

第10圖為簡化示意圖顯示第3圖所示記憶體陣列之另一寫入操作；以及

第11圖為流程圖顯示產生寫入電流之方法。

【實施方式】

較佳實施例之詳細說明

將藉較佳具體實施例及附圖討論一種記憶體裝置，其可提供可變寫入電流俾補償記憶體裝置之溫度變化。

第3圖為記憶體裝置50之示意圖。記憶體裝置50包括一控制器52，一行解碼器54，一列解碼器56，一記憶體陣列100，一寫入選擇開關排組200，一讀/寫選擇開關排組300，一讀/寫選擇開關排組400，一寫入結束選擇開關排組500，一感應放大器600以及電流源700。雖然記憶體裝置50顯示為有三個完全相同之電流源700，但電流源之其它具體實施例可於記憶體裝置50之一或多個位置使用。電流源具體實施例將參照第7-10圖討論其細節。

控制器52可控制記憶體裝置50之讀取及寫入操作。控制器52係耦合至列解碼器56，俾傳輸指令至列解碼器56包括讀/寫(R/W)資料及位址資料。列解碼器56係耦合至開關排組400及500之開關閘，且根據控制器52之指令而開啟與關閉開關。同理，控制器52係耦合至行解碼器54，其係耦合至開關排組200、300之開關閘。記憶體裝置50之開關係以電晶體舉例說明。但也可使用例如FET或MOSFET開關及其它開關。

記憶體陣列100儲存記憶體裝置50之資料。於記憶體

玖、發明說明

陣列100，列導體110係於水平列延伸，行導體120係於垂直行延伸。列導體110於記憶體單元130，列導體110交叉行導體120。各個記憶體單元130可儲存1或0之二進制態。第3圖中，三列列導體110及八行行導體120交叉於24個記憶體單元130，顯示供舉例說明用途。實際上可使用1024×1024記憶體單元或更大(舉例)陣列。寫入選擇開關排組200選擇性耦合行導體120至來自電流源700之行寫入電流Iy，或透過開關214耦合接地。耦合至排組200之電流源700係作為行寫入電流源。開關212選擇性耦合行寫入電流源700至寫入選擇開關排組200。讀/寫選擇開關排組300選擇性耦合行導體120至來自電流源700之行寫入電流Iy，或透過開關314耦合接地。排組300也選擇性耦合行導體120至感應放大器600。耦合至排組300之電流源700係作為行寫入電流源。讀/寫選擇開關排組400透過開關414選擇性耦合列導體110至讀取電壓Vr，以及透過開關412耦合至列寫入電流Ix。寫入結束選擇開關排組500選擇性耦合列導體110接地。耦合至排組400之電流源700係作為列寫入電流源。

為了寫入1態或逆平行態至記憶體陣列100之一記憶體單元130，由耦合至排組200之電流源700，供給行寫入電流Iy給選定的記憶體單元130所在該行的行導體120。列寫入電流Ix同時供給選定的記憶體單元130所在該列之列導體110。寫入電流Ix及Iy產生的磁場Hy及Hx組合而將記憶體單元130之二進制態由0改變成1。為了將0態寫至一記憶

玖、發明說明

體單元130，如前述施加列寫入電流Ix，由耦合至排組300之電流源700施加行寫入電流Iy。來自耦合自排組300之電流源700之寫入電流Iy考慮為「-Iy」，來自耦合至排組200之電流源700之寫入電流Iy可視為「+Iy」。

於記憶體裝置50操作期間，寫入電流Ix及Iy於記憶體陣列100生熱。此外，記憶體裝置50之支援電路生熱。此等因素連同變化中的周圍溫度造成記憶體裝置50之溫度變更。變化溫度造成矯頑磁性，因此於記憶體裝置50操作期間，記憶體單元130之臨界切換場Hc改變。第3圖所示記憶體裝置50中，電流源700產生可變寫入電流Iy、Ix，寫入電流改變而補償矯頑磁性之變化。電流源700可包括溫度感應器或連接至溫度感應器。溫度感應器感應記憶體陣列100之溫度，提供輸出至電流源700。來自溫度感應器之輸出調整Ix及Iy而補償記憶體單元130之矯頑磁性變化。矯頑磁性與溫度間之關係將參照第4圖討論如後。

第4圖為記憶體單元130之矯頑磁性或臨界切換場Hc相對於溫度之作圖。將記憶體單元130由逆平行切換成平行之臨界切換場Hc隨著溫度的升高而降低。將記憶體單元130由平行切換成逆平行之臨界切換場Hc隨著溫度的升高而增加。兩種情況下，Hc之幅度皆隨著溫度的升高而降低。第4圖所示資料為模擬資料，顯示二進制態間切換之對稱性。記憶體裝置50操作期間，例如當寫入電流Ix及Iy施加至記憶體陣列100之選定記憶體單元130時，記憶體陣列100之溫度改變。因此記憶體陣列100之溫度變化將改變所

需寫入電流Ix及Iy。

第5圖為記憶體單元切換曲線之作圖，顯示記憶體單元電阻相對於用來程式規劃記憶體單元之寫入電流之變化。實線指示當1及0態寫至記憶體單元時，一記憶體單元於室溫之相對電阻。虛線指示一記憶體單元於升高溫度時之相對電阻。

第6圖為程序圖顯示寫入電流I對溫度變化的補償。寫入電流I表示Ix或Iy。溫度感應器象徵性地表示為元件10，提供輸入而產生補償電流12，補償電流12於加法裝置16與名目寫入電流14加總。寫入電流I的產生容後詳述。

第7圖為電流源700之具體實施例之示意圖，電流源700包括溫度感應器750。電流源700係對應於第3圖所示任一種電流源700。電流源700利用來自溫度感應器750之輸出，回應於溫度感應器750之輸出提供可變電流I。第7圖中，來自溫度感應器750之輸出為跨溫度感應器750之電壓V。可變電流I改變俾補償因溫度感應器750偵測得記憶體陣列100之溫度變化，造成記憶體單元130之矯頑磁性變化。依據電流源700係耦合至列導體或行導體而定，可變電流I可為列寫入電流Ix或行寫入電流Iy。電流源700顯示為連接至一導體，該導體可對應於列導體110或行導體120。電阻R_l指示選定的列導體或行導體110、120之電阻。

電流源700也包括一設定名目電流電路760以及一輸出電流電路770。設定名目電流電路760包括一可程式數位至類比轉換器(DAC)762用以提供偏壓電壓V_{BIAS}。偏壓電壓

玖、發明說明

V_{BIAS}係經由電阻器R_2耦合至電晶體764之射極。溫度感應器750包括n個主動裝置752，其隨溫度改變而變更電阻。跨溫度感應器750之電壓V係耦合至電晶體764之基極。主動裝置752之數目n經選擇，讓電晶體764之電壓作用於補償記憶體單元130之矯頑磁性變化。輸出電流電路770包括一電流鏡774，用以映射電流I_{REF}流入電晶體764之集極而產生寫入電流I。

電流源700係以下述方式操作：電壓V_{DD}施加至溫度感應器750，以及施加至輸出電流電路770。來自DAC 762之偏壓電壓V_{BIAS}設定於名目操作溫度之名目操作電流I_{REF}。若欲產生寫入電流I俾寫至選定之記憶體單元130，則由DAC 762產生低偏壓電壓V_{BIAS}。若未使用電流源700產生寫入電流I，則V_{BIAS}也可藉致能控制線740而設定於高值。DAC 762可耦合至控制器52(參考第3圖)，當欲寫入選定之記憶體單元130，可接收來自控制器52的指令。DAC 762無需經程式規劃俾變更V_{BIAS}來補償記憶體陣列100之溫度變化。取而代之，當記憶體陣列係於預定名目溫度時，V_{BIAS}可設定為產生名目I_{REF}值，該名目I_{REF}值選用於適合程式規劃選定之記憶體單元130。如於電晶體764之基極感應得之跨溫度感應器750之輸出電壓V，根據記憶體陣列100之目前溫度調整名目I_{REF}。然後電流I_{REF}映射於電流鏡774，施加於導體110或120作為寫入電流I。為了適當調整電流I_{REF}，當記憶體陣列100之溫度改變時，跨溫度感應器750之電壓V係隨記憶體單元130之矯頑磁性之改變而改變。

玖、發明說明

前述具體實施例中，電晶體764係作為調整電流I_{REF}之控制元件。電晶體764顯示為三端子裝置，基極至射極電壓V_{BE}(換言之V_{BE}「ON」)用來調整I_{REF}。但也可使用其它控制元件。

根據前述具體實施例，寫入電流I係藉電壓V效應而致動補償記憶體陣列100之溫度變化。因此無需停止記憶體裝置50之操作來校準寫入電流源700。此外，用來調整寫入電流I之陣列100溫度為記憶體單元130之目前溫度。

跨溫度感應器750之電壓V可經由對溫度感應器750選定適當數目n個主動裝置752而根據記憶體單元130之矯頑磁性之變化改變電壓V，其中主動裝置752有某些性質。主動裝置752之數目n的選擇討論如後。

第7圖中，主動裝置752顯示為二極體。跨二極體之電壓V_{BE}已知係根據方程式(1)改變：

$$(1)\quad \frac{\partial V_{BE}}{\partial T} = k_1 \frac{mV}{℃}$$

此處：

V_{BE}為跨二極體之電壓(V_{BE}「ON」)；以及

k_1為依據二極體性質決定之常數。

一具體實施例中，於矽V_{BE}二極體之例中k_1=-2。電阻器R_2例如為薄膜電阻器。薄膜電阻器已知係根據方程式(2)變化：

$$(2)\quad \frac{\partial R}{R \cdot \partial T} = k_2\ ppm/℃$$

玖、發明說明

此處：

k_2為依據用來製造薄膜電阻器之材料及方法決定之常數。

一具體實施例中，用於薄膜電阻器R_2，k_2=1500。由第7圖跨n個二極體之電壓降V為：

(3) $V=n\cdot V_{BE}$

電流I_{REF}大致係等於電流鏡產生之電流：

(4) $I_{REF}\cong I$

因此電流I_{REF}可陳述為

(5) $$I_{REF}=I=\frac{(n-1)\cdot V_{BE}-V_{BIAS}}{R_2}$$

此處：

V_{BIAS}為DAC 762供給的偏壓電壓。

因此電流I相對於溫度T之變化可陳述為：

(6) $$\frac{\partial I}{\partial T}=\left[\frac{(n-1)}{R_2}\cdot\frac{\partial V_{BE}}{\partial T}\right]-\left[\frac{(n-1)\cdot V_{BE}-V_{BIAS}}{R_2}\right]\cdot\frac{\partial R_2}{R_2\cdot\partial T}$$

電流I相對於陣列100溫度T之變化率可經由實驗測量記憶體單元130之矯頑磁性或Hc相對於溫度T之變化率決定。第4圖為可用來計算陣列100之$\frac{\partial I}{\partial T}$值之矯頑磁性相對於溫度資料例證。

一旦決定矯頑磁性變化率，可計算所需寫入電流變化率$\frac{\partial I}{\partial T}$。所需寫入電流I變化與記憶體單元130之矯頑磁性變

玖、發明說明

化間之校準因數也可由實驗資料決定。因此使用方程式(6)解出主動裝置數目n。

經由使用適當數目n個主動裝置752於溫度感應器750，溫度感應器750提供適當輸出電壓V給設定名目電流電路760。因此設定名目電流電路760確保寫入電流I即刻調整而補償因記憶體陣列100之溫度變化造成的矯頑磁性變化。

溫度感應器750可位在記憶體裝置50之任何可偵測記憶體單元130之溫度之位置。較佳溫度感應器750可位於記憶體陣列100下方。例如記憶體裝置50包含半導體基板(圖中未顯示)，溫度感應器750可設置於基板上方於記憶體單元130附近，或若跨基板之溫度相對均一，則溫度感應器750可設置於其它位置。參照第3圖，各個電流源700包括一分開溫度感應器750，或一通用溫度感應器750可耦合至兩個或兩個以上之電流源700。記憶體陣列100之溫度跨陣列100相對均一，溫度感應器750可為電流源700整合一體之一部分。因此無需將溫度感應器設置於記憶體單元130的緊鄰附近。

前文討論係假設記憶體單元130之矯頑磁性相對於溫度函數以水平線為中心為對稱，如第4圖所示。若平行至逆平行以及逆平行至平行切換函數相對於溫度變化為非對稱性，則電流源700可利用偏壓電壓V_{BIAS}，偏壓電壓V_{BIAS}係依據欲寫至選定之記憶體單元130之態而改變。

第7圖中，主動裝置752係以V_{BE}二極體舉例說明。二極體作為換能器，用來將陣列100溫度轉換成為輸出，該

玖、發明說明

輸出由電流源700使用。除了二極體外，也可使用其它電阻隨著改變中的溫度變更之主動裝置作為換能器。其它換能器裝置例如包括熱敏電阻、增納二極體、及薄膜電阻器。此等裝置可單獨使用，或組合其它溫度敏感之換能器裝置用來提供輸出給電流源700。

第8圖顯示具有溫度感應器850之另一種電流源800。電流源800可用以替代第3圖所示之任何電流源700。電流源800利用來自溫度感應器850之輸出，回應於來自溫度感應器850之輸出而提供可變電流I。第8圖中，來自溫度感應器之輸出為跨溫度感應器850之電壓V。可變電流I可為列寫入電流Ix或行寫入電流Iy。

電流源800包括一設定名目電流電路860以及一輸出電流電路870。設定名目電流電路860包括一可程式DAC 862用以提供偏壓電壓V_{BIAS}。偏壓電壓V_{BIAS}係經由電阻器R_2耦合至電晶體864集極。溫度感應器850包括n個主動裝置852，其隨陣列溫度之改變而改變電阻。數目n之選擇細節討論如後。跨溫度感應器850之電壓V係耦合至電晶體控制元件764之基極，若用於隨溫度之改變而調整I_{REF}。輸出電流電路870包括一電流鏡874，用以映射來自電晶體864射極之電流I_{REF}。電流源800係以下述方式操作：電壓V_{DD}施加至溫度感應器850。V_A電壓施加至導體110、120，此處V_A可為V_{DD}或$V_{DD}/2$，係依據電流源800如何用於記憶體裝置50之方式決定。

來自DAC 862之偏壓電壓V_{BIAS}決定電壓V_{DD}是否用來

玖、發明說明

產生寫入電流I。若電流源800未用以產生寫入電流I，則V_{BIAS}可藉致能控制線840設定為高值。DAC 862可耦合至控制器52(參考第3圖)，當欲寫至選定之記憶體單元130，可接收來自控制器52之指令。DAC 862無需經程式規劃改變V_{BIAS}來補償記憶體陣列100之溫度變化。取而代之，V_{BIAS}可設定為產生電流I_{REF}名目值。於電晶體864基極感應得之跨溫度感應器850之輸出電壓V係根據記憶體陣列100之目前溫度調整I_{REF}。然後電流I_{REF}映射於電流鏡874。

前述具體實施例中，電晶體864係作為控制元件，其調整電流I_{REF}俾補償溫度變化。電晶體864係以三端子裝置舉例說明，以基極至射極V_{BE}電壓(換言之V_{BE}「ON」)用來調整I_{REF}。但也可使用其它控制元件。

主動裝置852之數目n可以下述方式選定：

由第8圖：

(7) $V=V_{DD}-n\cdot V_{BE}$

I可由下式計算：

(8) $$I=\frac{V_{BIAS}-(V+V_{BE})}{R_2}$$

因此：

(9) $$I=\frac{V_{BIAS}-V_{DD}+(n-1)\cdot V_{BE}}{R_2}$$

電流相對於溫度之變化可陳述為：

(10) $$\frac{\partial I}{\partial T}=\frac{(V_{BIAS}-V_{DD})}{R_2^2}\cdot\frac{\partial R_2}{\partial T}+\frac{(n-1)}{R_2}\cdot\frac{\partial V_{BE}}{\partial T}-\frac{(n-1)\cdot V_{BE}}{R_2^2}\cdot\frac{\partial R_2}{\partial T}$$

玖、發明說明

$\frac{\partial I}{\partial T}$可改寫為：

$$(11)\quad \frac{\partial I}{\partial T}=\frac{(V_{DD}-V_{BIAS})}{R_2}\cdot\frac{\partial R_2}{R_2\partial T}-\frac{(n-1)}{R_2}\cdot V_{BE}\cdot\frac{\partial R_2}{R_2\partial T}+\frac{(n-1)}{R_2}\cdot\frac{\partial V_{BE}}{\partial T}$$

由此等方程式，使用實驗資料以及主動元件852及電阻器R_2之已知性質，可求出主動裝置852數目n。

第9圖為簡化示意圖顯示第3圖所示記憶體裝置50之記憶體陣列100之寫入操作。電流源700及800之任一者可用於第9圖所示寫入組態。第9圖中，陣列100左方記憶體單元130係以二進制態1程式規劃，右側記憶體單元130係程式規劃為二進制態0。開關排組200、300、400及500以及第3圖之其它元件未顯示於第9圖。

若使用寫入電流源700來程式規劃陣列100，則可使用於地電位之電壓V_A。若使用寫入電流電流源800來程式規劃陣列100，則電壓V_{DD}施加至導體110、120，如第7及8圖所示。電壓V_{DD}可施加至於陣列100之電流源800所在位置對側的該列導體或行導體110、120，如第8圖所示。

第10圖為簡化示意圖，顯示記憶體陣列100之另一種寫入操作。第10圖中，電流源700或800之任一者可用來產生列寫入電流Ix。電流源700可用來產生行寫入電流Iy俾寫入二進制態1，電流源800可用來寫入二進制態0。電流源700及800選擇性連接至行導體120可藉開關140執行。

第10圖之示意圖中，連結至開關140之電流源700、800較佳共享連結一通用溫度感應器。此種特色可減少耦

玖、發明說明

合電流源700、800至陣列100之導體之開關數目。

第11圖為流程圖顯示產生寫入電流I之方法，該寫入電流I係用以程式規劃記憶體裝置50之選定記憶體單元130。該方法係參照第7圖所示電流源700討論。但該方法也適合使用第8圖所示電流源800產生寫入電流I。寫入電流I可用作為寫入電流Ix或Iy。

步驟S10中，電壓施加至溫度感應器750；於步驟S12，電壓施加至電流源700。若溫度感應器750及電流源700係連接至通用電壓V_{DD}，如第7圖所示，則電壓的施加可同時。第7圖所示具體實施例中，電壓V_{DD}係施加至溫度感應器750以及輸出電流電路770。施加至溫度感應器750及電流源700之電壓可於記憶體裝置50操作期間連續施加。電流源700之輸出係連接至選定之列導體或行導體側，地電位係施加至選定導體另一側。

步驟S14中，寫入操作藉DAC 762激活。控制器52(參考第3圖)可激活寫入操作，控制器52發送信號給DAC 762，指示寫入電流I將由電流源700產生。然後DAC 762設定V_{BIAS}，讓I_{REF}流入電晶體控制元件764之集極。由於激活寫入操作結果電流I及I_{REF}流動。寫入電流I係經由映射參考電流I_{REF}而產生。

於步驟S16，溫度感應器750提供輸出電壓V給控制元件764。於記憶體裝置50操作期間，若電壓V_{DD}連續施加至溫度感應器750，則於電晶體764基極將維持電壓V。隨著記憶體陣列100溫度的改變，輸出電壓V也變更。

玖、發明說明

於步驟S18，寫入電流I係根據電晶體764接收的電壓V調整。寫入電流I係由輸出電壓V透過電晶體控制元件764對I_{REF}產生的影響調整。雖然此種過程係以各別步驟顯示，但來自溫度感應器750之輸出電壓V實際上係連續調整寫入電流I，原因在於主動裝置752之電阻值係隨陣列溫度的改變而連續變更。

為了程式規劃選定記憶體單元130，二寫入電流I為Ix及Iy，分別可沿列導體及行導體110、120施加。前述方法可用來產生Ix及Iy。

根據前述產生寫入電流I之方法，溫度感應器750提供寫入電流I之連續調整，俾補償記憶體陣列100之溫度變化。因此本方法無需停止記憶體裝置50之操作來校準寫入電路。當寫入操作被激活時，寫入電流I可自動調整俾補償記憶體陣列100之溫度變化。

至於另一優點，無需重新程式規劃寫入電路來對陣列溫度的變化校準電流源700。一旦溫度感應器750係建構成可補償記憶體單元130之矯頑磁性變化，則記憶體裝置50可操作而無需校準。此外，該方法確保使用目前溫度值來調整寫入電流I。

第3圖所示感應放大器600為用以偵測記憶體裝置50之一記憶體單元130之二進制態之感應裝置例證。實際上，也可使用其它感應裝置例如跨阻抗感應放大器、電荷注入感應放大器、差異感應放大器或數位差異感應放大器。一感應放大器600顯示於第3圖用以感應記憶體單元130之二

玖、發明說明

進制態。實際上更多個感應裝置可耦合至一記憶體陣列。例如可對記憶體陣列之各個行導體含括感應放大器。

電流流動於記憶體陣列寫入態0及態1之習慣用法為任意，可重新指定俾配合記憶體裝置50之任何預定用途。

用於記憶體陣列100之記憶體單元130可為任一型回應於寫入電流之記憶體單元。例如巨磁組(GMR)裝置、磁穿透位障接面(MTJ)及其它類型記憶體單元皆可用於記憶體陣列50。

記憶體陣列50可用於寬廣多項應用用途。一項應用為具有MRAM儲存模組之運算裝置。MRAM儲存模組可包括一或多個供長期儲存用之MRAM記憶體陣列。

MRAM儲存模組可用於膝上型電腦、個人電腦及伺服器等裝置。

根據前述具體實施例之經過溫度補償之電壓源也可結合記憶體陣列使用。

雖然記憶體裝置50係參照具體實施例做說明，但熟諳技藝人士顯然易知多種修改，本文揭示意圖涵蓋該等變化。

【圖式簡單說明】

第1圖顯示習知記憶體陣列；

第2圖顯示習知記憶體單元之二進制態；

第3圖為記憶體裝置之具體實施例之示意圖；

第4圖為記憶體單元之矯頑磁性或臨界切換電流相對於溫度之作圖；

第5圖顯示記憶體單元切換曲線；

玖、發明說明

第6圖為程序圖顯示寫入電流對溫度變化之補償；

第7圖為根據第一具體實施例之電流源之示意圖；

第8圖為根據第二具體實施例之電流源之示意圖；

第9圖為簡化示意圖顯示第3圖所示記憶體陣列之寫入操作；

第10圖為簡化示意圖顯示第3圖所示記憶體陣列之另一寫入操作；以及

第11圖為流程圖顯示產生寫入電流之方法。

【圖式之主要元件代表符號表】

10...MRAM記憶體陣列
12...電阻記憶體單元
14...列導體
16...行導體
18...自由層
20...絕緣穿透位障阻擋層
24...固定層
26...箭頭
28...雙向箭頭
50...記憶體裝置
52...控制器
54...行解碼器
56...列解碼器
100...記憶體陣列
110...列導體
120...行導體
130...記憶體單元
140...開關
200...寫入選擇開關排組
212，214，314，412，414...開關
300，400...讀/寫選擇開關排組
500...寫入結束選擇開關排組
600...感應放大器
700，800...電流源
740，840...致能控制線
750，850...溫度感應器
752...主動裝置
760，860...設定名目電流電路
762，862...DAC
764，864...電晶體
770，870...輸出電流電路
774，874...電流鏡
S10-18...步驟

肆、中文發明摘要

一種記憶體裝置(50)包括一記憶體陣列(100)，記憶體陣列(100)具有一基板，一記憶體單元(130)陣列設置於基板上，列導體(110)耦合至記憶體單元，以及行導體(120)耦合至記憶體單元(130)。記憶體裝置(50)也包括電流源(700、800)，該電流源(700、800)可回應於記憶體陣列(100)之溫度變化而產生可變寫入電流。可變寫入電流經產生而當陣列溫度改變時調整配合記憶體單元(130)之矯頑磁性變化。電流源(700、800)包括一溫度感應器(750、850)，其提供連續即刻輸入至電流感應器，俾確保準備調整寫入電流。無需停止操作記憶體裝置(50)來校準電流源。此外，因溫度感應器用來產生輸出之溫度係與寫入電流產生同時採樣，故電流源(700、800)可對寫入電流作準確調整。

伍、英文發明摘要

A memory device (50) includes a memory array (100) having a substrate, an array of memory cells (130) disposed over the substrate, row conductors (110) coupled to the memory cells, and column conductors (120) coupled to the memory cells (130). The memory device (50) also includes current sources (700, 800) that generate variable write currents in response to temperature changes in the memory array (100). The variable write currents are generated to accommodate the change in coercivities of the memory cells (130) as the temperature of the array changes. A current source (700, 800) can include a temperature sensor (750, 850) that provides a continuous, immediate output to the current sensor to ensure accurate adjustment of a write current. There is no need to halt operation of the memory device (50) to calibrate the current source. In addition, the current source (700, 800) provides an accurate adjustment to the write current because the temperature used by the temperature sensor to generate the output may be taken contemporaneously with generation of the write current.

拾、申請專利範圍

1. 一種記憶體裝置(50)包含：

一記憶體陣列(100)包含：

一基板；

一記憶體單元(130)之陣列(100)，其係設置於該基板上方；

複數個第一導體(110)，其係耦合至該記憶體單元(130)；以及

複數個第二導體(120)，其係耦合至記憶體單元(130)，

其中該第一導體(110)係於記憶體單元(130)交叉第二導體(120)；

一第一電流源(700、800)選擇性耦合至第一導體(110)，可提供第一寫入電流給選定之第一導體(110)，其中該第一電流源(700、800)包含：

一第一溫度感應器(750、850)，其係設置於感應記憶體陣列(100)之溫度，其中該第一溫度感應器(750、850)提供輸出而調整第一寫入電流，俾補償記憶體陣列(100)之溫度變化；以及

於第二電流源(700、800)，其係選擇性耦合至第二導體(120)。

2. 如申請專利範圍第1項之記憶體裝置(50)，其中該第一溫度感應器(750、850)包含：

複數個主動裝置(752、852)，其具有電阻係隨溫度而變更。

拾、申請專利範圍

3. 如申請專利範圍第1項之記憶體裝置(50)，其中該第一溫度感應器(750、850)係耦合至第一電流源(700、800)之控制元件(764、864)。

4. 如申請專利範圍第3項之記憶體裝置(50)，其中該控制元件(764、864)控制參考電流之流動。

5. 如申請專利範圍第7項之記憶體裝置(50)，其中該電流源(700、800)由參考電流產生第一寫入電流。

6. 如申請專利範圍第1項之記憶體裝置(50)，其中該第一溫度感應器(750、850)於產生第一寫入電流時提供輸出。

7. 如申請專利範圍第1項之記憶體裝置(50)，其中該第二電流源(700、800)包含：

於第二溫度感應器(750、850)，其係設置於感應記憶體陣列(100)之溫度，其中該第二溫度感應器(750、850)提供輸出來調整第二電流源(700、800)產生之第二寫入電流，俾補償記憶體陣列(100)之溫度變化。

8. 一種於記憶體裝置(50)產生寫入電流之方法，該記憶體裝置(50)包含一記憶體單元(130)陣列(100)，複數個第一導體耦合至記憶體單元(130)，複數個第二導體(120)耦合至記憶體單元(130)，以及至少一個電流源(700、800)其具有至少一溫度感應器(750、850)，該方法包含：

激活寫入電流而流至第一導體(110)之一；

接收於電流源(700、800)來自溫度感應器(750、850)之輸出；以及

拾、申請專利範圍

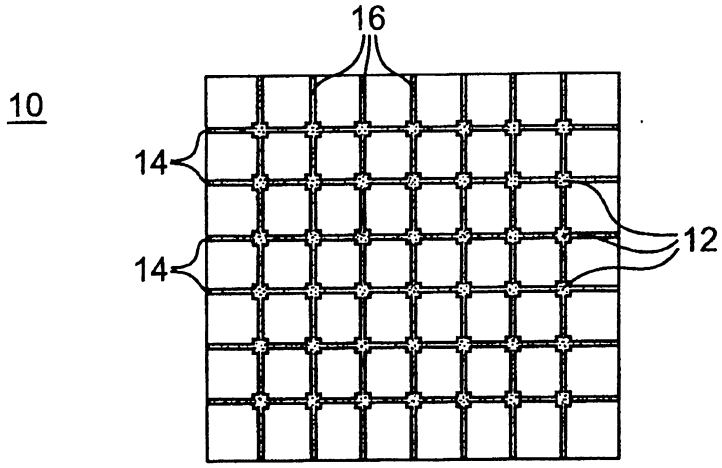
使用該來自溫度感應器(750、850)之輸出產生寫入電流。

9. 如申請專利範圍第8項之方法，其中該接收來自溫度感應器(750、850)之輸出及步驟包含：

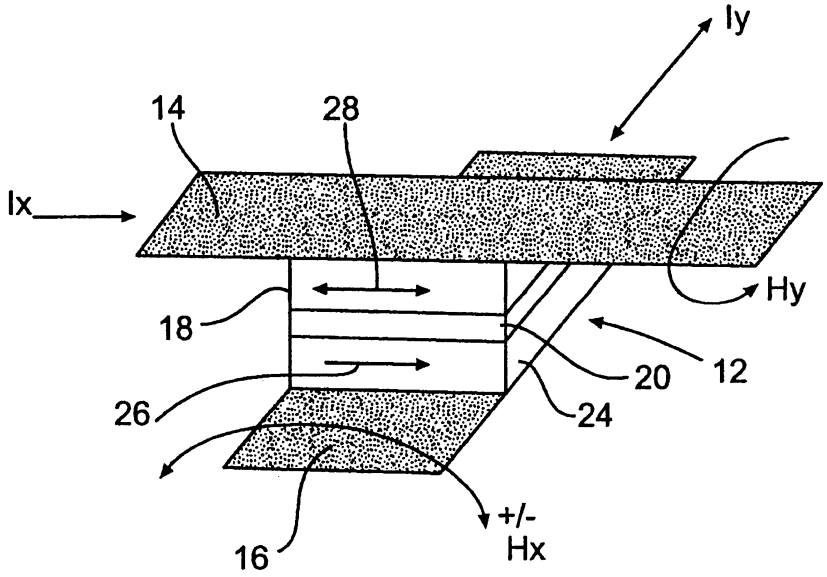
於電流源(700、800)之控制元件(764、864)接收溫度感應器(750、850)之電壓。

10. 如申請專利範圍第8項之方法，其中該產生寫入電流之步驟包含：

於寫入電流產生之時調整該寫入電流。

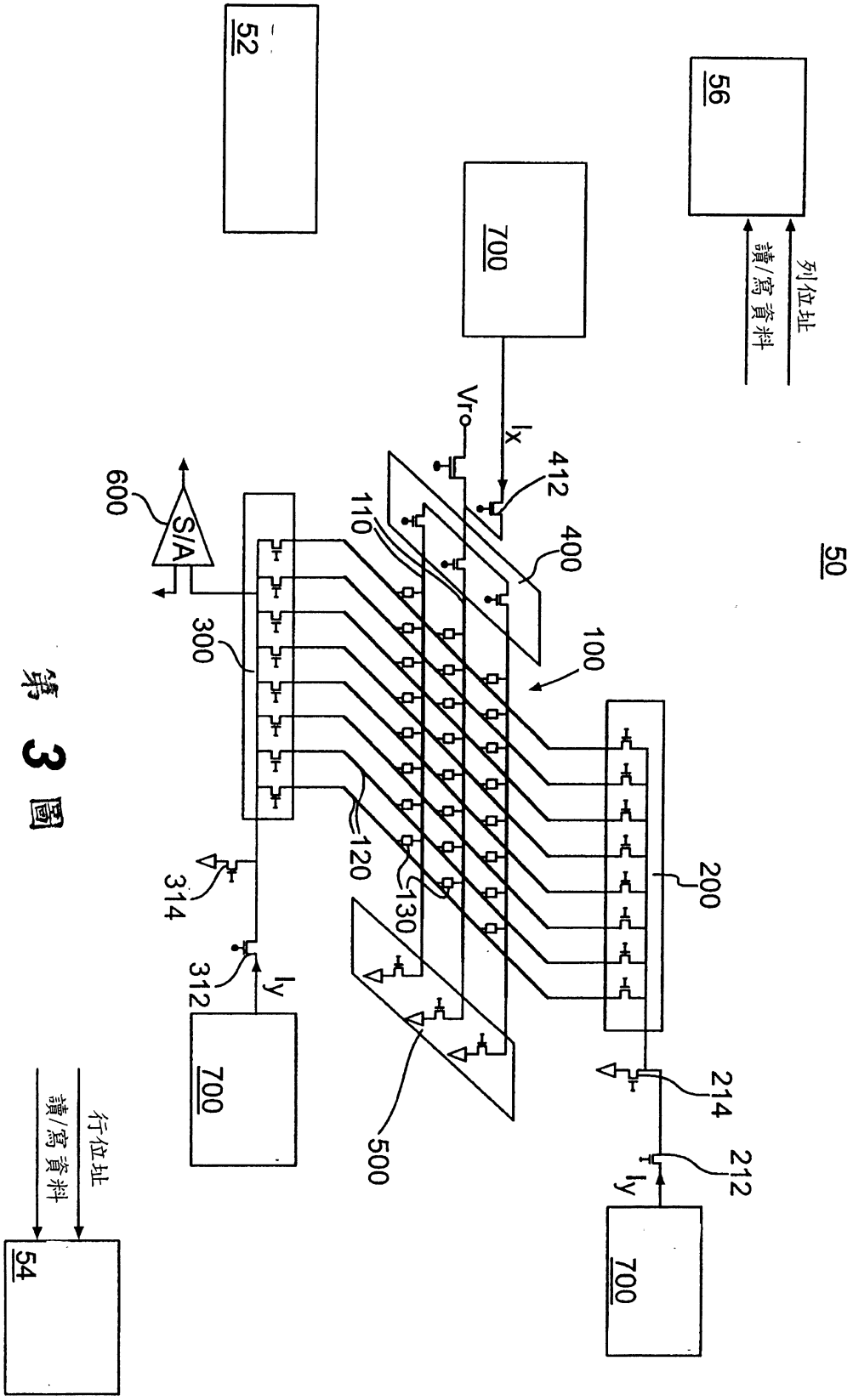


第 1 圖

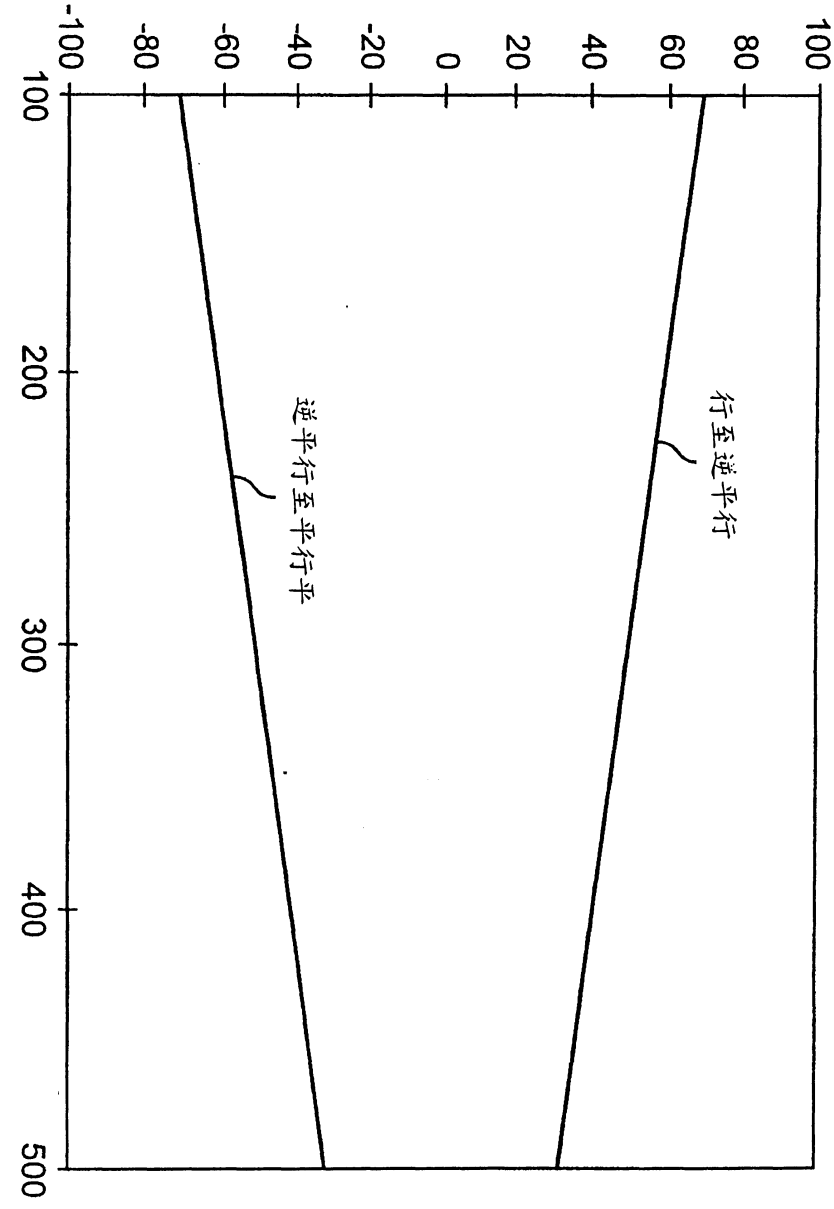


第 2 圖

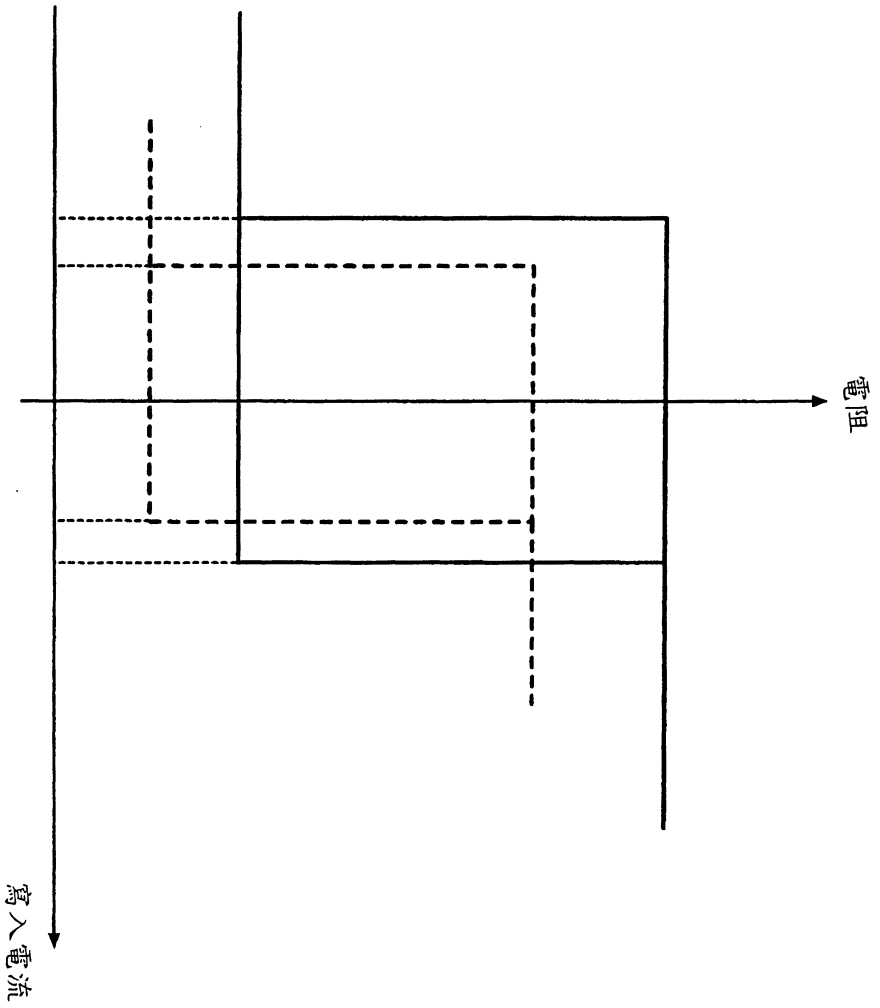
200300944



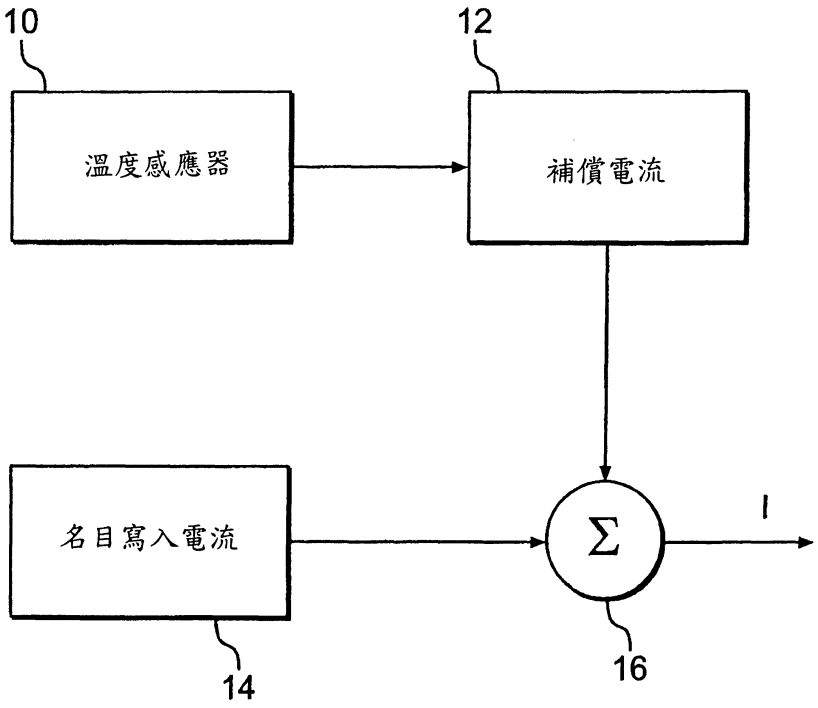
第 3 圖


矯頂磁性
(Oe)
100
80
60
40
20
0
-20
-40
-60
-80
-100
行至逆平行
逆平行至平行平
100
200
300
400
500
溫度(度K)

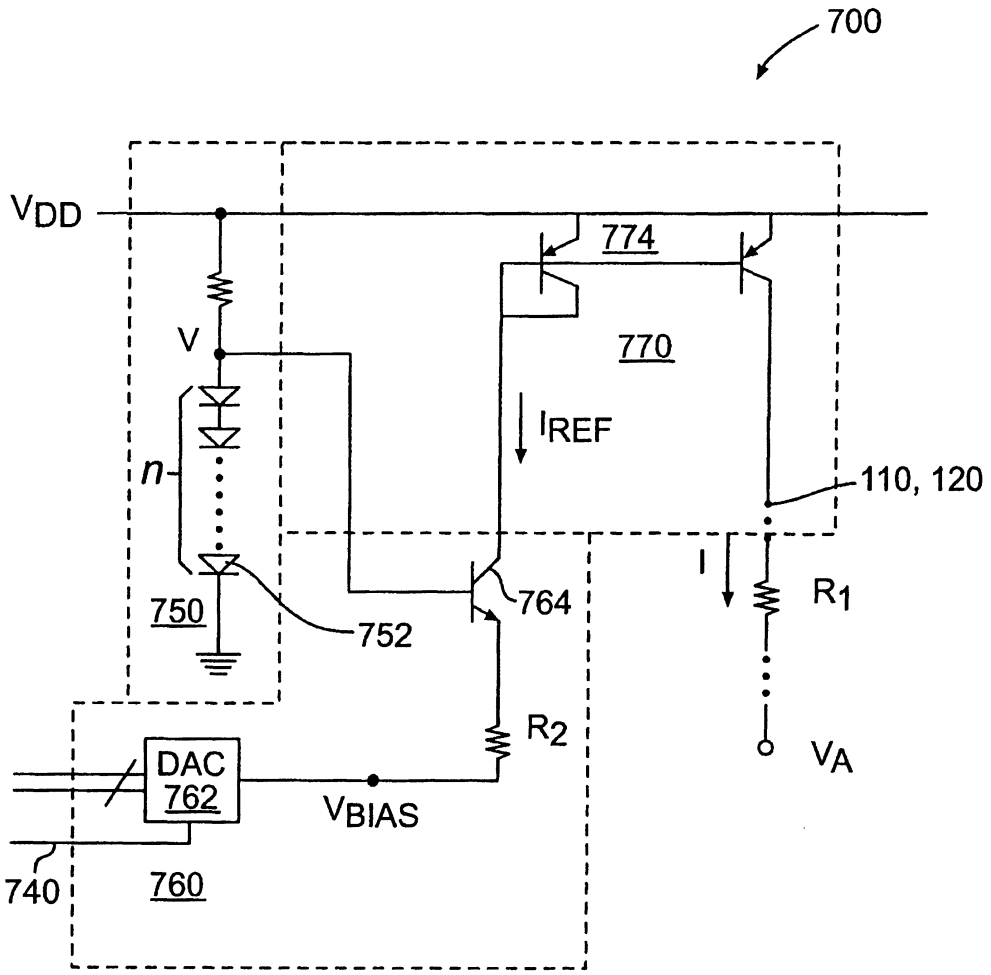
第 4 圖



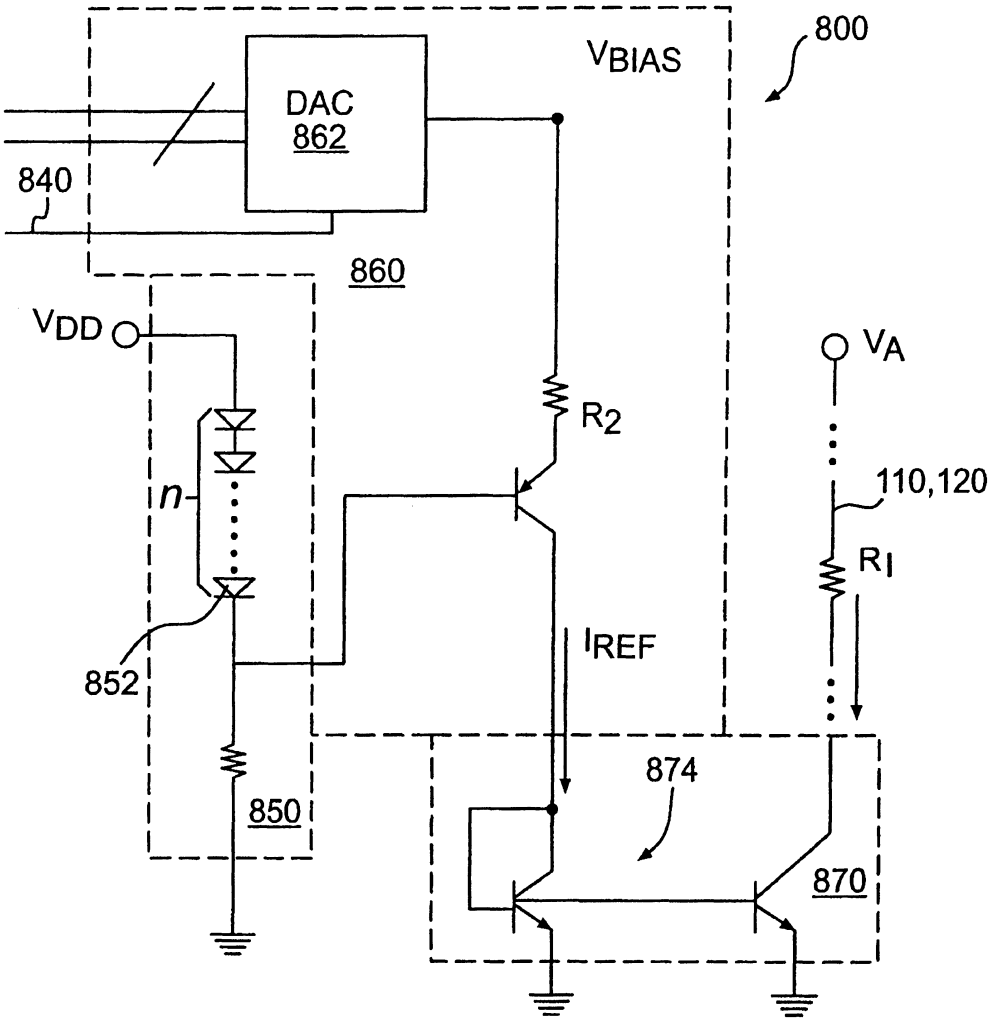
第 5 圖



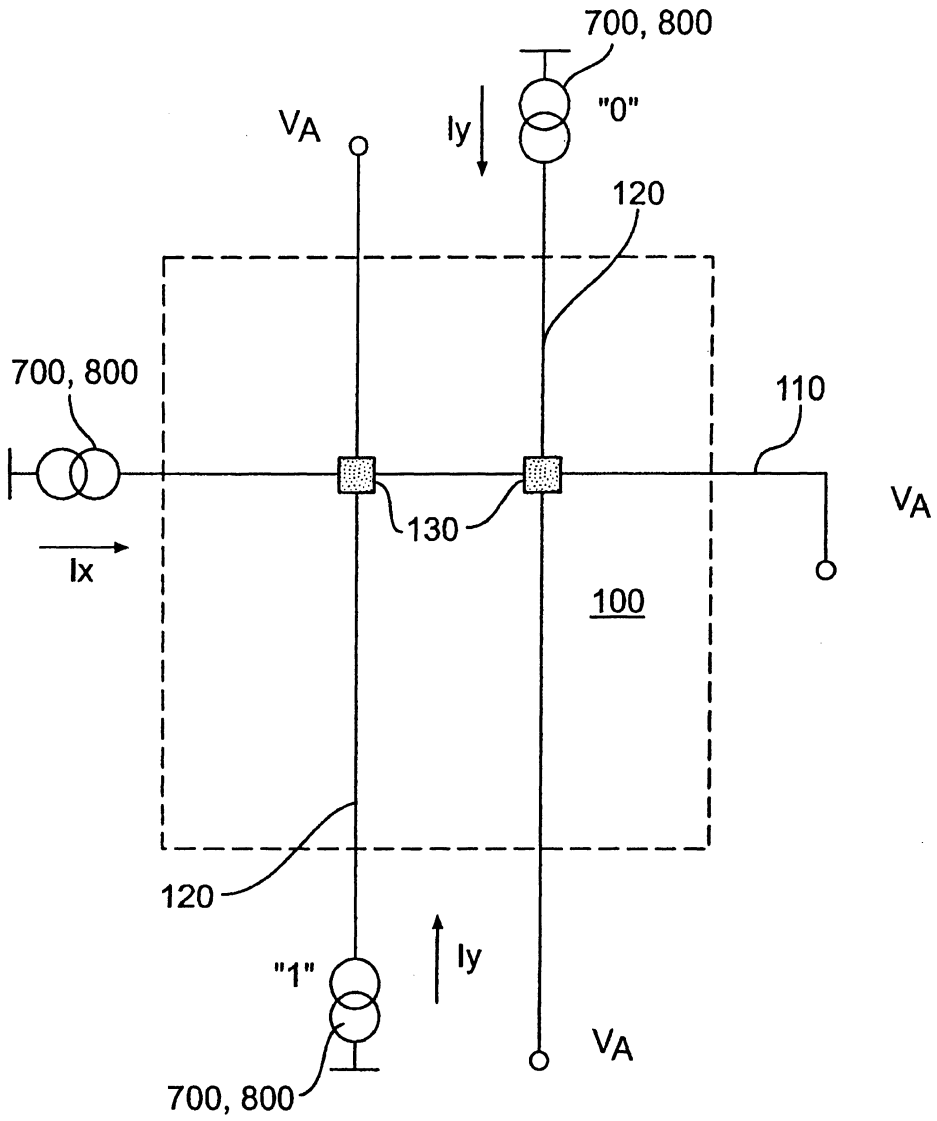
第 6 圖


700
VDD
774
V
770
IREF
n
110, 120
I
R1
750
752
764
R2
DAC
762
VBIAS
VA
740
760

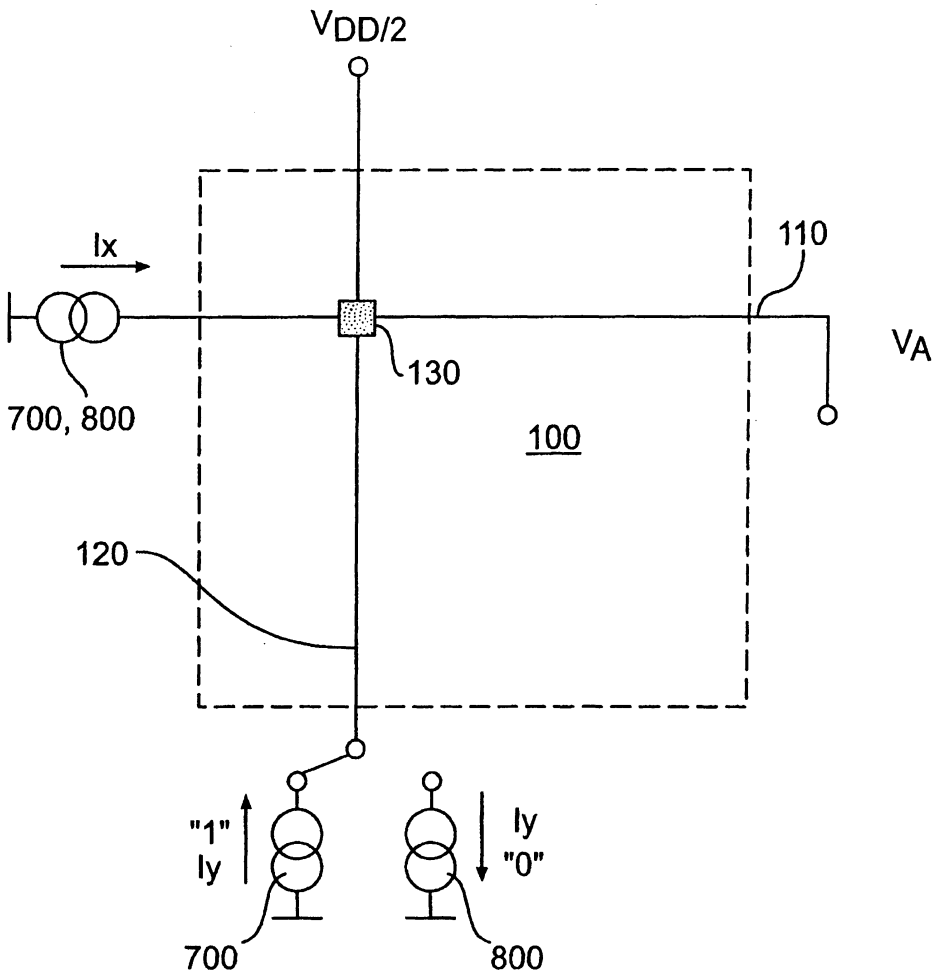
第 7 圖


800
VBIAS
DAC
862
840
860
VDD
VA
R2
110,120
n
RI
IREF
852
874
850
870

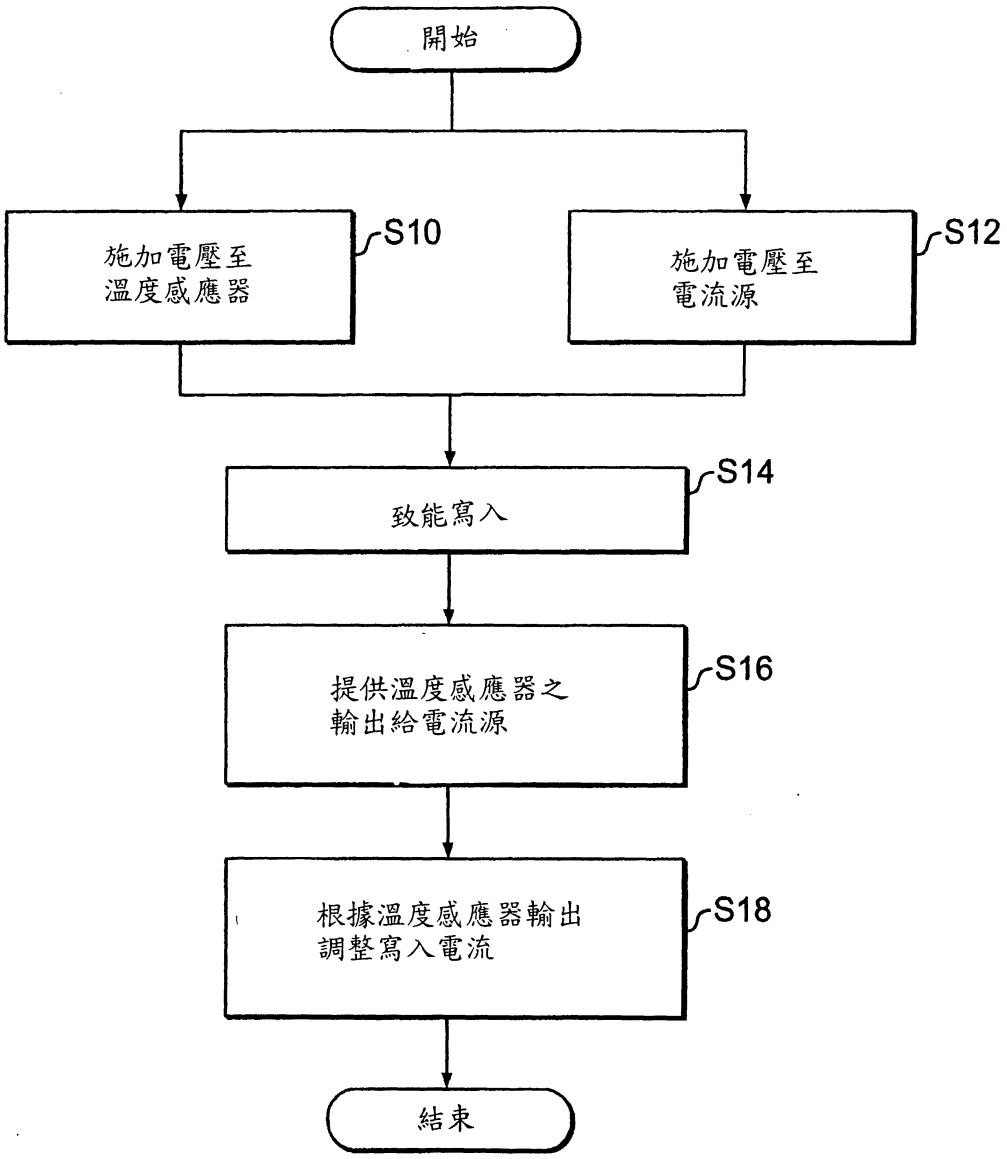
第 8 圖



第 9 圖



第 10 圖


開始
施加電壓至
溫度感應器
S10
施加電壓至
電流源
S12
致能寫入
S14
提供溫度感應器之
輸出給電流源
S16
根據溫度感應器輸出
調整寫入電流
S18
結束

第 11 圖

陸、(一)、本案指定代表圖爲：第 3 圖

(二)、本代表圖之元件代表符號簡單說明：

50...記憶體裝置
52...控制器
54...行解碼器
56...列解碼器
100...記憶體陣列
110...列導體
120...行導體
130...記憶體單元
200...寫入選擇開關排組
212，214，314，412，414...開關
300，400...讀/寫選擇開關排組
500...寫入結束選擇開關排組
600...感應放大器
700...電流源

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：