

|      |                                  |
|------|----------------------------------|
| 申請日期 | 89 年 12 月 22 日                   |
| 案 號  | 89127772                         |
| 類 別  | G02F 1/343, G02F 1/365 (2006.01) |

A4  
C4

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

|              |               |                                                                                                                                                          |
|--------------|---------------|----------------------------------------------------------------------------------------------------------------------------------------------------------|
| 一、發明<br>新型名稱 | 中 文           | 液晶顯示裝置                                                                                                                                                   |
|              | 英 文           |                                                                                                                                                          |
| 二、發明人<br>創作  | 姓 名           | (1) 金子壽輝<br>(2) 藤井和美<br>(3) 小野記久雄                                                                                                                        |
|              | 國 籍           | (1) 日本                      (2) 日本                      (3) 日本                                                                                           |
|              | 住、居所          | (1) 日本國東京都千代田區丸之內一丁目五番一號<br>新丸大樓日立製作所(股)知的所有權本部內<br>(2) 日本國東京都千代田區丸之內一丁目五番一號<br>新丸大樓日立製作所(股)知的所有權本部內<br>(3) 日本國東京都千代田區丸之內一丁目五番一號<br>新丸大樓日立製作所(股)知的所有權本部內 |
| 三、申請人        | 姓 名<br>(名稱)   | (1) 日立製作所股份有限公司<br>株式会社日立製作所                                                                                                                             |
|              | 國 籍           | (1) 日本                                                                                                                                                   |
|              | 住、居所<br>(事務所) | (1) 日本國東京都千代田區神田駿河台四丁目六番<br>地                                                                                                                            |
|              | 代 表 人<br>姓 名  | (1) 庄山悅彦                                                                                                                                                 |

裝

訂

線

I269921

(由本局填寫)

|           |
|-----------|
| 承辦人代碼：    |
| 大類：       |
| I P C 分類： |

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

日本 2000 年 1 月 7 日 2000-005856 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明（ 1 ）

（發明所屬技術領域）

本發明關於液晶顯示裝置，亦即關於所謂橫電場型液晶顯示裝置。

（習知技術）

液晶顯示裝置大多用於電腦顯示器或電視機之顯示裝置等各種電子機器。液晶顯示裝置有各種習知形式，其中所謂橫電場型（In Plane Switching：ISP）液晶顯示裝置，係介由液晶對向配置之一般為2片基板構成之液晶顯示面板之與一方基板之液晶接觸之側之各畫素區域內形成畫素電極，於與該畫素電極近接之位置形成共通電極（亦稱對向電極），於畫素電極與共通電極間產生與該基版面平行之電場（橫電場），於基版面內控制液晶之配向方向者。

亦即，橫電場型液晶顯示裝置，係針對透過畫素電極與共通電極間之區域之光，藉施加上述電場之液晶之配向方向來控制其透過量。又，一般稱於液晶面板將驅動電路、照明光源等構成要素模組化者為液晶顯示裝置，但本發明中將液晶面板或液晶顯示裝置統稱為液晶顯示裝置。

此種液晶顯示裝置，即使由顯示面之斜方向觀察其顯示亦無變化，亦即具極佳廣視野角特性為人所熟知。

上述畫素電極及對向電極係由不透過光之導電層形成。

但是近年來熟知者有，在除畫素區域周邊以外之全區

（請先閱讀背面之注意事項再填寫本頁）

訂

線

## 五、發明說明（ 2 ）

域形成透明電極構成之一方電極，於該電極上介由絕緣膜形成透明電極構成之帶狀或短柵狀另一方電極。該畫素區動用電極使用透明電極可大幅提升所謂開口率。

揭示上述技術者有例如 S I D （ Society for Information Display ） 99 D I G E S T : P 202 - P 205 ，或特開平 11 - 202356 號公報。

但是對角 46cm （公稱之 18 英吋）或對角 51cm （公稱之 20 英吋）或以上之所謂大尺寸液晶顯示裝置，被要求薄膜電晶體 T F T 等之開關元件之電壓施加線（閘極配線、汲極配線）或者共通配線之低電阻化。

滿足配線之低電阻化之該配線材料，可適用鋁或以鋁為主體之合金（以下單稱為鋁）。

另外，為提升畫面之亮度，畫素電極或共通電極較好以 I T O （ Indium Tin Oxide ）、 I Z O （ Indium Zinc Oxide ）或 I G O （ Indium Germanium Oxide ）等透明導電膜（以下稱 I T O 等）。

閘極配線、汲極配線或共通配線使用鋁，畫素電極或共通電極使用 I T O 等之情況下，因電連接或畫素圖型形成上之構成上之必要，有必要將構成該畫素電極或共通電極之 I T O 等與構成其配線之鋁膜積層。

但是，鋁和 I T O 等，其腐蝕電位差異極大，配線或畫素電極或共通電極之各圖型施以溼蝕刻處理時，鋁將溶解於顯像液中，同時 I T O 等被還原，導致透明度劣化，畫素之透過率大幅降低。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

### 五、發明說明（ 3 ）

又，鋁之圖型（配線圖型）形成後，形成 I T O 等圖型時，於 I T O 等之蝕刻處理鋁將被腐蝕，會有喪失所要功能之情況。

又，形成鋁配線時，氧化物透明導電層之 I T O 等之接觸電阻大，因此較難直接接觸鋁膜進行電連接。因此，使鋁與 I T O 等電氣接觸時，有必要於鋁膜上另外形成接觸電阻相對於 I T O 等較小之金屬膜後，加工之。

本發明目的在解決上述習知技術之問題點，提供適合大尺寸之具良好配線構造及畫素構造之液晶顯示裝置。

#### （解決問題之手段）

為達成上述目的，本發明中，構成閘極配線、汲極配線、共通配線等之液晶顯示裝置上必要之各種配線之中，至少與閘極配線同層構成之配線係以鋁或鋁為主體之材料形成，之後使用非晶質透明導電膜形成構成畫素之共通電極或畫素電極。以下說明本發明之代表性構成。

（ 1 ）於鋁或以鋁為主體之合金層上披覆有高熔點金屬層之積層膜，於該積層膜上披覆透明導電膜形成有配線之絕緣基板構成。

（ 2 ）於絕緣基板上具備薄膜電晶體，及其閘極配線／電極、汲極配線／電極、及共通配線／電極，上述各配線／電極之至少 1 個，係在鋁或以鋁為主體之合金層披覆有高熔點金屬層的積層構造膜上披覆透明導電膜而成。

（ 3 ）在介由液晶互呈對向配置之一對基板中之一方

（請先閱讀背面之注意事項再填寫本頁）

訂

線

## 五、發明說明（ 4 ）

具備閘極配線／電極、汲極配線／電極及源極的薄膜電晶體；

在 2 條上述閘極配線與 2 條汲極配線包圍之畫素區域或其附近配置之共通配線及連接該共通配線於上述畫素區域之略全區域全面形成的共通電極；及

連接上述源極，於上述共通電極之上層介由絕緣層形成之具略梳型的畫素電極；

上述閘極配線／電極、而且汲極配線／電極、共通配線，係由在鋁或以鋁為主體之合金層上披覆高熔點金屬層而成之積層構造膜形成，上述共通電極係具備在上述畫素區域之略全區域全面形成之透明導電膜。

（ 4 ）在介由液晶互呈對向配置之一對基板中之一方具備閘極配線／電極、汲極配線／電極及源極的薄膜電晶體；

在 2 條上述閘極配線與 2 條汲極配線包圍之畫素區域或其附近形成之共通配線及連接該共通配線的共通電極；及

連接上述源極，於上述共通電極之上層介由絕緣層形成之具略梳型的畫素電極；

上述閘極配線／電極、而且汲極配線／電極、共通配線，係由在鋁或以鋁為主體之合金層上披覆高熔點金屬層而成之積層構造膜形成，上述共通電極係以導電連接於上述高熔點金屬層之透明導電膜構成。

（ 5 ）在介由液晶互呈對向配置之一對基板中之一方具備閘極配線／電極、汲極配線／電極及源極的薄膜電晶

（請先閱讀背面之注意事項再填寫本頁）

訂

線

## 五、發明說明 ( 5 )

體；

在 2 條上述閘極配線與 2 條汲極配線包圍之畫素區域或其附近形成之共通配線及連接該共通配線的共通電極；及

連接上述源極，於上述共通電極之上層介由絕緣層形成之具略梳型的畫素電極；

上述閘極配線／電極、汲極配線／電極，係在鋁或以鋁為主體之合金層之上層具有氧化鋁層，上述共通配線，係在鋁或以鋁為主體之合金層之上層具有氧化鋁層之同時，具備由該氧化鋁層之一部分表面側貫通該氧化鋁層而到達鋁或以鋁為主體之合金層的高熔點金屬層；

上述共通電極係以導電連接於上述高熔點金屬層之透明導電膜構成。

( 6 ) 上述以鋁為主體之合金，係在鋁添加有希土類元素之鋁－希土合金，希土類元素可用 N d ( 鈹 ) 、 Y ( 釔 ) 、 L a ( 鐳 ) 、 S m ( 釷 ) 中之任一或 2 種以上。

( 7 ) 上述高熔點金屬層，係 M o ( 鉬 ) 、 鉻 ( C r ) 、 W ( 鎢 ) 、 鈦 ( T i ) 中之任一，或該 2 種以上之合金。

( 8 ) 上述透明導電膜，係非晶質 I T O 、 同 I Z O 、 同 I G O 之任一。

( 9 ) 閘極配線、共通配線，係使用在鋁之上層披覆有 M o 或 T i 等高熔點金屬或上述合金構成之高熔點金屬的積層構，在與其同層形成由非晶質透明導電膜構成之平面畫素電極，和源極、汲極配線同層，或介由絕緣膜 (

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 ( 6 )

P A S 膜 ) 形成由非晶質透明導電膜構成之梳齒電極作為共通電極。

閘極配線、共通配線之中，在與透明電極形成之共通電極接觸之部分，以及閘極端子、共通端子以外之部分，藉蝕刻處理除去上層之例如 M o 合金或 T i 等高熔點金屬之膜，使露出之鋁表面氧化形成氧化鋁膜。

( 10 ) 閘極配線係由以 M o 等高熔點金屬膜為下層之 A l / N d 合金構成，於其下層形成非晶質透明導電膜。

( 11 ) 以使用多晶 I T O 為前提時，以該多晶 I T O 為最下層，於其上積層 M o / A l / M o 作為閘極配線或共通配線。

以下詳細說明本發明構成之效果及理由。

在絕緣基板之同一平面內形成構成閘極配線及畫素之透明導電膜 ( I T O 等 )，依此則可實現高開口率、高視野角之液晶顯示裝置之大尺寸化。

鋁配線形成後，於該鋁配線上同層形成 I T O 等，之後，在 I T O 等阻劑圖型顯像中，一般而言，多晶 I T O 等導電膜在顯像液中與鋁之間產生強烈電池反應，氧化膜之 I T O 等被還原。結果，I T O 等被黑化 ( 例如 I T O (  $I n_2O_2$  ) 之情況下，因  $I n_2O_2 + e$  ( 電子 )  $\rightarrow 2 \cdot I n + ( 5 / 2 ) C O O_2 ( \uparrow )$  之反應，I n 被析出導致透過率降低。

非晶質之 I T O 等之腐蝕電位，和多晶 I T O 等比較較低，因此可減低與鋁之間之腐蝕電位差。依此則即使在

( 請先閱讀背面之注意事項再填寫本頁 )

裝

訂

線

## 五、發明說明( 7 )

同層亦可抑制顯像液中之電池反應，鋁上之 I T O 等之透明導電膜籽顯像處理為可能。

又，非晶質透明導電膜可以弱酸蝕刻，故不會因透明導電膜之蝕刻導致下部之鋁被腐蝕。因此，藉非晶質透明導電膜之使用，使鋁上之 I T O 等透明導電膜之蝕刻為可能。

又，使用鋁配線時，露出之鋁配線端面於 C V D 加工前以 I T O 等等披覆，因此在不施以陽極形成情況下可防止所謂側面塚丘（小突起）之產生。

亦即，鋁配線之露出部分施以陽極形成而未形成保護膜時，例如上層積層之積層配線，於其上以 C V D 形成絕緣膜時於其端面將長出塚丘，導致頻繁發生層間短路現象。因此，將露出之鋁末端面披覆於室溫約 120 ℃ 之較低溫形成較硬之 I T O 等。結果，即使於 C V D 工程以 300 ℃ 加熱時被氧化物膜（ I T O 等）披覆之鋁表面呈現穩定，可完全抑制塚丘之產生。

如上述般將鋁配線露出部分以透明導電膜披覆，可改善閘極配線與汲極配線，或閘極配線與共通配線間之短路耐壓，可提升記憶裝置之信賴性。

為達成 I T O 等透明導電膜與共通配線之連接，在 1 畫素內使 M o 或 M o 合金，或者 T i 或 T i 合金之端子部分，以及閘極端子部分殘留，使鋁氧化形成鋁膜。藉該鋁膜，使閘極配線與汲極配線之交叉部分，以及閘極配線與共通配線之交叉部分全為電漿處理膜，亦即 C V D 處理之氮

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 ( 8 )

化矽等絕緣膜與氧化鋁之積層構造膜，即使液晶顯示裝置之高精細化或構成畫素之電極構造引起之該交叉部增加，亦可大幅減少層間短路之發生。

爲更進一步抑制跨越 I T O 等閘極配線之部分之斷線時，將 I T O 等形成於最下層，於其上介由 M o 或 M o 合金，或者 C r 或 C r 合金形成鋁配線。

使用多晶 I T O 等時，於最下層形成 I T O 等，於其上形成 M o 或 M o 合金 / A l / M o 或 M o 合金之多層構造膜。閘極配線顯像處理時鋁未露出於表面，故可預先防止與下部之 I T O 等間之電池反應。

閘極配線以 A l - N d 合金或純鋁與 T i 之積層構造膜形成時，於其下層形成非晶質之 I T O 等之導電膜。T i 膜之 A l 膜因結晶膜之配向整齊而可達成所謂無塚丘化。使用此種無塚丘化鋁配線，於 C V D 成膜時鋁配線表面可直接露出。又，I T O 等導電膜使用與鋁之腐蝕電位差小之非晶質

I T O 等，可抑制閘極配線之鋁膜與 I T O 等之電池反應。非晶質 I T O 等，於後續工程被施以熱處理結晶化，在鋁及 C r 或 M o 之蝕刻處理時，可對該蝕刻具耐蝕性。

以使用多晶 I T O 等爲前提情況下，I T O 等透明導電膜形成於最下層。於其上形成作爲共通配線之 M o / A l / M o 之積層構造膜。下層之 M o 膜係爲達成與其下部形成之 I T O 等透明導電膜間之接觸者，上層之 M o 膜爲配線端子。又，鋁膜以 M o 披覆，故可防止 I T O 等與鋁之於顯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明（ 9 ）

像液中直接接觸，不致引起電池反應。

又，共通電極於畫素區域全面形成時，與上部形成之梳齒畫素電極間之重疊形成之容量增加，此附著於共通配線上使時間常數變大。因此，配線以鋁或鋁合金構成，可縮小電阻，抑制上述時間常數之增大。

如上述般，高視野角、高透過率之橫電場型，特別是畫素電極於畫素區域全面形成之構造之蝕刻顯示裝置之配線之時間常數增大可被抑制，畫面尺寸之大型化容易。

又，閘極及共通配線由鋁或以鋁為主體之合金形成，依此則可減少配線電阻，畫素驅動之電極之一方可以

I T O 等透明導電膜，和閘極配線或電極形成於同一層，另一方電極之梳齒電極於鈍態膜（絕緣膜）上形成，兩者之電容量（積層電容）可設計為最小。

又，使用鋁配線，將所要部分表面氧化以減少塚丘之發生，可防止畫面上之污點等顯示缺陷之發生，可得信賴性高之液晶顯示裝置。

又，本發明不限於上述構成及後述實施形態之構成，在不脫離本發明技術思想範圍內，可做種種變更。

### （發明之實施形態）

以下，說明本發明之液晶顯示裝置之實施形態。

圖 1 係本發明之液晶顯示裝置第 1 實施形態之構成模式說明之重要部分斷面圖，係表示介由液晶互成對向配置之絕緣基板中之一方基板（下側基板）之斷面模式圖。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 ( 10 )

圖 1，SUB 係玻璃基板之下側基板，於其內面具備由鋁合金 g1 與 Mo 合金 g2 之積層構造膜形成之閘極配線／電極 GT (GL)，及在鋁合金 g1 與 Mo 合金 g1 之積層構造膜披覆有 ITO 形成之透明導電膜 g3 的共通配線／電極 CT／CL。又，於圖 1 係以構成薄膜電晶體 TFT 之閘極 GT，及連接共通配線 CL 之共通電極 CT 之部分表示。

披覆該閘極配線／電極 GT (GL) 及共通配線／電極 CT／CL 具有閘極絕緣膜 GI，於閘極 GT 上方形成半導體膜 ASI 與接觸層構成之半導體膜 N<sup>+</sup>ASI 所構成之半導體層。於該半導體膜 ASI，源極／汲極 SD 1 及 SD 2 被分離形成。SD 1 設為源極，SD 2 設為汲極。

披覆源極 SD 1 及汲極 SD 2，以及共通配線／電極 CT／CL 之上方形成絕緣膜 PAS，於共通配線／電極 CT／CL 上方，形成貫通接觸孔，亦即貫通孔 TH 連接源極 SD 1 之畫素電極 PX。

圖 2 係圖 1 之 1 畫素部分平面構成之模式說明平面圖，DL 係汲極配線，其他符號對應圖 1 之同一部分。此形式之液晶顯示裝置中，1 畫素係形成於 2 條汲極配線 DL 與 2 條閘極配線 GL (僅圖示 1 條) 包圍之區域。

如橫斷該 1 畫素區域般具有共通配線 CL，連接共通配線 CL 於 1 畫素之略全區域形成共通電極 CT。在一方之汲極配線 DL 與閘極配線 GL 之交叉部形成薄膜電晶體 TFT，其閘極 GT 係閘極配線 GL，汲極 SD 2 由汲極

## 五、發明說明 ( 11 )

配線 D L 延伸，源極 S D 1 藉由貫通孔 T H 連接畫素電極 P X。

圖 1 及圖 2 所示構成之製作如下。首先，於玻璃基板 S U B 1 上依序形成鋁合金 g1 及 M o 合金 g2 膜俾形成積層構造膜。於上塗敷阻劑膜，乾燥、圖型化後，以磷酸系蝕刻液施以溼蝕刻處理，形成閘極配線／電極 G L ( G T )。

取代 M o 合金使用 T i 亦可。使用 T i 時。藉乾蝕刻處理對鋁及 T i 之積層膜一次施以圖型化。又，鋁合金較好為容易達成無塚丘化之 A l - N d 合金，或 A l - S i 合金等或純 A l。本實施形態使用 A l - N d 合金。

於鋁合金膜 g1 之上層使用 M o 合金膜 g2 時，使用氟素氣體之乾蝕速率變慢之 M o - C r。

藉上述積層構造膜之材料組成及蝕刻液組成之調整，可抑制兩者之蝕刻速率，使加工側緣加工為如圖 1 所示具順推拔狀。

之後，形成非晶質之 I T O 膜 g3 作為透明電極之共通電極 C T。取代 I T O 改用 I Z O、I G O 等亦可。

I T O 之情況下，於該成膜中添加水進行室溫成膜使非晶質化。但因室溫成膜，該膜經 C V D 工程之熱經歷可結晶化。I Z O 或 I G O 之情況下，成膜時之基板溫度以 200 °C 成膜可為非晶質狀態，在維持高基板密接性情況下，可得非晶質構造。

圖 3 係透明導電膜非晶質化之效果說明圖，表示結晶

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 12 )

性 I T O、非晶質 I T O、I Z O (原本非晶質狀態)、以及 M o、A l 之於顯示液 (阻劑之顯像液) 中之各腐蝕電位差。又, 該腐蝕電位係使用 N M D ( T M A H (四甲銨氫氧化物) 2.38 % 水溶液) 之情況。

如圖示般, 顯像液中 A l 之腐蝕電位最低, 其次為 M o、而後依 I Z O、非晶質 I T O、結晶性 I T O 之順序變高。顯像液中將 A l 與透明導電膜 ( I Z O、非晶質 I T O、結晶性 I T O ) 之任一浸入時, 因腐蝕電位差而引起電池反應, A l 被氧化, 透明導電膜被還原。

一般之結晶性 I T O (多晶 I T O), 因腐蝕電位差大, 反應發生激烈, 將會帶來損傷。另外, 非晶質 I T O, 雖亦因材料組成而有差異, 但和多晶 I T O 比較, 其與鋁之間之腐蝕電位差小。因此, 顯像時對各材料膜之損傷可被抑制。

圖 4 係蝕刻液中鋁膜與透明導電膜之蝕刻速率之說明圖。蝕刻速率以相對值表示。蝕刻液使用草酸或鹽酸濃度低之王水。高鹽酸濃度之王水或 H B r 中, 和多晶 I T O 比較, 鋁之蝕刻速率變高, 因此該 I T O 膜之蝕刻處理時, 位於其下之鋁膜會有損傷。另一方面, 草酸或低鹽酸濃度之王水中, 非晶質 I T O 膜之蝕刻速率較鋁膜高。因此, 鋁

I T O 等之透明導電膜之蝕刻處理時, 對其下之鋁膜不會帶來損傷。

透明電極之共通電極, 係藉該共通電極之上層膜之 M o

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 13 )

合金或 Ti 接觸於共通配線。在 Mo 合金與鈦與共通電極之 ITO 等之界面之接觸電阻較低，故可得良好之接觸特性。

又，露出共通配線之側端面之鋁層被以 ITO 等披覆，故其後之閘極絕緣膜形成之 CVD 工程不致產生塚丘。

之後分別藉電漿 CVD 法形成 SiN、非晶質 Si 膜、 $n^+$  非晶質 Si 膜作為閘極絕緣膜、半導體層膜、接觸用半導體膜。

對半導體層膜之非晶質 Si 膜及接觸用半導體膜之  $n^+$  非晶質 Si 膜施以乾蝕刻處理加工成島狀半導體膜，形成源極及汲極，藉微影成像技術施以圖型化，施以溼蝕刻處理加工成配線。配線材料使用 Cr 系合金、Mo 系合金。Cr 系合金使用 Cr/Mo/Cr 之積層材料。Mo 系合金使用耐蝕刻性之高 Mo-Cr 合金。

源極及汲極之蝕刻處理後，藉乾蝕刻以同一蝕刻掩罩除去通道部之接觸層，形成通道。

之後，以 CVD 法形成鈍態膜。於源極部藉乾蝕刻形成接觸孔。除該接觸孔以外，於閘極、共通電極、源極端子部亦形成接觸孔。此時，閘極、共通電極、源極之最上部，在乾蝕刻時金屬膜本身不被蝕刻般，選擇使用與 SiN 之乾蝕刻選擇比為 5 以上之材料。

之後，再度形成 ITO 等作為畫素電極之透明導電膜。此乃藉微影成像技術形成梳齒狀（參照圖 2 之 PX）。該透明導電膜可為結晶性或非晶質性。結晶性透明導電膜

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 ( 14 )

時，高鹽酸王水則用臭氧氫酸 H B r 。又，使用非晶質透明導電膜時，使用草酸或低鹽酸王水即可。

使用臭氧氫酸 H B r 加工結晶性透明導電膜，或用草酸蝕刻非晶質透明導電膜時之側面蝕刻量可抑制於極少，故適合形成圖 2 所示微細之梳齒狀透明電極（畫素電極 P X ）。

依本實施形態，如上述般系形成有薄膜電晶體 T F T 及各配線及各電極之基板（T F T 基板），具微細之透明梳齒電極（畫素電極 P X ）及平面透明電極（共通電極 C T ），故可得透過率大幅提升之液晶顯示裝置。又，透明電極間之交叉電容雖增大，但在共通配線使用鋁故可減低配線電阻，可抑制時間常數之增加。

又，平面透明電極（C T ）系構成畫素一面之全面狀，但如一般之 I P S 般與上部梳齒電極（P X ）交互形成、加工成梳齒，同樣亦可提升開口率。

圖 5 係本發明之液晶顯示裝置第 2 實施形態構成之模式說明之重要部分斷面圖，顯示介由液晶互為對向配置之絕緣基板中之一方基板（下側基板）之斷面模式。又，圖 6 係圖 5 之一畫素部分之平面構成之模式說明平面圖。圖 7 — 圖 12 係本實施形態之 T F T 基板製作工程之說明圖，圖 7 係閘極配線及共通配線／電極之製作工程之說明圖，圖 8 — 圖 12 係圖 7 之工程說明之重要部份平面圖。

本實施形態中，在 T F T 基板 S U B 1 內面，以鋁膜 g l 形成閘極配線／電極 G T （G L ）及共通配線 C L 。閘

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 ( 15 )

極配線／電極 G T ( G L ) 係覆蓋鋁膜 g1 全面，具有鋁膜 g4，共通配線 C L 亦同樣在鋁膜 g4 上層披覆鋁膜 g4 之同時，於該鋁膜 g4 之上面之一部分具由該上面貫通鋁膜 g1 之 M o 或 T i 膜 ( 本實施形態為 M o ) 之膜 g2。

又，為促進鋁膜之表面氧化，於玻璃基板 S U B 上形成塗敷型玻璃膜 S O G 對氧化膜質提升極為有效。

構成共通電極 C T 之透明導電膜 I T O 等，係覆蓋鋁膜 g4 如圖 6 般形成於畫素區域之略全面，介由形成於鋁膜 g1 上方之一部分的 M o 膜 g2 與構成共通配線 C L 之鋁膜 g1 做良好接觸。該 M o 膜 g2 之具體位置如圖 6。又，M o 膜 g2 之平面形狀不限於圖 6 之矩型，可為菱型、圓形 ( 包含橢圓形 )、或多數適當形狀之組合。

披覆上述共通配線 C L 之鋁膜 g1 的鋁膜 g3，因與構成其上層積層之共通電極 C T 之透明導電膜 I T O 間之接觸並非良好，因此由該鋁膜 g3 表面貫通達下層之鋁膜 g1 而形成 M o 膜 g2 據以提升共通配線 C L 與共通電極 C T 間之接觸性。

於上述閘極配線／電極 G T ( G L ) 及共通配線 C L 及共通電極 C T 之上層，和圖 1－圖 4 之第 1 實施形態同樣，形成閘極絕緣膜 G I、半導體膜 A S I、接觸膜 N<sup>+</sup> A S I、源極 S D 1、汲極 S D 2、絕緣膜 P A S、以及畫素電極 P X。

以下參照圖 7－圖 12 說明本實施形態之製作工程。首先，如圖 7 ( 1 ) 所示，作為閘極配線／電極 G T ( G L )

## 五、發明說明 ( 16 )

及共通配線 C L 形成鋁合金 ( 此處為 A l - N d ) 膜 g1 及 M o 合金或 T i 合金或 C r 合金 ( 此處為 M o - C r ) 膜 g2 之積層構造膜，施以圖型化，其平面圖式於圖 8。

其次，在與構成共通配線 C L 之上層膜之 M o - C r 膜 g2 之上層所形成共通電極的透明導電膜 I T O 等之接觸部分形成阻劑 R E G ( 圖 7 ( 2 ) )。該阻劑 R E G，係由阻劑塗敷及介由掩罩曝光及顯像處理形成特定圖型。

對共通配線 C L 上部形成有阻劑 R E G 之基板 S U B 1 施以蝕刻處理，使殘留阻劑 R E G 以外部分，除去 M o - C r 膜 g2。此時，閘極配線 G L 上層之 M o - C r 膜 g2 同時被除去。

殘留阻劑 R E G 狀態下，對 A l - N d 膜 g1 表面施以氧化處理，在除共通配線 C L 之上述 M o - C r 膜 g2 之殘留部分以外之部分，及閘極配線 G L 表面形成鋁膜 g4 ( 圖 7 ( 4 ) )。又，該表面氧化處理，使露出表面之 A l - N d 膜 g1 之厚度較上述鋁膜 g4 之產生稍薄，圖 9 係其狀態平面圖。

之後，除去阻劑 R E G 露出 M o - C r 膜 g2 ( 圖 7 ( 5 ) )。露出之 M o - C r 膜 g2 成接觸膜。

阻劑 R E G 除去後，形成非晶質透明導電膜 g3 披覆共通配線 C L 上部，形成共通電極 C T ( 圖 7 ( 6 ) )。圖 10 係其狀態之平面圖。

本實施形態中，共通電極 C T 構成爲平面，但一般之 I P S 模態加工爲梳齒狀亦可。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 17 )

非晶質透明導電膜 g3 係用上述 I T O 等。又，構成閘極配線 G L、共通配線 C L 之 A l - N d 膜 g1 之大部分被鋁膜 g4 披覆，鋁合金膜 g1 與共通電極 C T 之各表面未直接接觸蝕刻液，因此非晶質透明導電膜 g3 亦可用結晶性透明導電膜。

共通電極 C T 形成後，如圖 11 所示般，形成半導體膜 A S I 及接觸用半導體層 ( N<sup>+</sup> A S I )、源極 S D 1、汲極配線 D L 及汲極 S D 2。

形成絕緣膜 P A S 後，如圖 12 所示，形成貫通絕緣膜 P A S 到達源極 S D 1 之貫通孔 T H，形成梳齒狀透明導電膜構成之畫素電極 P X ( 參照圖 5、圖 6 )。

依本實施形態，對使用鋁合金之閘極配線 / 電極 G T ( G L )、共通配線 C L 施以表面氧化處理，和以閘極絕緣膜 G I ( S i N ) 之單層之層間絕緣比較，可防止絕緣耐壓降低，增大信賴性。又，未形成陽極部分之共通配線 C L 之接觸部分，係高熔點金屬之 M o、M o / T i、M o / C r 等之積層構造膜，故可完全防止鋁膜之塚丘現象之發生。

圖 13 係本發明第 3 實施形態之液晶顯示裝置之構成模式之重要部分斷面圖，係表示介由液晶互為對向配置之絕緣基板中之一方基板 ( 下側基板 ) 之斷面圖。

本實施形態中，在 T F T 基板 S U B 1 內面形成 I T O 等作為構成共通電極 C T 之非晶質透明導電膜 g3，於其上以 C r、M o、或 T i 膜 g2 為下層，形成在上層具鋁

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 18 )

合金 ( A l - N d 等 ) 膜 g1 之積層構造膜構成之共通配線 C L 。

構成共通配線 C L 之下層之 C r 或 M o 或 T i 膜 g2 ， 與構成共通電極 C T 之非晶質透明導電膜 g3 之間具良好接觸性。

又，對鋁合金膜 g1 及 C r 或 M o 或 T i 膜 g2 之積層構造膜施以圖型化，蝕刻處理時，構成該積層構造膜之上下層兩者因顯像液中之腐蝕電位差而產生電池反應，為抑制此電池反應，使用該腐蝕電位差小之非晶質透明導電膜，此處使用 120 膜。

又，閘極配線 / 電極 G T ( G L ) 與玻璃基板間未形成透明導電膜。

依本實施形態，構成共通電極 C T 之透明導電膜 g3 直接形成於玻璃基板 ( T F T 基板 ) S U B 1 ，不存在相對其他配線之所謂圖型跨越部分，因此圖型跨越部分引起之斷線等不良情況不會發生，可得高信賴性之液晶顯示裝置。

圖 14 係本實施形態之液晶顯示裝置第 4 實施形態之構成模式說明之重要部分斷面圖，表示介由液晶互為對向配置之絕緣基板中之一方基板 ( 下側基板 ) 之斷面圖。

本實施形態中，在 T F T 基板 S U B 1 內面，首先形成非晶質或多晶之 I T O 等之膜 g3 作為共通電極 C T 之透明導電膜，於其上形成 M o 或 T i 膜 g2 及鋁膜 g1 以及 M o 或 T i 膜 g6 之積層構造膜 ( 3 層構造膜 ) 。又，於閘極配

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 19 )

線 / 電極 G T ( G L ) 下層未形成 I T O 等之膜 g3 。

該積層構造膜之鋁膜 g1 係位於 M o 或 T i 膜 g6 之下層，因此該積層構造膜圖型化時，鋁膜表面未直接接觸蝕刻液。因此，鋁膜與透明導電膜未共存於同一蝕刻液，不會因兩者之腐蝕電位差引起電池反應。又，上述積層構造膜之鋁膜 g1 之下層之 M o 或 T i 膜 g2，於共通配線 C L 可提升其與下層之透明導電膜 g3，或於閘極配線 / 電極 G T ( G L ) 可提升其與玻璃基板間之密接性。

共通配線 C L 及閘極配線 / 電極 G T ( G L ) 構成如本實施形態之 3 層構造膜，則共通配線 C L 之下層之透明導電膜 g3 不必為非晶質、亦可採用結晶性 I T O 等。

依本實施形態，和第 3 實施形態同樣，構成共通電極 C T 之透明導電膜 g5 直接形成於玻璃基板 ( T F T 基板 ) S U B 1，故不存在相對於其他配線之所謂圖型跨越部分，不會發生跨越部分引起之斷線等不佳情況，可得高信賴性之液晶顯示裝置。

圖 15 係本發明之液晶顯示裝置之等效電路圖。如圖示般，構成液晶顯示裝置之液晶面板之顯示部由矩陣狀配置之多數畫素集合構成，各畫素殼獨自調變控制來自液晶面板背面配置之背照光源之透過光。

液晶面板之構成要素之一之 T F T 基板 S U B 1 上，在有效畫素區域 A R 向 x 方向 ( 行方向 ) 延伸，在 y 方向並設之閘極配線 G L 及共通配線 C L，以及向 y 方向延伸，在 x 方向並設之汲極配線 D L 被形成。閘極配線 G L 及共

(請先閱讀背面之注意事項再填寫本頁)

訂

裝

## 五、發明說明 ( 20 )

通配線 C L 具備上述實施形態之任一構成。在閘極配線 G L 矩汲極配線 D L 包圍之矩型區域形成畫素區域。

液晶顯示裝置，作為液晶面板之外部電路而具備垂直掃描電路 V 及影像信號驅動電路 H。垂直掃描電路 V 依序對多數閘極配線 G L 分別供給掃描信號（電壓），影像信號驅動電路 H 則配合該時序對汲極配線 D L 供給影像信號（電壓）。

又，垂直掃描電路 V 及影像信號驅動電路 H，係由液晶驅動電源電路 P O W 被供給電源之同時，來自電腦或電視授信電路等主 C P U 之影像資訊經控制器分成顯示資料及控制信號而被輸入。

圖 16 係本發明適用之液晶顯示裝置之驅動波形例說明圖。圖中，介由共通配線施加於共通電極之共通電壓構成爲  $V_{CH}$  及  $V_{CL}$  之 2 值之交流矩形波，與其同步地，掃描信號  $V_G(i-1)$ 、 $V_G(i)$  之非選擇電壓，於每一掃描期間在  $V_{CH}$  與  $V_{CL}$  之 2 值間變化。共通電壓之振幅值和非選擇電壓之振幅值相同。

影像信號電壓，係欲施加於液晶層之電壓減掉共通電壓之振幅之  $1/2$  之電壓。

共通電壓可為直流，但交流化可減少影像信號電壓之最大振幅，影像信號驅動電路（信號側驅動器）H 可用低耐壓者。

圖 17 係本發明適用之液晶顯示裝置之液晶面板安裝外加電路之一例之平面圖。在液晶面板 P N L 周邊安裝，搭

## 五、發明說明 ( 21 )

載有垂直掃描電路 V 之第 1 驅動電路基板 P C B 1，搭載有影像信號驅動電路 H 的第 2 驅動電路基板 P C B 2，及電源電路基板 P C B 3。第 1 驅動電路基板 P C B 1 及第 2 驅動電路基板 P C B 2，以所謂可撓性電路基板 F P C 構成。

垂直掃描電路 V，具備以多數薄膜承載方式 ( T·C P 方式 ) 安裝之驅動 I C 晶片 C H I 1，其輸出突起接液晶面板之閘極信號端 G T M，輸入突起接第 1 驅動電路基板 P C B 1 上之端子。

影像信號驅動電路 H，亦同樣由以多數薄膜承載方式形成之驅動 I C 晶片 C H I 2 構成，其輸出突起接液晶面板之汲極信號端 D T M，輸入突起接第 2 驅動電路基板 P C B 2 上之端子。

電源電路基板 P C B 3，係介由扁平排線 F C 接第 2 驅動電路基板 P C B 2 上之影像信號驅動電路 H，該影像信號驅動電路 H 則介由扁平排線 F C 接第 1 驅動電路基板 P C B 1 上之垂直掃描電路 V。

又，本發明並非限於此，構成各電路之半導體晶片直接搭載於 T F T 基板 S U B 1，其輸出入突起連接形成於該基板 S U B 1 之端子 ( 或配線層 ) 之所謂 C O G ( Chip On Glass ) 方式亦適用。

圖 18 係本發明之液晶顯示裝置適用之顯示器之一例之正面圖。該顯示器，係搭載上述本發明實施形態之液晶顯示裝置作為顯示部，於液晶面板 P N L 顯示影像。顯示部以支持部指示。該顯示器，並不限於連接未圖示之外部信

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

終

## 五、發明說明 ( 22 )

號源 ( 電腦或電視授信電路 ) 者，亦可為支持部或於周邊內藏上述外部信號源。

依本發明可得信賴性高、明亮之畫面影像顯示。

### ( 發明之效果 )

如上述說明般，依本發明之液晶顯示裝置，構成閘極配線、汲極配線、共通配線等之液晶顯示裝置上必要之各種配線之中，至少與閘極配線為同層構成之配線係由鋁或以鋁為主體之材料構成，之後，使用非晶質透明導電膜形成構成畫素之共通電極或畫素電極，因此可提供信賴性高、且可顯示明亮之畫面影像的液晶顯示裝置。

### ( 圖面之簡單說明 )

圖 1：本發明之液晶顯示裝置第 1 實施形態之構成模式說明之重要部分斷面圖。

圖 2：圖 1 之一畫素部分之平面構成模式之平面圖。

圖 3：透明導電膜非晶質化之效果說明圖。

圖 4：蝕刻液對鋁膜及透明導電膜之蝕刻速率之說明圖。

圖 5：本發明之液晶顯示裝置第 2 實施形態之構成模式說明之重要部分斷面圖。

圖 6：圖 5 之一畫素部分之平面構成模式之平面圖。

圖 7：閘極配線及共通配線／電極之製作工程之說明圖。

(請先閱讀背面之注意事項再填寫本頁)

訂

結

## 五、發明說明（ 23）

圖 8：圖 7 之工程再度說明之重要部份平面圖。

圖 9：圖 7 之工程再度說明之接續圖 8 之重要部份平面圖。

圖 10：圖 7 之工程再度說明之接續圖 9 之重要部份平面圖。

圖 11：圖 7 之工程再度說明之接續圖 10 之重要部份平面圖。

圖 12：圖 7 之工程再度說明之接續圖 11 之重要部份平面圖。

圖 13：本發明之液晶顯示裝置第 3 實施形態之構成模式說明之重要部分斷面圖。

圖 14：本發明之液晶顯示裝置第 4 實施形態之構成模式說明之重要部分斷面圖。

圖 15：本發明之液晶顯示裝置之等效電路說明圖。

圖 16：本發明適用之液晶顯示裝置之驅動波形例之說明圖。

圖 17：本發明適用之液晶顯示裝置之液晶面板安裝有外加電路之狀態之一例之平面圖。

圖 18：本發明之液晶顯示裝置適用之顯示器之一例之正面圖。

（符號說明）

G L：閘極配線

G T：閘極

## 五、發明說明 ( 24 )

G I : 絕緣膜

D L : 汲極配線

C L : 共通配線

C T : 共通電極

P X : 畫素電極

A S I : 半導體層

T F T : 薄膜電晶體

P S V : 保護膜 ( 絕緣膜 )

S U B ( S U B 1 ) : 下側基板

g1 : 鋁合金

g2 : M o 合金

g3 、 I T O 膜 ( 透明導電膜 )

N <sup>+</sup> A S I : 接觸層

S D 1 / S D 2 : 源極 / 汲極

P A S : 絕緣膜

T H : 貫通孔

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

終

四、中文發明摘要（發明之名稱： 液晶顯示裝置）

目的在於形成適合大尺寸化之配線構造及畫素構造。

解決方法為，在絕緣基板 SUB 1 上，在鋁或以鋁為主體之合金層 g1 披覆高熔點金屬層 g2 形成積層構造膜，於該積層構造膜披覆透明導電膜 g3 形成共通配線／電極 CL（CT）。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

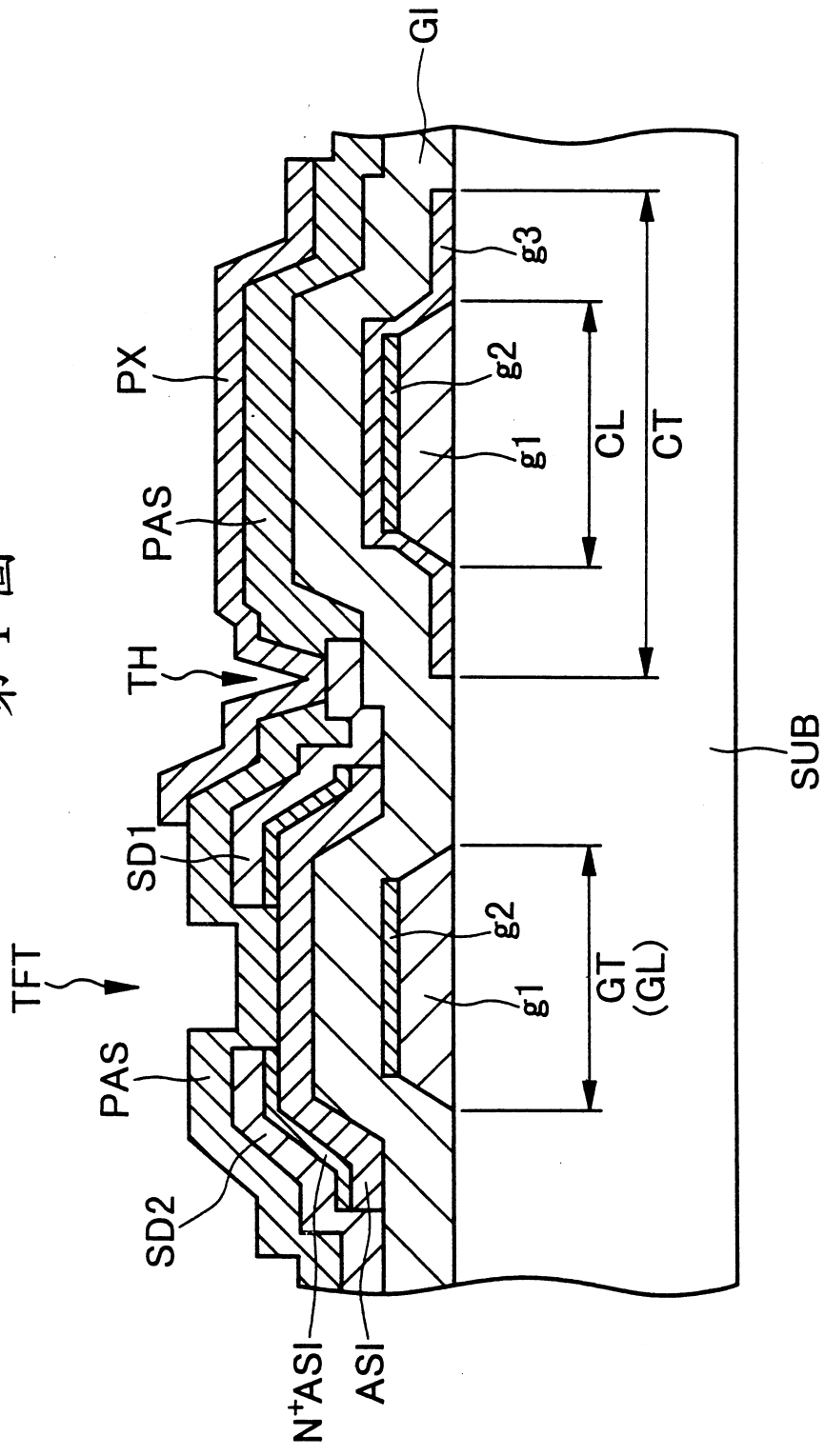
裝

訂

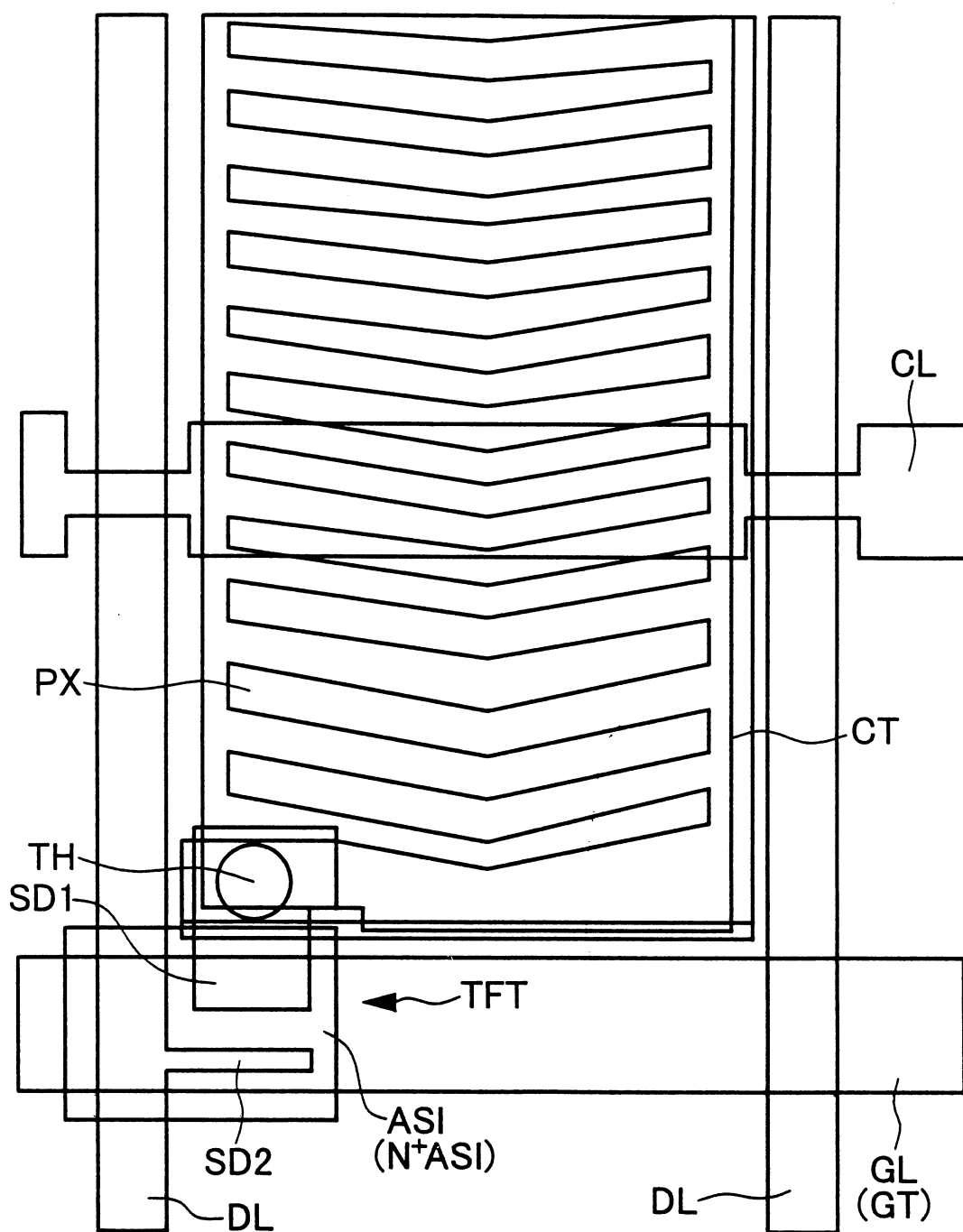
線



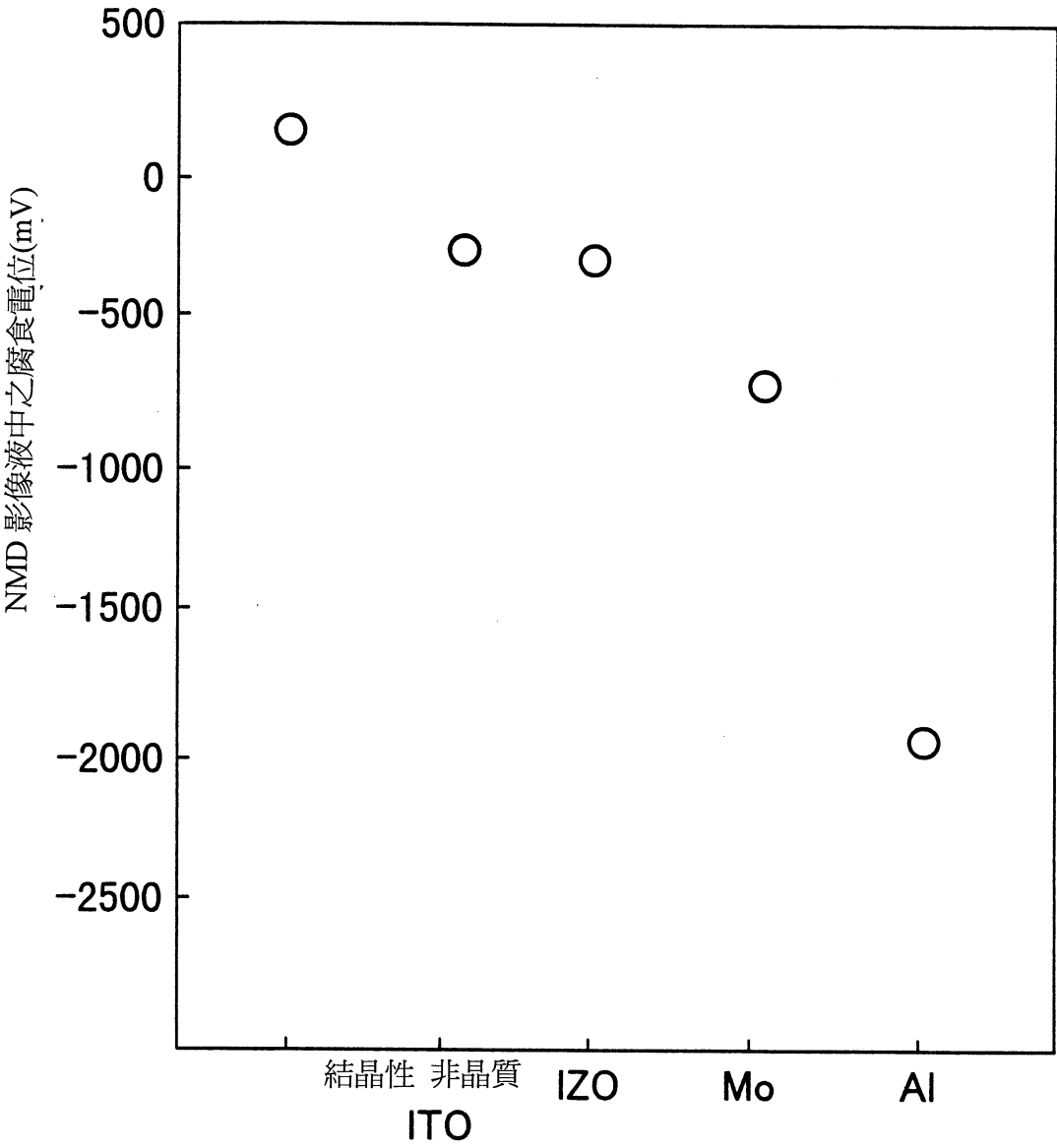
第 1 圖



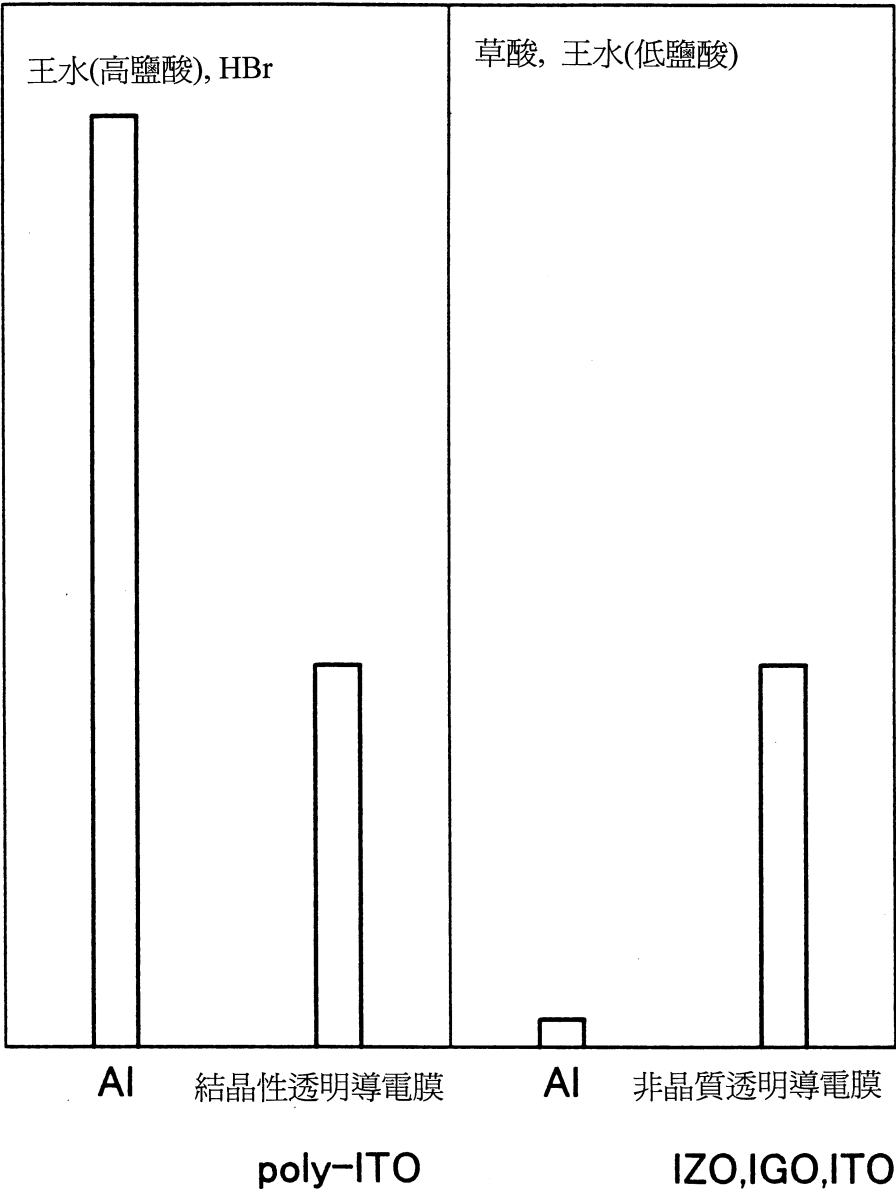
第 2 圖



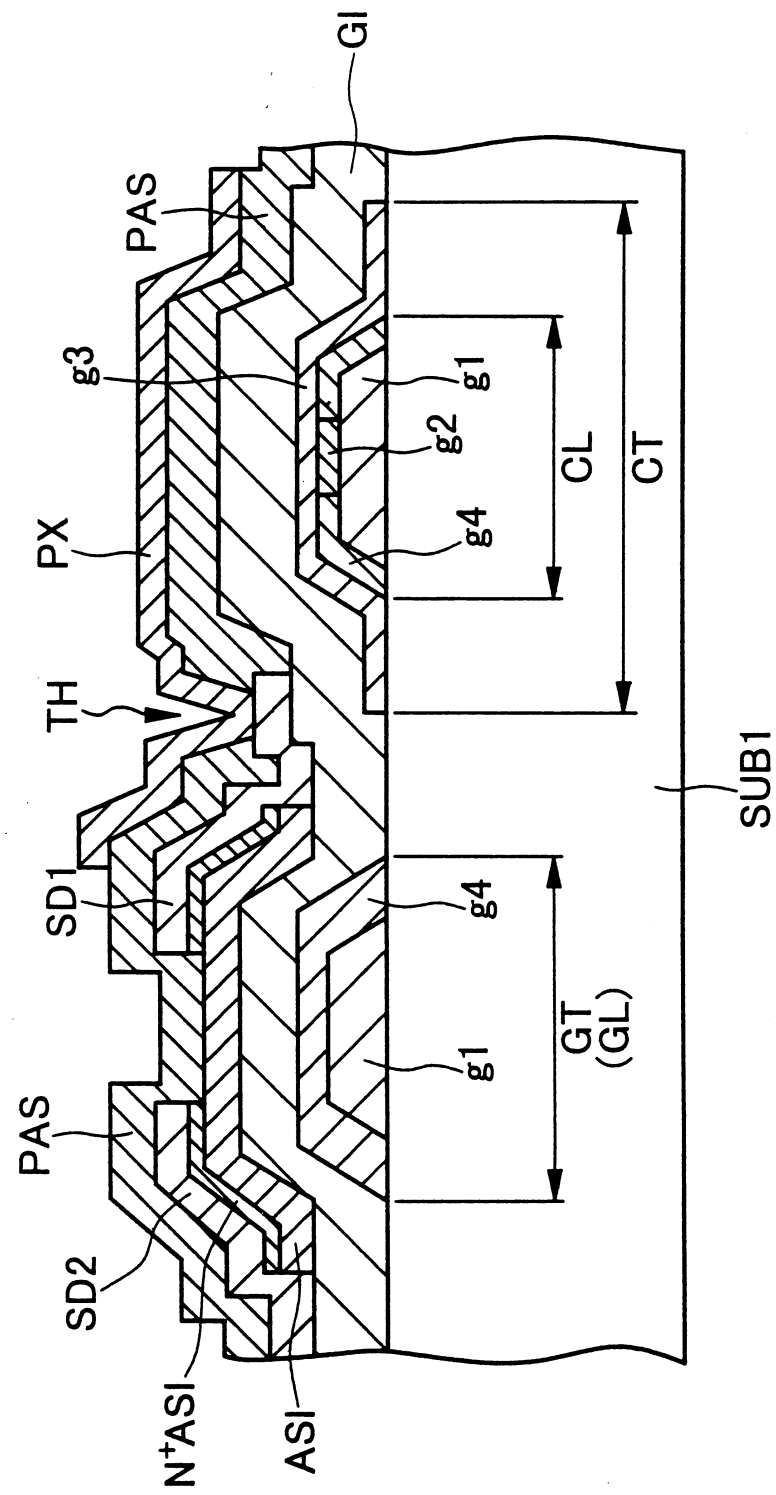
第 3 圖



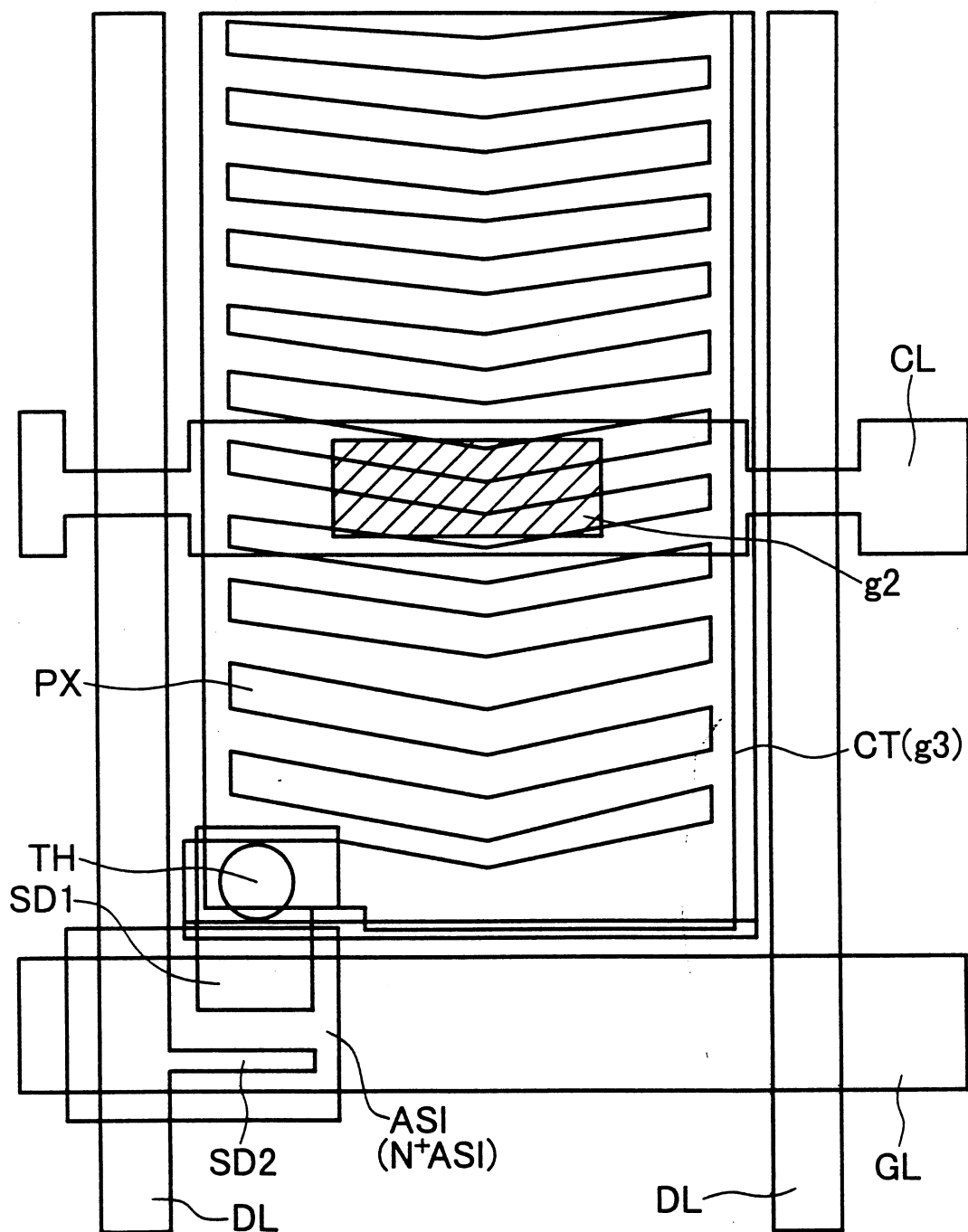
第 4 圖



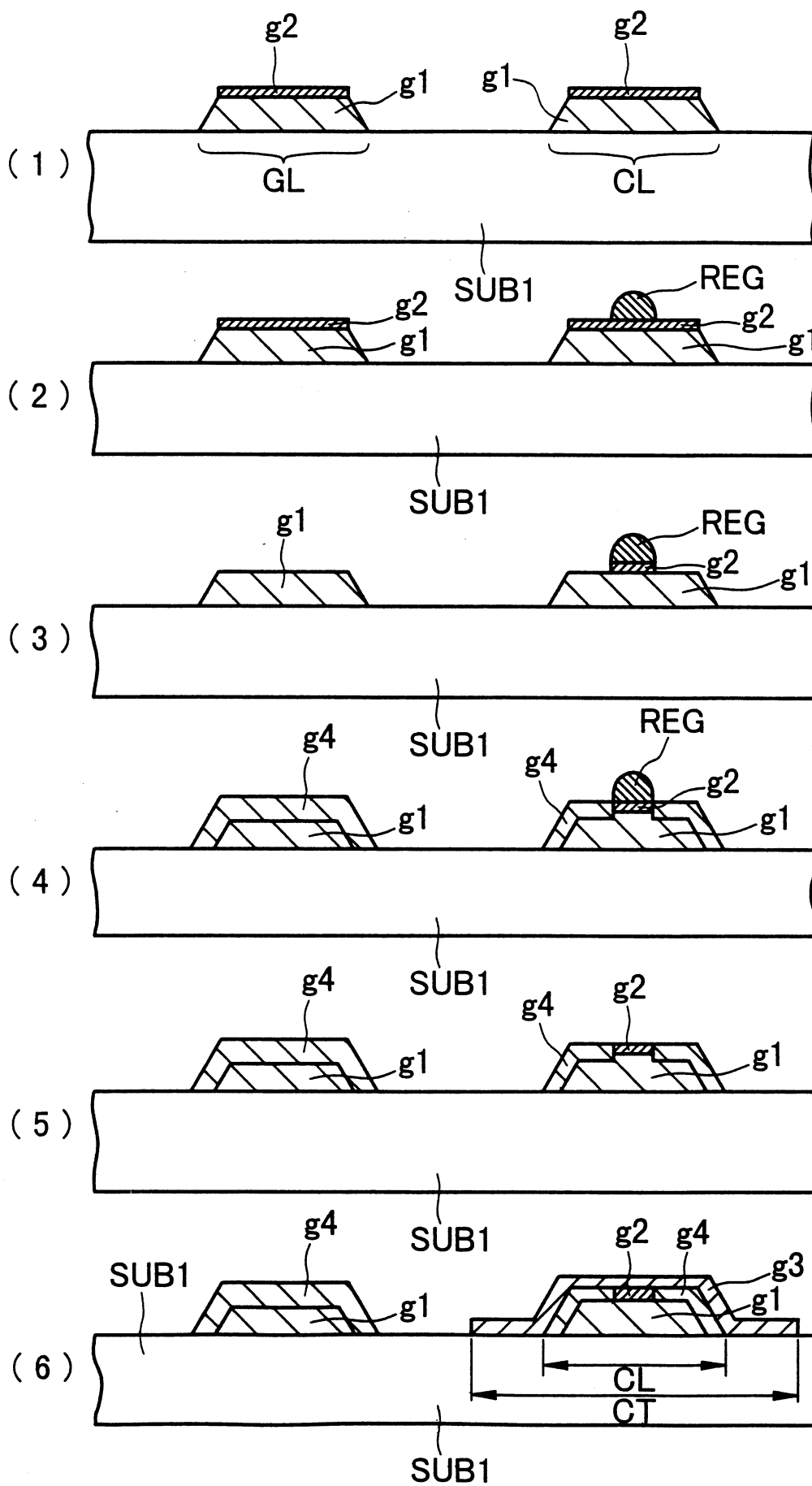
第 5 圖



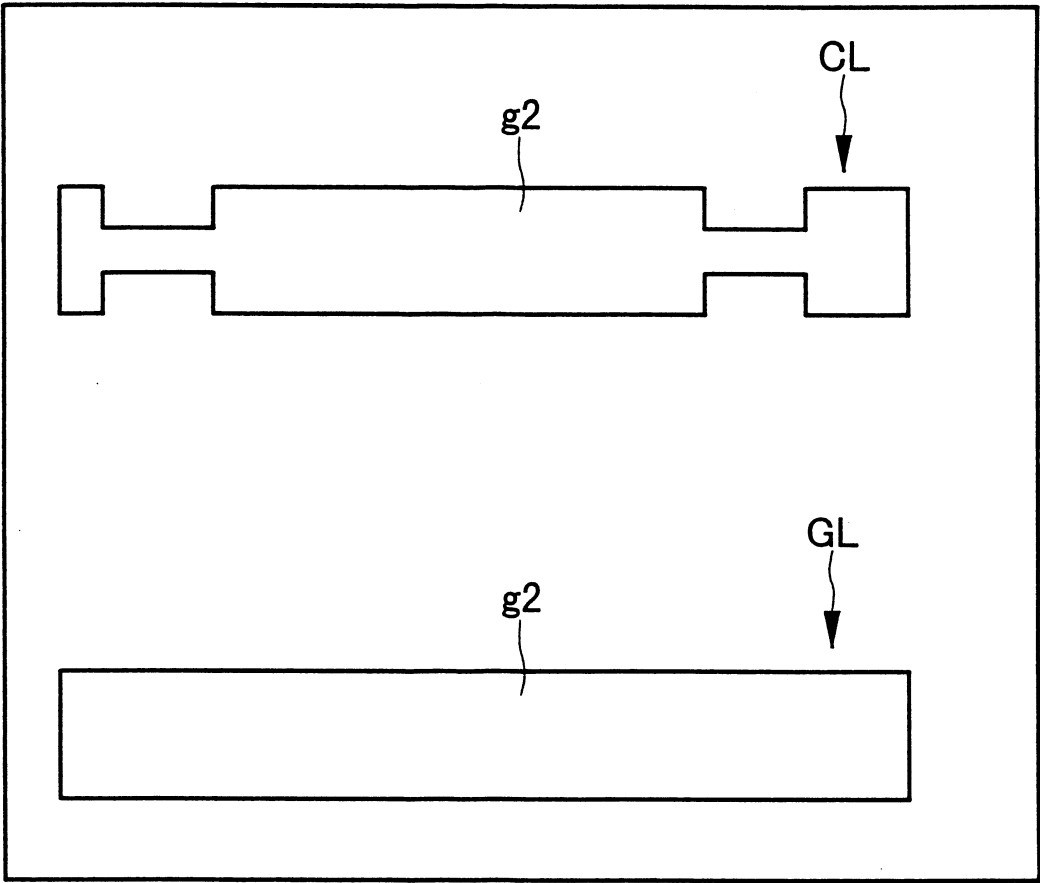
第 6 圖



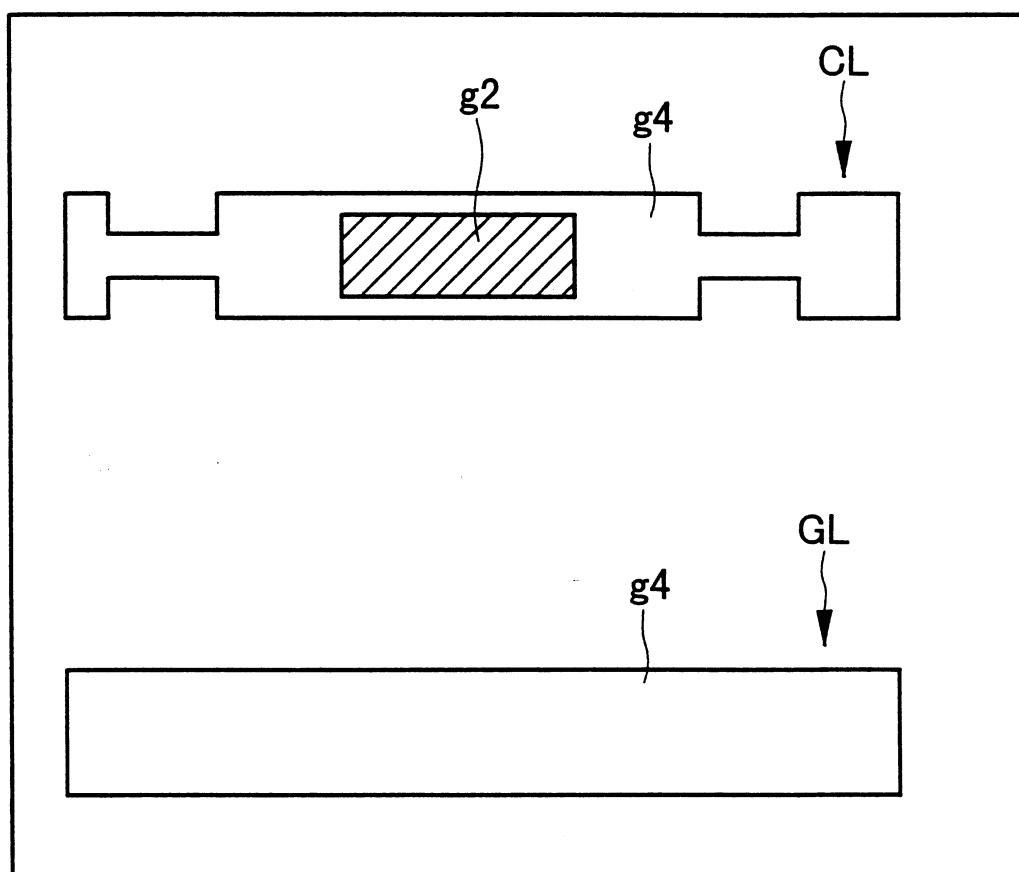
第 7 圖



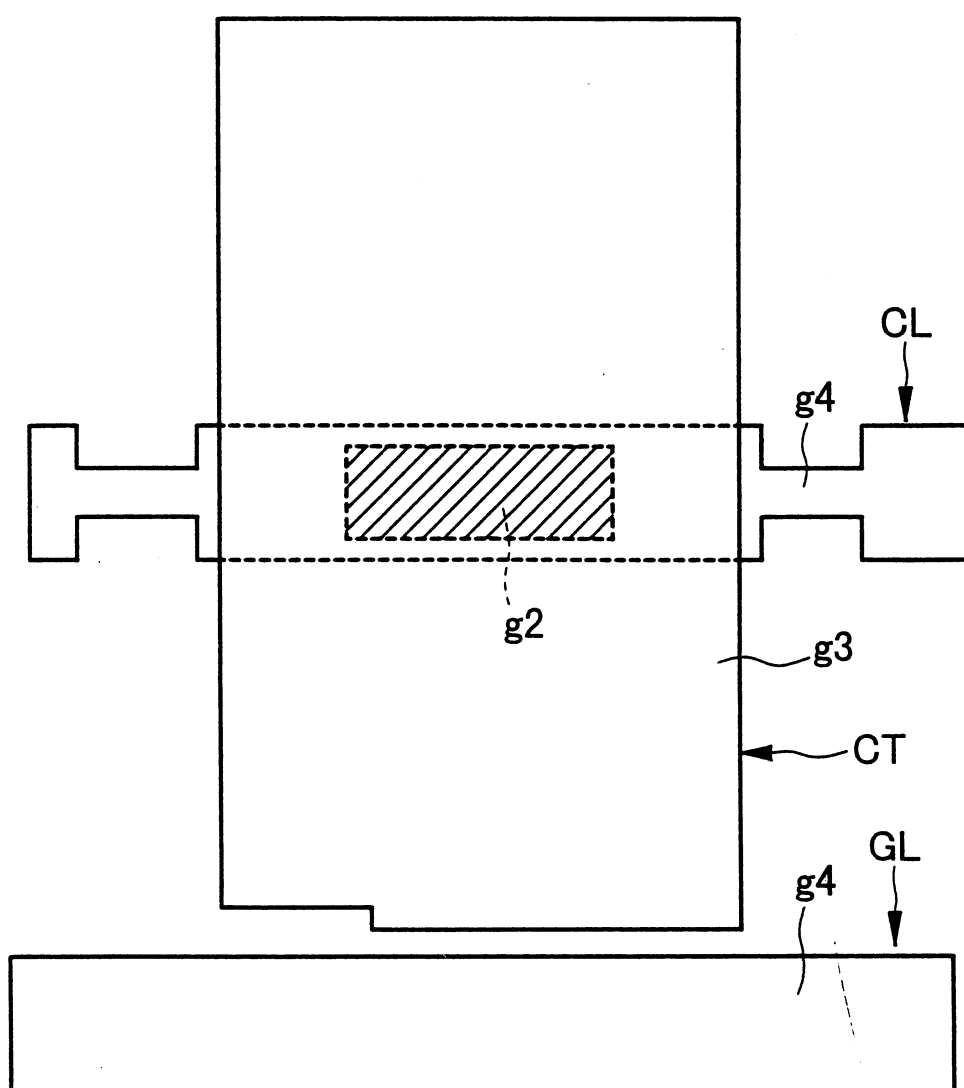
第 8 圖



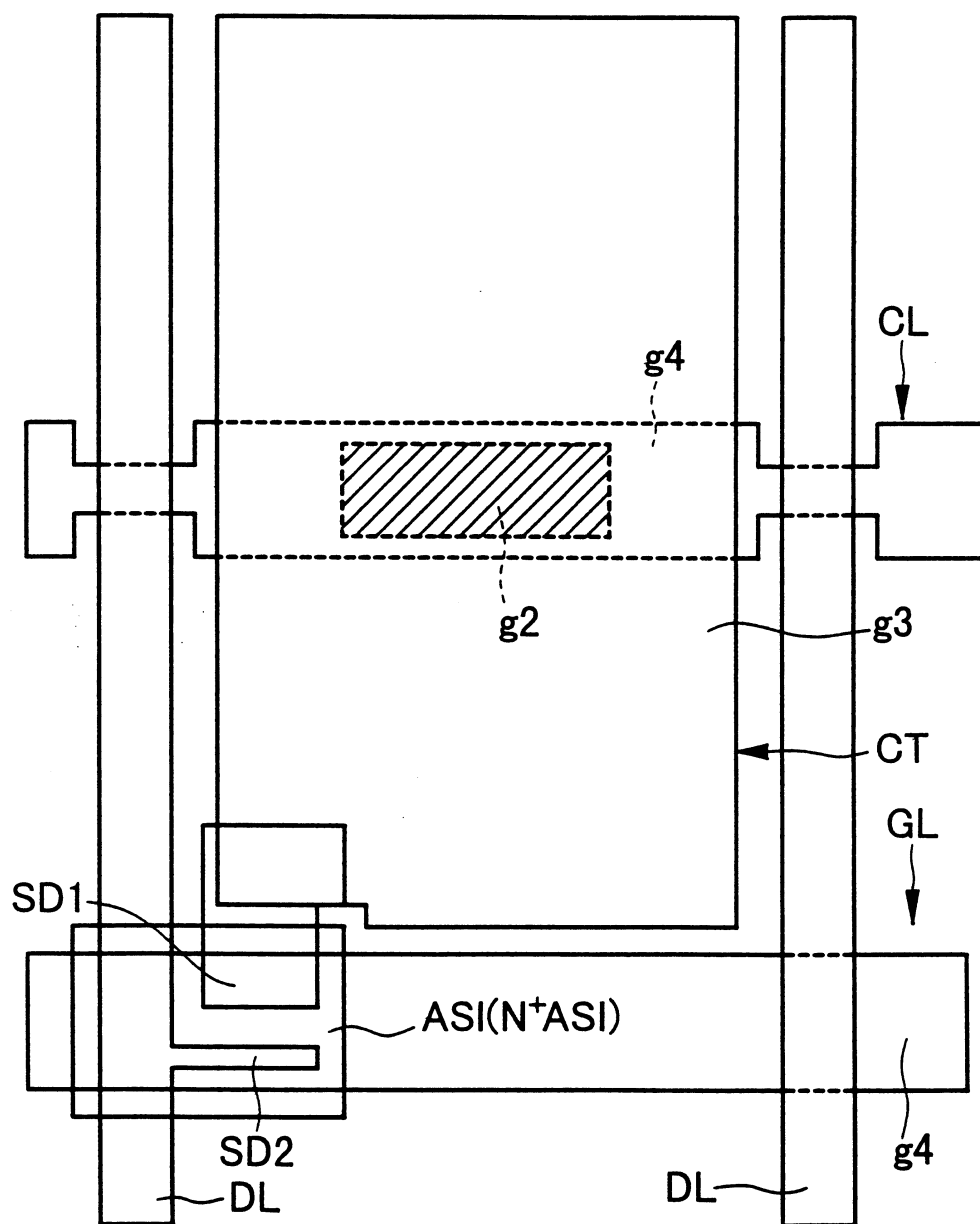
第 9 圖



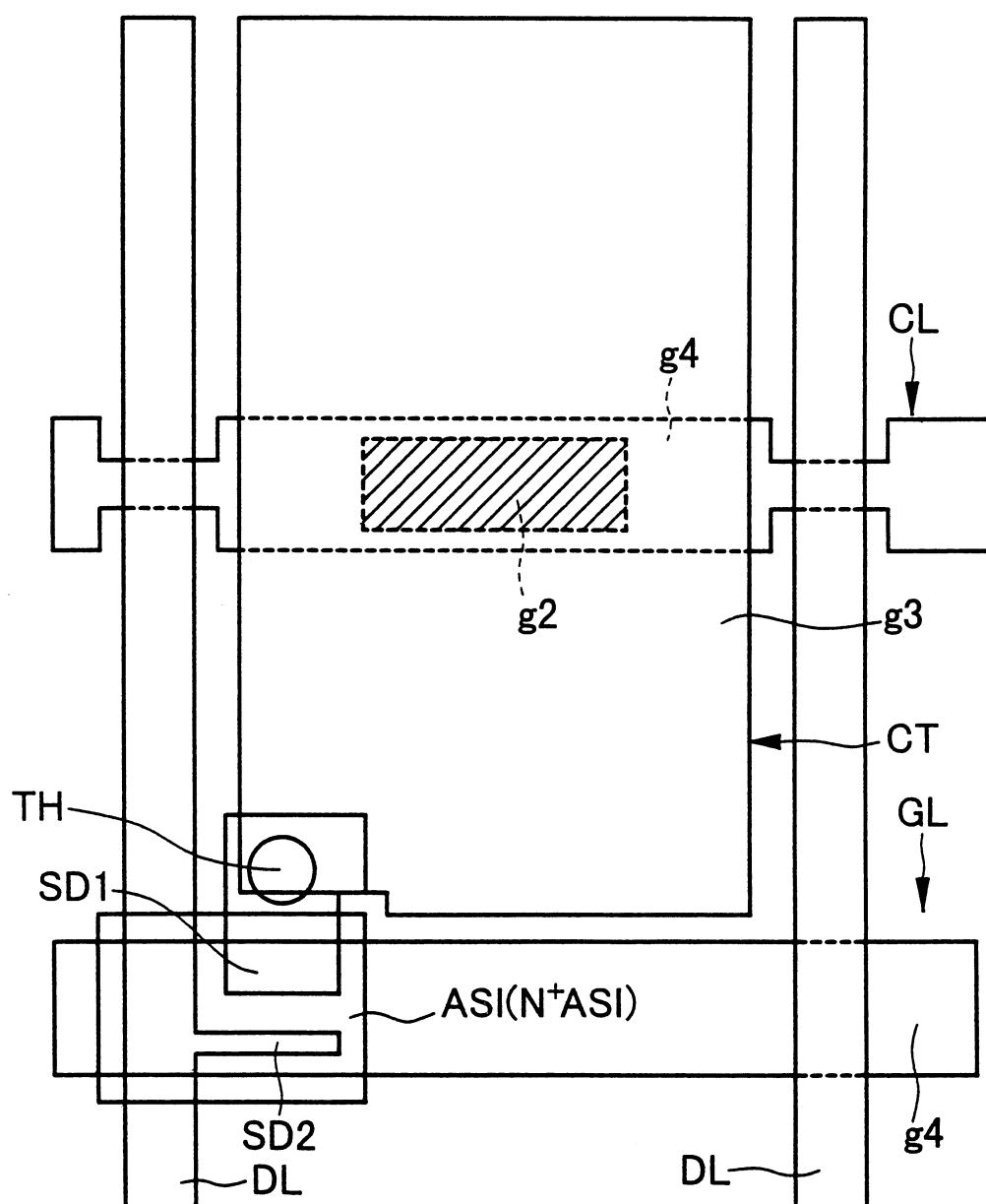
第 10 圖



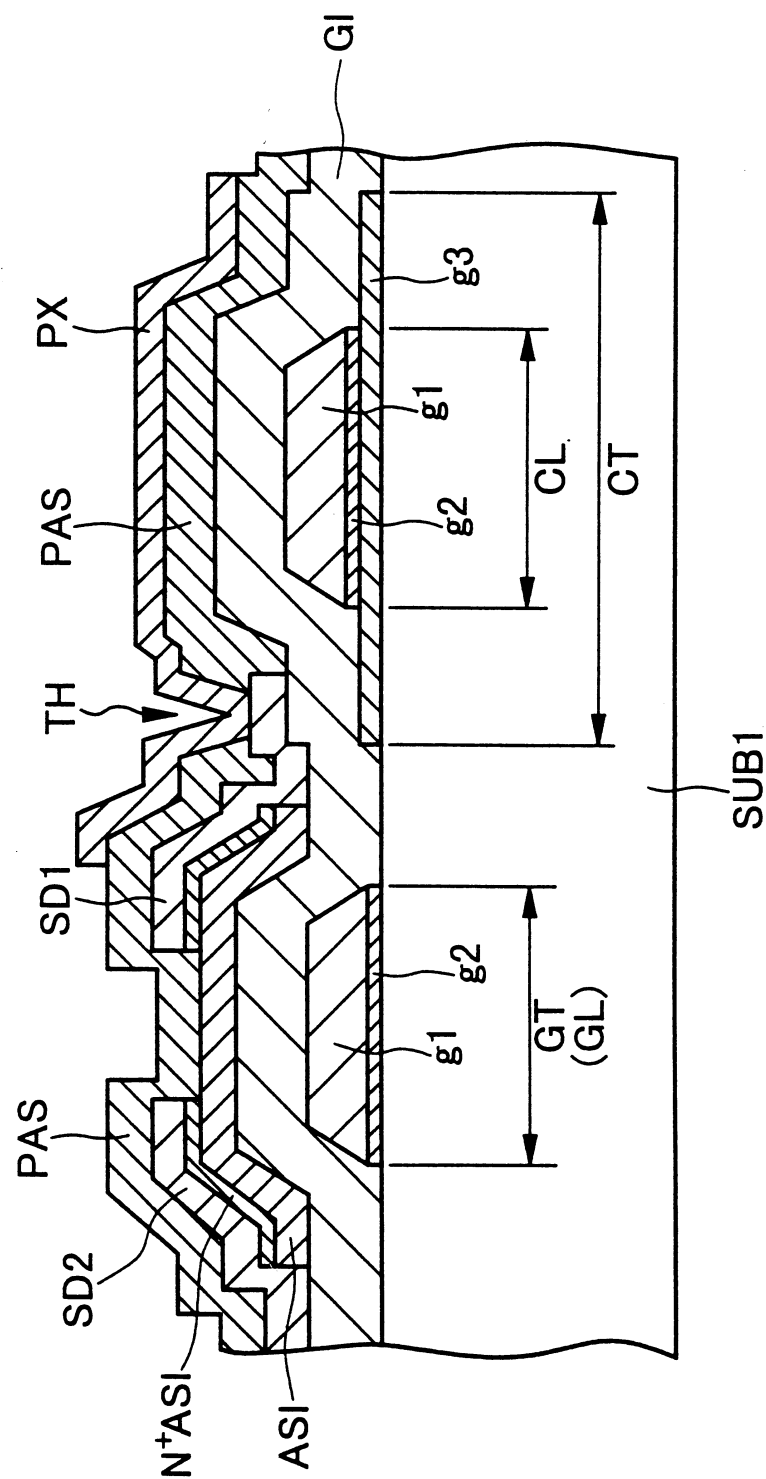
第 11 圖



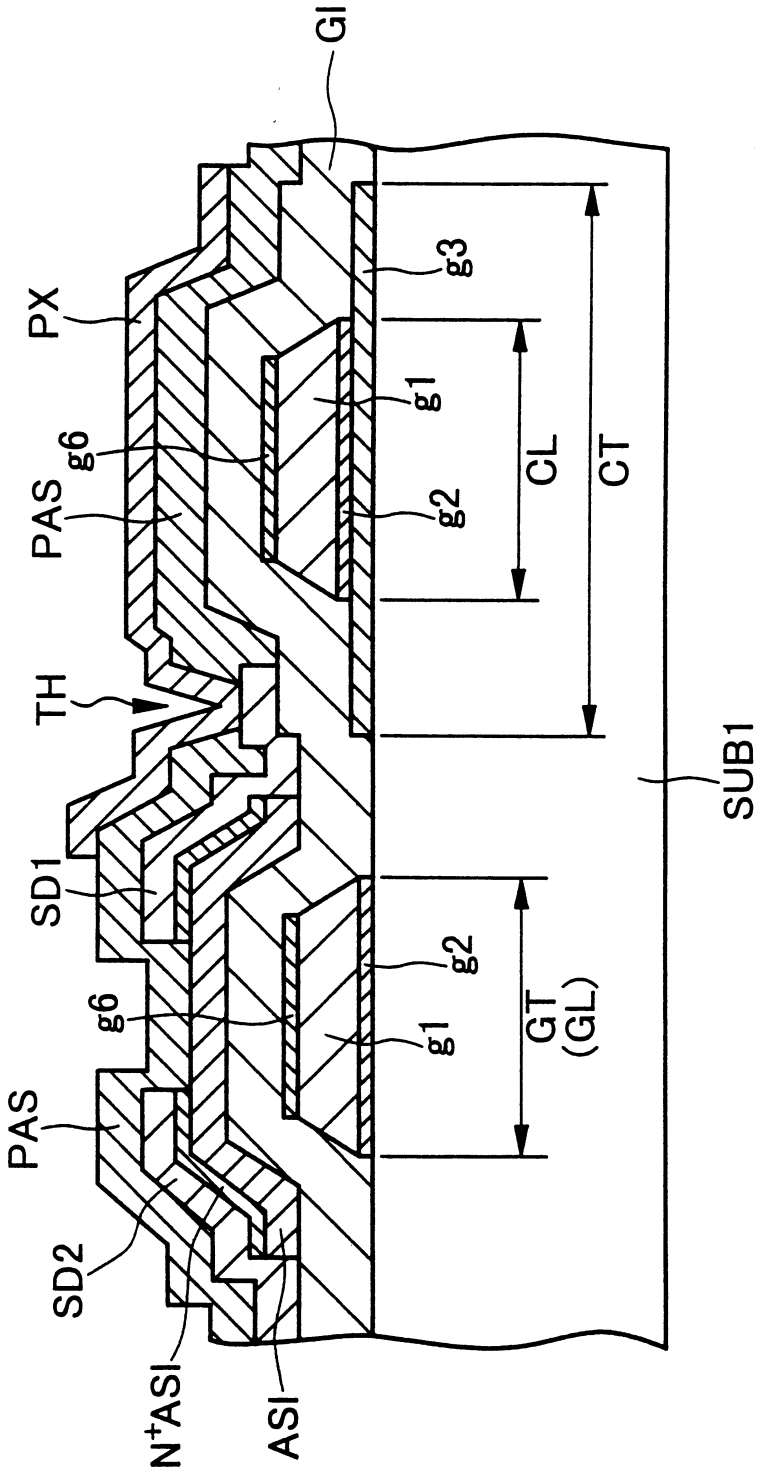
第 12 圖



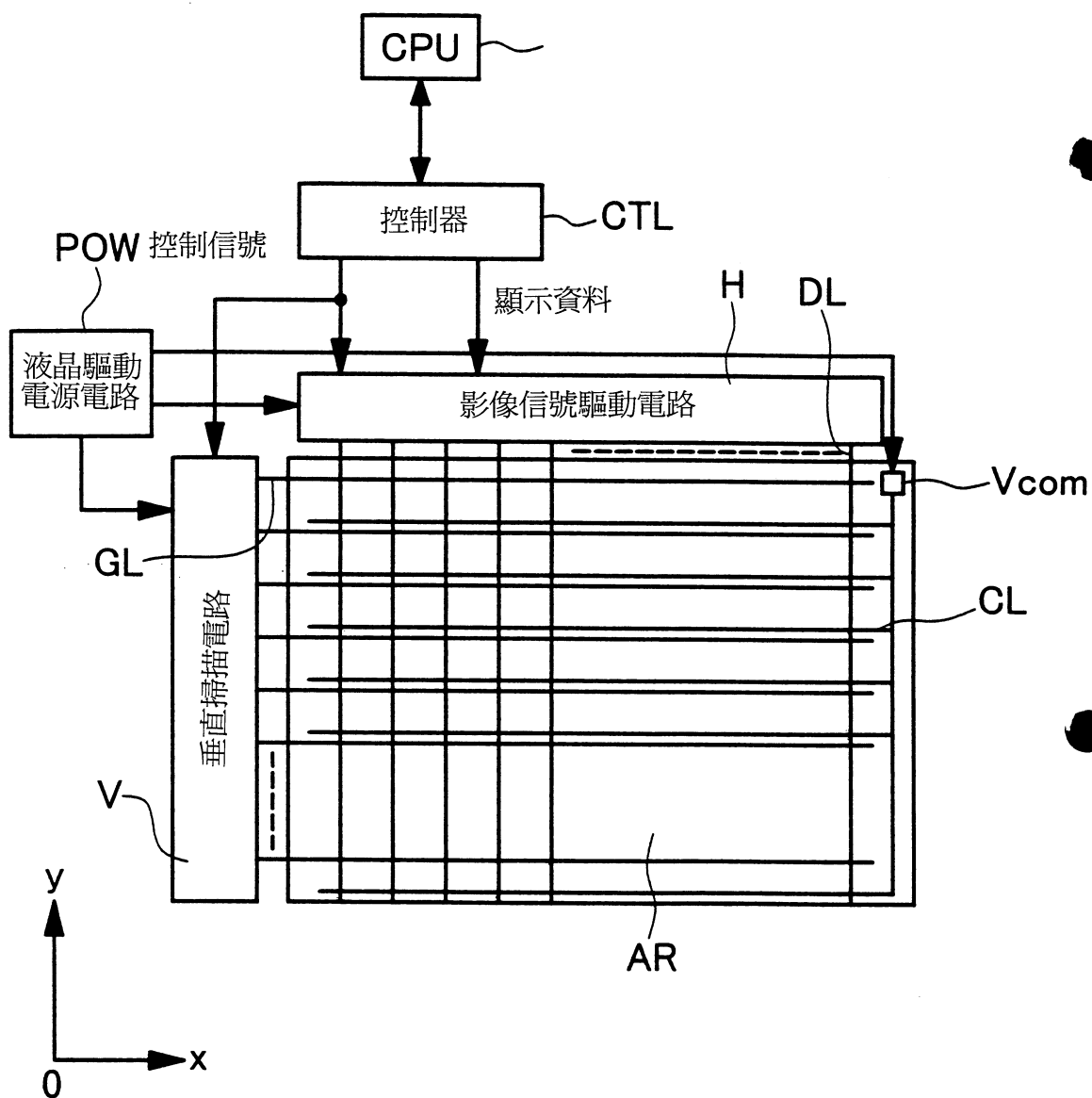
第 13 圖



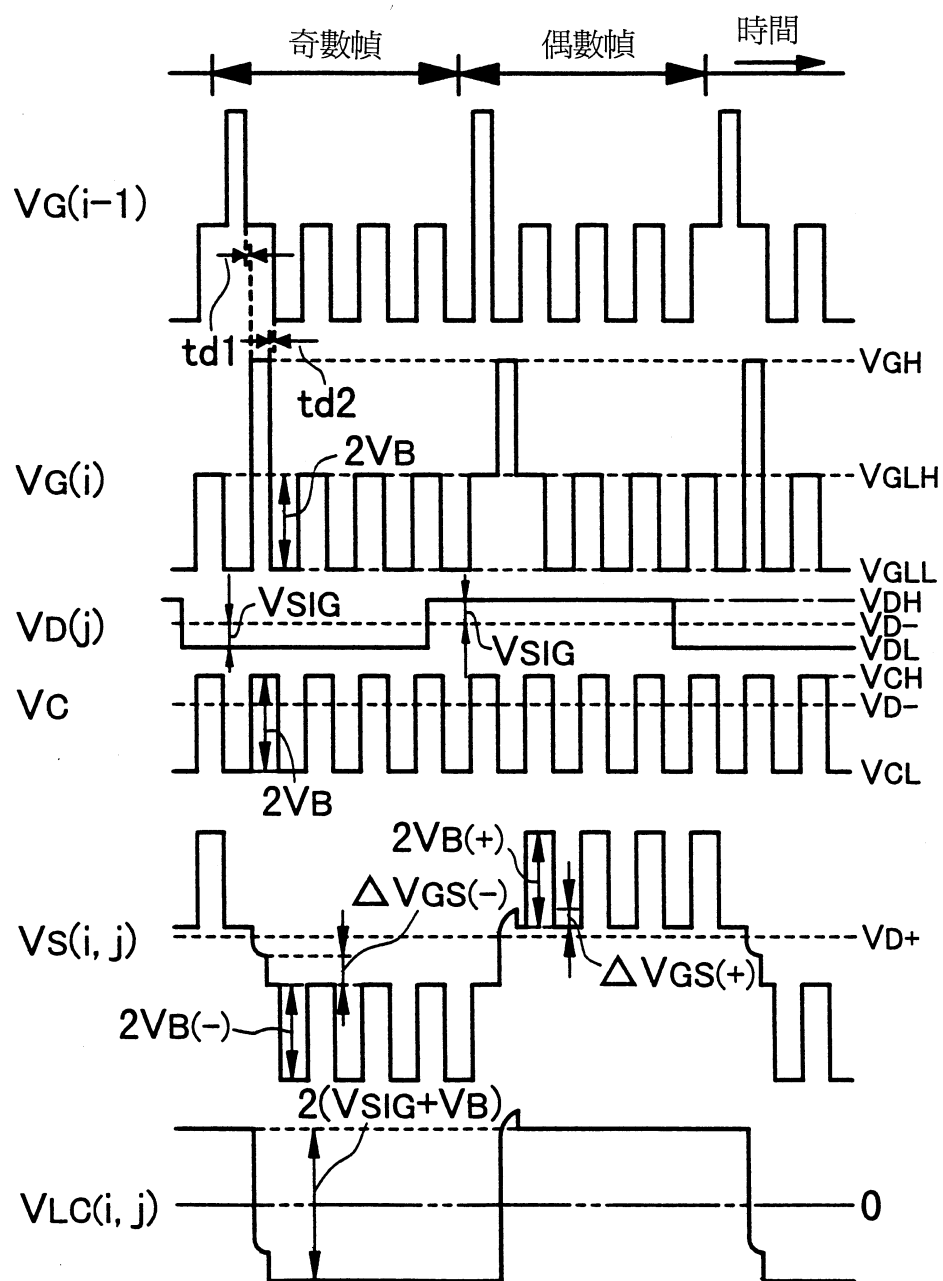
第 14 圖



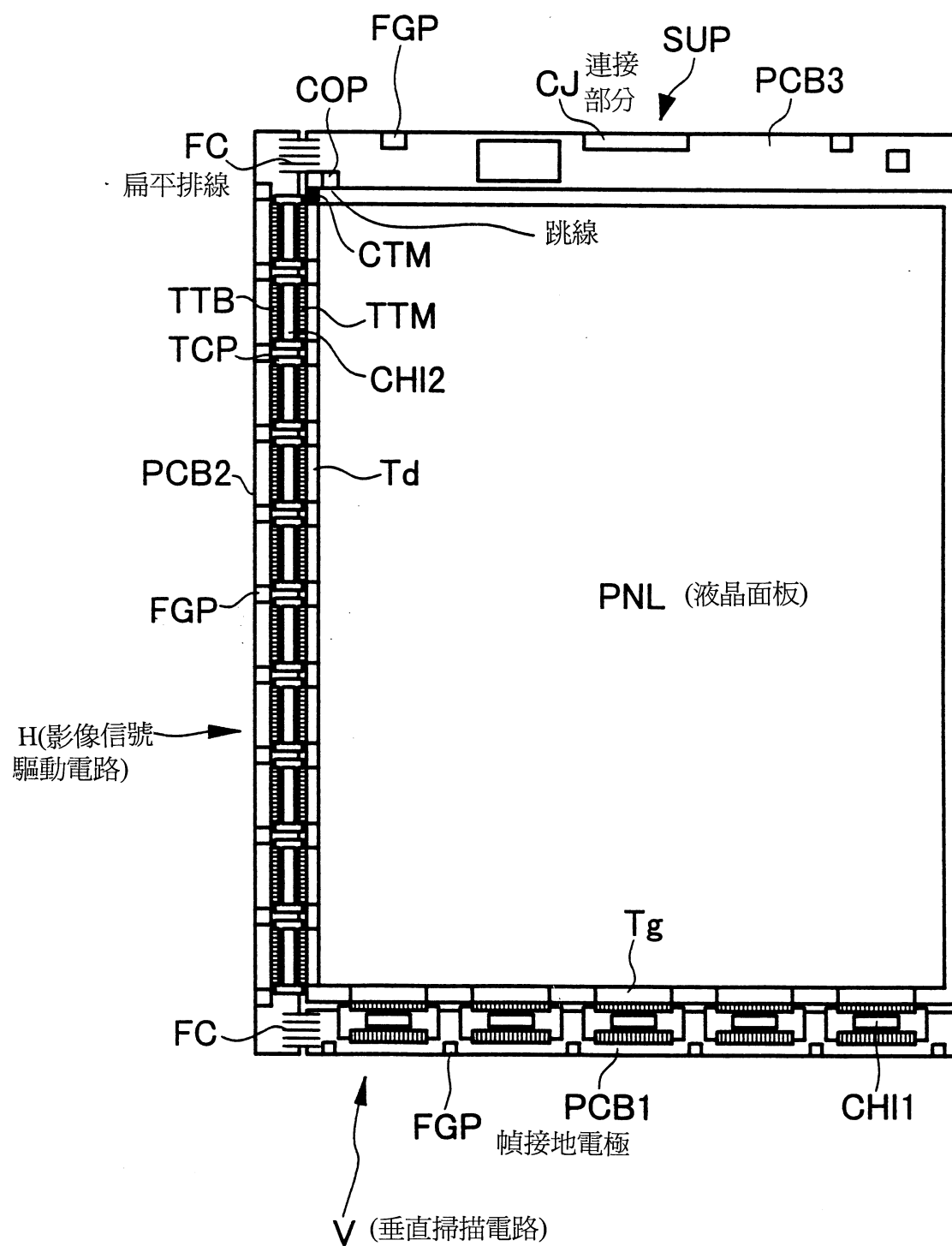
第 15 圖



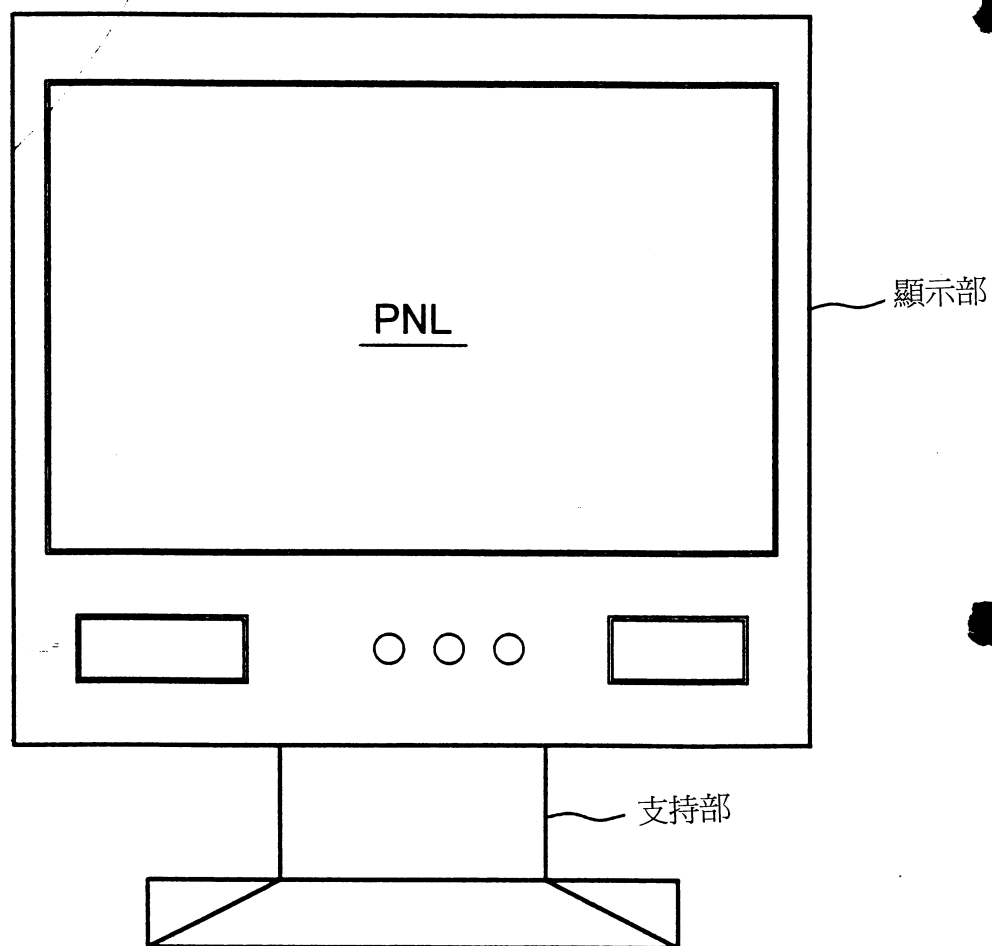
第 16 圖

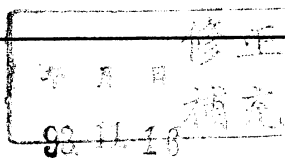


第 17 圖



第 18 圖





## 六、申請專利範圍

附件

第 89127772 號專利申請案

中文申請專利範圍修正本

民國 93 年 11 月16 日修正

1. 一種液晶顯示裝置，其特徵為：

在介由液晶互呈對向配置之一對基板之其中一片基板具有：

多數條閘極配線及與該多數條閘極配線交叉配置的多數條汲極配線，和上述閘極配線及上述汲極配線所包圍區域對應地形成畫素區域；

於上述畫素區域具有：

具備閘極、汲極及源極而構成的薄膜電晶體；

共通配線、及於該共通配線下層，以面形成有連接該共通配線之透明導電膜的共通電極；及

連接上述源極，於上述共通電極之上層介由絕緣層形成之具略梳型的畫素電極；

上述共通配線係由 Mo（鉬）層或 Ti（鈦）層、Al（鋁）層或以 Al 為主成份之合金、或積層有 Mo（鉬）層或 Ti（鈦）層之積層構造膜形成。

2. 一種液晶顯示裝置，其特徵為：

在介由液晶互呈對向配置之一對基板之其中一片基板具有：

多數條閘極配線及與該多數條閘極配線交叉配置的多

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 六、申請專利範圍

數條汲極配線，和上述閘極配線及上述汲極配線所包圍區域對應地形成畫素區域；

於上述畫素區域具有：

具備閘極、汲極及源極的薄膜電晶體；

共通配線、及連接該共通配線的共通電極；及

連接上述源極，於上述共通電極之上層介由絕緣層形成之具略梳型的畫素電極；

上述閘極配線、閘極、汲極配線、汲極，係在鋁或以鋁為主成份之合金層之上層具有氧化鋁層，

上述共通配線，係在鋁或以鋁為主成份之合金層之上層具有氧化鋁層之同時，具備由該氧化鋁層之一部分表面側貫通該氧化鋁層而到達鋁或以鋁為主成份之合金層的高熔點金屬層；

上述共通電極係導電連接於上述高熔點金屬層之透明導電膜。

3.一種液晶顯示裝置，係具有一對基板、及挾持於該一對基板間之液晶層者，其特徵為：

於上述一對基板之中之一片基板上，

有多條閘極線及多條信號線被以矩陣狀配置，和該多條閘極線及多條信號線所包圍區域對應地形成畫素，於各畫素配置具有閘極的薄膜電晶體；

於上述各畫素配置有：以透明導電膜構成之面狀共通電極；及於該共通電極上橫斷多個畫素地被配置之 Mo 層或 Ti 層、Al 層或以 Al 為主成份之合金層、Mo 層或 Ti 層之 3

裝

訂

線

## 六、申請專利範圍

層積層構造所形成之共通配線；及覆蓋該共通電極及上述共通配線地被配置之第 1 絕緣膜；及配置於該第 1 絕緣膜上的第 2 絕緣膜、及以連接上述薄膜電晶體之透明導電膜構成的畫素電極；

上述第 1 絕緣膜，係由覆蓋上述薄膜電晶體之上述閘極的閘極絕緣膜延伸而構成。

4. 一種液晶顯示裝置，係具有一對基板、及挾持於該一對基板間之液晶層者，其特徵為：

於上述一對基板之中之一片基板上，

有多條閘極線及多條信號線被以矩陣狀配置，和該多條閘極線及多條信號線所包圍區域對應地形成畫素，於各畫素配置具有閘極的薄膜電晶體；

於上述各畫素配置有：以透明導電膜構成之面狀共通電極；及於該共通電極上橫斷多個畫素地被配置之以 Mo 或 Ti 為主成份之合金層、Al 層或以 Al 為主成份之合金層、以 Mo 或 Ti 為主成份之合金層之 3 層積層構造所形成之共通配線；及覆蓋該共通電極及上述共通配線地被配置之第 1 絕緣膜；及配置於該第 1 絕緣膜上的第 2 絕緣膜、及以連接上述薄膜電晶體之透明導電膜構成的畫素電極；

上述第 1 絕緣膜，係由覆蓋上述薄膜電晶體之上述閘極的閘極絕緣膜延伸而構成。

5. 如申請專利範圍第 3 或 4 項之液晶顯示裝置，其中

上述畫素電極，係以直線狀、短冊狀、或曲折形狀構成。

## 六、申請專利範圍

6.如申請專利範圍第5項之液晶顯示裝置，其中上述畫素電極之直線狀、短冊狀、或曲折形狀之部分，係朝上述閘極線延伸方向而被構成。

7.如申請專利範圍第3項之液晶顯示裝置，其中上述畫素電極，係以透明導電膜構成。

8.如申請專利範圍第7項之液晶顯示裝置，其中上述共通電極之透明導電膜，及上述畫素電極之透明導電膜，係以ITO、IZO、IGO之中之任一構成。

9.如申請專利範圍第8項之液晶顯示裝置，其中上述共通電極之透明導電膜，及上述畫素電極之透明導電膜，係以不同材料構成。

10.如申請專利範圍第8或9項之液晶顯示裝置，其中上述透明導電膜為多結晶。

11.如申請專利範圍第8或9項之液晶顯示裝置，其中上述透明導電膜為非晶質。

12.一種液晶顯示裝置，係具有一對基板，及挾持於該一對基板間之液晶層，具有多數個畫素者，其特徵為：

於上述一對基板之中之一片基板上具有：

和上述多數個畫素之每一畫素對應，以透明導電膜構成之面狀第1電極，

於該第1電極上橫跨上述多數個畫素而配置的Mo層或Ti層、Al層或以Al為主成份之合金層、Mo層或Ti層之3層配線，

配置於上述第1電極及上述3層配線上的第1絕緣膜

## 六、申請專利範圍

配置於上述第 1 絕緣膜上的第 2 絕緣膜，及

配置於該第 2 絕緣膜上，以透明導電膜構成的第 2 電極。

13. 一種液晶顯示裝置，係具有一對基板，及挾持於該一對基板間之液晶層，具有多數個畫素者，其特徵為：

於上述一對基板之中之一片基板上具有：

和上述多數個畫素之每一畫素對應，以透明導電膜構成之面狀第 1 電極，

於該第 1 電極上橫跨上述多數個畫素而配置的以 Mo 或 Ti 為主成份之合金層、Al 層或以 Al 為主成份之合金層、以 Mo 或 Ti 為主成份之合金層之 3 層配線，

配置於上述第 1 電極及上述 3 層配線上的第 1 絕緣膜，

配置於上述第 1 絕緣膜上的第 2 絕緣膜，及

配置於該第 2 絕緣膜上，以透明導電膜構成的第 2 電極。

14. 如申請專利範圍第 12 或 13 項之液晶顯示裝置，其中

上述第 2 電極，係以直線狀、梳齒狀、縫隙狀、或曲折形狀構成。

15. 如申請專利範圍第 12 或 13 項之液晶顯示裝置，其中

上述第 1 電極之透明導電膜，及上述第 2 電極之透明

## 六、申請專利範圍

導電膜，係以 ITO、IZO、IGO 中之任一構成。

16.如申請專利範圍第 15 項之液晶顯示裝置，其中上述第 1 電極之透明導電膜，及上述第 2 電極之透明導電膜，係以不同材料構成。

17.如申請專利範圍第 15 項之液晶顯示裝置，其中上述透明導電膜為多結晶。

18.如申請專利範圍第 15 項之液晶顯示裝置，其中上述透明導電膜為非晶質。

19.如申請專利範圍第 12 或 13 項之液晶顯示裝置，其中

於上述各個畫素配置開關元件，該開關元件連接於上述第 2 電極。

20.如申請專利範圍第 12 或 13 項之液晶顯示裝置，其中

上述多個畫素，係對應上述一對基板之一方基板上配置之閘極線，及與該閘極線交叉配置之信號線所包圍區域而被構成者，

上述 3 層配線，係朝上述閘極線之延伸方向而延伸。

21.如申請專利範圍第 20 項之液晶顯示裝置，其中

上述第 2 電極，係朝上述閘極線之延伸方向而被構成。