

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 2 月 11 日(11.02.2010)

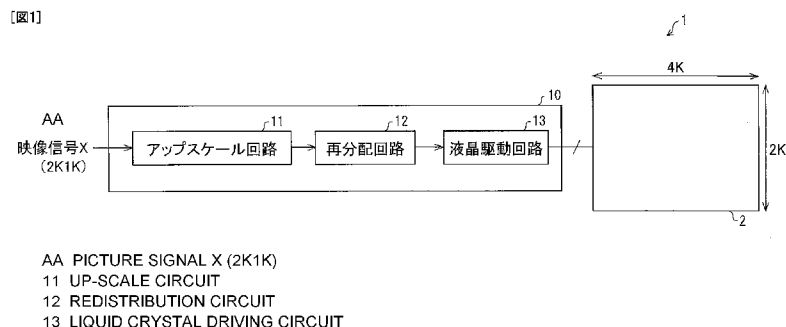
PCT

(10) 国際公開番号
WO 2010/016319 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) H04N 1/393 (2006.01)
G06T 3/40 (2006.01) H04N 5/66 (2006.01)
G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2009/060087
- (22) 国際出願日: 2009 年 6 月 2 日(02.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-203541 2008 年 8 月 6 日(06.08.2008) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 宮田 英利
(MIYATA, Hidekazu). 山根 康邦(YAMANE, Ya-
sukuni).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-
MARK); 〒5300041 大阪府大阪市北区天神橋 2
丁目北 2 番 6 号 大和南森町ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL,
PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN,
ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ,
NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,
NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD,
TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: IMAGE PROCESSING DEVICE, DISPLAY DEVICE, IMAGE PROCESSING METHOD, PROGRAM, AND RECORDING MEDIUM

(54) 発明の名称: 画像処理装置、表示装置、画像処理方法、プログラム、及び、記録媒体



(57) Abstract: An image processing device (10) comprising an up-scale circuit (11) for up-scaling the resolution of a picture signal (X) (input image data) to high resolution is provided with a redistribution circuit (12) for redistributing the gradation values of the respective plural divided pixels up-scaled in the up-scale circuit (11) corresponding to one pixel of the picture signal (X) between the plural divided pixels. As a result, the image processing device for converting the resolution of the input image data into high resolution generates a high-resolution image and improves a view angle.

(57) 要約: 映像信号 X (入力画像データ) の解像度を高解像度にアップスケールするためのアップスケール回路 (11) を備えた画像処理装置 (10) であって、映像信号 X の 1 画素に対応する、アップスケール回路 (11) においてアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配回路 (12) を備えている。これにより、入力画像データの解像度を高解像度に変換する画像処理装置において、高精細な画像を生成するとともに、視野角改善を図る。

WO 2010/016319 A1

明 細 書

発明の名称：

画像処理装置、表示装置、画像処理方法、プログラム、及び、記録媒体 技術分野

[0001] 本発明は、入力される画像データの解像度を高解像度にアップスケールする画像処理装置および画像処理方法に関するものである。

背景技術

[0002] 従来から、液晶表示パネルにおける視野角特性の問題が取り上げられている。具体的には、液晶表示パネルを斜め方向から見た場合と正面方向から見た場合とでは、輝度および色度が互いに異なるというものである。特にVAモードの液晶表示パネルでは、図9に示すように、斜め方向から見た場合の、入力信号輝度に対する出力信号輝度が、正面方向から見た場合の、入力信号輝度に対する出力信号輝度よりも高くなり、いわゆる白浮きするという問題がある。

[0003] このような視野角特性に関する問題を解決する方法として、例えば特許文献1に記載の画素分割方法が一般に知られている。

先行技術文献

特許文献

[0004] 特許文献1：日本国公開特許公報「特開平4-102830号」（公開日：平成4年4月3日）

発明の概要

[0005] また、液晶表示パネルは、従来から、入力される画像データの解像度を高解像度に変換して高画質化を図るアップスケール技術に関する研究が多くなされている。

[0006] 近年では、液晶表示パネルの解像度は大幅に増加し、ハイビジョンで4090（水平）×2160（垂直）の解像度を有する、いわゆる4K2Kパネルが開発されており、このような液晶表示パネルに対して、入力画像データ

として、例えば、ハイビジョンの 1920×1080 の映像信号（画像データ）が入力される場合、アップスケール処理を施すことにより、入力画像データの4倍（縦横2倍）の解像度（ 3840×2160 ）の表示を得ることが可能となる。

[0007] しかしながら、アップスケール技術により高画質化を実現できたとしても、同時に、視野角特性に関する問題を解決することは困難である。これは、視野角向上のために画素分割した各画素間の輝度差と、アップスケール処理を施したときの各画素間の輝度差とが重なってしまうためである。この場合には、高画質化を図ることができたとしても、視野角の向上を図ることはできない。

[0008] このように、アップスケール処理を行うことにより高精細な画像を生成するとともに、視野角改善を図ることができる液晶表示パネルは未だ実現されていない。

[0009] 本発明は、上記の問題点に鑑みてなされたものであり、その目的は、入力画像データの解像度を高解像度に変換する画像処理装置において、高精細な画像を生成するとともに、視野角改善を図ることができる画像処理装置を提供することにある。

[0010] 本発明の画像処理装置は、上記の課題を解決するために、入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理部を備えた画像処理装置であって、入力画像データの1画素に対応する、上記アップスケール処理部においてアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理部を備えていることを特徴としている。

[0011] 上記の構成によれば、入力画像データの1画素に対応するアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配することができる。そのため、画素分割による視野角の改善を図りつつ、各分割画素の階調値を、高精細な画像が得られる階調値に設定することが可能となる。すなわち、視野角の改善と、表示画像の高精細化とを同時に実現する

ことができる。なお、再分配処理部において再分配される階調値は、輝度と画素サイズに応じて決定される。

[0012] このように、本発明の構成によれば、高精細な画像を生成するとともに、視野角改善を図ることができる画像処理装置を提供することができる。

[0013] また、上記画像処理装置では、上記再分配処理部は、入力画像データの1画素に対応する上記アップスケール処理部においてアップスケールされた複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することが好ましい。

[0014] 上記の構成によれば、アップスケールした画像データの再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善を実現することができる。

[0015] また、本発明の画像処理装置は、上記の課題を解決するために、入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理部を備え、アップスケールされた画像を、1画素がRGBそれぞれに対応するサブ画素に分割されてなる表示部に表示させる画像処理装置であって、入力画像データの1画素において、上記アップスケール処理部によりアップスケールされた、各サブ画素に対応する複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理部を備えていることを特徴としている。

[0016] 上記の構成によれば、画像処理装置は、1画素がRGBのサブ画素で構成される表示装置にも適用することができ、上述した効果を得ることができる。

[0017] また、上記画像処理装置では、上記再分配処理部は、入力画像データの1画素において、上記アップスケール処理部によりアップスケールされた、各サブ画素に対応する複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配す

ることが好ましい。

[0018] 上記の構成によれば、1画素がRGBのサブ画素で構成される表示装置においても、アップスケールした画像データの再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善を実現することができる。

[0019] また、上記画像処理装置では、上記再分配処理部は、入力画像データの1画素において、サブ画素ごとに設定された分配比率に基づいて、アップスケール後の各分割画素の階調値を再分配することが好ましい。

[0020] 上記の構成によれば、サブ画素ごとに再分配の比率を変えることができる。これにより、例えば、輝度への寄与度が少ない画素では、より大きな輝度差をつけて再分配することができるため、再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善の効果をより向上させることができる。

[0021] 本発明の表示装置は、上記した何れかの画像処理装置と、上記画像処理装置によってアップスケールされた画像を表示する表示部とを備えていることを特徴としている。

[0022] 上記の構成によれば、高精細な画像を生成するとともに、視野角改善を図ることができる。

[0023] 本発明の画像処理方法は、入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理ステップを含む画像処理方法であって、入力画像データの1画素に対応する、上記アップスケール処理ステップにおいてアップスケールした複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理ステップを含むことを特徴としている。

[0024] 上記画像処理方法によれば、上記画像処理装置により奏する効果を得ることができる。すなわち、上記画像処理方法によれば、高精細な画像を生成するとともに、視野角改善を図ることができる。

[0025] また、上記画像処理方法において、上記再分配処理ステップでは、入力画像データの1画素に対応する上記アップスケール処理ステップにおいてアップスケールした複数の分割画素それぞれの画像データで表される輝度と、該

複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することが好ましい。

[0026] 上記の方法によれば、アップスケールした画像データの再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善を実現することができる。

[0027] 本発明の画像処理方法は、入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理ステップを含み、アップスケールした画像を、1画素がRGBそれぞれに対応するサブ画素に分割されてなる表示部に表示させるための画像処理方法であって、入力画像データの1画素において、上記アップスケール処理ステップによりアップスケールした、各サブ画素に対応する複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理ステップを含むことを特徴としている。

[0028] 上記の構成によれば、画像処理方法は、1画素がRGBのサブ画素で構成される表示装置にも適用することができ、上述した効果を得ることができる。

[0029] また、上記画像処理方法において、上記再分配処理ステップでは、入力画像データの1画素において、上記アップスケール処理ステップにおいてアップスケールした、各サブ画素に対応する複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することが好ましい。

[0030] 上記の方法によれば、1画素がRGBのサブ画素で構成される表示装置においても、アップスケールした画像データの再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善を実現することができる。

[0031] なお、上記画像処理装置は、コンピュータによって実現してもよく、この場合には、コンピュータを上記各部として動作させることにより、上記画像処理装置をコンピュータにて実現させるプログラム、およびそれを記録した

コンピュータ読み取り可能な記録媒体も、本発明の範疇に含まれる。

[0032] 以上のように、本発明の画像処理装置は、入力画像データの１画素に対応する、上記アップスケール処理部においてアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理部を備えている。

[0033] また、本発明の画像処理方法は、入力画像データの１画素に対応する、上記アップスケール処理ステップにおいてアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理ステップを含んでいる。

[0034] それゆえ、本発明の画像処理装置および画像処理方法によれば、高精細な画像を生成するとともに、視野角改善を図ることができる。

[0035] 本発明の他の目的、特徴、および優れた点は、以下に示す記載によって十分分かるであろう。また、本発明の利点は、添付図面を参照した次の説明によって明白になるであろう。

図面の簡単な説明

[0036] [図1]本発明に係る画像処理装置を備えた表示装置の概略構成を示すブロック図である。

[図2]図１の画像処理装置の処理内容を説明するための模式図である。

[図3]図１の画像処理装置の処理内容の具体例を示す模式図である。

[図4]図１の画像処理装置により得られた再分配後画像データにより表示した場合の輝度特性を示すグラフである。

[図5]図１の画像処理装置により得られた再分配後画像データの他の例を示す図である。

[図6]１画素がRGBのサブ画素で構成されている場合における、図１の画像処理装置の処理内容の具体例を示す模式図である。

[図7]図６の模式図をR、G、B画素ごとに示した図である。

[図8]再分配後画像データにより表示した場合の輝度特性を示すグラフであり、（a）は、輝度差の制限を考慮した場合の輝度特性を示し、（b）は、サ

ブ画素（R・G・B）ごとに個別に分配比率を設定した場合の輝度特性を示している。

[図9]従来の画像処理装置により得られた再分配後画像データにより表示した場合の輝度特性を示すグラフである。

発明を実施するための形態

[0037] 本発明の一実施形態について、図面を用いて以下に説明する。

[0038] 図1は、本実施形態にかかる表示装置1の概略構成を示すブロック図である。この図に示すように、表示装置1は、画像処理装置10と液晶表示パネル（表示部）2とを備えている。

[0039] 画像処理装置10は、アップスケール回路（アップスケール処理部）11、再分配回路（再分配処理部）12および液晶駆動回路13を備えている。

[0040] アップスケール回路11は、画像処理装置10に入力される映像信号X（画像データ）にアップスケール処理を施して、アップスケール後の画像データを再分配回路12に出力する。なお、アップスケール回路11は、内部に、入力画像データを複数の分割画像データに分割する分割処理部（図示せず）を含んでいる。本実施形態では、一例として、2K1Kクラスのハイビジョンデータがアップスケール回路11に入力されるものとする。アップスケール処理の詳細については後述する。

[0041] 再分配回路12は、アップスケール回路11から入力されるアップスケール後の画像データの輝度を再分配する再分配処理を施して、再分配後の画像データを液晶駆動回路13に出力する。再分配処理の詳細については後述する。

[0042] 液晶駆動回路13は、再分配回路12から入力される再分配後の画像データに基づいて液晶表示パネル2を制御し、再分配された画像をこの液晶表示パネル2に表示させる。

[0043] 液晶表示パネル2は、液晶駆動回路13によって制御され、画像処理装置10においてアップスケール処理および再分配処理された画像データに応じた画像を表示する。なお、本実施形態では、水平方向4096画素×垂直方

向 2 1 6 0 画素（4 K 2 K クラス）の液晶表示パネルを用いている。ただし、液晶表示パネルの表示容量はこれに限るものではない。

[0044] なお、画像処理装置 1 0 に対する入力画像データのサイズが 1 9 2 0 × 1 0 8 0 であり、液晶表示パネル 2 の表示サイズが 4 0 9 6 × 2 1 6 0 の場合、入力画像データを縦横 2 倍にアップスケール（拡大）して 3 8 4 0 × 2 1 6 0 になる。この場合、横方向のサイズ（3 8 4 0 ドット）が表示サイズ（4 0 9 6 ドット）よりも小さいので、左半分の分割領域の画像については、 $2048 - 1920 = 128$ ドット分だけ右側にずらして表示する必要がある。この左半分の画像を右側にずらす補正処理については画像処理装置 1 0 内のどの部分で行ってもよい。

[0045] また、本実施形態では表示部として液晶表示パネルを用いているがこれに限るものではなく、例えばプラズマディスプレイ、有機 E L ディスプレイ、C R T などからなる表示部を用いてもよく、その場合には液晶駆動回路 1 3 に代えて表示部に応じた表示制御部を備えればよい。

[0046] 次に、本実施形態に係る画像処理装置 1 0 の具体的な処理内容について、アップスケール処理および再分配処理の詳細とともに説明する。

[0047] 上記のように、本実施形態に係る画像処理装置 1 0 は、入力画像（原画像）データとして 2 K 1 K の映像信号が入力されると、アップスケール回路 1 1 がこの入力画像データに対してアップスケール処理を行い、4 K 2 K のアップスケール後画像データを生成し、再分配回路がこのアップスケール後画像データに対して輝度を再分配する処理を施し、再分配後画像データを生成する。

[0048] その後、液晶駆動回路 1 3 が、再分配回路 1 2 によって輝度が再分配された再分配後画像データに応じた映像信号を生成し、この映像信号に応じた画像を液晶表示パネル 2 に表示させる。

[0049] 図 2 は、画像処理装置 1 0 の処理内容を説明するための模式図である。この図の符号 2 1 は、入力画像（原画像）データとして 2 K 1 K の画像データを示し、符号 2 2 は、アップスケール回路 1 1 によりアップスケール処理が

施された4 K 2 Kのアップスケール後画像データを示し、符号23は、再分配回路12によって輝度が再分配された再分配後画像データを示している。また、ここでは一例として、図2に示すように、入力画像データを構成する複数の画素のうち1画素に着目して説明する。また、この1画素の入力画像データは、 n 階調に相当するデータであると仮定する。

[0050] まず、 n 階調の画像データ21がアップスケール回路11に入力され、4つの画素（分割画素）に応じてアップスケールされる（アップスケール後画像データ）。ここでは図2に示すように、 n 階調の画像データ21が、 $n1$ 階調の画素データ22a、 $n2$ 階調の画素データ22b、 $n3$ 階調の画素データ22c、 $n4$ 階調の画素データ22dにアップスケールされる。

[0051] 次に、このアップスケール後画像データが再分配回路12に入力されると、再分配回路12が、4つの画素それぞれの輝度値と、各画素で構成される1画素グループの輝度値とを算出する。具体的には、階調から輝度を求める関数を $L(K)$ ($c d / m^2$) とすると、それぞれの画素の輝度値は、 $L(n1)$ 、 $L(n2)$ 、 $L(n3)$ 、 $L(n4)$ で表され、1画素グループの輝度値 L_A は、

$$L_A = (L(n1) + L(n2) + L(n3) + L(n4)) / 4$$

で表される。

[0052] 次に、アップスケールする前の入力画像データに対応する輝度値と、アップスケール後画像データの各画素の輝度値との差 DL を算出する。各画素に対応する輝度差 DL は、アップスケールする前の入力画像データに対応する輝度値を $L(M)$ とすると、

$$\text{画素23a: } DL(n1) = L(n1) - L(M)$$

$$\text{画素23b: } DL(n2) = L(n2) - L(M)$$

$$\text{画素23c: } DL(n3) = L(n3) - L(M)$$

$$\text{画素23d: } DL(n4) = L(n4) - L(M)$$

で表される。ここで、例えば輝度が、

$$L(n1) > L(n2) > L(n3) > L(n4)$$

であると仮定する。

[0053] アップスケールする前の入力画像データに対応する輝度値 $L(M)$ は、再分配後の各画素に対応する輝度を、 $L_T(n1)$, $L_T(n2)$, $L_T(n3)$, $L_T(n4)$ とすると、

$$L(M) = (L_T(n1) + L_T(n2) + L_T(n3) + L_T(n4)) / 4$$

で表される。

[0054] また、輝度と画素サイズに応じて決定されるパラメータ（分配比率）を α とすると、再分配後の各画素に対応する輝度 L_T は、次の関係式を満たす。

$$L_T(n1) - L_T(n2) < \alpha_1(LA)$$

$$L_T(n2) - L_T(n3) < \alpha_2(LA)$$

$$L_T(n3) - L_T(n4) < \alpha_3(LA)$$

$$\alpha_3 < \alpha_2 < \alpha_1 < \alpha$$

これにより、各画素の輝度値 L は、

$$\text{画素 } 23a : L1 = L_T(n1) + DL(n1)$$

$$\text{画素 } 23b : L2 = L_T(n2) + DL(n2)$$

$$\text{画素 } 23c : L3 = L_T(n3) + DL(n3)$$

$$\text{画素 } 23d : L4 = L_T(n4) + DL(n4)$$

で表される。

[0055] そして、得られた輝度値 L を、変換関数 $D(L)$ により階調値 $D(L1) \sim D(L4)$ に変換する。

$$\text{画素 } 23a : D(L1)$$

$$\text{画素 } 23b : D(L2)$$

$$\text{画素 } 23c : D(L3)$$

$$\text{画素 } 22d : D(L4)$$

このようにして得られた階調値を液晶表示パネル 2 へ出力することにより、アップスケールした画像データを再分配した再分配後画像データを表示させることができる。

[0056] なお、上記再分配後の各画素に対応する輝度値 $L_T(n1)$, $L_T(n2)$, $L_T(n3)$, $L_T(n4)$ は、アップスケール処理部においてアップスケールされた複数の分割画素それぞれの画像データで表される輝度値 $L(n1)$, $L(n2)$, $L(n3)$, $L(n4)$ により、一例として、

$$L_T(n1) = L(n1) + \beta_1 \times (\alpha \times (L(n1) - L(M)))$$

$$L_T(n2) = L(n2) + \beta_2 \times (\alpha \times (L(n2) - L(M)))$$

$$L_T(n3) = L(n3) + \beta_3 \times (\alpha \times (L(n3) - L(M)))$$

$$L_T(n4) = L(n4) + \beta_4 \times (\alpha \times (L(n4) - L(M)))$$

のように決定することができる。ここで、 β_1 , β_2 , β_3 , β_4 は、各分割画素間で輝度差を設けるための画素割合を表すパラメータであり、 $\beta_1 + \beta_2 + \beta_3 + \beta_4 = 4$ を満たす。ただし、本発明における上記再分配後の各画素に対応する輝度値と、アップスケール処理部においてアップスケールされた複数の分割画素それぞれの画像データで表される輝度値との関係は上記関係式に限定されるものではない。

[0057] ここで、具体例を以下に示す。図3は、入力画像データを構成する複数の画素のうち1画素の入力画像データに対してアップスケール処理が実行された様子を示している。ここでは、1画素の入力画像データが、128階調に相当するデータであると仮定する。

[0058] まず、元画像データに相当する128階調の画像データがアップスケール回路11に入力され、4つの画素（分割画素）に応じてアップスケールされる（アップスケール後画像データ）。ここでは図3に示すように、128階調の画像データが、128階調の画素データ22a, 63階調の画素データ22b, 132階調の画素データ22c, 78階調の画素データ22dにアップスケールされる。

[0059] このアップスケール後画像データが再分配回路12に入力されると、再分配回路12において上記各式の変換処理が実行され、輝度値が再分配される。そして、再分配後の階調値 $D(L1) \sim D(L4)$ は、

画素23a : $D(L1) = 134$

画素 2 3 b : $D(L2) = 44$

画素 2 3 c : $D(L3) = 139$

画素 2 2 d : $D(L4) = 61$

となる。

[0060] 図 4 は、本実施形態に係る画像処理装置 10 により得られた再分配後画像データにより表示した場合の輝度特性を示すグラフである。このグラフでは、図 9 に示すグラフと同様、4 つの画素 (a ~ d 画素) からなる 1 画素における、入力信号輝度に対する出力表示輝度を表している。図 9 のグラフと比較して分かるように、液晶表示パネル 2 を横斜め 60 度から見た場合に生じる白浮きを抑えることができる。すなわち、液晶表示パネル 2 を横斜め 60 度から見た場合の輝度特性を、液晶表示パネル 2 を正面から見た場合の輝度特性に近づけることができるため、視野角特性を向上させることができる。

[0061] ここで、再分配回路 12 における変換処理において設定されるパラメータ α は、輝度と画素サイズの関数で決められるものである。また、パラメータ α は、表示画像として違和感がない程度において、分割画素間の輝度差が大きくなるように設定される。具体例を挙げると、画素サイズが視認距離 1.5 h において確認できない大きさ (65 インチの場合、約 0.3 mm × 0.3 mm 程度) 以上では、分割画素間の輝度差が 100 cd/m² 程度となるように、パラメータ α を 100 cd/m² 以下に設定することが好ましい。

[0062] このように、本実施形態に係る画像処理装置 10 では、アップスケールを行った映像信号に、視野角を改善するための再分配処理を行うことにより、高精細な画像を得るとともに視野角を改善することができる。ここで、再分配処理後の他の例を挙げると、例えば、4 画素が全て同じデータの場合は、図 5 のように、1 画素に輝度を集中させ 198 階調と 0 階調表示とすると、視野角の改善効果が最大となる。

[0063] 但し、1 画素に輝度を集中させてしまうと、画像の精細度が低下してしまう。また、アップスケールをした場合、4 つの画素が全て同じ値であるとは限らず、むしろ異なる場合が多い。そのため、アップスケールによる画像デ

一タの高精細度を保ちつつ、視野角を改善するためには、例えば画素サイズが0.3mmピッチの場合、再分配後の階調値が0階調～140階調程度であって、分割画素間の輝度差が100cd/m²程度であることが好ましい。

[0064] ここで、上記説明では、アップスケールのサイズが4倍（縦横2倍）の構成について説明したが、これに限定されるものではなく、整数倍であれば、上記と同様な効果が得られる。

[0065] また、上記説明では、単色の場合を想定しているが、これに限定されるものではなく、1画素がRGBの複数のサブ画素で構成されていてもよく、サブ画素ごとにそれぞれ同様の処理を行うことができる。この場合には、視感度が色（R・G・B）によって異なるため、RGBによってパラメータ α （分配比率）を個別に設定することが好ましい。また、RGBで構成されている場合であっても、RGB画素の全てに対して再分配処理を行う必要はなく、RGB画素のうちの1つのサブ画素、例えばB画素のみに対して、再分配処理を行うことも可能である。

[0066] 以下では、1画素がRGBのサブ画素に分割されている場合の一例について説明する。図6は、入力画像データを構成する複数の画素のうち、RGBのサブ画素で構成される1画素の入力画像データに対してアップスケール処理が実行された様子を示している。ここでは、1画素の入力画像データが、128階調に相当するR画素データ、192階調に相当するG画素データ、128階調に相当するB画素データであると仮定する。

[0067] まず、元画像データである3つのサブ画素の画像データ31がアップスケール回路11（図1参照）に入力され、12個の画素（分割画素）に応じてアップスケールされる（アップスケール後画像データ）。ここでは図6に示すように、128階調のR画像データ31Rが、128階調のR画素データ32Ra、63階調のR画素データ32Rb、132階調のR画素データ32Rc、78階調のR画素データ32Rdにアップスケールされ、192階調のG画像データ31Gが、192階調のG画素データ32Ga、64階調

のG画素データ32Gb, 192階調のG画素データ32Gc, 78階調のG画素データ32Gdにアップスケールされ、128階調のB画像データ31Bが、128階調のB画素データ32Ba, 63階調のB画素データ32Bb, 132階調のB画素データ32Bc, 78階調のB画素データ32Bdにアップスケールされる。

[0068] このアップスケール後画像データが再分配回路12（図1参照）に入力されると、再分配回路12において、図7の（a）～（c）に示すように、RGB画素ごとに、上記各式の変換処理が実行され、輝度値が再分配される。そして、再分配後の階調値D（L1）～D（L12）は、

画素33Ra : $D(L1) = 134$

画素33Rb : $D(L2) = 44$

画素33Rc : $D(L3) = 139$

画素33Rd : $D(L4) = 61$

画素33Ga : $D(L5) = 192$

画素33Gb : $D(L6) = 64$

画素33Gc : $D(L7) = 192$

画素33Gd : $D(L8) = 78$

画素33Ba : $D(L9) = 0$

画素33Bb : $D(L10) = 0$

画素33Bc : $D(L11) = 198$

画素33Bd : $D(L12) = 0$

となる。

[0069] このように、1画素がRGBのサブ画素で構成されている場合には、サブ画素ごとに分配比率を設定して個別に再分配処理することができる。そして、サブ画素ごとに輝度への寄与度が異なるため、分割画素間の輝度差が、例えば100cd/m²以上の高い輝度差であっても、1画素あたりの再分配前後の輝度変化を抑えることができる。そのため、このような高輝度差に対しても再分配処理が可能となる。

[0070] また、サブ画素ごとに再分配処理ができるため、サブ画素ごとに再分配処理機能をON/OFFする構成とすることも可能である。

[0071] 具体例を挙げると、例えば、RGBの輝度比は、CIE表色系によると、 $L(R\text{画素}) : L(G\text{画素}) : L(B\text{画素}) = 1 : 4.5907 : 0.0601$

であるため、輝度への寄与度が少ないB画素では、より大きな輝度差をつけて再分配することができる。

[0072] これにより、アップスケールした画像データの再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善の効果をより向上させることができる。

[0073] 図8は、再分配後画像データにより表示した場合の輝度特性を示すグラフであり、(a)は、輝度差の制限を考慮した場合の輝度特性、すなわちRGBのサブ画素に対して同一の分配比率を設定した場合の輝度特性を示し、(b)は、サブ画素(R・G・B)ごとに個別に分配比率を設定した場合の輝度特性を示している。この図からも分かるように、サブ画素(R・G・B)ごとに個別に分配比率を設定することにより、再分配前後の輝度を変えることなく、表示画像の高精細化および視野角改善の効果をより向上させることができる。

[0074] ところで、図1では液晶駆動回路13を1つのブロックとして表記しているが、これに限らず、複数のブロックによって構成されていてもよい。例えば、アップスケール回路11を複数備えるとともに、複数のアップスケール回路11に対応して、再分配回路12および液晶駆動回路13を複数設け、これら各液晶駆動回路によって、液晶表示パネル2における分割領域を駆動するようにしてもよい。1つの液晶駆動回路13で液晶表示パネル2の全体を駆動する場合、各領域の駆動タイミングを容易に一致させることができるので制御性がよいという利点がある一方、入出力ピン数が多くなるので回路サイズ(ICサイズ)が大きくなってしまう。また、液晶駆動回路13を分割領域に応じて複数設ける場合、チップサイズを小さくできるという利点が

ある（特に本実施形態の場合、各分割領域が2K1Kクラスであるので従来の2K1Kクラスの表示装置に用いられている2Kコントロールチップを使用できるので経済的である）一方、各液晶駆動回路13の同期を保つための調停回路を設ける必要がある。

[0075] また、画像処理装置10を構成する各回路（各ブロック）は、CPU等のプロセッサを用いてソフトウェアによって実現されてもよい。すなわち、画像処理装置10は、各機能を実現する制御プログラムの命令を実行するCPU（central processing unit）、上記プログラムを格納したROM（read only memory）、上記プログラムを展開するRAM（random access memory）、上記プログラムおよび各種データを格納するメモリ等の記憶装置（記録媒体）などを備えている構成としてもよい。この場合、本発明の目的は、上述した機能を実現するソフトウェアである画像処理装置10の制御プログラムのプログラムコード（実行形式プログラム、中間コードプログラム、ソースプログラム）をコンピュータで読み取り可能に記録した記録媒体を、画像処理装置10に供給し、そのコンピュータ（またはCPUやMPU）が記録媒体に記録されているプログラムコードを読み出し実行することによって達成される。

[0076] 上記記録媒体としては、例えば、磁気テープやカセットテープ等のテープ系、フロッピー（登録商標）ディスク／ハードディスク等の磁気ディスクやCD-ROM／MO／MD／DVD／CD-R等の光ディスクを含むディスク系、ICカード（メモリカードを含む）／光カード等のカード系、あるいはマスクROM／EPROM／EEPROM／フラッシュROM等の半導体メモリ系などを用いることができる。

[0077] また、画像処理装置10を通信ネットワークと接続可能に構成し、通信ネットワークを介して上記プログラムコードを供給してもよい。この通信ネットワークとしては、特に限定されず、例えば、インターネット、イントラネット、エキストラネット、LAN、ISDN、VAN、CATV通信網、仮想専用網（virtual private network）、電話回線網、移動体通信網、衛星通

信網等が利用可能である。また、通信ネットワークを構成する伝送媒体としては、特に限定されず、例えば、IEEE 1394、USB、電力線搬送、ケーブルTV回線、電話線、ADSL回線等の有線でも、IrDAやリモコンのような赤外線、Bluetooth（登録商標）、802.11無線、HDR、携帯電話網、衛星回線、地上波デジタル網等の無線でも利用可能である。なお、本発明は、上記プログラムコードが電子的な伝送で具現化された、搬送波に埋め込まれたコンピュータデータ信号の形態でも実現され得る。

[0078] また、画像処理装置10の各回路（各ブロック）は、ソフトウェアを用いて実現されるものであってもよく、ハードウェアロジックによって構成されるものであってもよく、処理の一部を行うハードウェアと当該ハードウェアの制御や残余の処理を行うソフトウェアを実行する演算手段とを組み合わせたものであってもよい。

[0079] 本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0080] 発明の詳細な説明の項においてなされた具体的な実施形態または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する請求の範囲内において、いろいろと変更して実施することができるものである。

産業上の利用可能性

[0081] 本発明は、入力される画像データの解像度を高解像度にアップスケールする画像処理装置および画像処理方法に適用できる。

符号の説明

- [0082] 1 表示装置
2 液晶表示パネル（表示部）

1 0 画像処理装置

1 1 アップスケール回路（アップスケール処理部）

1 2 再分配回路（再分配処理部）

1 3 液晶駆動回路

3 1 R, 3 1 G, 3 1 B サブ画素（R画素, G画素, B画素）

請求の範囲

- [請求項1] 入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理部を備えた画像処理装置であって、
- 入力画像データの1画素に対応する、上記アップスケール処理部においてアップスケールされた複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理部を備えていることを特徴とする画像処理装置。
- [請求項2] 上記再分配処理部は、入力画像データの1画素に対応する上記アップスケール処理部においてアップスケールされた複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項1に記載の画像処理装置。
- [請求項3] 上記再分配処理部は、アップスケールする前の入力画像データの各画素における輝度の値と、該画素に対応する複数の分割画素における再分配後の輝度の平均値とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項1に記載の画像処理装置。
- [請求項4] 入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理部を備え、アップスケールされた画像を、1画素がRGBそれぞれに対応するサブ画素に分割されてなる表示部に表示させる画像処理装置であって、
- 入力画像データの1画素において、上記アップスケール処理部によりアップスケールされた、各サブ画素に対応する複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理部を備えていることを特徴とする画像処理装置。
- [請求項5] 上記再分配処理部は、入力画像データの1画素において、上記アップスケール処理部によりアップスケールされた、各サブ画素に対応す

る複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項 4 に記載の画像処理装置。

[請求項6] 上記再分配処理部は、入力画像データの 1 画素において、サブ画素ごとに設定された分配比率に基づいて、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項 5 に記載の画像処理装置。

[請求項7] 上記再分配処理部は、アップスケールする前の入力画像データの各サブ画素における輝度の値と、該サブ画素に対応する複数の分割画素における再分配後の輝度の平均値とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項 4 に記載の画像処理装置。

[請求項8] 請求項 1 ～ 7 の何れか 1 項に記載の画像処理装置と、
上記画像処理装置によってアップスケールされた画像を表示する表示部とを備えていることを特徴とする表示装置。

[請求項9] 入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理ステップを含む画像処理方法であって、
入力画像データの 1 画素に対応する、上記アップスケール処理ステップにおいてアップスケールした複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理ステップを含むことを特徴とする画像処理方法。

[請求項10] 上記再分配処理ステップでは、入力画像データの 1 画素に対応する上記アップスケール処理ステップにおいてアップスケールした複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項 9 に記載の画像処理方法。

[請求項11] 入力画像データの解像度を高解像度にアップスケールするためのアップスケール処理ステップを含み、アップスケールした画像を、1画素がRGBそれぞれに対応するサブ画素に分割されてなる表示部に表示させるための画像処理方法であって、

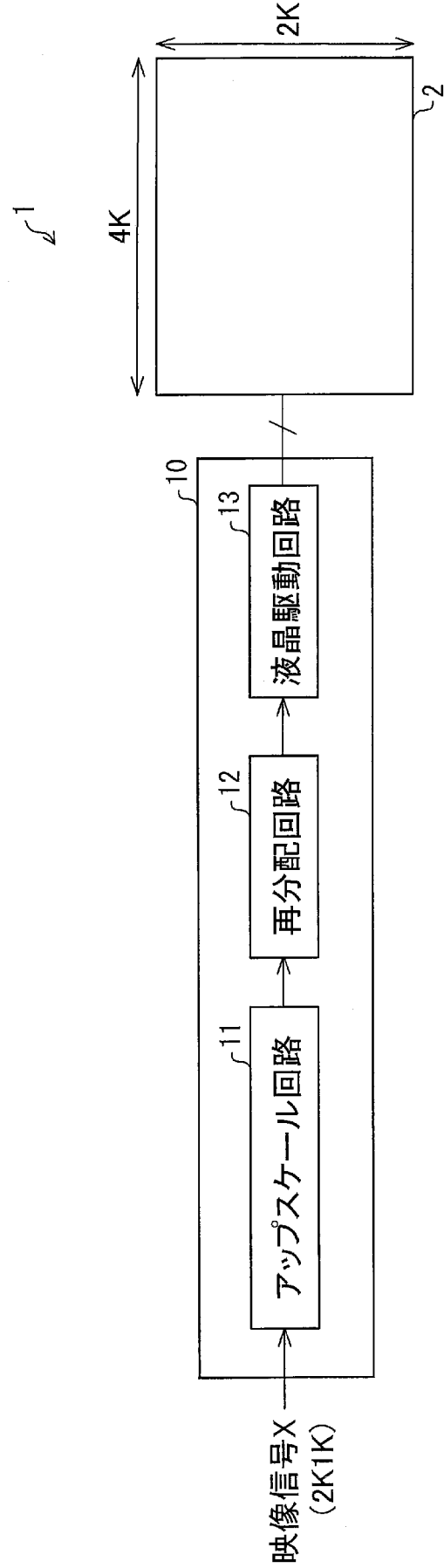
 入力画像データの1画素において、上記アップスケール処理ステップによりアップスケールした、各サブ画素に対応する複数の分割画素それぞれの階調値を、該複数の分割画素間で再分配する再分配処理ステップを含むことを特徴とする画像処理方法。

[請求項12] 上記再分配処理ステップでは、入力画像データの1画素において、上記アップスケール処理ステップにおいてアップスケールした、各サブ画素に対応する複数の分割画素それぞれの画像データで表される輝度と、該複数の分割画素それぞれの再分配後の画像データで表される輝度とが互いに等しくなるように、アップスケール後の各分割画素の階調値を再分配することを特徴とする請求項11に記載の画像処理方法。

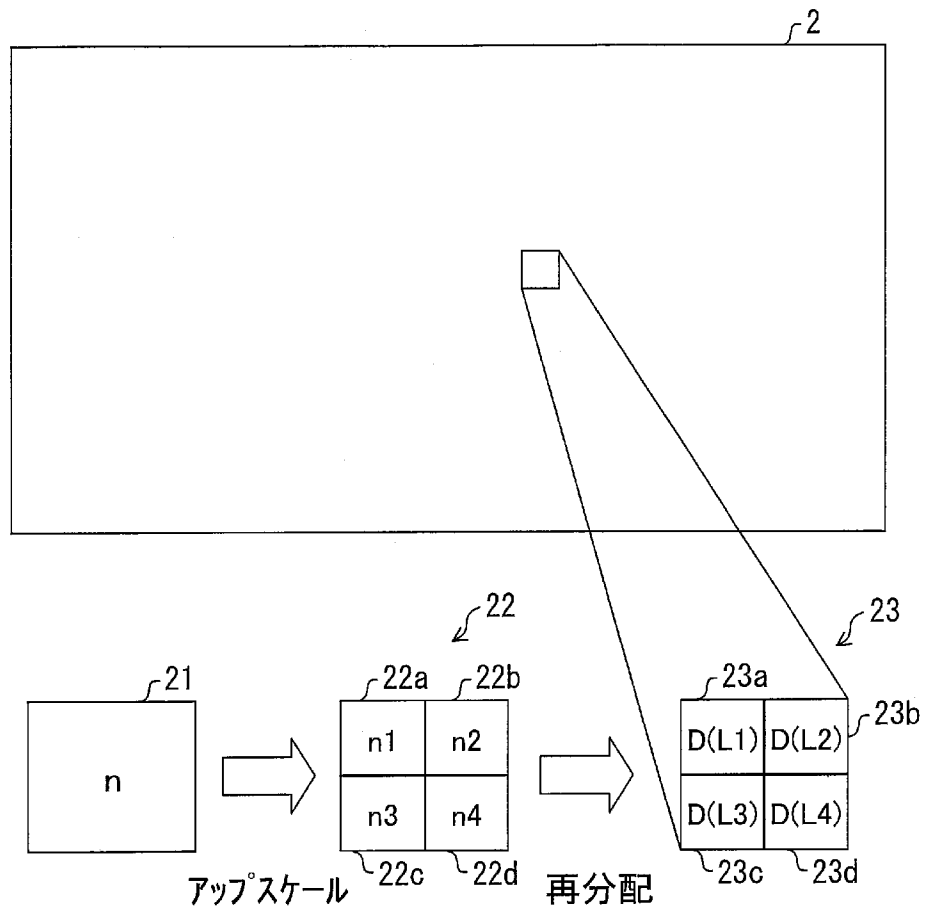
[請求項13] コンピュータを請求項1～7の何れか1項に記載の画像処理装置として動作させるためのプログラムであって、上記コンピュータを上記画像処理装置の上記各部として機能させるプログラム。

[請求項14] 請求項13に記載のプログラムが記録されたコンピュータ読み取り可能な記録媒体。

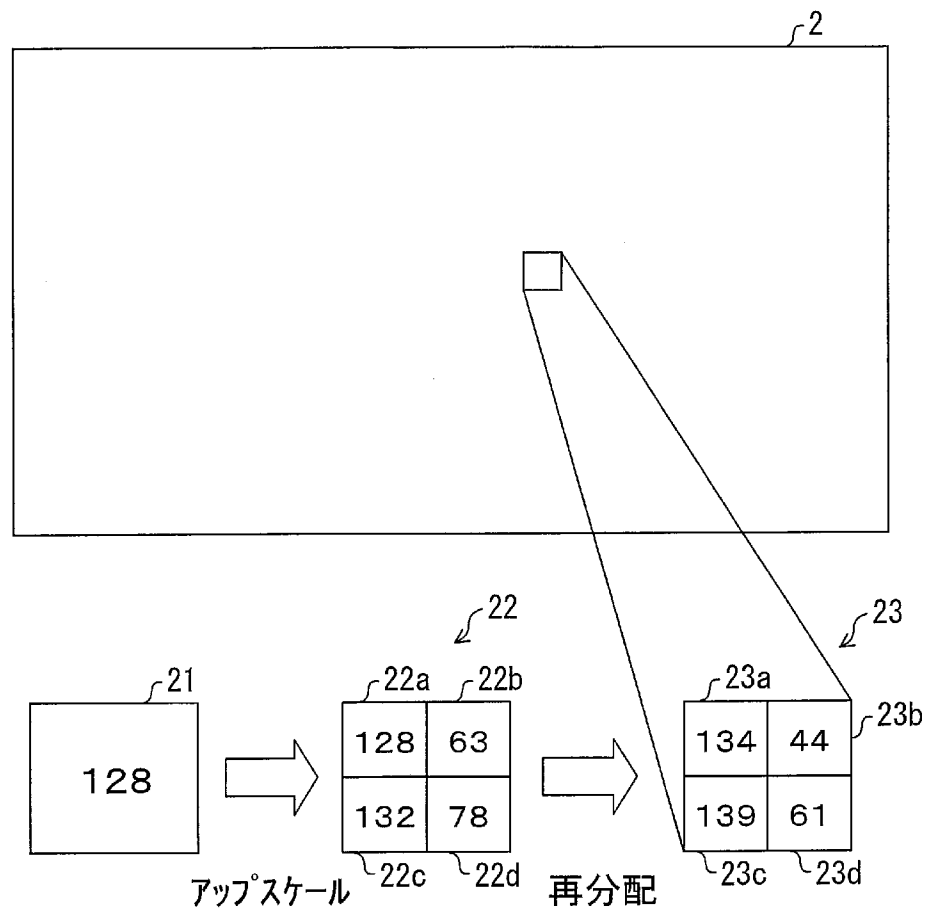
[図1]



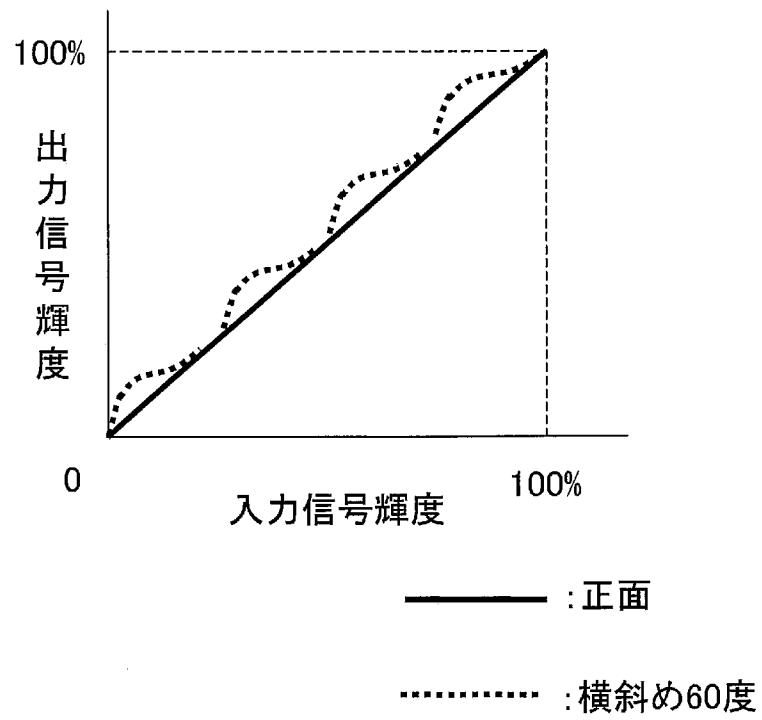
[図2]



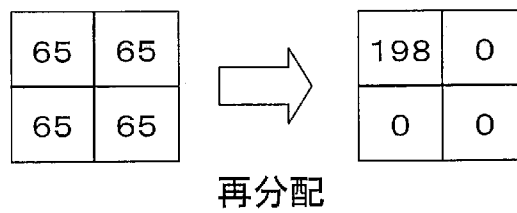
[図3]



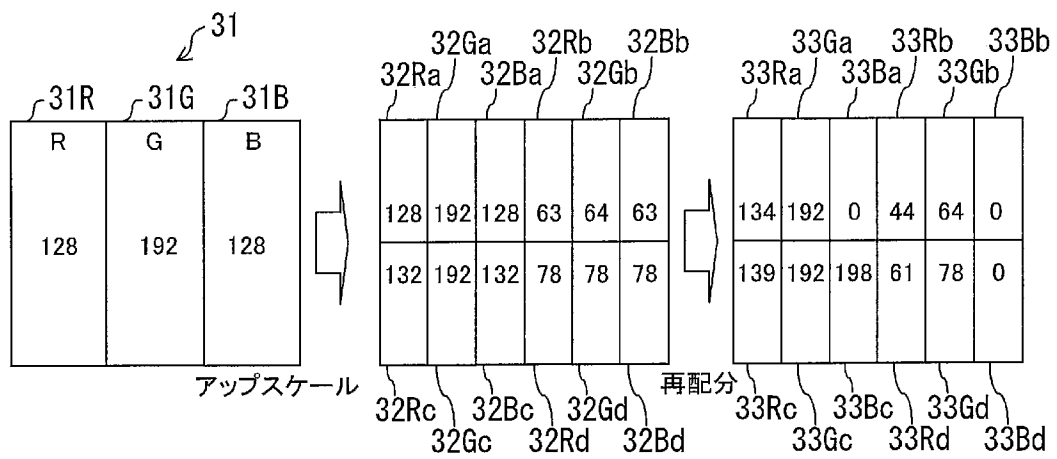
[図4]



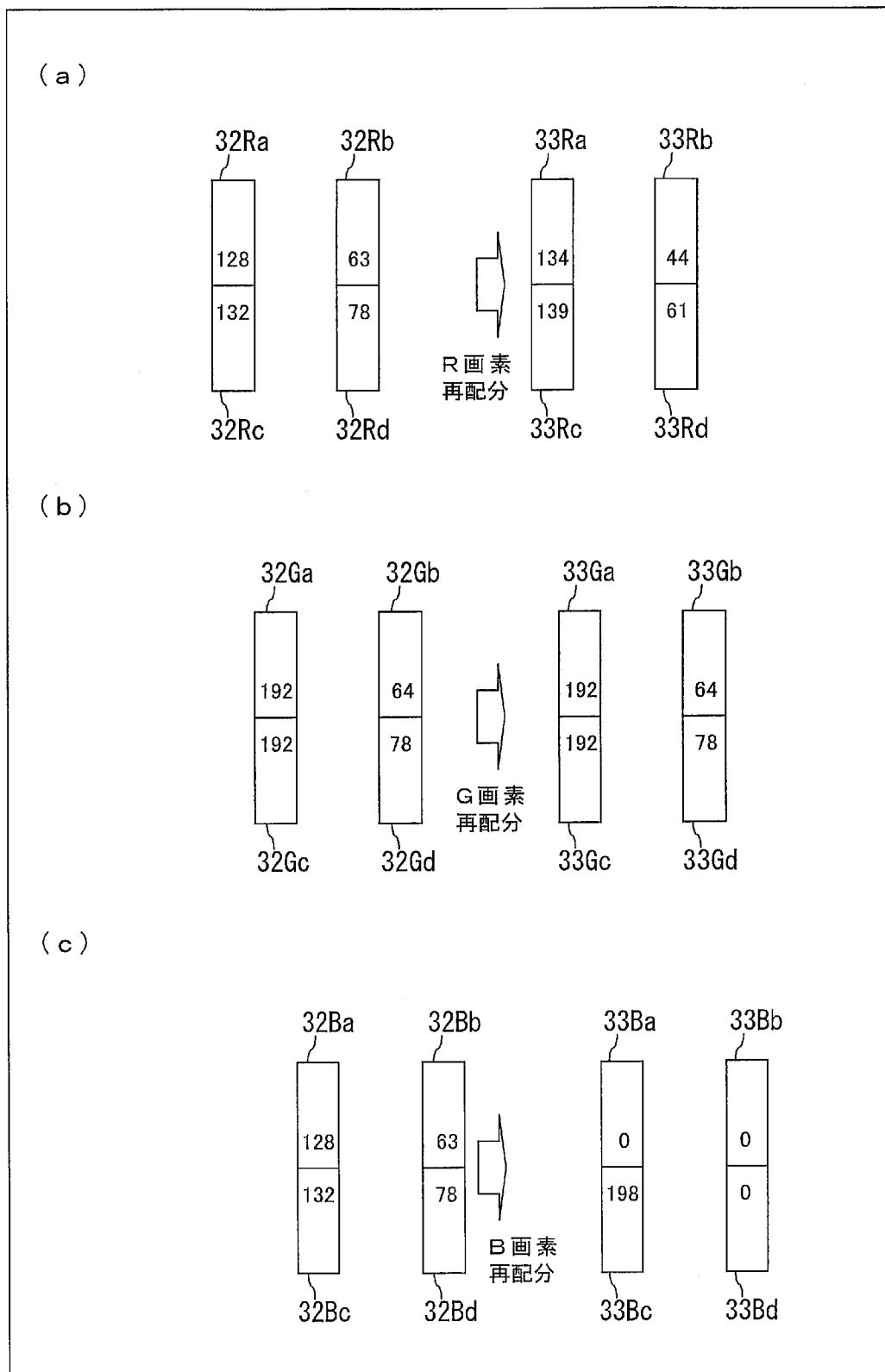
[図5]



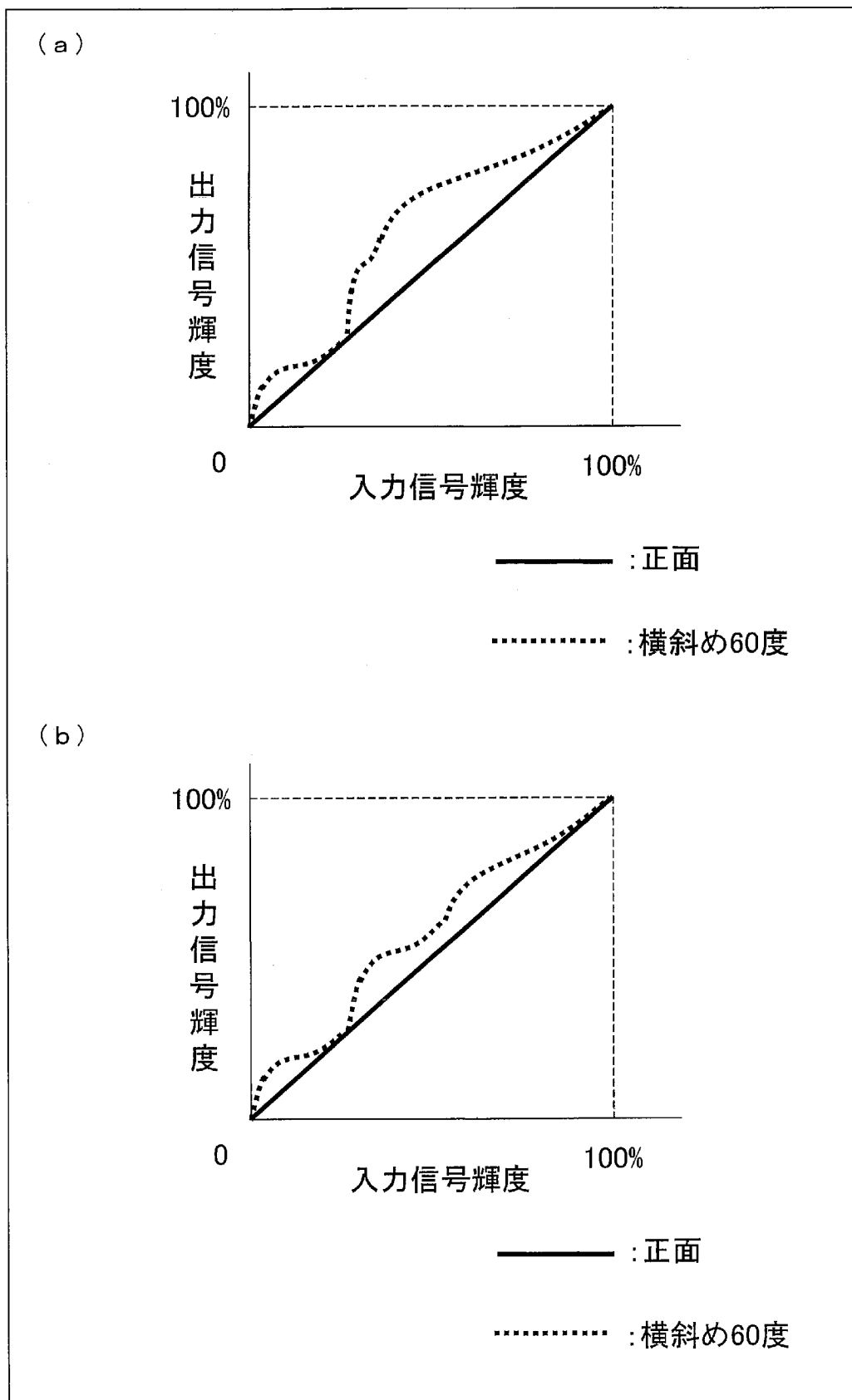
[図6]



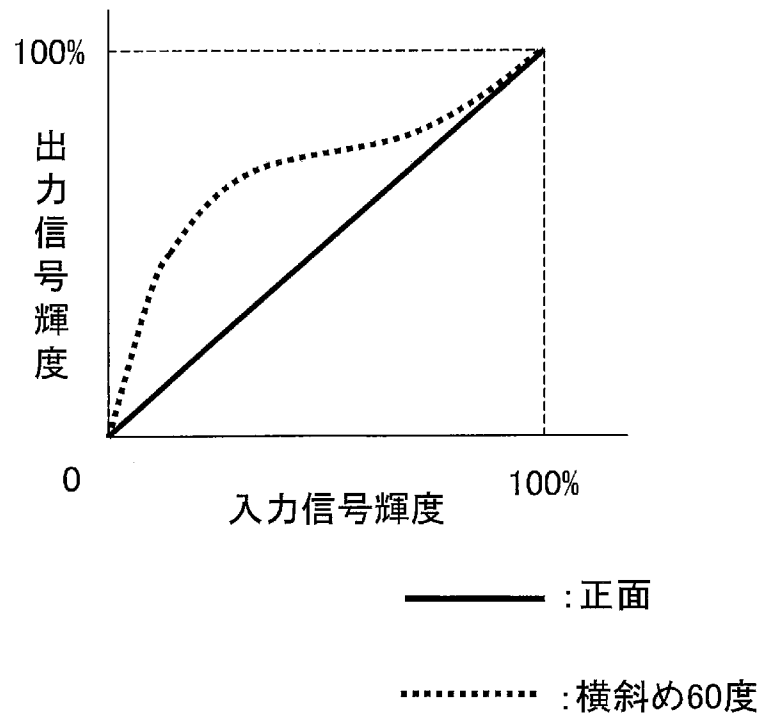
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060087

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G06T3/40(2006.01)i, G09G3/20(2006.01)i, H04N1/393
(2006.01)i, H04N5/66(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G06T3/40, G09G3/20, H04N1/393, H04N5/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009

Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2004-85608 A (Seiko Epson Corp.), 18 March, 2004 (18.03.04), Par. Nos. [0008] to [0011], [0029], [0036] to [0037], [0045] to [0046]; Figs. 2 to 3 & US 2004/0061711 A1 & KR 10-2004-0018171 A & CN 1487495 A	1-14
A	JP 2004-117752 A (Sharp Corp.), 15 April, 2004 (15.04.04), Par. Nos. [0225] to [0293] (Family: none)	1-14

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 June, 2009 (23.06.09)

Date of mailing of the international search report
07 July, 2009 (07.07.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G06T3/40(2006.01)i, G09G3/20(2006.01)i, H04N1/393(2006.01)i, H04N5/66(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G06T3/40, G09G3/20, H04N1/393, H04N5/66

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2004-85608 A (セイコーエプソン株式会社) 2004.03.18, 段落【0008】 - 【0011】, 【0029】, 【0036】 - 【0037】, 【0045】 - 【0046】, 図2-3 & US 2004/0061711 A1 & KR 10-2004-0018171 A & CN 1487495 A	1 - 1 4
A	JP 2004-117752 A (シャープ株式会社) 2004.04.15, 段落【0225】 - 【0293】 (ファミリーなし)	1 - 1 4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 3 . 0 6 . 2 0 0 9

国際調査報告の発送日

0 7 . 0 7 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

堀部 修平

2 G

4 0 0 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6