

도시된 바와같이 뱅크(BANK)방식을 사용한 바, 이를 간단히 설명하면 다음과 같다.

제1도에서 보는 바와같이 메모리 뱅크(B1~Bn+1)에는 중앙처리장치(도면에 도시되지 않음)에서 출력되는 어드레스 신호와 데이터 신호가 각각 어드레스 버스(AB)와 데이터 버스(DB)를 통해 인가되어 있고, 또 메모리 뱅크(B1~Bn+1)는 중앙처리장치에서 출력되는 기입신호(SB) 및 독출신호(SA)와 사용자에 의해서 데이터가 세팅(Setting)되는 뱅크 레지스터(1)의 출력데이터를 디코딩하는 디코더(2)에서 출력된 신호를 조합한 신호에 따라 데이터를 기입하고 독출하도록 되어 있다. 따라서 뱅크 레지스터(1)에 소정의 데이터가 세팅(setting)되면 디코더(2)에서 이를 해독하여 다수의 메모리 뱅크(B1~Bn+1)중에서 하나의 메모리 뱅크를 선택하고 선택된 메모리 뱅크에 희망하는 데이터를 기입 및 독출하여 데이터 메모리의 영역을 확장하고 있다.

상기와 같이 데이터 메모리 확장장치는 사용자(programmer)가 메모리 뱅크를 바꾸고자 할 경우 뱅크 레지스터(1)에 저장된 값을 바꾸어야만 하고, 메모리 뱅크간에 저장된 데이터를 전송하고자 할때 이를 컨트롤하는 레지스터, 즉 하나의 메모리 뱅크에 저장된 데이터를 독출하여 기입하고, 기입한 데이터를 다른 메모리 뱅크에 전송하는 레지스터를 이용하여 뱅크간의 데이터 전송을 수행하므로 중앙처리장치에서 출력되는 명령(instruction)의 수가 증가하여 수행시간이 많이 걸리는 문제가 있었다.

따라서 본 발명은 상기와 같은 제반 결점을 해소하고자 창출한 것으로서, 중앙처리장치에서 출력되는 어드레스 비트수의 한계와 관계없이 데이터 메모리를 확장함과 동시에 확장된 메모리와 메인 메모리간에 데이터 버스를 통하여 상호 데이터를 전송하는 메모리 확장장치를 제공하는데 그 목적을 두고 있다.

상기한 목적을 달성하기 위하여 본 발명에 의한 데이터 메모리 확장장치는 중앙처리장치(CPU)에서 출력되는 어드레스 신호중 하나의 대표 어드레스(해당 확장메모리의 크기를 표시)신호와 데이터 신호에 의해서 임의의 어드레스 신호(확장메모리에서 기입 또는 독출될 데이터의 어드레스를 지정하는 신호)를 출력하는 어드레스 발생부와, 상기 어드레스 발생부에서 출력되는 어드레스 신호에 의해서 메모리 할당영역이 저장되고, 기입 및 독출신호에 의해 데이터를 기입 또는 독출함과 동시에 데이터 버스를 통해 메인 메모리와 데이터를 상호 전송하는 확장메모리로 구성됨을 특징으로 한다.

그리고 본 발명에 있어서 확장메모리와 메인 메모리간의 상호 연결관계의 형태(직렬, 병렬접속)는 본 발명의 기본 사상에 따라 어느 경우나 적용가능하다.

이하, 도면을 통하여 본 발명을 더욱 구체화하여 상세히 기술하기로 한다.

본 발명에 의한 메모리 확장장치는 제2도 및 제3도에 도시된 바와같이 중앙처리장치(CPU)에서 출력되는 기입신호(SB) 및 독출신호(SA)를 상기 중앙처리장치에서 출력되는 어드레스 신호와 조합하는 앤드게이트(G1)(G2)의 출력신호에 의해서 데이터버스(DB)를 통해 입력된 데이터를 후술하는 어드레스 발생부(30)에서 출력되는 신호에 따라 기입 및 독출하는 확장메모리(20)와, 중앙처리장치(CPU)에서 출력되는 어드레스 신호중 하나의 어드레스 신호(대표 어드레스)와 데이터 버스(DB)를 통해 인가되는 데이터에 따라 어드레스 신호를 발생하여 상기한 확장메모리(20)에 공급하는 어드레스 발생부(30) 및 메인 메모리(10)로 이루어진다. 그리고 이때의 대표어드레스와 레이터어드레스는 메인 메모리의 2 어드레스를 차지한다. 확장메모리의 접속방식은 병렬인 경우 확장되는 메모리 모듈의 수마다 대표어드레스와 데이터어드레스가 필요하므로 메인메모리의 2×확장 메모리 모듈의 수만큼의 어드레스를 차지한다. 직렬방식을 사용하는 경우에는 각 확장메모리가 일렬로 메인메모리에 접속되므로 각 메모리모듈과 메인메모리에서 2 어드레스만이 차지하게 될것이다.

상기한 바와같이 본 발명의 데이터 메모리 확장장치의 작동관계를 설명하면, 우선, 사용자가 확장메모리(20)를 이용하고자 할때는 먼저 확장 어드레스를 결정한후 어드레스발생부(30)에 세팅(Setting)시킨다. 이와같은 상태에서 사용자는 사용빈도가 높은 소정의 데이터는 메인 메모리(10)에 저장하고, 사용빈도가 낮은 데이터는 확장메모리(20)에 저장하는데, 여기서 확장메모리(20)에 데이터를 저장하는 과정은 다음과 같다.

즉, 사용자가 확장 메모리(20)에 데이터를 저장하고자 그에 해당하는 데이터를 키보드(도면에 도시되지 않음)를 통해 입력하면 중앙처리장치(CPU)는 확장 어드레스 발생부(30)에 설정되어 있는 어드레스 신호를 해당 확장메모리(20)에 공급하면, 중앙처리장치(CPU)에서 출력되는 데이터는 데이터 버스(DB)를 통해 어드레스 발생부(30)에 인가된다.

따라서 확장어드레스 발생부(30)는 인가된 데이터에 따라 그 출력 신호, 즉 확장메모리(20)에 인가되는 어드레스 신호를 결정한다. 한편, 앤드게이트(G1)의 일측 단자에 인가되는 기입신호(SB)는 "하이" 상태가 되는 바, 확장메모리(20)의 기입단자(W)에는 "하이" 신호가 인가되어 데이터 버스(DB)를 통해 공급되는 데이터를 저장한다.

상기와 같이 확장 메모리(20)에 소정의 데이터를 저장한후 제2도에 있는 메인 메모리(10)에 저장된 데이터를 상호 전송하고자 할때 사용자가 이에 해당하는 데이터를 입력시키면 중앙처리장치(CPU)에서는 "하이" 상태의 독출신호(SA)를 출력하여 확장 메모리(20)를 독출상태로 만듦과 동시에 어드레스 발생부(30)에는 전술한 바와같이 인에이블 신호인 어드레스 신호와 데이터가 인가된다.

따라서, 확장메모리(20)는 어드레스 발생부(30)에서 인가되는 어드레스 신호에 해당하는 영역에 기입된 데이터를 독출하여 데이터 버스(DB)를 통해 메인 메모리(10)에 인가하고, 메인 메모리(10)에 저장된 데이터는 확장메모리(20)에 전송되는데, 이는 중앙처리장치(CPU)에 저장된 프로그램에 의해 수행된다.

상기에서 확장메모리(20)는 어드레스 발생부(30)에서 출력되는 어드레스에 의해서 메모리 할당 영역이 결정이 되는데, 확장메모리의 총용량은,

$$2^n \times B$$

n : 어드레스 발생부의 비트 수

B : 시스템의 비트 수

가 된다.

상술한 본 발명의 메모리 확장장치는 어드레스 비트수의 한계와 관계없이 데이터 메모리의 영역을 자유롭게 확장할 수가 있으며, 또한 메인 메모리와 확장 메모리에 각각 저장된 데이터를 직접 상호 전송이 가능하며 수행시간이 짧고, 메인 메모리를 포함하는 시스템에서 확장 메모리를 추가할때 기본 레이아웃(Layout)을 바꾸지 않아도 되므로 설계 기간을 단축할 수 있다.

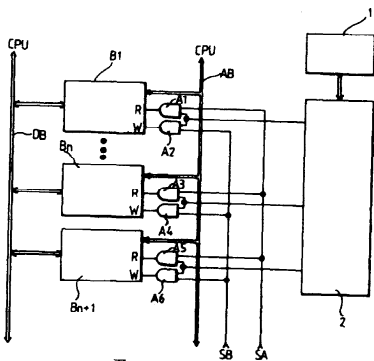
(57) 청구의 범위

청구항 1

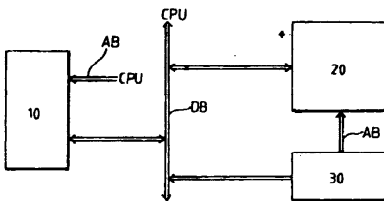
중앙처리장치(CPU)에서 출력되는 기입신호(SA) 및 독출신호(SB) 각각을 상기 중앙처리장치에서 출력되는 어드레스신호와 조합하는 앤드게이트(G1, G2); 상기 중앙처리장치에서 출력되는 어드레스신호 중 하나의 어드레스신호와 데이터신호에 의해서 임의의 어드레스신호를 출력하는 확장어드레스 발생부(30); 및 상기 확장어드레스 발생부(30)에서 출력되는 어드레스신호에 의해서 메모리 할당영역이 지정되고, 상기 앤드게이트로부터의 기입 및 독출신호에 의해 데이터를 기입 및 독출함과 동시에 데이터버스(DB)를 통해 메인메모리(10)와 데이터를 상호 전송하는 확장메모리(20)를 포함하는 것을 특징으로 하는 데이터 메모리 확장장치.

도면

도면1



도면2



도면3

