

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3664287号
(P3664287)

(45) 発行日 平成17年6月22日(2005.6.22)

(24) 登録日 平成17年4月8日(2005.4.8)

(51) Int.Cl.⁷

H 0 1 L 21/316

F I

H 0 1 L 21/316

A

請求項の数 4 (全 7 頁)

(21) 出願番号	特願平8-354704	(73) 特許権者	504199127
(22) 出願日	平成8年12月20日(1996.12.20)		フリースケール セミコンダクター イン
(65) 公開番号	特開平9-199499		コーポレイテッド
(43) 公開日	平成9年7月31日(1997.7.31)		アメリカ合衆国 7 8 7 3 5 テキサス州
審査請求日	平成15年8月8日(2003.8.8)		オースティン ウィリアム キャノンド
(31) 優先権主張番号	583329		ライブ ウェスト 6 5 0 1
(32) 優先日	平成8年1月5日(1996.1.5)	(74) 代理人	100089705
(33) 優先権主張国	米国 (US)		弁理士 社本 一夫
		(74) 代理人	100076691
			弁理士 増井 忠式
		(74) 代理人	100075270
			弁理士 小林 泰
		(74) 代理人	100080137
			弁理士 千葉 昭男

最終頁に続く

(54) 【発明の名称】 半導体装置製造中の改善されたマスキング方法

(57) 【特許請求の範囲】

【請求項 1】

半導体装置製造中に表面をマスキングする方法であって：

表面（11）を有し、前記表面上の不動態膜（12）を有する基板（10）を設ける段階；

前記不動態膜に隣接してマスク（15）を配置し、前記不動態膜及び表面上に成長領域（16）と非マスキング部分（17）とを規定する段階；

前記不動態膜及び表面の前記非マスキング部分（17）に光（21）をあてて、前記不動態膜（12）を除去し、前記表面においてオゾンと同時に生成して、前記表面の前記非マスキング部分（17）上に酸化膜（20）を成長させる段階；および

前記マスク（15）を除去する段階；

によって構成されることを特徴とする方法。

【請求項 2】

半導体装置製造中に表面をマスキングする方法であって：

表面（11）を有し、前記表面上の不動態膜（12）を有するシリコン基板（10）を設ける段階；

前記不動態膜（12）に隣接してマスク（15）を配置し、前記表面（11）上に成長領域（16）と非マスキング部分（17）とを規定する段階；

前記非マスキング部分（17）内の前記不動態膜（12）においてオゾン（21）を生成して、前記表面（11）の前記非マスキング部分（17）上に酸化膜（20）を成長さ

せる段階；および

前記マスク（１５）を除去する段階；
によって構成されることを特徴とする方法。

【請求項３】

半導体装置製造中に表面をマスクングする方法であって：

水素で不動態化された（１２）表面（１１）を有する基板（１０）を設ける段階；

前記表面（１１）に隣接してマスク（１５）を配置し、前記表面（１１）上に成長領域（１６）と非マスクング部分（１７）とを規定する段階；および

前記表面（１１）の前記非マスクング部分（１７）を光（２１）に露出して、前記表面においてオゾンを生じ、前記表面（１１）の前記非マスクング部分（１７）上で、水素（１２）を酸化膜（２０）と置き換える段階；および

前記マスク（１５）を除去する段階；
によって構成されることを特徴とする方法。

【請求項４】

半導体装置製造中に表面をマスクングする方法であって：

表面（１１）を有する基板（１０）を設ける段階；

前記表面を水素終端化する（１２）段階；

前記表面（１１）上にマスク（１５）を配置し、前記表面（１１）上に成長領域（１６）と非マスクング部分（１７）とを規定する段階；

前記非マスクング部分（１７）内の前記表面（１１）においてオゾンを生じ、前記非マスクング部分上の前記表面の水素終端を除去し、且つ、前記表面（１１）の前記非マスクング部分（１７）上に酸化膜（２０）を成長させる段階；

前記マスク（１５）を除去して前記成長領域（１６）を露出する段階；

前記表面（１１）の前記非マスクング部分上の前記酸化膜（２０）を有する前記基板（１０）を成長チャンバ内に導入し、前記被露出成長領域（１７）上に結晶性材料を選択的に成長させる段階；および

選択的に成長させる前記段階の後に、前記基板（１０）を前記成長チャンバ内で加熱して前記酸化膜（２０）を脱着する段階；

によって構成されることを特徴とする方法。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】

本発明は、半導体装置の製造に関し、さらに詳しくは、半導体装置製造中の改善されたマスクング法に関する。

【０００２】

【従来の技術】

半導体の分野においては、いくつかの異なる半導体材料の層を順次に成長させ、種々のマスクとエッチング段階とを用いて所望の装置と装置上の端末とを形成するのが普通である。方法によっては、たとえばフォトレジストなどのマスクング材料を塗布し、半導体材料をマスクングした領域とマスクングしていない領域の上に成長させる。次に、被マスクング領域上の材料をエッチングおよびリフトオフにより除去する。場合によっては、非マスクング領域内に材料を選択的に成長させ、次にマスクング材料を除去する。あるプロセスでは、フォトレジスト・マスクを用いて硬性のマスク、すなわち金属マスク、窒化物マスクなどを規定および生成することもある。

【０００３】

一般に、半導体装置を製造するこれらの従来技術による方法では、必要でない材料を除去するためにエッチングが必要であり、マスクはエッチング、溶剤などにより除去される。エッチングおよび／またはマスク除去プロセスの間、半導体装置の材料は、エッチャント（エッチング剤）により汚染される確率が高く、この汚染により装置の寿命、装置の動作特性および装置の信頼性が大幅に損なわれる。さらに、エッチング・プロセスは、エッチ

10

20

30

40

50

ングされる領域に隣接する半導体材料をひどく損傷して、そのために寿命、動作特性および信頼性がさらに損なわれる。また、エッチング・プロセスは非常に時間がかかり、実行が難しい。

【0004】

そのため、従来技術の方法には、レジストのスピニング、露出、現像、洗浄などの多くの処理段階が必要である。これらのプロセスはすべて、汚染を招いたり、歩留まりを下げたりする。更なる問題点は、マスキング材料を除去するためには、構造体または基板（一般にウェハ）を成長チャンバから取り出さねばならないことである。その後で、構造体は再びマスキングされ、再成長のために再び成長チャンバに導入される。このため、従来技術の方法は、ウェハを真空と和合性のないものになっている。

10

【0005】

マスキングとエッチングの問題に加えて、既知の従来技術の作成プロセスではすべて、多くの成長段階、マスキング段階およびエッチング段階を点在させて行うことを必要とするので、プロセスを非常に複雑にし、長引かせる。たとえば、エピタキシャル層を成長させる場合には、ウェハを真空チャンバまたは圧力チャンバに入れて、成長のための雰囲気を作らねばならない。ウェハをエッチングおよび／またはマスキングしなければならないたびに、ウェハをチャンバから取り出さねばならず、結果として各段階のために莫大な準備時間が必要になる。また、ウェハをチャンバから取り出してまた戻すたびに、チャンバの開放と準備（ならびにウェハの処理）を行うことが、新たな不純物および汚染源をウェハに導く機会となる。

20

【0006】

【発明が解決しようとする課題】

従って、改善されたマスキング・プロセスによる半導体装置の製造方法を提供することが非常に望ましい。

【0007】

本発明の目的は、半導体装置製造中に基板をマスキングする新規の改善された方法を提供することである。

【0008】

本発明の別の目的は、半導体装置製造中に、マスクを除去するために基板を処理チャンバから取り出さずにすむ新規の改善された基板マスキング方法を提供することである。

30

【0009】

本発明のさらに別の目的は、半導体装置製造中に、フォトリジスト、溶剤およびエッチャントなどの汚染源の導入を必要としない新規の改善された基板マスキング方法を提供することである。

【0010】

本発明のさらに別の目的は、半導体装置製造中に、はるかに簡単に装置汚染の機会が少ない、新規の改善された基板マスキング方法を提供することである。

【0011】

【課題を解決するための手段】

水素終端化（あるいは水素化）された表面など、不動態化された表面を有する基板を設ける段階を備える、半導体装置製造中に表面をマスキングする方法において、上記その他の問題点が少なくとも部分的に解決され、上記その他の目的が実現される。半導体製造に用いられるのと同様のマスクが表面上に配置され、表面上に成長領域および非マスキング部分が規定される。非マスキング領域においては、表面を光に露出することにより、表面の非マスキング部分に酸化膜が成長する。酸化膜は、非マスキング部分の水素終端と置き換わる。マスクが除去され、その後は酸化膜が、エッチング、再成長など更なる作業のためのマスクとして機能する。たとえば、再成長中は、酸化膜マスクは、必要に応じて加熱することによりその場で容易に除去することができる。

40

【0012】

好適な実施例においては、基板はシリコンである。また、表面上に配置されるマスクは、

50

金属マスクなどの硬性マスクである。さらに好適な実施例においては、用いられる光は約 185 nm の波長（オゾン生成ピーク）を有する。

【0013】

一例として、次に基板が成長チャンバに導入され、加熱されて露出された成長領域内の水素を取り去る。結晶性材料が選択的に被露出成長領域上に成長され、成長チャンバ内で酸化物層を脱着するために基板が加熱される。これにより、成長チャンバから基板を取り出さずに半導体装置を成長させマスクが除去される。

【0014】

【実施例】

図を参照して、図1ないし図4は、本発明により半導体装置を作成するための基板10のマスクング方法をいくつかの段階に示す。特に図1を参照して、表面11を有する基板10の簡単な断面図が示される。この実施例においては、基板10はシリコン（Si）で形成されるが、当技術で周知の他の材料を利用することもできることが当業者には理解頂けよう。また、基板10は、単にウェハなどの支持構造体であっても、支持構造体上または中に形成された種々の層を備えるものであってもよいことが理解頂けよう。

【0015】

基板10の表面11は、表面11の瞬間的酸化を防ぐために、当技術では周知の方法により12において水素化（水素終端化または不動態化）される。水素終端化（hydrogen termination）プロセスは、一般に表面11上の自然酸化物膜と置き換わる、すなわちその形成を防ぐ。説明のために水素化表面を膜12で表すと、これは表面11において基板10の結晶構造を完成させる水素原子に過ぎないことが当業者には理解頂けよう。水素が基板10の結晶性材料を終端させる方法は、1993年2月1日に出願され、本件と同一の譲受人に譲渡された同時継続出願「An Enhanced Electron Emitter」、出願番号第08/011,595号に詳細に説明される。用途によっては、他の種類の不動態化を用いることも、あるいは水素化が必要でない場合もあり、さらに本方法は、一般に、表面が清浄な場合にのみ（すなわち異物がない状態で）説明通りに作用することがわかっている。

【0016】

マスク15が、表面11をパターンニングするために基板10の表面11に隣接して配置される。これについて以下に説明する。マスク15は、一般に、シャドウまたは金属マスクであるが、用途によってはフォトリソグラフィによる周知の方法で形成することもできる。以下に明らかになるように、本方法の主な利点の1つに、説明されるマスクング動作のためにはフォトリソグラフィなどが必要でないことがある。好適な実施例においては、マスク15はたとえばクローム・マスクなどの金属線を有するマスク板である。いずれの場合にも、マスク15は表面11に隣接して配置され、マスク15の下で表面11上の1つ以上の成長領域16および基板10の表面11上の1つ以上の非マスクング部分17を規定する。

【0017】

表面11の非マスクング部分17は、図2に矢印21により表される光に露出され、光によって不動態膜が置き換わり、酸化膜が成長することができる。水素終端化を用いるこの例では、光が光励起によりオゾンを生成すると考えられる。効率的なオゾン生成に最も適した励起波長は、利用にも最も効率的な波長である。さらに特定の実施例においては、この光には約185 nmの波長が含まれ、これは酸素吸収ピークが存在する波長である。オゾンは表面11と反応して、水素終端（12）を酸化膜20と置き換える。光の露出は照明灯の下で行うことができる。しかし、アライナまたはステッパ内などで光が視準されると、非マスクング部分17に鋭角のフィーチャが規定されることがある。

【0018】

特定の実施例においては、水素終端化表面を有するシリコン・ウェハが設けられる。紫外線オゾン・クリーナが約20 mW/cm²の電力で用いられ、ウェハはクローム被覆されたマスクを通して5分間露出される。約2 nm未満の厚みを有する酸化膜が非マスクング領域内に作られる。

10

20

30

40

50

【0019】

酸化膜20が成長すると、マスク15が除去されて、成長領域16が露出される。これを図3に示す。このとき、酸化膜20は、その後の作業のためのマスクとして機能し、加熱によりその場で容易に除去することができる。その後の作業の例として、基板10が成長チャンバ（図示せず）に導入され、加熱されて、依然として成長領域16内に残る水素を除去する。もちろん、水素終端部（12）は非常に過渡的で、きわめて短時間の間に（たとえば数時間）自然に消失することも理解頂けよう。酸素のない成長領域16を有する基板10を図4に示す。

【0020】

成長チャンバ内に基板10を保持しながら、成長領域16内で結晶性または半導体材料25の選択的成長が行われる。これを図5に示す。酸化膜20を更なる成長のためのマスクとして所定の場所において、所定量の結晶性材料25が領域16内に選択的に成長される。本件の開示の目的に関しては、「選択的成長」または「選択的に成長される」という言葉は、特定のあるいは指定された領域のみに成長するものと定義する。従って、この例では、材料25は、成長領域16内にのみ成長する。さらに、材料25は、一般に結晶形態で成長するので、成長の速度と形状とは、結晶に依存する。すなわち、成長速度と形状は利用される材料25の種類により決まる。

10

【0021】

成長領域16内に所望の量の材料25が成長すると、基板10は成長チャンバ内でより高い温度に加熱されて、酸化膜20を脱着させ、結果として図6に図示される構造体を得られる。これにより、材料25のパターニング成長に利用されるマスクが、その場で、すなわち成長チャンバから基板10を取り出さずに、脱着または除去される。

20

【0022】

基板10を加熱して酸化膜20を脱着する段階に続き、結晶材料25上でさらに材料の成長を行うことができる。図7に示されるように、別の材料層30が材料25の表面上と、基板10の被露出面上とに成長あるいは付着される。このように、基板10を成長チャンバから取り出さずに、再成長が実行される。本開示の読後には、基板10を成長チャンバから取り出さずに基板10上に完全な半導体装置を形成することができることが当業者には明らかになる。

【0023】

また、酸化膜20は、ある種の半導体装置の一部に組み込むか、あるいはその一部として残すことができることも理解頂けよう。たとえば、酸化膜20をある種の絶縁ゲート電界効果トランジスタにおいてゲート酸化物として用いることができる。この場合は、酸化膜20が上記の要領で成長され、その後マスクングされてゲート領域を規定したり、その後で金属層がその上に形成されてゲート電極を規定する。

30

【0024】

以上により、半導体装置製造中に基板をマスクングする新規の改善された方法を提供する改善されたマスクング・プロセスが開示される。新規の改善された基板マスクング方法には、フォトレジストなどを必要とせずにシリコンをマスクングする簡略化された方法が含まれる。プロセス中にレジストを用いないことで、従来はレジストの厚みにより規定された解像度の限界が改善される。さらに、新規のプロセスは、処理段階の数を削減し、そのためにより安価で、より清浄なプロセスとなり、歩留まりが向上し、よりよい解像度を得られ、その結果としてより小型の配線が得られ、製造過程を真空と和合性を持つものにする。新規の改善された基板マスクング方法は、半導体装置製造中に順次に何回も行われる処理チャンバからのウェハまたは基板の出し入れの必要をなくするので、製造過程がはるかに簡単になり、装置汚染の機会を減らす。この新規のプロセスにより、エピタキシ間などの中間処理段階中に空気または汚染に露出せずに、すべてその場で選択的成長および再成長が可能になる。処理段階の間で空気その他の汚染源に露出させないことで、新規のプロセスはその後のエピタキシャル段階において優れた品質を保証する。

40

【0025】

50

本発明の特定の実施例を図示および説明してきたが、当業者には更なる改良および改善が可能であろう。従って、本発明は図示された特定の形態に限られず、本発明の精神と範囲から逸脱しないすべての改良を添付の請求項に包含するものであることを理解頂きたい。

【図面の簡単な説明】

【図 1】 本発明によるマスキング・プロセスの段階を順次に示す基板の簡単な断面図である。

【図 2】 本発明によるマスキング・プロセスの段階を順次に示す基板の簡単な断面図である。

【図 3】 本発明によるマスキング・プロセスの段階を順次に示す基板の簡単な断面図である。

【図 4】 本発明によるマスキング・プロセスの段階を順次に示す基板の簡単な断面図である。

【図 5】 表面上に半導体材料が成長される図 4 の基板の簡単な断面図である。

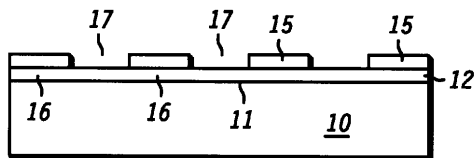
【図 6】 マスクが除去された基板の簡単な断面図である。

【図 7】 その上に別の材料が付着された基板を示す簡単な断面図である。

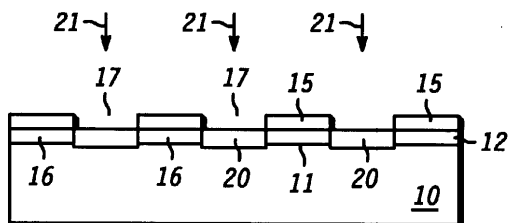
【符号の説明】

- 10 基板
- 11 表面
- 12 水素化膜
- 15 マスク
- 16 成長領域
- 17 非マスキング部分
- 20 酸化膜
- 21 光

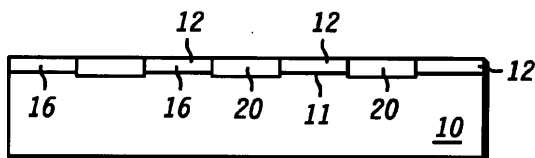
【図 1】



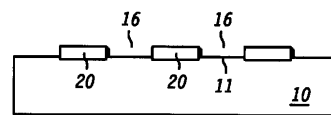
【図 2】



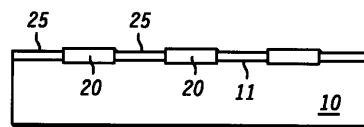
【図 3】



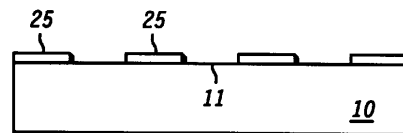
【図 4】



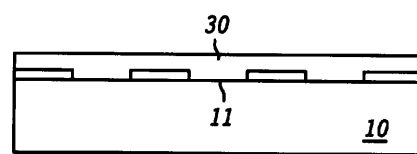
【図 5】



【図 6】



【図 7】



フロントページの続き

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100120558

弁理士 住吉 勝彦

(72)発明者 クマー・シララギ

アメリカ合衆国アリゾナ州チャンドラー、ノース・フローレンス・ドライブ961

(72)発明者 レイモンド・ツイ

アメリカ合衆国アリゾナ州フェニックス、イースト・タングルウッド・ドライブ3339

(72)発明者 ハーバート・ゴロンキン

アメリカ合衆国アリゾナ州テンピ、サウス・カチーナ・ドライブ8623

審査官 和瀬田 芳正

(56)参考文献 特開平5-234988 (JP, A)

特開平6-216123 (JP, A)

特公昭42-19029 (JP, B1)

特開平2-137313 (JP, A)

特開平7-22359 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 21/316