

公告本

申請日期	89 年 10 月 18 日
案 號	89121844
類 別	H01J 1/30

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書 477998

一、發明 名稱	中 文	電場發射型電子源及其製法
	英 文	Field emission-type electron source and manufacturing method thereof
二、發明 創作人	姓 名	(1) 櫛原勉 (2) 相澤浩一 (3) 渡部祥文
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國大阪府枚方市町楠葉一丁目一二-五-三〇四 (2) 日本國大阪府 屋川市打上九一九-一一-B四二六 (3) 日本國大阪府富田林市大字加太八〇七-三一四〇三
三、申請人	姓 名 (名稱)	(1) 松下電工股份有限公司 松下電工株式会社
	國 籍	(1) 日本 (1) 日本國大阪府門真市大字門真一〇四八番地
	住、居所 (事務所)	
	代 表 人 姓 名	(1) 西田一成

裝

訂

線

申請日期	89 年 10 月 18 日
案 號	89121844
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	
	英 文	
二、發明 人	姓 名	(4) 孤田卓哉 (5) 本多由明 (6) 幡井崇
	國 籍	(4) 日本 (5) 日本 (6) 日本 (4) 日本國兵庫縣三田市百合簷台二-三九-三
	住、居所	(5) 日本國京都府相樂郡精華町大字柘榴小字砂野 四二番地之六 (6) 日本國大阪府寢屋川市太秦綠丘七-二一
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線

經濟部智慧財產局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

日本 1999年10月18日 11-295955 有主張優先權

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

1. 發明領域

本發明有關藉由電場發射來發射電子束之電場發射型電子源及其製法。

2. 習知技術說明

本申請案之發明人早已提供一種具有導電基板，薄金屬膜（表面電極）及插置於該導電基板與該薄金屬膜間之強電場漂移層的電場發射型電子源，透過其而從導電基板注入該處之電子可漂移的強電場漂移層係藉由快速熱氧化（RTO）過程來快速及熱氧化多孔狀多晶半導體層（例如製成多孔狀之多晶矽層，亦即多孔狀多晶矽層）而形成。

例如，如第9圖中所示，電場發射型電子源10'（下文中僅稱為“電子源10”）係配置有n型矽基板1當作導電基板。在該n型矽基板1之主表面之上，形成由氧化之多孔狀多晶矽層（多孔狀多晶矽層）所構成之強電場漂移層6（下文中僅稱為“漂移層6”）。在該漂移層6之上，形成由薄金屬膜所構成之表面電極7'。此外，在該n型矽層1之背面上，形成歐姆電極2。

當使用第9圖中所示之電子源10'時，表面電極7'配置於真空環境中而集極電極21則配置以便面向表面電極7'，如第10圖中所示。接著，以此一方式，即，表面電極7'具有相對於n型矽基板1正電位之方式，

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (2)

施加 D C 電壓 V_{ps} 於該表面電極 7' 與 n 型矽基板 1 (歐姆電極 2) 之間；另一方向，D C 電壓 V_c 則以此一方式，即，集極電極 2 1 具有相對於表面電極 7' 正電位之方式施加於集極電極 2 1 與表面電極 7' 之間，所以從 n 型矽基板 1 注入於漂移層 6 之內的電子會漂移穿過該漂移層 6 且然後從表面電極 7' 向外地發射 (第 10 圖中之鏈線顯示從表面電極 7' 所發射之電子 e^- 之流動)，因此較佳地該表面電極 7' 係由具有較小功函數之材料所構成。

在電子源 10' 之中，流動於表面電極 7' 與歐姆電極 2 間之電流稱為“二極體電流 I_{ps} ”；另一方面，流動於集極電極 2 1 與表面電極 7' 間之電流稱為“發射之電子流 I_e ”。發射之電子流 I_e 相對二極體電流 I_{ps} 之比例 (I_e / I_{ps}) 呈愈大，則電子發射效率將呈愈高。在電子源 10' 之中，即使施加在表面電極 7' 與歐姆電極 2 間之 D C 電壓 V_{ps} 係低至大約 10 至 20 V (伏特)，仍可發射電子。根據該電子源 10'，電子發射性質甚少依據真空之程度，此外，當電子發射時，爆裂現象 (popping phenomenon) 並不會發生，因此，可穩定地發射具有較高電子發射效率之電子。

如第 11 圖中所示，可觀察到漂移層 6 至少包含多晶矽柱 5 1，薄氧化矽膜 5 2，奈米大小尺寸之微晶矽顆粒 6 3 及扮演絕緣層之氧化矽膜 6 4。薄氧化矽膜 5 2 形成於多晶矽柱 5 1 之表面上，微晶矽顆粒 6 3 則插置於多晶矽柱 5 1 之中，各具有厚度小於微矽顆粒 6 3 之晶粒直徑

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

的氧化矽膜 6 4 則形成於微晶矽顆粒 6 3 之表面上。

也就是說，在漂移層 6 之中，可觀察到各該等微晶之表面部分作製成多孔狀而微晶之內部部分（心）則維持結晶狀態，因此施加於漂移層 6 之大部分電場可施加於氧化矽膜 6 4。因而，所注入之電子係藉施加於氧化矽膜 6 4 之強電場而加速於多晶矽柱 5 1 中，而在第 1 1 圖中之箭頭 A 之方向（向上於第 1 1 圖中）中的漂移則朝向該漂移層 6 的表面，所以，可改善電子發射效率。因此，可認為已到達漂移層 6 之表面的電子為熱電子，以致它們可輕易地穿隧該表面電極 7 而接著發射進入真空環境內。該表面電極 7 之厚度可設定於大約 1 0 至 1 5 n m（奈米）。

同時，為了改善上述電子源 1 0 之電子發射效率，必須抑制電子發散於表面電極 7 中，因此該表面電極 7 需具有如下之特徵，亦即，該表面電極 7 必須抑制該等電子發散於其薄金屬膜之中，此外，其必須具有與下方層（在上述例中之漂移層 6）較高的黏著性，以便在微影過程，退火過程或類似過程之期間導致其剝離。所以可建議此一電子源，其中該表面電極 7 係由形成在漂移層 6 上之第一金屬層及形成在該第一金屬層上之第二金屬層所構成，該兩層係層疊（堆疊）在一起，此處該第一金屬層由具有較高黏著性之金屬材料所構成而該第二金屬層則由其中電子較少發散之金屬材料所構成。然而，在上述電子源中，會造成電子高度地發散於表面電極 7 中，有如

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(4)

該表面電極 7 係僅由一其中電子會高度地發散之金屬材料所構成之例一樣地使得電子發射效率會降低的缺點，因為電子會高度地發散於具有高黏著性之金屬材料中（發散之或然率較大）。此外，亦會造成此一缺點，即，若表面電極 7 在其製程期間剝離自漂移層 6 之時，則其產能會降低致其成本增加而其經時之穩定性及可靠性亦會降低。上述該等缺點亦會發生於其他電場發射型電子源，例如 M I M（金屬絕緣物金屬）型或 M O S（金屬氧化物半導體）型。

發明概述

已達成解決上述問題之本發明具有目的在於提供一種不昂貴之具有良好之經時穩定性之電場發射型電子源，其中由於電子發散之電子發射效率之劣化會變少，以及提供一種電場發射型電子源之製造方法。

根據本發明之執行以達成上述目的之電場發射型電子源（下文中僅稱為“電子源”）包含：導電性基板（下文中僅稱為“導電基板”）；強電場漂移層（下文中僅稱為“漂移層”），形成於該導電基板之上；以及導電性薄膜（下文中僅稱為“導電薄膜”），形成於該漂移層之上。在該電子源之中，從導電基板射入於漂移層內之電子漂移於漂移層中而藉施加電壓以此一方式於導電薄膜與導電基板間，即，導電薄膜相對於導電基板扮演正電極之角色的方式，而透過導電薄膜向外發射。此處，該導電薄膜具有

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (5)

低狀態密度於接近所發射電子之能量的能量區之中，以及用於漂移層之高黏性及高升華焓之至少之一。

在該電子源之中，電子發射效率可改善，因為已漂移在漂移層中之電子較少發散。此外，可防止導電薄膜從漂移層剝離。結果，可改善電子源之經時穩定性而可提升該電子源之產能，因此可降低電子源的成本。

在上述電子源之中，較佳地該導電薄膜由含有至少兩金屬材料之金屬層所構成，其中在該等金屬材料之 d 軌道中之電子會產生拼合軌道以便降低金屬層之狀態密度於接近所發射電子之能量的能量區之中。在此例中，該導電薄膜可具有較低之狀態密度於接近所發射電子之能量的能量區之中，使得可更有效地抑制電子免於發散。

更佳地，該金屬層包含：第一金屬材料，具有用於漂移層之高黏著性及高升華焓之至少之一；以及第二金屬材料，其在接近於所發射電子之能量的能量區中的狀態密度比該第一材料之狀態密度更低。此處，該金屬層在接近於所發射電子之能量的能量區中的狀態密度亦比該第一材料更低。

在該電子源之中，漂移層可由多孔狀材料所構成。較佳地，該多孔狀材料至少包含：多晶矽柱；微晶矽顆粒，奈米大小程度，插置於該多晶矽柱之中；以及絕緣膜，形成於該等微晶矽顆粒之表面上，各該等絕緣膜具有厚度小於該微矽顆粒之晶粒直徑。在此例中，電子發射性質較少根據環境中之真空而當發射電子時並不會產生爆裂現象。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(6)

因此，該等電子可高效率地穩定地發射。

在該電子源中，較佳地是，金屬層包含具有用於漂移層之高黏著性及／或高升華焔的金屬材料。在此例中，可改善導電薄膜本身之經時穩定性。

在該電子源中，最佳地是，金屬層包含金屬材料，其中具有高黏著性以用於漂移層及／或高升華焔之第一金屬及其狀態密度在接近於所發射電子之能量的能量區中之第二金屬以原子之準位混合在一起而形成合金，或化學地結合在一起而形成化合物。

在該最佳之電子源中，電子發射效率可高度地改善，因為已漂移在漂移層中之電子幾乎不發散；此外，可有效地防止導電薄膜剝離自漂移層。因此可高度地改善該電子源經時之穩定性以及產能。

在該電子源中，金屬層可包含至少金(Au)或至少鉻(Cr)，若其包含Au時，則電子源可具有對於氧化之更高的抵抗性以及具有更高的經時穩定性；另一方面，若導電薄膜包含Cr時，則可具有更高的黏著性以用於漂移層。

根據本發明之另一觀點，提供有一種電子源，該電子源包含(i)第一電極，(ii)表面電極，由導電薄膜所構成，該表面電極扮演第二電極，(iii)以及漂移層，配置於該第一電極與該表面電極之間，其中由於產生於當電壓係以此一方式施加於第一電極與表面電極之間時，即，表面電極相較於第一電極具有較高電位之方式，之電場，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (7)

電子會從第一電極穿過到表面電極。此處，導電薄膜包含：第一材料，具有用於漂移層之高黏著性與高升華焓之至少之一；以及第二材料，其在接近於所發射電子之能量的能量區中之狀態密度低於第一材料之狀態密度，該薄膜在接近於所發射電子之能量的能量區中之密度狀態比該第一材料之狀態密度更低。

一種上述最佳電子源之製造方法包含下列步驟：配裝至少該第一及第二金屬於該漂移層；以及執行穩定化處理以用於合金化或化學結合該第一及第二金屬在一起而形成該金屬層。

藉該方法所製造之電子源的導電薄膜可具有更高的黏著性使其在例如微影過程之製程期間不會剝離；此外，該導電薄膜可具有更高的電子發射效率。因此，該電子源可具有優異之經時穩定性而該電子源之成本可降低。此外，可在膜形成過程之期間使用由簡單物質構成之材料，因此，不必在膜形成過程之期間考慮到該等材料之構成，因而，該電子源之成本可進一步地降低而可簡化製造過程。

在上述方法中，穩定化處理可藉施加UV射線（紫外線）於配置在最外位置之金屬的表面而予以執行。在此例中，第一及第二金屬可成合金或化學地結合而不會使該裝置破壞。

當施加臭氧於配置在最外位置之金屬的表面時可執行穩定化處理。在此例中，該第一及第二金屬亦可合金化或化學地結合而不會使該裝置破壞。此外，可防止電子發射

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(8)

效率由於遭受有機物質之污染而降低，因此該電子源可具有更高的電子發射效率。

進一步地，當加熱該第一及第二金屬時可藉施加 U V 射線於配置在最外位置處之金屬的表面而執行穩定化處理。在此例中，可縮短需用於使該第一及第二金屬成合金或化學結合之時間，因此可改善其輸質量。

此外，當加熱該第一及第二金屬時，可藉施加 U V 射線及臭氧於配置在最外位置處之金屬的表面而執行穩定化處理。在此例中，該金屬層可防止遭受有機物質之污染，因而，可防止電子發射效率由於遭受有機物質之污染而降低，因此，可更高度地改善該電子源的電子發射效率。

在上述方法中，第一及第二金屬可藉層疊該第一及第二金屬於漂移層之上而配裝於漂移層，例如該第一及第二金屬可利用交替之噴鍍方法或氣相沈積法予以層疊。在此例中，可利用已使用在半導體製造方法中之一般方法來當作膜形成方法。

此處，在層疊步驟期間，所層疊之第一金屬可形成於漂移層之上而所層疊之第二金屬則形成於最接近表面電極之位置處。

同時，在上述方法中，該第一及第二金屬可以以此一狀態配設於該漂移層，即，以混合該第一及第二金屬在一起之方式，例如該第一及第二金屬可藉同時噴鍍或沈積該第一及第二金屬於該漂移層之上而配裝於漂移層。在此例中，該電子源之導電薄膜可具有更高的黏著性使其在例如

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

微影過程之製程期間不會剝離。此外，該導電薄膜可具有更高的電子發射效率，因此，該電子源可具有優異的經時穩定性而該電子源之成本可予以降低。若使用噴鍍法或沈積法時，可縮短膜形成過程所需之時間，因而可改善其輸貫量，使得其製造成本可降低。

上述最佳電子源之另一製造方法包含配裝由其中第一及第二金屬已成合金或化學結合之來源或標的物所製成之蒸氣或細微顆粒於漂移層以藉此形成金屬層之步驟，例如該標的物之細微顆粒或蒸氣可藉噴鍍或沈積該標的物於漂移層之上而配裝於該漂移層。在此例中，該電子源之導電薄膜可具有更高的黏著性使其在例如微影過程之製程期間不會剝離。此外，該導電薄膜可具有更高的發射效率，因此該電子源可具有優異的經時穩定性而該電子源之成本可予以降低。況且，若使用噴鍍法或沈積法時，可縮短膜形成過程所需之時間，因而可改善其輸貫量，使得其製造成本可降低。

上述最佳電子源之又一製造方法包含配裝至少係以小尺寸形成而使得第一及第二金屬可自然地合金化或化學地結合在一起之第一及第二金屬於漂移層以形成金屬層之步驟，例如該第一及第二金屬可以以此一狀態配裝於漂移層，即，以該第一金屬之薄層與該第二金屬之薄層交替地層疊之狀態或以該第一金屬之細微顆粒與該第二金屬之細微顆粒混合在一起之狀態。在此例中，該電子源之導電薄膜可具有更高的黏著性使其在例如微影過程之製程期間不會

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

剝離。此外，該導電薄膜可具有更高的發射效率，因此該電子源可具有優異的經時穩定性而該電子源之成本可予以降低。況且，可縮短膜形成過程所需之時間，因而可改善其輸質量，使得其製造成本可予以降低。

圖式簡單說明

本發明將從下文所給定之詳細說明及附圖而呈更完整地理解，其中

第 1 圖係根據本發明之電場發射型電子源（下文中僅稱為“電子源”）的剖面正視圖；

第 2 A 圖係顯示所發射電子之能量分布的圖形；

第 2 B，2 C 及 2 D 圖係圖形，分別地顯示第 1 圖所示之電子源中之 Cr，Au 及表面電極之狀態密度。

第 3 A 至 3 E 圖係剖面正視圖，顯示第 1 圖中所示電子源的製造方法之主要步驟中之中間產物或最終產物；

第 4 A 至 4 C 圖係圖形，分別地顯示第 1 圖中所示電子源之表面電極在最外，中間及最內位置處之元素構成，該等元素構成係藉由使用 XMA 之元素分析予以獲得；

第 5 A 至 5 C 圖係圖形，分別地顯示用於比較用途所製備之表面電極在最上方，中間及最內位置處之元素構成，該等元素構成係藉由使用 XMA 之元素分析予以獲得；

第 6 圖係圖形，以沿深度之方向來顯示表面電極中之 Cr 含量及 Au 含量之輪廓；

第 7 圖係圖形，顯示有關利用由 Au 及 Cr 所構成之

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

換

五、發明說明 (11)

表面電極之電子源的發射電流 I_e 與 DC 電壓 V_{ps} 間之關係；

第 8 圖係圖形，顯示有關利用由 P_t 所構成之表面電極之電子源的發射電流 I_e 與 DC 電壓 V_{ps} 間之關係；

第 9 圖係習知電場發射型電子源之剖面正視圖，該電子源係根據本發明電子源的基礎；

第 10 圖係示意圖，用於解說第 9 圖中所示電子源中之電子發射機制之原理；以及

第 11 圖係示意圖，用於解說第 9 圖中所示之電子源之漂移層中的電子發射機制。

主要元件對照表

10, 10'	電場發射型電子源
1	n 型矽基板
6	強電場漂移層
2	歐姆電極
7, 7'	表面電極
21	集極電極
51	多晶矽柱
52	薄氧化物膜
63	微晶矽顆粒
64	矽氧化物膜
E_F	費米準位
3	未摻雜之多晶矽層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

4 多孔狀多晶矽層

7 " 中間膜

較佳實施例詳細說明

此申請案係根據在日本申請專利之申請案第 11 - 295955 號，其內容將特定地以其整體性結合於本文中供參考。

在下文中，將具體地描述本發明之較佳實施例。

為改善電子源（電場發射型電子源）之電子發射效率，如上述地必須減少由導電薄膜所構成之表面電極中之電子的發散；另一方面，已知的是，在金屬內電子之發射係所謂電子-電子發散。同時，亦已提出報告的是，電子-電子發散會根據 Fermi（費米）準位而更少於其狀態密度在接近於所發射電子之能量的能量區中降低的金屬材料中，已知 Au，Ag 或 Cu 為相對應於上述金屬材料之單一物質，然而，在各該等金屬材料，會存在此一缺點，即，其黏著性或抗熱性會更差而其用於製造過程之持久性將降低。

所以，根據本發明之電子源，其特徵為當作導電薄膜之表面電極包含：第一材料，其具有用於漂移層之高黏著性及高升華焓之至少之一；以及第二材料，其在接近於所發射電子之能量的能量區中的狀態密度比該第一材料之狀態密度更低，結果，表面電極在接近於所發射電子之能量的能量區中的狀態密度相較於該第一材料之狀態密度會呈

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (13)

現更低。

(第一實施例)

如第 1 圖中所示，根據本發明之電子源 10 (電場發射型電子源) 基本上具有相同於上述第 9 圖中所示習知電子源 10' 之結構，也就是說，該電子源 10 配置有 n 型矽基板 1 當作導電基板；在該 n 型矽基板 1 之主表面 (表面之一) 上形成由氧化之多孔狀多晶矽層 (多孔狀多晶矽層) 所構成之漂移層 6 (強電場漂移層) ；在該漂移層 6 上形成由薄金屬膜所構成之表面電極 7 ；此外，在該 n 型矽層 1 之背面表面上形成歐姆電極 2 。

此處，在該表面電極 7 之中，Cr 係使用為具有用於漂移層 6 之高黏著性及比 Au 更高之高升華焓的第一材料；此外，Au 係使用為在接近於所發射電子之能量的能量區中之狀態密度比第一材料 (Cr) 之狀態密度更低的第二材料。結果，表面電極 7 在接近於所發射電子之能量的能量區中的狀態密度相較於該第一材料 (Cr) 之狀態密度會更低。

第 2 A 圖顯示穿過表面電極 7 所發射電子之能量分布；第 2 B，2 C 及 2 D 圖分別顯示根據本發明之當作第一材料之單一物質 Cr，當作第二材料之單一物質 Au 以及表面電極 7 之狀態密度。在第 2 A 至 2 D 圖中，符號 " E " 表示 Fermi (費米) 準位。如第 2 A 至 2 D 圖所明示地，Cr 具有較高的狀態密度於接近於所發射電子之能量的能

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (14)

量區之中，以致其中電子之發散會較大，所以若爲了改善表面電極 7 之黏著性而簡單地層疊（堆疊）由 Cr 所構成之第一層以及由 Au 所構成之第二層於漂移層 6 之上時，則會降低電子發射效率。

相對地，在本實施例中，如第 2 A 至 2 D 圖所明示地，第 2 D 圖中所示之表面電極 7 在接近於所發射電子之能量的能量區中的狀態密度係低於第 2 B 圖中所示之單一物質 Cr 之狀態密度；同時，表面電極 7 之狀態密度相異於第 2 C 圖中所示之單一物質 Au，也就是說，在建構表面電極 7 之各 Cr 及 Au 之 d 軌道中之電子會產生拼合軌道於該表面電極 7 之中，所以在表面電極 7 之中，相異於各 Cr 及 Au 之 d 軌道的另一 d 軌道係形成使得在各 Cr 及 Au 之 d 軌道中之電子的狀態密度會降低，如第 2 D 圖中所示。簡而言之，該表面電極 7 包含導電材料，其中至少具有高黏著性以用於漂移層 6 及／或高升華焔之第一材料（Cr 於本實施例中）及狀態密度在接近於所發射電子之能量的能量區中比該第一材料之狀態密度更低之第二材料（Au 於本實施例中）係以原子之準位混合在一起以形成合金（或化學地組合在一起以形成化合物）。

所以，在根據本實施例之電子源 10 之中，因爲表面電極 7 在接近於所發射電子之能量的能量區中的狀態密度係低於當作第一材料之 Cr 的狀態密度，故已漂移在漂移層 6 之中的電子會更少發散於表面電極 7 之中，因而，可改善該電子源 10 之電子發射效率；此外，可防止該表面

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (15)

電極 7 剝離自漂移層 6，所以可改善電子源 10 之經時穩定性而可提高該電子源 10 之產能，因此可降低電子源 10 之成本。在根據本實施例之電子源 10 之中，當作導電基板之 n 型矽基板 1 扮演一電極而當作導電薄膜之表面電極 7 則扮演另一電極。

在下文中將參照第 3 A 至 3 E 圖來描述電子源 10 之製造方法。

根據該方法，首先，在形成歐姆電極 2 於 n 型矽基板 1 之背面表面上之後，具有預定厚度（例如 1.5 微米）之當作半導體層的未摻雜多晶矽層 3 形成於該 n 型矽基板 1 的表面上使取得第 3 A 圖中所示之結構，該多晶矽層 3 之膜製作方法可利用諸如 L P C V D 法或噴鍍法來執行。替換性地，該膜製作方法可藉退火已藉電漿 C V D 法形成之非晶矽膜而執行以使其結晶化。

在已形成未摻雜多晶矽層 3 之後，多孔狀多晶矽層 4 係利用含有由其中 55 重量百分比之氫氟化物水溶液與乙醇以大約 1 : 1 之比例混合在一起之混合液所構成之電解質的陽極氧化處理槽來執行陽極氧化處理於該多晶矽層 3 而形成，該陽極氧化處理係以此一方式以定電流執行而施加光線於該層 3，即，以鉑電極（未圖示）扮演負電極及 n 型矽基板 1（歐姆電極）扮演正電極之方式。所以可獲得第 3 B 圖中所示之結構。

在已完成陽極氧化處理之後，藉熱處理來釋出結合於該多孔狀多晶矽層 4 之最外表面。接著藉使用退火處理來

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (16)

氧化該多孔狀多晶矽層 4 而形成漂移層 6，所以可取得第 3 C 圖中所示之結構。簡而言之，在已藉上述熱處理釋出終結矽原子於多孔狀多晶矽層 4 中之氫原子之後，當多孔狀多晶矽層 4 利用陽極氧化處理形成時，則該多孔狀多晶矽層 4 係藉由退火處理予以氧化。

如上述地，參閱第 1 1 圖，漂移層 6 包含至少多晶矽柱 5 1 (微晶)，薄氧化矽膜 5 2，奈米大小比例之微晶矽顆粒 6 3 以及扮演絕緣層之氧化矽膜 6 4。薄氧化矽膜 5 2 形成於多晶矽柱 5 1 之表面上，微晶矽顆粒 6 3 插置於多晶矽柱 5 1 之中，各具有厚度小於微晶矽顆粒 6 3 之晶粒直徑的該等氧化矽膜 6 4 則形成於該等微晶矽顆粒 6 3 之表面上。

之後，爲了形成表面電極 7 於漂移層 6 之上，藉由噴鍍法依序地形成有藉當作第一材料之 Cr 所構成之第一層及藉當作第二材料之 Au 所構成之第二層於該漂移層 6 之上，所以藉該第一及第二層所構成之中間膜 7" (將予以處理之膜) 將形成，使獲得第 3 D 圖中所示之結構。此處，該中間膜 7" 之第一層形成於漂移層 6 之上而第二層則堆疊在第一層之上。雖然在本實施例中該第一及第二層係利用噴鍍法予以形成，但亦可藉由真空沈積法來形成。相較於 Au，使用爲第一層之材料的 Cr 具有更高的黏著性以用於漂移層 6 及具有更高的升華焓，而使用爲第二層之材料的 Au 則具有優異之抗氧化性及經時穩定性。

若使用中間膜 7" 未取代習知電子源 1 0' (參閱第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(17)

9 圖)中之表面電極 7'，則在膜中電子之發散會相同於如上述僅使用其中電子之發散較大之金屬一樣地大，因此，電子發射效率會變低。

所以，在本實施例中，提供有穩定化過程使得在層疊(堆疊)狀態中之由當作第一材料之 Cr 所構成之第一層與由當作第二材料之 Au 所構成之第二層熔化在一起，以便相互地以原子之準位混合在一起，使得該兩金屬合金化。爲了使該兩金屬合金化，必須提供高的能量於中間層 7"。在本實施例中，能量係藉施加 UV 射線而提供於膜，也就是說，當施加 UV 射線於層疊狀態之中間膜 7" 時，該膜之溫度會上升而呈熔化狀態使得 Au 及 Cr 相互擴散成合金。在該場合，因爲所施加之 UV 射線的能量係吸收接近於膜的表面，所以並不會造成該裝置由於熱量之破壞。

如上述地藉執行穩定化過程以用於使該等金屬合金化，會取得如第 3 E 圖中所示之具有由合金化導電材料所構成之表面電極 7 的電子源 10。

在該合金化之表面電極 7 之中，會部分地維持各 Au 及 Cr 之性質，因此，該表面電極 7 可具有更高的黏著性以用於諸如由多孔狀多晶矽層所構成之漂移層 6 之多孔狀材料的表面。結果，在例如微影過程或類似過程之製程期間，該表面電極 7 並不會剝離自漂移層 6。此外，該表面電極 7 可具有高的經時穩定性而電子的發散會呈更小，結果可防止其電子發射效率降低，因此，可達成例如具有藉

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

五、發明說明 (18)

組合根據本發明電子源以便建構矩陣之更大屏幕的 F E D 顯示器。

如上述地，因為中間膜 7" 具有兩層之層疊結構，所以可在利用噴鍍法或真空沈積法之膜形成過程期間使用由單一元素所構成之材料。在此例中，因為不需顧慮該等材料或類似物之成分比例的偏差，所以可簡化製程。此外，可預期地改善橫向方向中之表面電極 7 的均勻度（亦即，在同平面中之均勻度）。

因為第一層之金屬材料（在本實施例中之 C r ）相較於 C r 會具有高的黏著性以用於漂移層 6，即使是在該中間膜 7" 係在兩層之層疊狀態的情形中，製程耐久性亦將變高。因此，可在使該中間膜 7" 合金化之前執行諸如製作圖案過程或類似過程之製程。此外，因為中間層在其已合金化之後維持高的黏著性以用於漂移層 6，所以在已合金化該中間層 7" 之後可執行諸如用於製作表面電極 7 圖案之過程或類似過程。大致地，相較於 Fermi（費米）準位，具有較高黏著性之材料具有較高之狀態密度於接近所發射電子之能量的能量區中，因此，可企望於使用其狀態密度在接近於所發射電子之能量的能量區中較低之材料於除了直接形成於漂移層 6 之上的第一層之外的層中，以爲了在已合金化該中間膜 7" 之後降低其在接近於所發射電子之能量的能量區中的狀態密度。

在上述製造過程中，在形成表面電極 7 之時，該兩金屬係在中間膜 7" 形成之後藉穩定化過程予以合金化或化

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (19)

學地結合。然而，該表面電極 7 可藉依序地層疊（堆疊）至少由第一材料所構成之第一單元層（例如具有厚度相對應於若干原子之層）及由第二材料所構成之第二單元層（例如具有厚度相對應於若干原子之層）所形成，各該等層具有很小的厚度以致該等單元層可自然地合金化或化學地結合在一起。替換性地，該表面電極 7 可藉此一方式來混合至少該第一材料與該第二材料，即，以該等材料可自然地合金化或化學地結合在一起之方式。在各該等上述例之中，電子源 10 之表面電極 7 可具有更高的黏著性，使其不會在例如微影過程之製程期間剝離。此外，該表面電極 7 可具有更高的電子發射效率，因此電子源 10 可具有優異的經時穩定性而該電子源 10 之成本可降低；而且用於膜形成過程所需的時間可縮短；因而，可改善其輸質量使其製造成本可降低。

雖然在根據本發明之電子源 10 中係使用 n 型矽基板來當作導電基板，但可使用其中導電層係形成在由諸如非鹼性玻璃或低鹼性玻璃所製成之板上的此種導電基板。

（第二實施例）

在上述第一實施例之情況中，UV 射線係在穩定化過程中施加於中間膜 7 之表面以熔化第一層之第一材料（例如 Cr）及第二層之第二材料（例如 Au），而該等層建構中間膜 7；而在此第二實施例之情況中，在穩定化過程之中，n 型矽基板 1 係利用加熱器（未圖示）加熱而

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (20)

亦施加 U V 射線於其表面，使促進用於合金化該等金屬。在該場合上，加熱溫度愈高，則用於合金化該等金屬所需之時間會愈短，使得輸貫量可以改善。然而，加熱溫度必須考慮含有導電基板之整個裝置的抗熱性而設定；較佳地，若使用有其中導電層係形成在由諸如非鹼性玻璃或低鹼性玻璃所製成之板上的此種導電基板時，則加熱溫度設定在 4 0 0 °C 以下或等於 4 0 0 °C。若使用上述導電基板時，則例如相較於利用矽基板之例，電子發射面積可製成更大。

(第三實施例)

若該表面電極 7 之最外表面污染有有機物質時，電子發射效率會降低，即使是在使用合金化之表面電極 7 為上述第一或第二實施例之情況中。

尤其若如該第二實施例地加熱該基板時，恐怕由該有機物質之污染會進一步地促進。所以，在此第三實施例之中，當用於使該等金屬合金化之穩定化過程係相同於第二實施例的情況一樣地藉施加 U V 射線於表面電極 7 而利用加熱器來加熱 n 型矽基板 1 時，臭氧係同時地施加於該中間膜 7 " 最外表面以防止中間膜 7 " 或表面電極 7 污染有機物質。

在具有已藉合金化該中間膜 7 " 所形成而施加臭氧於該處之表面電極 7 的電子源 1 0 之中，已發現到電子發射效率相較於未施加 U V 之例會改善約 2 倍大小 (2 倍圖形

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

)。進一步地，在藉合金化該中間膜 7" 而施加臭氧及 U V 射線於該處且加熱該 n 型矽基板 1 所形成之表面電極 7 之中，根據利用 F E T E M 及 X 射線微分析儀 (X M A) 之分析，已確定 A u 與 C r 共存於相同地區中。

第 4 A 至 4 C 圖顯示利用 X M A 之元素分析之結果，該分析係執行以用於由合金化該中間膜 7" 所形成之表面電極 7；另一方面，第 5 A 至 5 C 圖顯示用於未合金化之中間膜 7" 所執行之元素分析的結果。此處，各表面電極 7 及中間膜 7" 之厚度係設定於 1 0 0 埃 (Å)，由 C r 所構成之第一層 (下文中稱為 " C r 層 ") 之厚度設定於 2 0 埃而由 A u 所構成之第二層 (下文中稱為 " A u 層 ") 之厚度設定於 8 0 埃。

利用 X M A 之用於中間膜 7" 之元素分析係如下述地執行於中間膜 7" 中之三個位置處，其係中間膜 7" 之表面位置，幾乎相對應於 C r 層與 A u 層間之介面的位置 (A u 層側邊)，及 C r 層中之底部位置。第 5 A 圖顯示測量於該中間膜 7" 之表面位置處的結果；第 5 B 圖顯示測量於幾乎相對應於該介面之位置處的結果；第 5 C 圖顯示測量於 C r 層中底部位置處的結果。另一方面，利用 X M A 之用於表面電極 7 之元素分析係以沿深度之方向執行在相對應於中間膜 7" 中之上述三個位置之三個位置處，也就是說，第 4 A 圖顯示測量於該表面電極 7 之表面處的結果，第 4 B 圖顯示測量於幾乎相對應於該中間膜 7" 之介面之位置處的結果，第 4 C 圖顯示測量於相對應該中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (22)

間膜 7 " 之 C r 層之位置處的結果。

在各第 4 A 至 4 C 圖及第 5 A 至 5 C 圖中，水平軸表示發射自樣品（表面電極 7 或中間膜 7 "）之 X 射線的能
量準位，而垂直軸則表示由於各該等元素之 X 射線產生的
計數值。參閱第 4 A 圖及第 5 A 圖，其各顯示測量於表面
位置處之結果，可理解下列關係，亦即，由於 C r 之 X 射
線產生係稍微偵測於關於穩定化過程已執行之表面電極 7
之相對較高能量準位的地區中；另一方面，由於 C r 之 X
射線產生並未偵測於有關未執行穩定化過程之中間膜 7 "
的上述能量準位之地區中。

亦即，在執行穩定化過程之表面電極 7 中，可理解的是，
尚未執行穩定化過程之 C r 層中的 C r 稍微擴散進入
A u 層之內而與 A u 合金化；另一方面，在未執行穩定化
過程之中間膜 7 " 之中，當然該元素 C r 並不存在於 A u
層之中。

參閱第 4 B 及 5 B 圖，各該圖顯示測量於接近介面之
位置處的結果，可理解下列關係。此處，該等樣品係藉執
行濺射蝕刻過程於表面電極 7 及中間膜 7 " 之上方表面直
到蝕刻（去除）它們至相對應於 A u 層與 C r 層間之介面
的位置為止而製成。至於各該表面電極 7 及中間膜 7 "
，由於 C r 之 X 射線產生係稍微地偵測於相對較高能量準位
之地區中。為何由於 C r 之 X 射線產生係稍微地偵測之理
由亦可視為如下所述，亦即，各該所沈積之 C r 及 A u 層
之厚度具有偏差；進一步地，利用濺射蝕刻法之用於沈積

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

格

五、發明說明 (23)

該等金屬層或用於去除 A u 層之過程並未均勻地執行。

參閱第 4 C 及 5 C 圖，各該圖顯示測量於 C r 層中之該位置處的結果，可理解下列關係。此處，該等樣品係藉執行濺射蝕刻過程於表面電極 7 及中間膜 7" 之上方表面直到蝕刻（去除）它們至相對應於 C r 層之位置為止而製成。至於該表面電極 7，由於 C r 之 X 射線產生係稍微地偵測於相對較高能量準位之地區中而由於 A u 之 X 射線產生則高度地偵測於相對較低能量準位之地區中；另一方面，關於中間膜 7"，相較於表面電極 7 之情況，由於 C r 之 X 射線產生係高度地偵測於相對較高能量準位之地區中而由於 A u 之 X 射線產生則較少地偵測於相對較低能量準位中。因此，可理解的是，在表面電極 7 之中，A u 擴散進入中間膜 7" 之 C r 層內而與 C r 合金化。

第 6 圖以沿深度之方向顯示表面電極 7 之 C r 含量及 A u 含量之輪廓，該等輪廓係取自上述測量。在第 6 圖中，線 L₁ 及 L₂ 分別地表示表面電極 7 中之 A u 含量及 C r 含量。可理解的是，各原來應存在於僅任一層中之金屬元素係在表面電極 7 中混合在一起，雖然需具有高黏著性之表面電極 7 之接近漂移層 6 的部分如上述地具有高的 C r 含量，但亦可含有少許可預期高度地改善電子發射效率之 A u，因此，合金化之表面電極 7 相較於具有簡單之兩層結構之表面電極，可具有更高的電子發射效率而維持用於漂移層 6 之高黏著性。

第 7 圖顯示有關各製造供測試用之兩電子源的發射電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (24)

流 I_e 與 DC 電壓 V_{ps} 間之關係。該兩電子源之一 (下文中稱爲 " 樣品 1 ") 具有藉合金化具 Cr 層及 Au 層之中間膜而施加 UV 射線及臭氧於該處所形成之表面電極 (相對應於圖形 G_1) ; 另一電子源 (下文中稱爲 " 樣品 2 ") 具有由上述中間膜本身所構成之表面電極, 其中並未施加 UV 射線也未施加臭氧 (相對應於圖形 G_2) 。根據第 7 圖, 可理解的是, 相較於樣品 2, 根據本發明之樣品 1 具有極高 (約兩倍大小更高地) 的電子發射效率, 理由係因爲樣品 1 之表面電極中之電子發散較少而表面電極與漂移層間之黏著性較高之故。因此, 爲了改善電子源的電子發射效率, 可有效地藉合金化該中間膜而施加臭氧於該處來形成表面電極。

第 8 圖顯示關於另外兩電子源的發射電流 I_e 與 DC 電壓 V_{ps} 間的關係, 其中各該兩電子源亦係製造供測試用途。該兩電子源之一 (下文中稱爲 " 樣品 3 ") 具有由 Pt 所構成之表面電極而施加臭氧於其 (相對應於圖形 G_3) ; 另一 (下文中稱爲 " 樣品 4 ") 具有由 Pt 所構成之表面電極而不施加臭氧 (相對應於圖形 G_4) 。根據第 8 圖, 可理解的是, 該樣品 3 相較於樣品 4 會具有稍許較高的電子發射效率; 所以, 可理解的是臭氧之施加以用於改善電子發射效率的能效相較於表面電極合金化之情況並不大。

因爲在上述各該等實施例中之中間膜 7 " 係由 Au 所構成, 可改善其抗氧化性, 使其經時穩定性可改善。然而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

檢

五、發明說明 (25)

，可使用 P t ， C u 或 A g 來取代 A u 。進一步地，在上述各實施例中，其中最外層係由 A u 構成而最內層（接觸漂移層 6 之層）係由 C r 所構成之中間膜 7 ” 係在穩定化過程之期間合金化，使可達成更高的電子發射效率及更高的黏著性。然而，可使用 P t ， W ， R u ， I r ， A l ， S c ， T i ， V ， M n ， F e ， C o ， N i ， C u ， Z n ， G a ， Y ， Z r ， N b ， M o ， T e ， R h ， P d ， A g ， C d ， L n ， S n ， T a ， R e ， O s ， T l ， P b ， L a ， C e ， P r ， N d ， P m ， S m ， E u ， G d ， T b ， D y ， H o ， E r ， T m ， Y b ， L u 等，該等金屬之氧化物，若干該等金屬之組合或類似物來取代上述金屬材料。

同時，在穩定化過程中，可合金化由三層金屬層所構成之中間膜。若中間膜係由三層金屬層所構成時，則較佳地，最內金屬層（最接近漂移層 6 ）係由具有較高黏著性及／或較高升華焓之金屬所構成，而最外金屬層（最遠於漂移層 6 ）係由具有較低狀態密度於接近所發射電子之能量的能量區中的金屬所構成。

用於形成其上形成有表面電極 7 之漂移層 6 的方法及材料無需限制於該等上述實施例之方法及材料。因此，該漂移層 6 可利用其他方法及材料予以形成。例如在根據上述各實施例之用以形成表面電極 7 之步驟中，首先在穩定化過程中形成中間膜 7 ” 及接著使其合金化。然而，在該穩定化過程中，該中間膜 7 ” 中之材料可化學地結合而形

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (26)

成合成物。

在上述各該等實施例中，中間膜 7 係利用噴鍍法或真空沈積法來層疊（堆疊）各由單一元素所構成之該等層而形成。然而，在取代上述之中，至少含有上述第一及第二材料之兩材料可藉同時噴鍍或沈積該等材料於漂移層 6 之上而配裝於漂移層 6。替換性地，表面電極 7 可藉噴鍍其中至少含有上述第一材料及第二材料之兩材料係合金化或化學地結合在一起之標的物於漂移層 6 之上而形成。同時，該表面電極 7 可藉沈積其中含有上述第一材料及第二材料之兩材料合金化或化學地結合在一起之物質於漂移層 6 之上而形成。

本發明之技術理念亦可應用於 M I M 型或 M O S 型之許多其他電子源。在具有（金屬膜）－（絕緣膜）－（金屬膜）之結構的 M I M 型電子源之情況中，一金屬膜將建構（扮演）底部電極而另一金屬膜則將建構該表面電極；同時，該絕緣膜將建構漂移層，由於藉此一方式，即，表面電極具有更高電位之方式來施加電壓於底部電極與表面電極之間所產生之電場，電子會穿過該漂移層而自底部電極到表面電極。

另一方面，在具有（金屬膜）－（氧化物膜）－（半導體層）之結構的 M O S 型電子源的情況中，該半導體層將建構底部電極而該金屬膜則建構表面電極；同時，該氧化物膜將建構漂移層，由於藉此一方式，即，表面電極具有更高電位之方式來施加電壓於底部電極與表面電極之間

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

換

A7

B7

五、發明說明 (27)

所產生之電場，電子會穿過該漂移層而自底部電極到表面電極。

雖然本發明已就其特定實施例予以描述，但許多其他的變化例及修正例將呈明顯於該等熟習於本項技術者。因此，較佳地，本發明並非受限於此處之特定揭示而是僅藉附錄之申請專利範圍予以限制。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：電場發射型電子源及其製法)

電子源(10)配置有n型矽基板(1)當作導電基板，漂移層(6)由氧化之多孔狀多晶矽所構成而形成於該矽基板(1)之主表面上，及當作導電薄膜之表面電極(7)形成於該漂移層(6)之上；用於形成該表面電極(7)之方法包含形成由Cr所構成之第一層於該漂移層(6)之上，形成由Au所構成之第二層於該第一層之上，及使該兩層合金化之步驟；該表面電極(7)具有較高的黏著性以用於該漂移層6及/或經時的穩定性；此外，該表面電極(7)相較於Cr之單一物質會具有較低的狀態密度於接近所發射之電子的能量之能量區中；在該表面電極(7)之中，該等電子之發散會更少，使得電子發射效率會更高。

英文發明摘要(發明之名稱：FIELD EMISSION-TYPE ELECTRON SOURCE AND MANUFACTURING METHOD THEREOF)

An electron source (10) is provided with an n-type silicon substrate (1) as a conductive substrate, a drift layer (6) composed of oxidized porous polycrystalline silicon which is formed on the main surface of the silicon substrate (1), and a surface electrode (7) as a conductive thin film formed on the drift layer (6). The process for forming the surface electrode (7) includes the steps of forming a first layer composed of Cr on the drift layer (6), forming a second layer composed of Au on the first layer, and alloying the two layers. The surface electrode (7) has higher adhesion for the drift layer 6 and/or stability for the lapse of time. In addition, the surface electrode (7) has lower density of states in an energy region near energy of emitted electrons, in comparison with the simple substance of Cr. In the surface electrode (7), scattering of the electrons is less so that electron emitting efficiency is higher.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1 . 一種電場發射型電子源，包含：

導電基板；

強電場漂移層，形成於該導電基板之表面上；以及

導電薄膜，形成於該強電場漂移層之上，其中

從該導電基板射入於該強電場漂移層之內的電子會漂
移在該強電場漂移層之中，而藉此一方式，即，該導電薄
膜扮演相對於該導電基板為正電極之方式，施加電壓於該
導電薄膜與該導電基板之間而透過該導電薄膜向外地發射
，其中

該導電薄膜具有低的狀態密度於接近所發射之電子的
能量之能量區之中，及具有高黏著性以用於該強電場漂移
層及高升華焓之至少之一。

2 . 一種電場發射型電子源，包含：

第一電極；

表面電極，由導電薄膜所構成，該表面電極扮演第二
電極；以及

強電場漂移層，配置於該第一電極與該表面電極之間
，其中由於電場係產生於當電壓係以此一方式施加於該第
一電極與該表面電極之間，即，以該表面電極相較於該第
一電極而具有較高電位之方式時，電子會穿過自該第一電
極至該表面電極，其中

該導電薄膜包含：第一材料，具有高黏著性以用於該
強電場漂移層及高升華焓之至少之一；及第二材料，其狀
態密度在接近於所發射之電子的能量之能量區中係低於該

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第一材料之狀態密度，該薄膜之狀態密度在接近於所發射之電子的能量之能量區中係低於該第一材料之狀態密度。

3. 如申請專利範圍第 1 項之電場發射型電子源，其中該金屬層包含：第一材料，具有高黏著性以用於該強電場漂移層及高升華焔之至少之一；及第二材料，其狀態密度在接近於所發射之電子的能量之能量區中係低於該第一材料之狀態密度，該金屬層之狀態密度在附近於所發射之電子的能量之能量區中係低於該第一材料之狀態密度。

4. 如申請專利範圍第 3 項之電場發射型電子源，其中該強電場漂移層係由多孔狀材料所構成，該多孔狀材料至少包含：

多晶矽柱，

奈米大小尺寸之微晶矽顆粒，插置於該等多晶矽柱之中，及

絕緣膜，形成於該等微晶矽顆粒之表面上，各該等絕緣膜具有厚度小於該微晶矽顆粒之晶粒直徑。

5. 如申請專利範圍第 3 項之電場發射型電子源，其中該導電薄膜係由至少含兩金屬材料之金屬層所構成，其中在該等金屬材料之 d 軌道中之電子會產生拼合軌道以降低該金屬層之狀態密度於接近所發射之電子的能量之能量區之中。

6. 如申請專利範圍第 3 項之電場發射型電子源，其中該金屬層包含金屬材料，其中具有高黏著性以用於該強電場漂移層及／或高升華焔之第一金屬與其狀態密度在接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

近於所發射之電子的能量之能量區中係低的第二金屬以原子之準位混合在一起而形成合金，或化學地結合在一起而形成合成物。

7. 如申請專利範圍第 6 項之電場發射型電子源，其中該金屬層至少包含 A u。

8. 如申請專利範圍第 6 項之電場發射型電子源，其中該金屬層至少包含 C r。

9. 一種電場發射型電子源之製造方法，該電場發射型電子源具有：

導電基板；

強電場漂移層，形成於該導電基板之表面上；以及

導電薄膜，形成於該強電場漂移層之上，其中

從該導電基板注射於該強電場漂移層之內的電子會漂移在該強電場漂移層之中，而藉此一方式，即，該導電薄膜扮演相對於該導電基板為正電極之方式，施加電壓於該導電薄膜與該導電基板之間而透過該導電薄膜向外地發射，其中

該導電薄膜包含金屬層，其中該金屬層至少具有高黏著性以用於該強電場漂移層及／或高升華焔之第一金屬，及其狀態密度在接近於所發射之電子的能量之能量區中係低的第二金屬，該方法包含下列步驟：

至少配裝該第一及第二金屬於該強電場漂移層；以及

執行穩定化處理以用於合金化或化學地結合該第一及第二金屬在一起而形成該金屬層。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1 0 . 如申請專利範圍第 9 項之方法，其中該穩定化處理係藉施加 U V (紫外) 射線於配置在最外位置處之該金屬的表面。

1 1 . 如申請專利範圍第 9 項之方法，其中該穩定化處理係執行而施加臭氧於配置在最外位置處之該金屬的表面。

1 2 . 如申請專利範圍第 9 項之方法，其中該穩定化處理係藉施加 U V 射線於配置在最外位置處之該金屬表面而加熱該金屬層予以執行。

1 3 . 如申請專利範圍第 9 項之方法，其中該穩定化處理係藉施加 U V 射線及臭氧於配置在最外位置處之該金屬表面而加熱該金屬層予以執行。

1 4 . 如申請專利範圍第 9 項之方法，其中該第一及第二金屬係藉層疊該第一及第二金屬於該強電場漂移層之上而配裝於該強電場漂移層。

1 5 . 如申請專利範圍第 1 4 項之方法，其中在該層疊步驟之期間該層疊之第一金屬係形成於該強電場漂移層之上而該層疊之第二金屬則形成於最接近該表面電極的位置。

1 6 . 如申請專利範圍第 1 4 項之方法，其中該第一及第二金屬係利用交替之噴鍍法予以層疊。

1 7 . 如申請專利範圍第 1 4 項之方法，其中該第一及第二金屬係利用氣相沈積法予以層疊。

1 8 . 如申請專利範圍第 9 項之方法，其中該第一及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第二金屬係以此一狀態配裝於該強電場漂移層，即，以該第一及第二金屬混合在一起之狀態。

19. 如申請專利範圍第18項之方法，其中該第一及第二金屬係藉同時地噴鍍該第一及第二金屬於該強電場漂移層之上而配裝於該強電場漂移層。

20. 如申請專利範圍第18項之方法，其中該第一及第二金屬係藉同時地沈積該第一及第二金屬於該強電場漂移層之上而配裝於該強電場漂移層。

21. 一種電場發射型電子源之製造方法，該電場發射型電子源具有：

導電基板；

強電場漂移層，形成於該導電基板之表面上；以及

導電薄膜，形成於該強電場漂移層之上，其中

從該導電基板注射於該強電場漂移層之內的電子會漂移在該強電場漂移層之中，而藉此一方式，即，該導電薄膜扮演相對於該導電基板為正電極之方式，施加電壓於該導電薄膜與該導電基板之間而透過該導電薄膜向外地發射，其中

該導電薄膜包含金屬層，其中該金屬層至少具有高黏著性以用於該強電場漂移層及／或高升華焔之第一金屬，及其狀態密度在接近於所發射之電子的能量之能量區中係低的第二金屬，而以原子的準位混合在一起以形成合金或化學地結合在一起以形成合成物，而該等金屬之d軌道中之該等電子會產生拼合軌道，該方法包含下一步驟：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

配裝由其中該第一及第二金屬已合金化或化學地結合之來源或標的物之蒸氣的或細微的顆粒於該強電場漂移層而藉此形成該金屬層。

2 2 . 如申請專利範圍第 2 1 項之方法，其中該標的物之該等細微顆粒係藉噴鍍該標的物於該強電場漂移層之上而配裝於該強電場漂移層。

2 3 . 如申請專利範圍第 2 1 項之方法，其中該標的物之該蒸氣係藉沈積該標的物於該強電場漂移層之上而配裝於該強電場漂移層。

2 4 . 一種電場發射型電子源之製造方法，該電場發射型電子源具有：

導電基板；

強電場漂移層，形成於該導電基板之表面上；以及

導電薄膜，形成於該強電場漂移層之上，其中

從該導電基板注射於該強電場漂移層之內的電子會漂移在該強電場漂移層之中，而藉此一方式，即，該導電薄膜扮演相對於該導電基板為正電極之方式，施加電壓於該導電薄膜與該導電基板之間而透過該導電薄膜向外地發射，其中

該導電薄膜包含金屬層，其中該金屬層至少具有高黏著性以用於該強電場漂移層及／或高升華焓之第一金屬，及其狀態密度在接近於所發射之電子的能量之能量區中係低的第二金屬，而以原子的準位混合在一起以形成合金或化學地結合在一起以形成合成物，而該等金屬之 d 軌道中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

之該等電子會產生拼合軌道，該方法包含下一步驟：

配裝至少該第一及第二金屬，其係以小尺寸形成，使得該第一及第二金屬可自然地合金化或化學地結合在一起於該強電場漂移層而形成該金屬層。

25. 如申請專利範圍第24項之方法，其中該第一及第二金屬係以此一狀態配裝於該強電場漂移層，即，以該第一金屬之薄層與該第二金屬之薄膜交替地層疊之狀態。

26. 如申請專利範圍第24項之方法，其中該第一及第二金屬係以此一狀態配裝於該強電場漂移層，即，以該第一金屬之細微顆粒及該第二金屬之細微顆粒混合在一起之狀態。

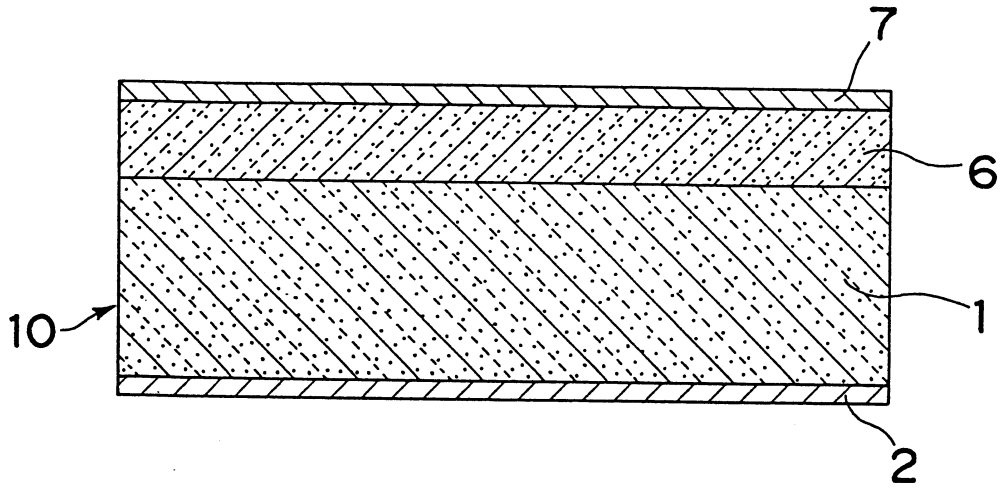
(請先閱讀背面之注意事項再填寫本頁)

裝

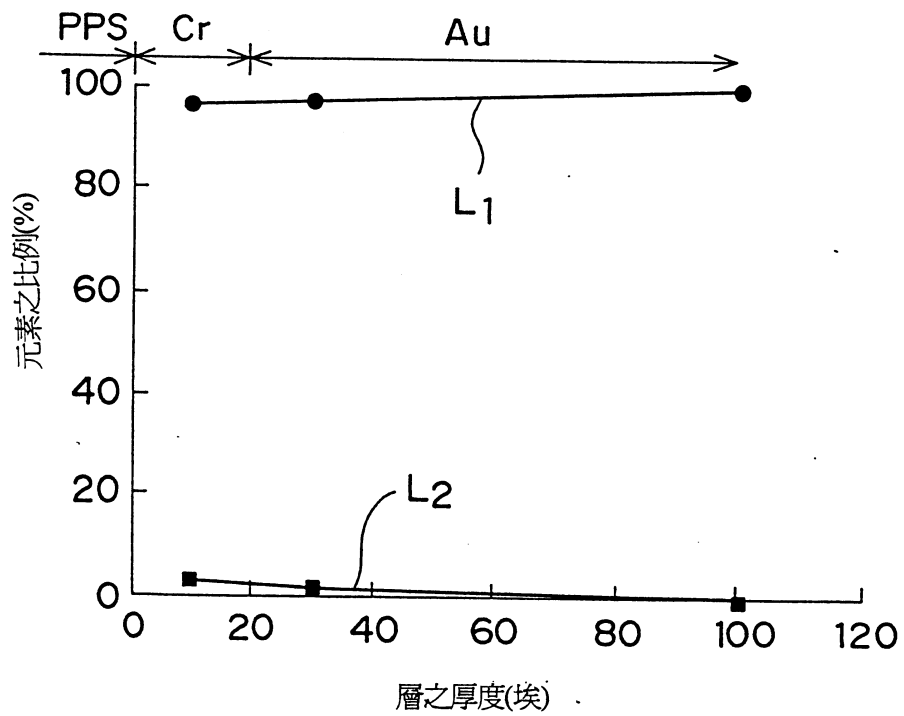
訂

線

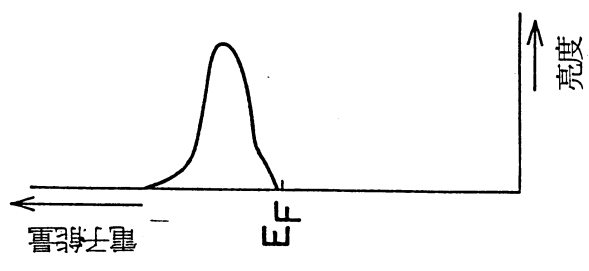
第 1 圖



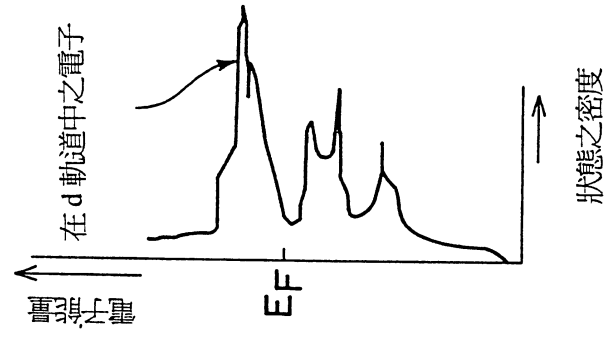
第 6 圖



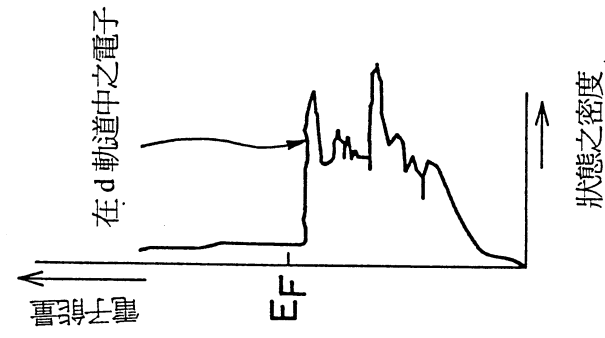
第 2A 圖



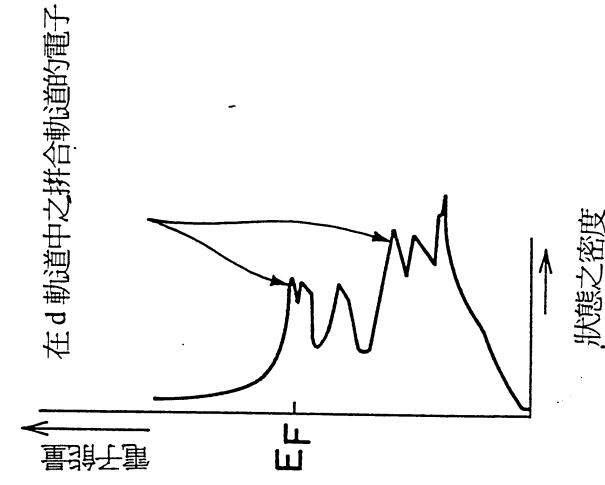
第 2B 圖

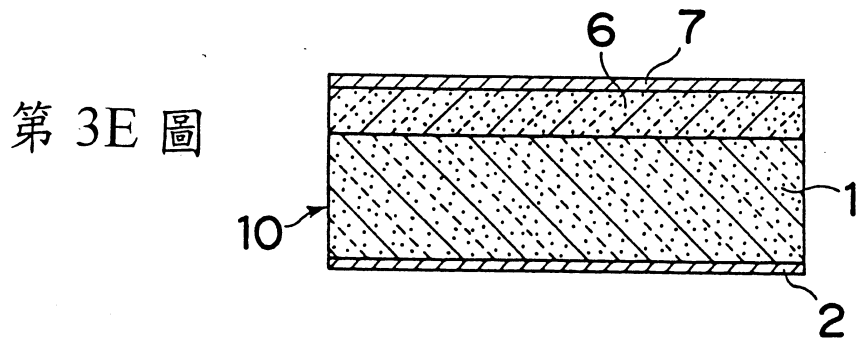
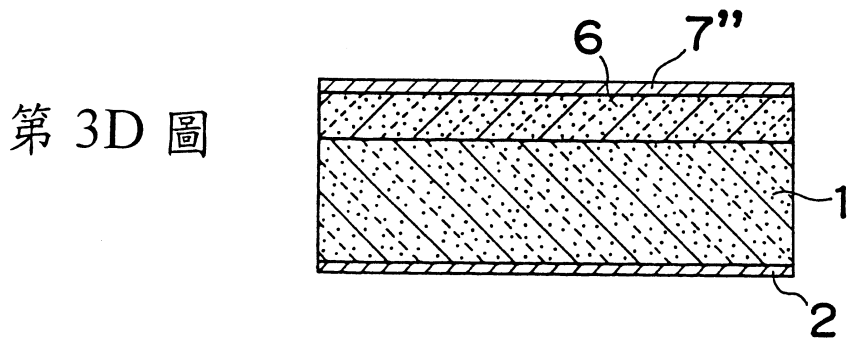
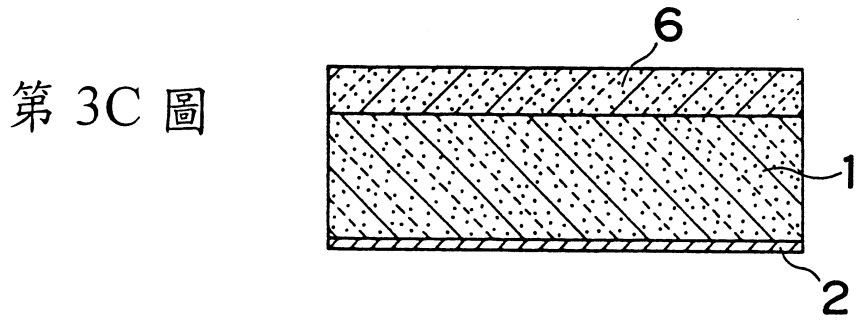
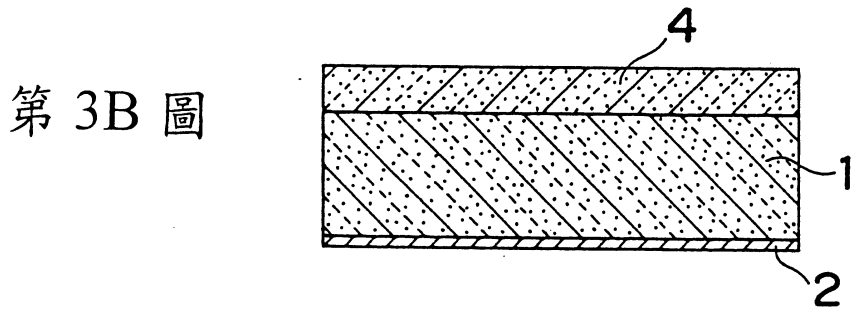
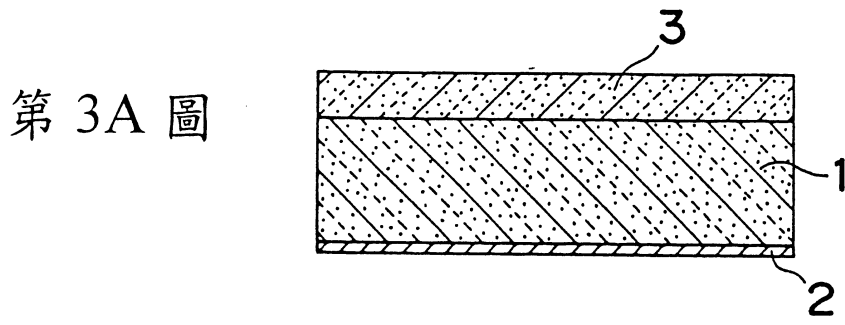


第 2C 圖

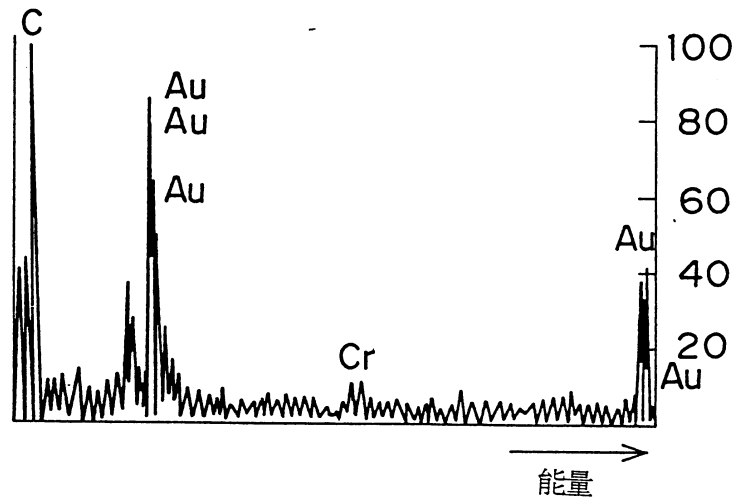


第 2D 圖

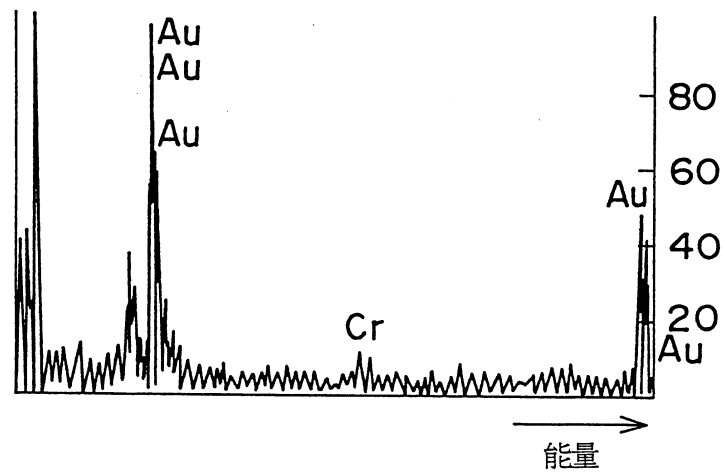




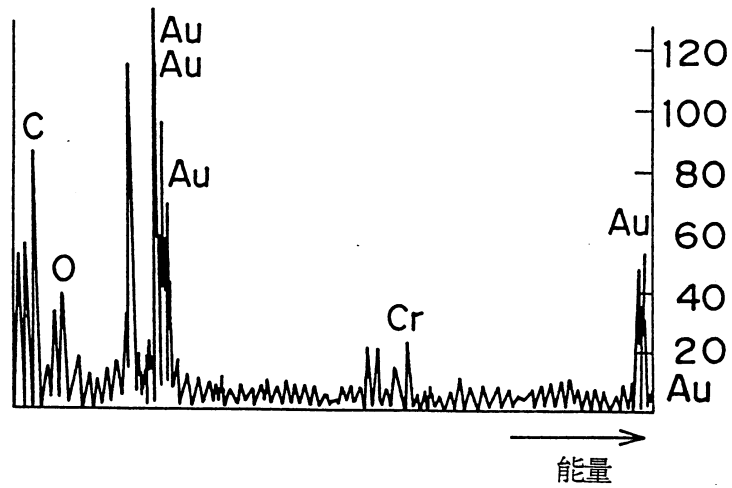
第 4A 圖



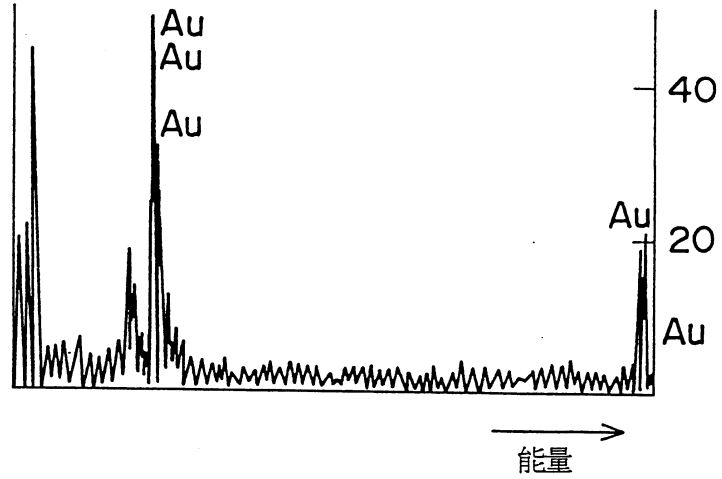
第 4B 圖



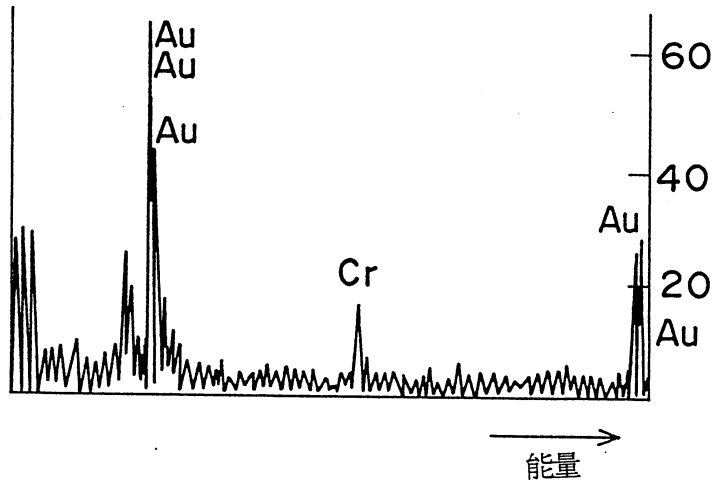
第 4C 圖



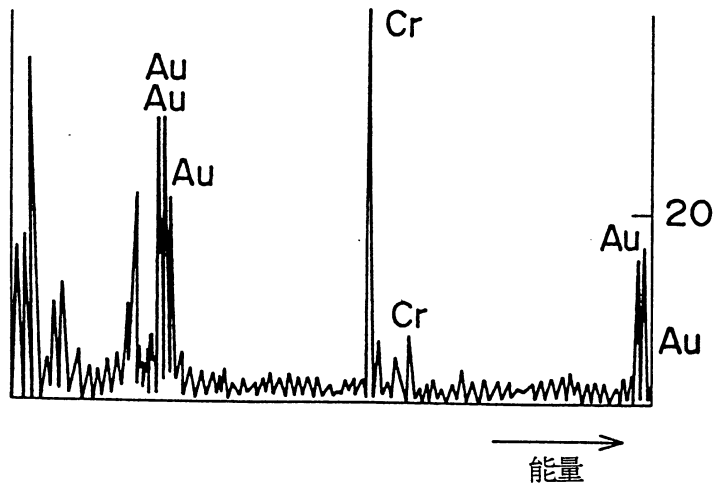
第 5A 圖



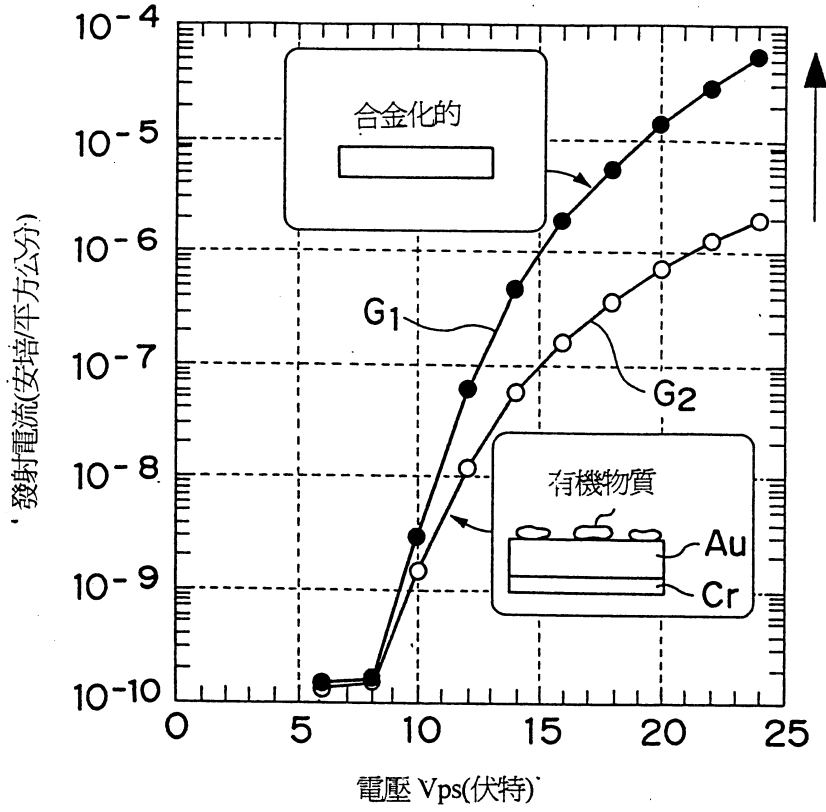
第 5B 圖



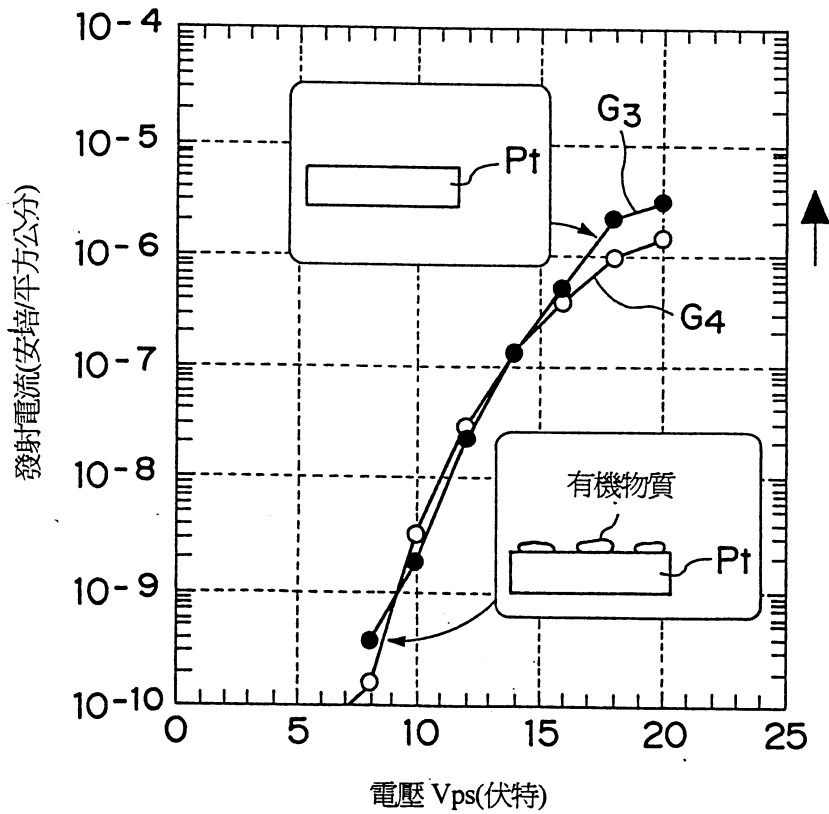
第 5C 圖



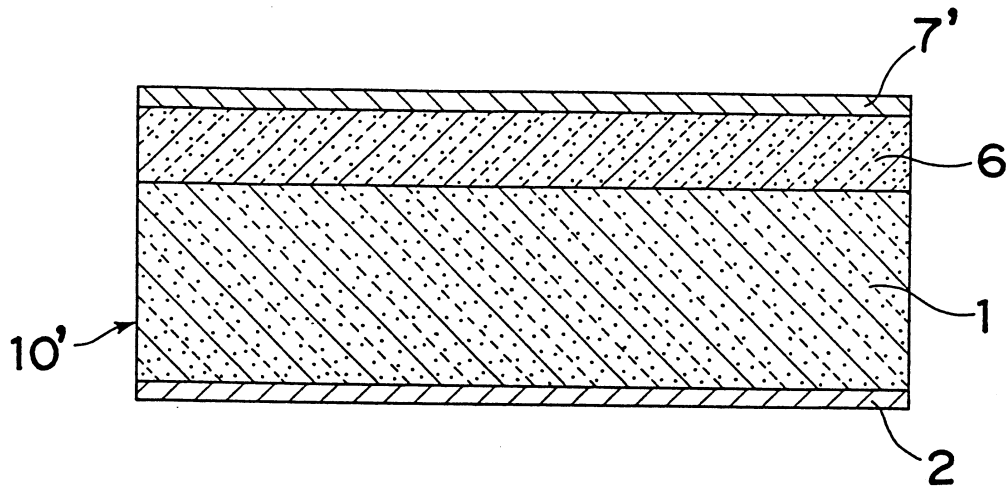
第 7 圖



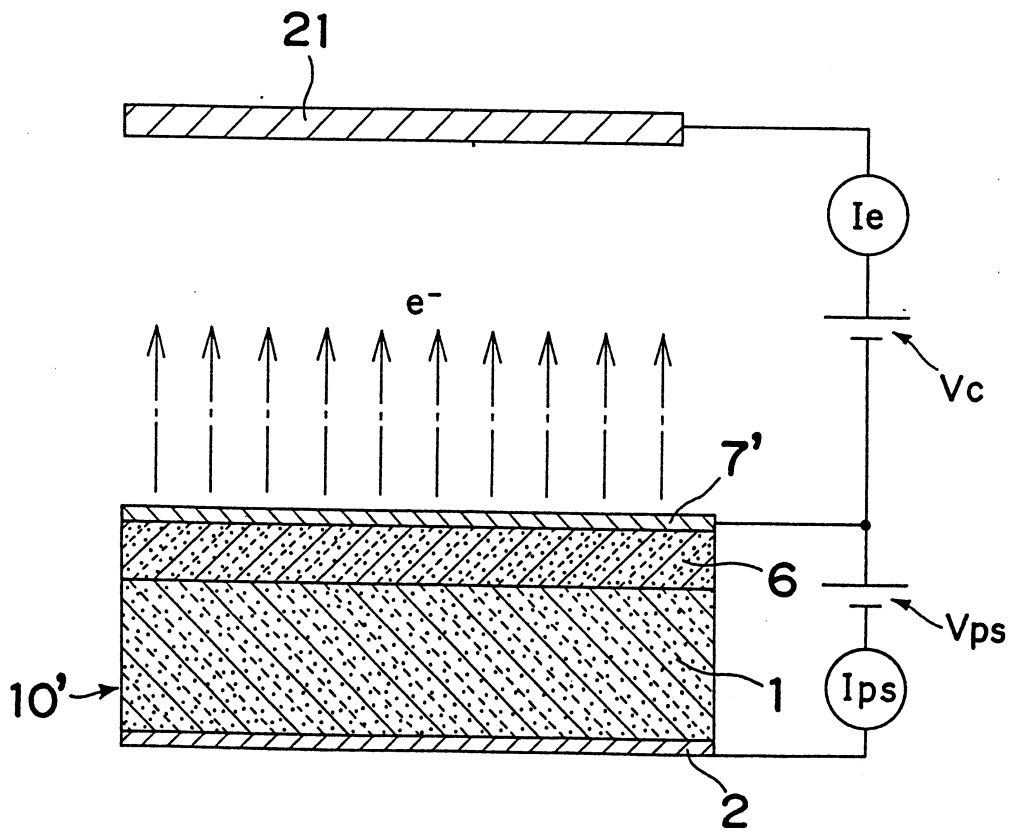
第 8 圖



第 9 圖



第 10 圖



第 11 圖

