



(12) 实用新型专利

(10) 授权公告号 CN 203574367 U

(45) 授权公告日 2014. 04. 30

(21) 申请号 201320780146. 3

(22) 申请日 2013. 11. 29

(73) 专利权人 北京经纬恒润科技有限公司

地址 100101 北京市朝阳区安翔北里 11 号 B
座 8 层

(72) 发明人 王娜

(74) 专利代理机构 北京集佳知识产权代理有限
公司 11227

代理人 王宝筠

(51) Int. Cl.

H02H 11/00 (2006. 01)

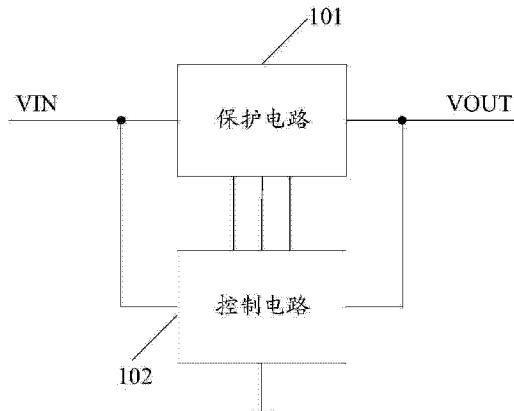
权利要求书1页 说明书5页 附图3页

(54) 实用新型名称

一种电源反接保护电路

(57) 摘要

本实用新型公开的电源反接保护电路，包括保护电路和控制电路，当控制电路输入端接收的电源电压信号正常时，生成并输出三个控制信号分别至保护电路的三个控制端，控制保护电路导通；当控制电路输入端接收的电源电压信号与正常情况相反，即电源反接时，生成并输出相反的三个控制信号分别至保护电路的三个控制端，控制保护电路关断，实现对电源反接的保护；并且保护电路由 MOS 管组成，其导通压降仅受其直流导通电阻及工作电流影响，而 MOS 管的直流导通电阻一般为几十到一百毫欧，并且受温度影响较小，在相同的工作电流下，其正向导通压降远远小于现有技术中普通二极管的正向压降，相比现有技术降低了后端系统的最低工作电压限值。



1. 一种电源反接保护电路,其特征在于,包括:

输入端接收电源电压信号的保护电路;所述保护电路由 MOS 管组成;

接地且输入端与所述保护电路输入端相连的控制电路;所述保护电路输入端与控制电路输入端的连接点为所述电源反接保护电路的输入端;所述控制电路的第一输出端与所述保护电路的第一控制端相连,所述控制电路的第二输出端与所述保护电路的第二控制端相连,所述控制电路的第三输出端与所述保护电路的第三控制端相连,所述控制电路的第四输出端与所述保护电路的输出端相连,连接点为所述电源反接保护电路的输出端。

2. 根据权利要求 1 所述的电源反接保护电路,其特征在于,所述保护电路包括:

输入端作为所述保护电路输入端的第一 NMOS 晶体管;所述第一 NMOS 晶体管的控制端作为所述保护电路的第一控制端;

输入端与所述第一 NMOS 晶体管输出端相连的第二 NMOS 晶体管;所述第一 NMOS 晶体管输出端与第二 NMOS 晶体管输入端的连接点作为所述保护电路的第二控制端;所述第二 NMOS 晶体管的控制端作为所述保护电路的第三控制端;所述第二 NMOS 晶体管的输出端作为所述保护电路的输出端。

3. 根据权利要求 2 所述的电源反接保护电路,其特征在于,所述控制电路包括:

主控芯片;所述主控芯片的 \overline{SHDN} 口与 IN 口相连,连接点作为所述控制电路的输入端;所述主控芯片的 TAB 口与 VSS 口相连;

分别与所述主控芯片 TAB 口与 VSS 口的连接点相连的第一电阻及第一电容;所述第一电阻的另一端接地;

与所述第一电容另一端相连的第二电容;所述第一电容与第二电容的连接点与所述主控芯片的 OUT 口相连,连接点作为所述控制电路的第四输出端;所述第二电容的另一端接地;

正极与所述主控芯片 SOURCE 口相连的稳压二极管;所述稳压二极管正极与所述主控芯片 SOURCE 口的连接点作为所述控制电路的第二输出端;所述稳压二极管负极与所述主控芯片 GATE 口相连,连接点作为所述控制电路的第三输出端;

分别与所述稳压二极管负极相连的第二电阻及第三电阻;所述第二电阻的另一端作为所述控制电路的第一输出端;

与所述第三电阻另一端相连的第三电容;所述第三电容的另一端接地。

4. 根据权利要求 1 所述的电源反接保护电路,其特征在于,还包括:

输入端与所述保护电路输入端相连的浪涌防护电路;所述浪涌防护电路的输出端接地。

5. 根据权利要求 4 所述的电源反接保护电路,其特征在于,所述浪涌防护电路包括:

负极作为所述浪涌保护电路输入端的第一瞬态电压抑制器;

正极与所述第一瞬态电压抑制器正极相连的第二瞬态电压抑制器;所述第二瞬态电压抑制器的负极作为所述浪涌保护电路的输出端。

一种电源反接保护电路

技术领域

[0001] 本实用新型涉及电源反接保护技术领域，尤其涉及一种电源反接保护电路。

背景技术

[0002] 现有的电源反接保护电路采用串联普通二极管的方式，利用普通二极管的单向导通特性来进行电源反接保护。

[0003] 但是普通二极管正向导通压降比较大，一般为 $0.7V \sim 1.2V$ ，并且其导通压降受温度及导通电流影响较大；所以普通二极管前后较大的电压压差，会造成对后端系统的最低工作电压限值的抬高。

实用新型内容

[0004] 有鉴于此，本实用新型提供了一种电源反接保护电路，以解决现有技术中后端系统的最低工作电压限值高的问题。

[0005] 为了实现上述目的，现提出的方案如下：

[0006] 一种电源反接保护电路，包括：

[0007] 输入端接收电源电压信号的保护电路；所述保护电路由 MOS 管组成；

[0008] 接地且输入端与所述保护电路输入端相连的控制电路；所述保护电路输入端与控制电路输入端的连接点为所述电源反接保护电路的输入端；所述控制电路的第一输出端与所述保护电路的第一控制端相连，所述控制电路的第二输出端与所述保护电路的第二控制端相连，所述控制电路的第三输出端与所述保护电路的第三控制端相连，所述控制电路的第四输出端与所述保护电路的输出端相连，连接点为所述电源反接保护电路的输出端。

[0009] 优选的，所述保护电路包括：

[0010] 输入端作为所述保护电路输入端的第一 NMOS 晶体管；所述第一 NMOS 晶体管的控制端作为所述保护电路的第一控制端；

[0011] 输入端与所述第一 NMOS 晶体管输出端相连的第二 NMOS 晶体管；所述第一 NMOS 晶体管输出端与第二 NMOS 晶体管输入端的连接点作为所述保护电路的第二控制端；所述第二 NMOS 晶体管的控制端作为所述保护电路的第三控制端；所述第二 NMOS 晶体管的输出端作为所述保护电路的输出端。

[0012] 优选的，所述控制电路包括：

[0013] 主控芯片；所述主控芯片的 \overline{SHDN} 口与 IN 口相连，连接点作为所述控制电路的输入端；所述主控芯片的 TAB 口与 VSS 口相连；

[0014] 分别与所述主控芯片 TAB 口与 VSS 口的连接点相连的第一电阻及第一电容；所述第一电阻的另一端接地；

[0015] 与所述第一电容另一端相连的第二电容；所述第一电容与第二电容的连接点与所述主控芯片的 OUT 口相连，连接点作为所述控制电路的第四输出端；所述第二电容的另一端接地；

[0016] 正极与所述主控芯片 SOURCE 口相连的稳压二极管；所述稳压二极管正极与所述主控芯片 SOURCE 口的连接点作为所述控制电路的第二输出端；所述稳压二极管负极与所述主控芯片 GATE 口相连，连接点作为所述控制电路的第三输出端；

[0017] 分别与所述稳压二极管负极相连的第二电阻及第三电阻；所述第二电阻的另一端作为所述控制电路的第一输出端；

[0018] 与所述第三电阻另一端相连的第三电容；所述第三电容的另一端接地。

[0019] 优选的，还包括：

[0020] 输入端与所述保护电路输入端相连的浪涌防护电路；所述浪涌防护电路的输出端接地。

[0021] 优选的，所述浪涌防护电路包括：

[0022] 负极作为所述浪涌保护电路输入端的第一瞬态电压抑制器；

[0023] 正极与所述第一瞬态电压抑制器正极相连的第二瞬态电压抑制器；所述第二瞬态电压抑制器的负极作为所述浪涌保护电路的输出端。

[0024] 从上述的技术方案可以看出，本实用新型公开的电源反接保护电路，当所述控制电路输入端接收的电源电压信号正常时，生成并输出三个控制信号分别至所述保护电路的三个控制端，控制所述保护电路导通；当所述控制电路输入端接收的电源电压信号与正常情况相反，即电源反接时，生成并输出与上述三个控制信号相反的三个控制信号分别至所述保护电路的三个控制端，控制所述保护电路关断，实现对所述电源反接的保护；并且所述保护电路由 MOS 管组成，其导通压降仅受其直流导通电阻及工作电流影响，而 MOS 管的直流导通电阻一般为几十到一百毫欧，并且受温度影响较小，在相同的工作电流下，其正向导通压降远远小于现有技术中普通二极管的正向压降，相比现有技术降低了后端系统的最低工作电压限值。

附图说明

[0025] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本实用新型的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0026] 图 1 为本实用新型实施例公开的电源反接保护电路原理图；

[0027] 图 2 为本实用新型另一实施例公开的电源反接保护电路图；

[0028] 图 3 为本实用新型另一实施例公开的电源反接保护电路图；

[0029] 图 4 为本实用新型另一实施例公开的电源反接保护电路图；

[0030] 图 5 为本实用新型另一实施例公开的电源反接保护电路图。

具体实施方式

[0031] 下面将结合本实用新型实施例中的附图，对本实用新型实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本实用新型一部分实施例，而不是全部的实施例。基于本实用新型中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本实用新型保护的范围。

[0032] 本实用新型提供了一种电源反接保护电路,以解决现有技术中后端系统的最低工作电压限值高的问题。

[0033] 具体的,如图 1 所示,包括:

[0034] 输入端接收电源电压信号 VIN 的保护电路 101;保护电路 101 由 MOS 管组成;

[0035] 接地且输入端与保护电路 101 输入端相连的控制电路 102;保护电路 101 输入端与控制电路 102 输入端的连接点为所述电源反接保护电路的输入端;控制电路 102 的第一输出端与保护电路 101 的第一控制端相连,控制电路 102 的第二输出端与保护电路 101 的第二控制端相连,控制电路 102 的第三输出端与保护电路 101 的第三控制端相连,控制电路 102 的第四输出端与保护电路 101 的输出端相连,连接点为所述电源反接保护电路的输出端 VOUT。

[0036] 具体的工作原理为:

[0037] 保护电路 101 的输入端接收电源电压信号 VIN;当保护电路 101 接收的电源电压信号 VIN 正常时,控制电路 102 也将接收到正常的电源电压信号 VIN,此时控制电路 102 生成并输出三个控制信号分别至保护电路 101 的第一控制端、第二控制端及第三控制端,控制保护电路 101 导通;当保护电路 101 与控制电路 102 输入端接收的电源电压信号 VIN 与正常情况相反,即电源反接时,控制电路 102 生成并输出与上述三个控制信号相反的三个控制信号分别至保护电路 101 的第一控制端、第二控制端及第三控制端,控制保护电路 101 关断,实现对所述电源反接的保护。

[0038] 本实施例提供的电源反接保护电路,保护电路 101 由 MOS 管组成,其导通压降仅受其直流导通电阻及工作电流影响,而 MOS 管的直流导通电阻一般为几十到一百毫欧,并且受温度影响较小,在相同的工作电流下,其正向导通压降远远小于现有技术中普通二极管的正向压降,相比现有技术降低了后端系统的最低工作电压限值。

[0039] 本实用新型另一实施例提供了另外一种电源反接保护电路,如图 2 所示,包括:

[0040] 保护电路 101 与控制电路 102;

[0041] 其中,保护电路 101 包括:

[0042] 输入端作为保护电路 101 输入端的第一 NMOS 晶体管 Q1;第一 NMOS 晶体管 Q1 的控制端作为保护电路 101 的第一控制端;

[0043] 输入端与第一 NMOS 晶体管 Q1 输出端相连的第二 NMOS 晶体管 Q2;第一 NMOS 晶体管 Q1 输出端与第二 NMOS 晶体管 Q2 输入端的连接点作为保护电路 101 的第二控制端;第二 NMOS 晶体管 Q2 的控制端作为保护电路 101 的第三控制端;第二 NMOS 晶体管 Q2 的输出端作为保护电路 101 的输出端。

[0044] 具体的工作原理为:

[0045] 保护电路 101 的输入端接收电源电压信号 VIN;当保护电路 101 接收的电源电压信号 VIN 正常时,控制电路 102 也将接收到正常的电源电压信号 VIN,此时控制电路 102 生成并输出第一控制信号至保护电路 101 的第一控制端,生成并输出第二控制信号至保护电路 101 的第二控制端,生成并输出第三控制信号至保护电路 101 的第三控制端,此时所述第一控制信号控制保护电路 101 中的第一 NMOS 晶体管 Q1 导通,所述第二控制信号与电源电压信号 VIN 相同,所述第三控制信号控制保护电路 101 中的第二 NMOS 晶体管 Q2 导通;所述电源反接保护电路的输出端 VOUT 正常输出;当保护电路 101 与控制电路 102 输入端接收的

电源电压信号 VIN 与正常情况相反,即电源反接时,控制电路 102 生成并输出的第一控制信号控制保护电路 101 中的第一 NMOS 晶体管 Q1 关断,所述第三控制信号控制保护电路 101 中的第二 NMOS 晶体管 Q2 关断,实现对所述电源反接的保护。

[0046] 本实施例中其余的特征及具体的工作原理与上述实施例相同,此处不再赘述。

[0047] 本实用新型另一实施例提供了另外一种电源反接保护电路,如图 3 所示,包括:

[0048] 保护电路 101 与控制电路 102;

[0049] 其中,保护电路 101 包括:

[0050] 输入端作为保护电路 101 输入端的第一 NMOS 晶体管 Q1;第一 NMOS 晶体管 Q1 的控制端作为保护电路 101 的第一控制端;

[0051] 输入端与第一 NMOS 晶体管 Q1 输出端相连的第二 NMOS 晶体管 Q2;第一 NMOS 晶体管 Q1 输出端与第二 NMOS 晶体管 Q2 输入端的连接点作为保护电路 101 的第二控制端;第二 NMOS 晶体管 Q2 的控制端作为保护电路 101 的第三控制端;第二 NMOS 晶体管 Q2 的输出端作为保护电路 101 的输出端。

[0052] 控制电路 102 包括:

[0053] 主控芯片 U1;主控芯片 U1 的 SHDN 口与 IN 口相连,连接点作为控制电路 102 的输入端;主控芯片 U1 的 TAB 口与 VSS 口相连;

[0054] 分别与主控芯片 U1 的 TAB 口与 VSS 口的连接点相连的第一电阻 R1 及第一电容 C1;第一电阻 R1 的另一端接地;

[0055] 与第一电容 C1 另一端相连的第二电容 C2;第一电容 C1 与第二电容 C2 的连接点与主控芯片 U1 的 OUT 口相连,连接点作为控制电路 102 的第四输出端;第二电容 C2 的另一端接地;

[0056] 正极与主控芯片 U1 的 SOURCE 口相连的稳压二极管 D;稳压二极管 D 正极与主控芯片 U1 的 SOURCE 口的连接点作为控制电路 102 的第二输出端;稳压二极管 D 负极与主控芯片 U1 的 GATE 口相连,连接点作为控制电路 102 的第三输出端;

[0057] 分别与稳压二极管 D 负极相连的第二电阻 R2 及第三电阻 R3;第二电阻 R2 的另一端作为控制电路 102 的第一输出端;

[0058] 与第三电阻 R3 另一端相连的第三电容 C3;第三电容 C3 的另一端接地。

[0059] 具体的工作原理为:

[0060] 正常工作时,保护电路 101 与控制电路 102 接收的电源电压信号 VIN 为正常的 12V 电压信号,此时主控芯片 U1 的 GATE 口输出比电源电压信号 VIN 高 12V 的电压信号,即控制电路 102 的第三输出端输出 24V 的第三控制信号至保护电路 101 中第二 NMOS 晶体管 Q2 的控制端,再经过第二电阻 R2 的传输,控制电路 102 的第一输出端输出的第一控制信号也将高于电源电压信号 VIN,并输出至保护电路 101 中第一 NMOS 晶体管 Q1 的控制端,第一 NMOS 晶体管 Q1 导通;控制电路 102 的第二输出端输出的第二控制信号也即第一 NMOS 晶体管 Q1 的输出端电压与电源电压信号 VIN 相同,第二 NMOS 晶体管 Q2 也导通,所述电源反接保护电路正常输出;所述电源反接保护电路的输出端 VOUT 输出电压给后端电路,此时所述反接保护电路的导通压降由第一 NMOS 晶体管 Q1 与第二 NMOS 晶体管 Q2 的直流导通电阻及工作电流决定,而 MOS 管的直流导通电阻一般为几十到一百毫欧,并且其直流导通电阻受温度影响较小,假设工作电流为 2A,其正向导通压降最大为 0.2V,远远小于普通二极管的正向压

降。

[0061] 当保护电路 101 与控制电路 102 输入端接收的电源电压信号 VIN 与正常情况相反, 即电源反接时, 此时主控芯片 U1 的 GATE 口将在 0.3us 内与 SOURCE 口连接到一起, 此时 GATE 口比 SOURCE 口的输出电压信号低 0.7V, 第一 NMOS 晶体管 Q1 与第二 NMOS 晶体管 Q2 均关断, 所述电源反接保护电路的输出端 VOUT 无输出, 后端电路不工作, 起到了电源反接保护的功能。

[0062] 本实施例中其余的特征及具体的工作原理与上述实施例相同, 此处不再赘述。

[0063] 本实用新型另一实施例提供了另外一种电源反接保护电路, 如图 4 所示, 包括:

[0064] 保护电路 101、控制电路 102 及输入端与保护电路 101 输入端相连的浪涌防护电路 103; 浪涌防护电路 103 的输出端接地。

[0065] 在具体的使用中, 主控芯片 U1 可以采用型号为 LTC4359 的控制芯片, 其可以承受 -40V ~ +80V 范围的输入电压, 增加浪涌防护电路 103 可以将输入电压范围钳位到 -40 ~ +80V 范围内, 防止主控芯片 U1 损坏。

[0066] 具体的, 如图 5 所示, 浪涌防护电路 103 包括:

[0067] 负极作为浪涌保护电路 103 输入端的第一瞬态电压抑制器 TVS1;

[0068] 正极与第一瞬态电压抑制器 TVS1 正极相连的第二瞬态电压抑制器 TVS2; 第二瞬态电压抑制器 TVS2 的负极作为浪涌保护电路 103 的输出端。

[0069] 通过第一瞬态电压抑制器 TVS1 与第二瞬态电压抑制器 TVS2 正极相互连接的串联方式, 可以实现上述电压钳位功能, 进而实现对主控芯片 U1 的保护。

[0070] 本实施例中其余的特征及具体的工作原理与上述实施例相同, 此处不再赘述。

[0071] 对所公开的实施例的上述说明, 使本领域专业技术人员能够实现或使用本申请所公开的方案。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的, 本文中所定义的一般原理可以在不脱离本实用新型的精神或范围的情况下, 在其它实施例中实现。因此, 本实用新型将不会被限制于本文所示的这些实施例, 而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

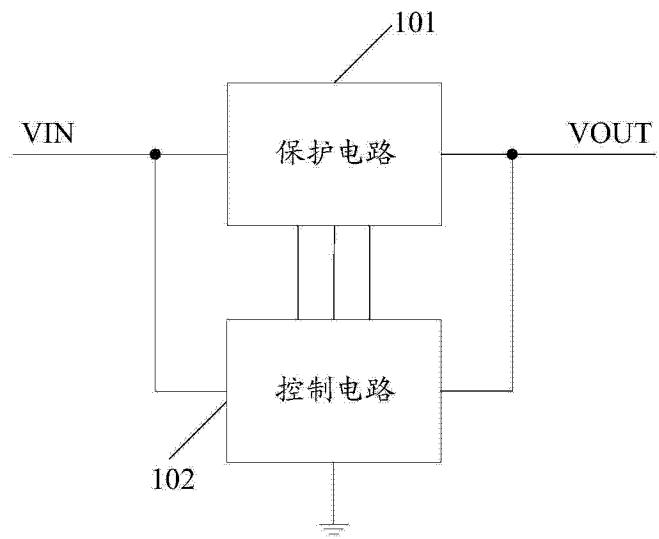


图 1

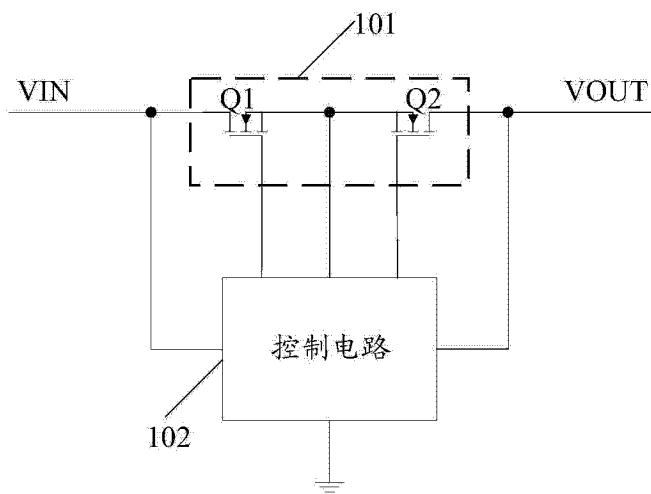


图 2

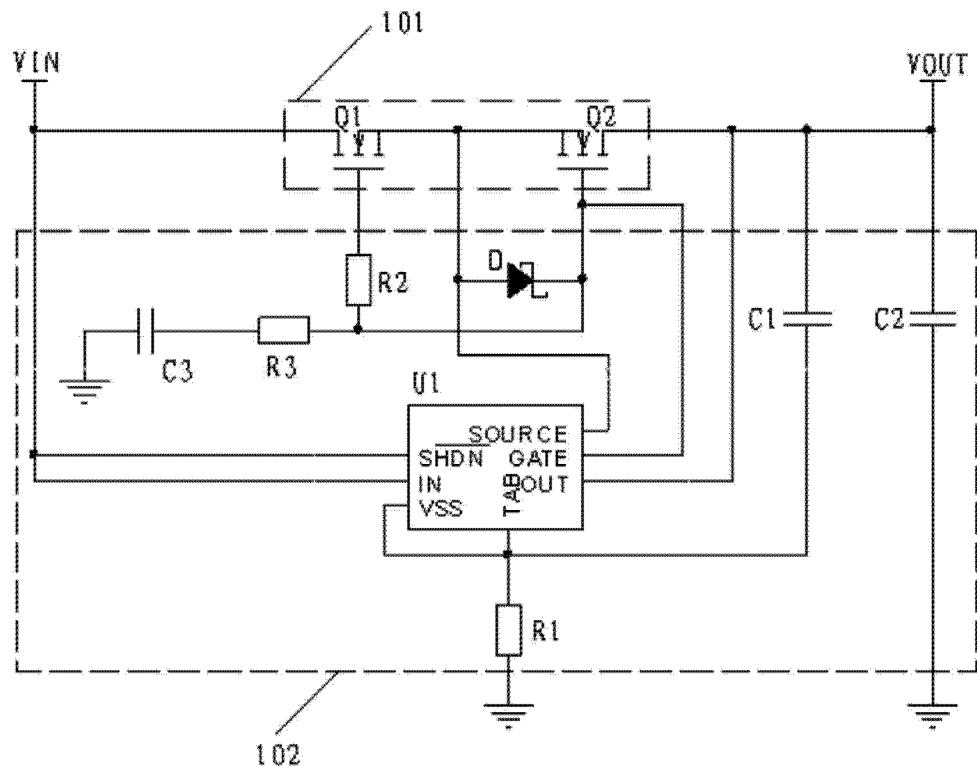


图 3

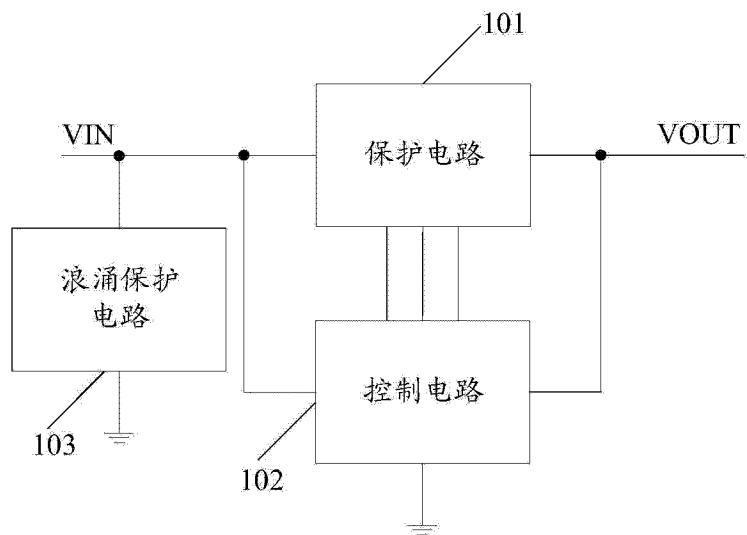


图 4

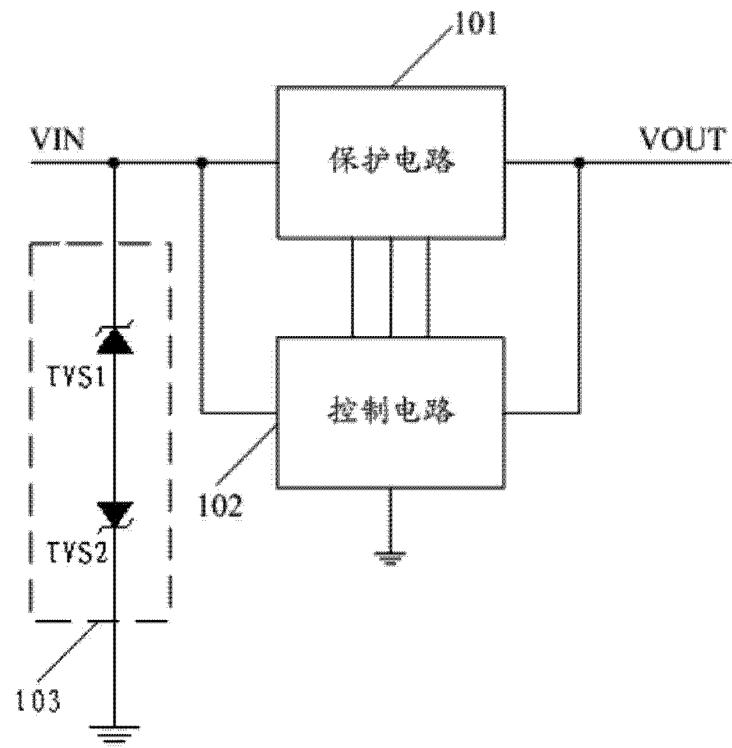


图 5