

公 告 牌

申請日期	88.10.12
案 號	88117578
類 別	G02F 1/36

A4

C4

490586

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱 新型	中 文	液晶顯示裝置
	英 文	LIQUID CRYSTAL DISPLAY DEVICE
二、發明 創作人	姓 名	1.佐藤 拓生 5.內野 勝秀 2.阿部 文明 6.林 祐司 3.橋本 芳浩 7.飯田 正幸 4.小池 啟文
	國 籍	1.2.3.4.5.6.7.皆日本
	住、居所	1.日本東京都品川區北品川六丁目七番35號 2.日本東京都品川區北品川六丁目七番35號 3.日本東京都品川區北品川六丁目七番35號 4.日本東京都品川區北品川六丁目七番35號 5.日本東京都品川區北品川六丁目七番35號 6.日本東京都品川區北品川六丁目七番35號 7.日本東京都品川區北品川六丁目七番35號
三、申請人	姓 名 (名稱)	日商新力股份有限公司
	國 籍	日本
	住、居所 (事務所)	日本東京都品川區北品川六丁目七番35號
代表人 姓 名	出井 伸之	

(由本局填寫)

承辦人代碼：	A6
大類：	B6
I P C 分類：	

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無 主張優先權
 日本 1998年10月28日 特願平10-307465 有 無 主張優先權

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

五、發明說明(1)

發明背景

發明範疇

本發明有關一種液晶顯示裝置，尤其有關一種液晶顯示裝置，包括一片上層具有像素電晶體TFT之主動基板，及一片經由夾置其間之液晶而面向該主動基板之相對基板。

相關技藝描述

目前已知一種液晶顯示裝置，其包括一片藉著於例如玻璃或石英基板上形成TFT(薄膜電晶體)所製備之主動基板，及一片經由夾置於其間之液晶面向該主動基板之相對基板。

結果，該類型裝置接收來自光源而穿透相對基板之光線。該光線若進入該像素電晶體，則因反差比降低而破壞影像品質或因光電流漏洩而閃爍。

聚矽(poly-Si)之靈敏度未若非晶矽(a-Si)般高。然而，目前poly-Si-TFTs型液晶顯示裝置經常使用於存有大量光線下，例如，投影機，但即使是poly-Si-TFTs型裝置仍不可忽略光電流漏洩。因此，使用poly-Si-TFTs型裝置時，因反差比降低所致之影像品質破壞或因光電流漏洩所致之閃爍便成為待解決之問題。

防止光穿過由該相對基板透入該像素電晶體之一種相關技術係包括於該相對基板2相鄰處放置一黑色矩陣(matrix)B，如圖1A所示。如圖所示，該黑色矩陣係遮蔽該像素電晶體以防止入射光線。然而，於此種結構中，雖然可藉著黑色矩陣B遮蔽直射之入射光線L1，但無法防止入射光線被散射或反射之部分L2進入該像素電晶體7。為克服此項問題，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

綫

五、發明說明 (2)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

總

本發明者已提出一種技術，其係於該電晶體上方於該主動基板1面向該相對基板2之側面上放置一黑色矩陣，而非恰位於該相對基板2下方而與其相鄰，如圖1B所示。於此結構中，該黑色矩陣較接近該電晶體，而可更有效率地減少進入該電晶體之入射光線(參照日本公開專利第262494/1996)。如圖1B所示，可防止被散射或反射之入射光線L2進入該像素電晶體7。於此提案中，該黑色矩陣係位於兩側面，兩者皆作為遮光層。

然而，如圖示，穿透光線被光學系統反射之部分L3產生返回光線(雜散光線)，經由該主動基板進入該電晶體。於任何結構中，皆無法防止該返回光線(雜散光線)L3進入該電晶體部分7。

於上層閘極結構或平面結構poly-Si-TFT型液晶顯示裝置中，該電晶體之主動層係位於該主動基板上，而成爲其上層之最底層(與該相對基板相反)。因此，向著該主動基板折返之光線直接進入該電晶體之主動層，而使光電流漏洩。

發明總結

本發明係用以解決前述問題，其目的係提出一種液晶顯示裝置，其中防止被散射及反射之入射光線及甚至是返回光線進入該電晶體部分，而不具有光電流漏洩之問題。

本發明液晶顯示裝置包括一片上層具有像素電晶體TFT之主動基板，及一片經由夾置於其間之液晶面向該主動基板之相對基板，其中形成一遮光層，同時與像素電晶體面向該相對基板之側面相鄰且與其面向該相對基板之側面相鄰

五、發明說明（3）

，其中面向該相對基板之遮光層相對於穿透該相對基板之入射光線係位於至少兩部位，以遮蔽射向該區域而非像素開口之所有入射光線。視其重疊條件而定，該至少位於兩部位之遮光層之結構係可遮蔽射向該區域而非該裝置之像素開口的所有光線。

根據本發明，該遮光層係同時與像素電晶體面向該相對基板之側面相鄰，且與其面向該相對基板之側面相鄰。因此，如圖2所示，即使是返回光線(L3)，仍可被位於與該相對基板反向之側面(發光側面)上之遮光層(下層遮光層5)所遮蔽，因此該裝置不致於因錯誤地進入該像素電晶體部分中之光線而產生光電流漏洩之情況。

圖式簡單說明

圖1A及圖1B係為顯示相關技藝之問題的示意圖。

圖2係為顯示本發明裝置之作用之圖。

圖3係為顯示本發明第一個具體實例之結構的剖面圖。

圖4係為顯示本發明第一個具體實例之結構的平面圖。

圖5係為顯示本發明第三個具體實例之結構的平面圖。

較佳具體實例描述

參照附圖以具體而詳細地描述本發明較佳具體實例。然而，本發明自然不限於下文所描述及說明之具體實例。

具體實例1：

此具體實例之結構的剖面圖及平面圖個別列示於圖3及4中。此具體實例之裝置中，使用高溫聚矽薄膜電晶體以作為像素電晶體，但不構成限制。具有例如低溫聚矽薄膜電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

晶體或a-矽薄膜電晶體之任何其他類型裝置可得到此處所描述之相同結果。(下文所描述之其他具體實例亦然)。

參照圖3，其中說明本發明之一具體實例之主動陣列型液晶顯示裝置。包括上層具有像素電晶體TFT之基板1(即基板1係為石英，上層具有薄膜電晶體)，及例如玻璃之相對基板2。例如扭轉向列液晶之液晶成分3係夾置於該基板1與該相對基板2之間。該相對基板2係具有例如氧化銦錫之相對電極6。

基板1具有位於例如無機絕緣膜之經化學機械拋光平面化之層100上之例如氧化銦錫像素電極8，而下層具有下層薄膜電晶體(薄膜電晶體)7而與該層100相鄰。此具體實例中，該薄膜電晶體7係為上層閘極結構薄膜電晶體，作為用以驅動像素電極8之切換元件。此具體實例中，該薄膜電晶體7具有聚矽氧之半導體膜10以作為主動層。該半導體膜10係為第一層聚矽層(1polySi)。閘極G係位於半導體膜10上，其間夾置有 SiO_2 等物質之閘極絕緣膜11。該閘極G係為第二層聚矽層(2polySi)。該薄膜電晶體7具有源極區域S及汲極區域D，位於該閘極G之兩側。此具體實例中，該源極區域S及該汲極區域D之表面末端皆具有LDD區域，個別與引線電極12A及12B連接。該引線電極12A及12B係由例如鋁等材料製造。

該半導體膜10中形成輔助電容13(Cs)。輔助電容12(Cs)係由構成薄膜電晶體7之半導體膜10之第一層聚矽層(1polySi)及構成閘極G之半導體膜14之第二層聚矽層(2polySi)，其間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

綫

五、發明說明（5）

夾置著構成閘極絕緣膜之例如 SiO_2 絶緣膜而形成。

於介於具有像素電極 8 之上層部分與具有薄膜電晶體 7 之底層之間的中間層部分形成遮光層 4M 及 4P。此等遮光層係位於薄膜電晶體 7 上層而面向該相對基板 2，或位於接收來自光源之入射光線之側面上。此情況可稱為“上層遮光層”或“第一層遮光層”。此具體實例中，該遮光罩幕層 4M 及遮光墳襯層 4P 係為上層遮光層，如其中所述。如此一來，經由該相對基板進入該裝置之入射光線被兩層上層遮光層（該遮光罩幕層 4M 及遮光墳襯層 4P）及該引線電極 12A 及 12B 所完全遮蔽，其係於非像素開口之全部區域中彼此重疊（由鋁製造）。此具體實例中，該遮光罩幕層 4M 及遮光墳襯層 4P 兩層皆由半導體材料例如 Ti 等之金屬膜製造。該遮光罩幕層 4M 係串列於像素列方向，至少遮蔽部分射向該薄膜電晶體 7 之光線。該遮光墳襯層 4P 係針對各個像素而製作佈型，與該像素電極接觸。此等遮光罩幕層 4M、遮光墳襯層 4P、及引線電極 12A 及 12B 彼此重疊，完全遮蔽於非像素開口之所有區域中經由該相對基板進入該裝置之入射光線。

另一方面，於位於與該相對基板相反側上之像素電晶體部分之下層形成另一遮光層 5。此情況可稱為“下層遮光層”或“第二層遮光層”。此下層遮光層至少遮蔽該像素電晶體中之表面源極/汲極邊緣之光線。於所遮蔽之源極/汲極邊緣中，形成前述之 LDD 區域 71 及 72。

於圖 4 中，該下層遮光層 5 係特別由斜線區域表示。其中，參考編號 10 係表示供像素使用之第一層聚矽層，141 係表

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

綫

五、發明說明 (6)

示供該閘極線使用之第二層聚矽層，142係表示供該輔助電容Cs使用之第二層聚矽層，而15係表示信號線(其係由鋁所製)。

此具體實例中，該下層遮光層5係由高熔點金屬矽化物製造。就下層遮光層5而言，以厚度為200毫微米之W_{Si}膜較佳。

下層遮光層5中所製作之佈型可於像素電晶體(薄膜電晶體7)中至少遮蔽射向表面源極/汲極邊緣±2.0微米之區域之光線。該下層遮光層5係接地於GND。

該像素電晶體(薄膜電晶體7)中欲被遮蔽入射光線之表面源極/汲極邊緣之區域最好至少覆蓋該閘極G之邊緣±0.5微米，以±1.0微米更佳。

該下層遮光層5最好可延伸至該電晶體部分位於該通道區域下層之下層部分，以整體性地覆蓋該通道區域。

而且，其中該下層遮光層5係延伸至該像素區域外側以接地至GND，該下層遮光層5可延伸至超過該像素電晶體之閘極線之區域。此可有效地弛張該像素電晶體結構間之薄層高度差，而減少對該閘極線之應力。因為前述上層遮光層完全遮蔽入射光線進入該裝置中非像素開口之所有區域中的像素電晶體，故可達成該模式之互連。

此具體實例中，厚度600微米之NSG絕緣層9係經由AP-CVD敷設於該下層遮光層5上。於薄層9上另外經由LP-CVD敷設聚矽。此係供該半導體膜10使用之第一層聚矽層(1polySi)，形成供薄膜電晶體7使用之主動層。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

為了減弱來自對下層遮光層5之相鄰互連之寄生電容，該下層遮光層5及該像素電晶體形成層(半導體膜10)最好由絕緣層9厚膜所分隔，而該絕緣層9膜儘可能地厚。結果，該絕緣層9之膜厚最好不小於100毫微米，以由200至1500毫微米更佳。於此具體實例中，該絕緣層9係為前述厚度為600毫微米之NSG。就其材料而言，該絕緣層以經由LP-CVD、AP-CVD或p-CVD形成之 SiO_2 膜、 SiN 膜等。欲經由LP-CVD或NSG形成之TEOS或HTO、或經由AP-CVD形成之PSG或BPSG、或其層疊物為佳。形成之後，該絕緣膜9可退火以使其結構致密化。該膜9之退火可於1000°C下進行60分鐘，以防止該下層遮光層5於後續步驟中被破壞。

該下層遮光層5最好具有不大於100歐姆/平方之低電阻係數，以不大於10歐姆/平方為佳，以不致受到相鄰互連之耦合電容太大之影響。

為了防止光由該電晶體漏洩，下層遮光層5應具有至少對於由400至500毫微米波長範圍內之光大體上不大於50%之透光度。該下層遮光層5之透光度以不大於10%為佳。為確定該下層遮光層5之較高遮光能力，以儘可能小更佳。

下層遮光層5未詳細定義，先決條件為該下層遮光層5滿足前述電阻及遮光能力之需求。實際使用時，該下層遮光層5可具有由10至1000毫微米之厚度，以由100至400毫微米為佳。

就於該下層遮光層5之上層形成聚矽電晶體之方法一致性而言，該下層遮光層5所用之材料以高熔點金屬及該金屬之

五、發明說明 (8)

化合物為佳。例如，可使用 W、Mo、Pt、Pd、Ti、Cr 及其矽化物。

另一方面，就罩幕層 4M 及填襯層 4P 之上層遮光層而言，以導電性材料例如金屬諸如鉻為佳。詳言之，該遮光罩幕層 4M 應具有固定電位，例如等於該對電極 6 之電位，而遮光填襯層 4P 應夾置該像素電極 8 及該引線電極 12B 之間，以促進該兩者間之電連接(參照圖 3)。此等上層遮光層可經定義使其於波長由 400 至 700 毫微米範圍內之可見光內之透光度不大於 1%，以不大於 0.1% 為佳。就該層之材料而言，除前述 Ti 之外，例如可採用金屬諸如 Cr、Ni、Ta、W、Al、Cu、Mo、Pt 及 Pd，及其合金及矽化物。該層之厚度未詳細定義，先決條件為該層滿足所需之遮光能力的需求。該層通常可具有至少 50 毫微米之厚度。該遮光罩幕層 4M 及遮光填襯層 4P 可由相同材料製造。

該像素電晶體可具有雙閘極結構。此情況下，信號線區域及像素區域中至少兩源極/汲極邊緣應遮蔽光線。

在不限制本發明像素電晶體之下，用以驅動像素電晶體之驅動電路電晶體應以本發明方式遮光。該被遮蔽光線之電晶體可阻隔光載子。

具體實例 2：

此具體實例係與具體實例 1 相同，不同處係下層遮光層 5 係連接於每一級之閘極 G。

雖然該下層遮光層 5 係經由以 AP-CVD 形成之 NSG 絝緣厚膜 9 分隔，但其對於具體實例 1 中半導體薄膜 10(第一層聚矽

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（9）

層，1polySi)之主動層的閘極影響極弱。因此，當層5如具體實例1般接地於GND時，流過該電晶體之ON電流將稍微降低。相反地，下層遮光層5於此具體實例中係連接於該閘極G，而防止該電晶體中之ON電流降低。

具體實例3：

此具體實例之平面圖係列示於圖5中。此具體實例中，下層遮光層5係針對各像素單元分隔，而成爲各對應於各像素單元之下層遮光層51、52、、、、。每層下層遮光層皆應足以完全覆蓋各電晶體中之LDD區域，遮蔽其光線，如具體實例1所示。於此具體實例中，該下層遮光層51、52、、、係個別連接於各像素中之閘極G。其他則與具體實例1相同。

如前文所述，本發明液晶顯示裝置之結構係防止散射或反射光線及甚至是返回光線進入該電晶體部分。因此，該裝置不具有光電流漏洩之問題。

雖已參照其特定具體實例描述本發明，但熟習此技藝者已知可在不偏離其精神及範圍下進行各種改變及修飾。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要（發明之名稱： 液晶顯示裝置)

本發明揭示一種液晶顯示裝置，其結構係防止被散射或反射之光線及甚至返回光線進入該電晶體部分。該裝置不具有光電流漏洩之問題。該裝置包括一片主動基板--其上層具有像素電晶體TFT，及一片相對基板--其經由夾置於其間之液晶而面向該主動基板，其中該遮光層(上層遮光層及下層遮光層)係與該像素電晶體部分面向該相對基板之側面相鄰，且與其面向該相對基板之側面相鄰，而其中該上層遮光層及該引線電極係遮蔽除了該像素開口之外的整體區域，以防止入射光線經由該相對基板進入該裝置。

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

英文發明摘要（發明之名稱： LIQUID CRYSTAL DISPLAY DEVICE)

Provided is a liquid crystal display device as so constructed that the scattered or reflected incident rays and even the return rays are prevented from entering the transistor part. The device is free from the problem of photoelectric current leakage. The device comprises an active substrate with a pixel transistor TFT thereon and a counter substrate that faces the active substrate via liquid crystal therebetween, wherein light-shielding layers (upper light-shielding layer, and lower light-shielding layer) are formed to be adjacent to the side of the pixel transistor part that faces the counter

四、中文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

袋

訂

線

英文發明摘要（發明之名稱：）

substrate and adjacent to the side thereof that faces opposite to the counter substrate and wherein the upper light-shielding layer and the lead electrode shield the entire region except the pixel openings from the incident rays that enter the device through the counter substrate.

六、申請專利範圍

1. 一種液晶顯示裝置，包括一片具有像素電晶體之主動基板、一片面向該主動基板且經由預定間隔而黏合之相對基板、及一密封於該預定間隔中之液晶成分，其中：
 第一層遮光層，其係與面向該相對基板之該像素電晶體之側面相鄰，及一第二層遮光層，其係與面向該相對基板之側面相鄰，而該第一層遮光層係遮蔽非該像素開口之整體區域，以防止光線經由該相對基板進入該裝置。
2. 如申請專利範圍第1項之液晶顯示裝置，其中該像素電晶體係為薄膜電晶體(TFT)。
3. 如申請專利範圍第1項之液晶顯示裝置，其中該像素電晶體中至少該面向源極/汲極邊緣係藉該第二層遮光層遮蔽光線。
4. 如申請專利範圍第3項之液晶顯示裝置，其中LDD區域係與該遮光源極/汲極邊緣相鄰。
5. 如申請專利範圍第1項之液晶顯示裝置，其中該第二層遮光層係接地。
6. 如申請專利範圍第1項之液晶顯示裝置，其中該第二層遮光層係連接於一閘極線。
7. 如申請專利範圍第1項之液晶顯示裝置，其中該第二層遮光層係位於該像素電晶體形成層之下，其間夾置有厚度由200至1500毫微米之絕緣膜。
8. 如申請專利範圍第1項之液晶顯示裝置，其中該第二層遮光層係具有不大於100歐姆/平方之電阻係數。
9. 如申請專利範圍第1項之液晶顯示裝置，其中該第二層遮

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

光層至少在400至500毫微米波長範圍內之光下具有不大於50%之透光度。

10. 如申請專利範圍第1項之液晶顯示裝置，其中該第一層遮光層係位於至少兩側，以遮蔽該入射光線經由該相對基板進入該裝置。
11. 如申請專利範圍第1項之液晶顯示裝置，其中該像素電晶體係為聚矽薄膜電晶體。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

490586



88 111 8

相關技藝中之問題

圖 1 A

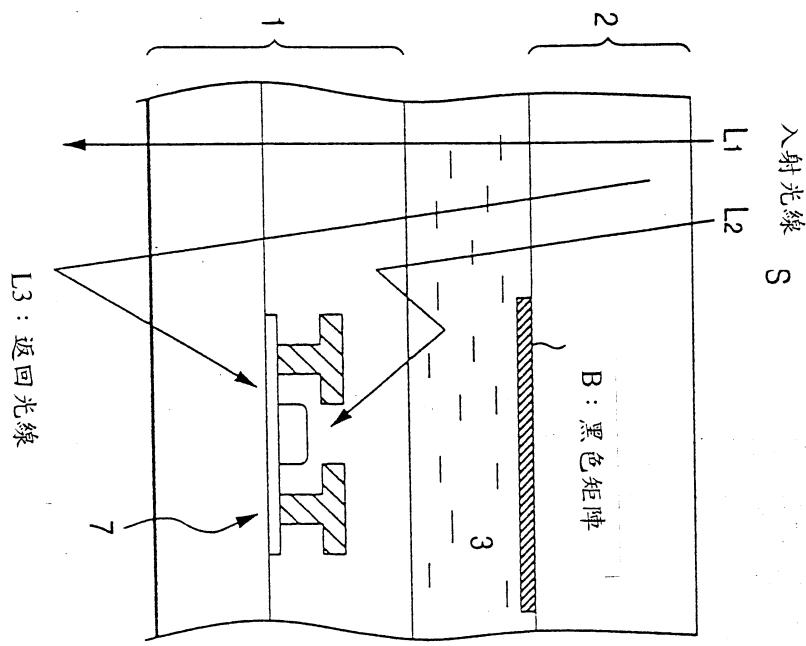


圖 1 B

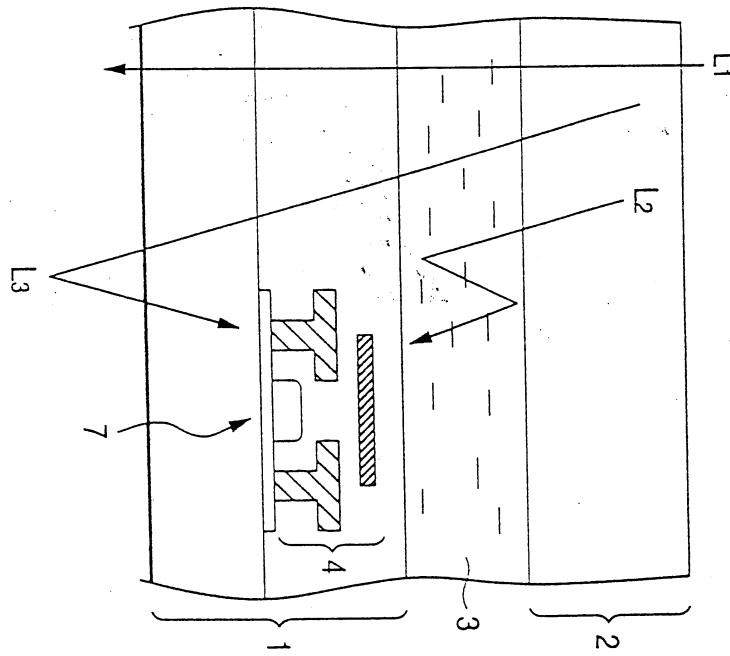
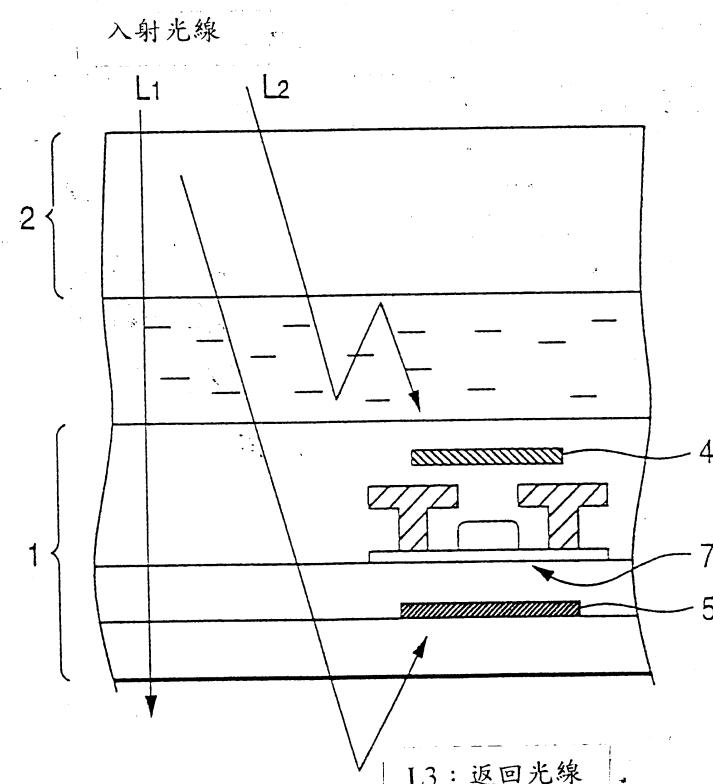


圖 2

本發明效果概述



具體實例1之結構(剖面圖)

圖 3

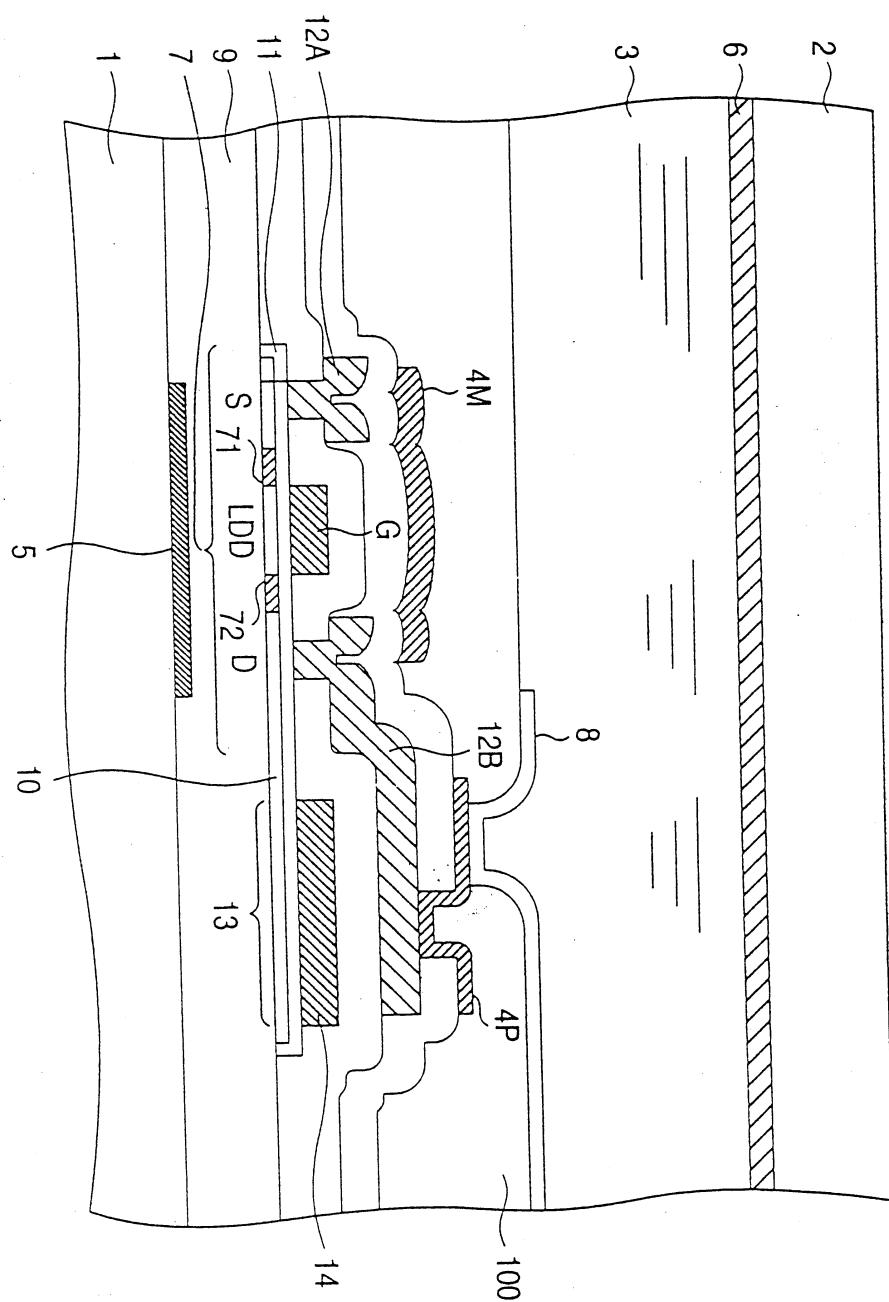
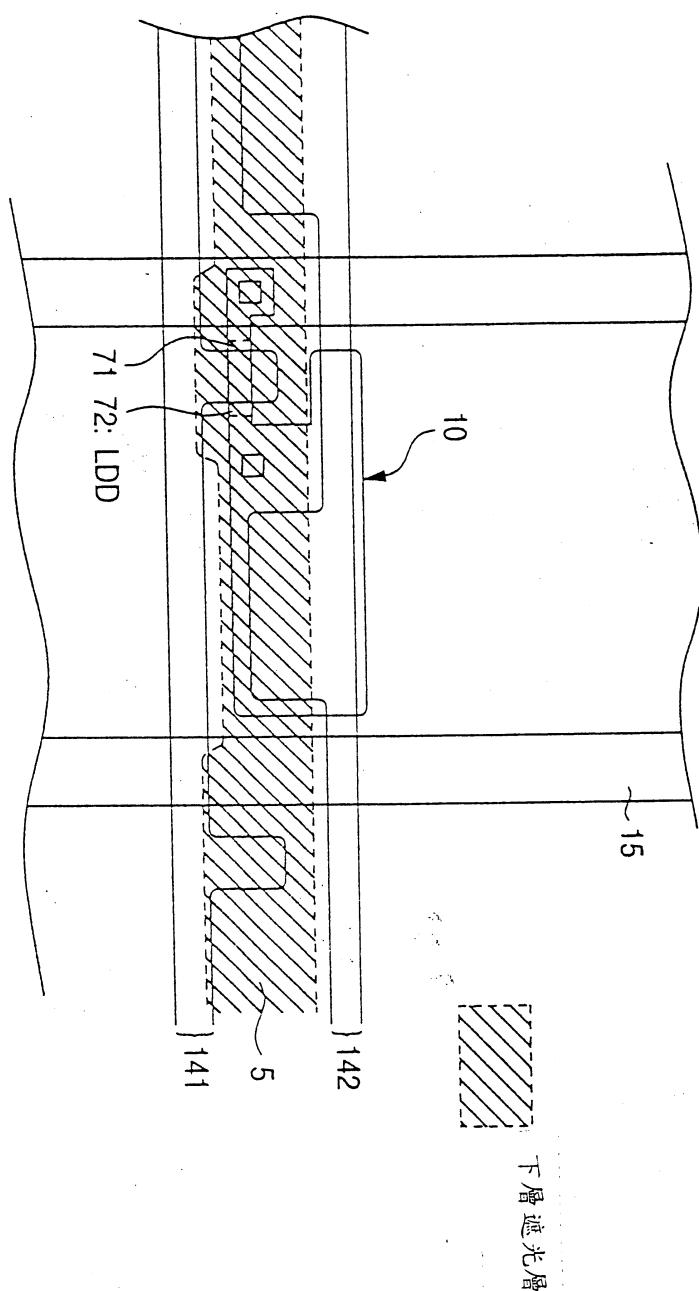


圖 4

具體實例之結構(平面圖)



490586

具體實例3之結構(平面圖)

圖

5

