(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 10 月 15 日(15.10.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/156291 A1

(51) 国際特許分類:
G01L 9/00 (2006.01)

(21) 国際出願番号: PCT/JP2015/060881

(22) 国際出願日: 2015 年 4 月 7 日(07.04.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-079342 2014 年 4 月 8 日(08.04.2014) JP

(71) 出願人: 株式会社不二工機(FUJIKOKI CORPORATION) [JP/JP]; 〒1580082 東京都世田谷区等々力７丁目１７番２４号 Tokyo (JP).

(72) 発明者: 高月 修 (TAKATSUKI, Osamu); 〒15800082 東京都世田谷区等々力７丁目１７番２４号 株式会社不二工機内 Tokyo (JP). 青山 倫久(AOYAMA, Tomohisa); 〒1580082 東京都世田谷区等々力７丁目１７番２４号 株式会社不二工機内 Tokyo (JP). 向井 元桐(MUKAI, Motohisa); 〒1580082 東京都世田谷区等々力７丁目１７番２４号 株式会社不二工機内 Tokyo (JP).

(74) 代理人: 特許業務法人第一国際特許事務所(PATENT CORPORATE BODY DAI-ICHI KOKUSAI TOKKYO JIMUSHO); 〒1080014 東京都港区芝４丁目１０番５号 Tokyo (JP).

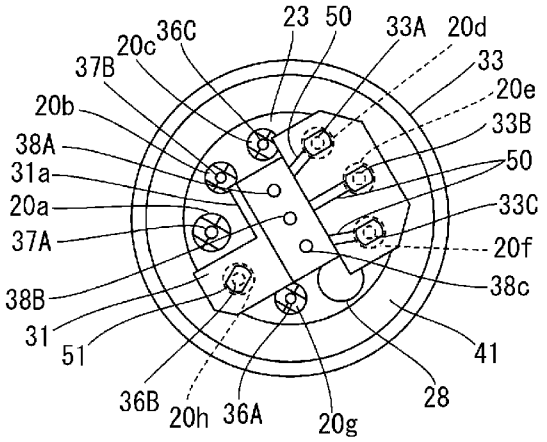
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: PRESSURE SENSOR

(54) 発明の名称 : 圧力センサ



(57) **Abstract**: A pressure sensor is provided that is capable of preventing EPROM data loss and overwriting resulting from the application of pulse noise to a writing terminal and an adjustment terminal. Making the length of an EPROM drain lead pin (37A) connectable to an EPROM drain terminal (21h) that an EPROM is provided with shorter than the lengths of other lead pins and enlarging the diameter of the hermetic seal filling the through hole (23a) that the EPROM drain lead pin (37A) is inserted into prevents pulse noise from being applied to the EPROM drain terminal (21h) and the EPROM drain lead pin (37A) that is connectable to the EPROM drain terminal (21h) and makes it possible to prevent EPROM (21a) data loss and data overwriting.

(57) 要約: 書き込み端子及び調整用端子へのパルスノイズの印加によるＥＰＲＯＭのデータ消失及び書き換わりを防止することが可能な圧力センサを提供する。 ＥＰＲＯＭが具備するＥＰＲＯＭドレイン端子（２１ｈ）と接続するＥＰＲＯＭドレイン用リードピン（３７Ａ）の長さを、他のリードピンより短くし、また、ＥＰＲＯＭドレイン用リードピン（３７Ａ）が挿通される貫通孔（２３ａ）を充填するハーメチックシールの径を大きくすることによって、ＥＰＲＯＭドレイン端子（２１ｈ）とこれに接続するＥＰＲＯＭドレイン用リードピン（３７Ａ）にパルスノイズが印加されることを防止し、ＥＰＲＯＭ（２１ａ）のデータ消失及びデータの書き換わりを防ぐことが可能となる。

WO 2015/156291 A1

明　細　書

発明の名称 ： 圧力センサ

技術分野

[0001] 本発明は、ＥＰＲＯＭ及びＥＰＲＯＭへの書き込み用端子を有する圧力検出素子を具備する圧力センサに関し、特に、ＥＰＲＯＭ書き込み用端子に印加される高電圧パルスノイズ等によってＥＰＲＯＭに記憶された情報が消去されたり、書き換わったりすることを防止することが可能な圧力センサに関する。

背景技術

[0002] 従来、ＥＰＲＯＭ（Ｅｒａｓａｂｌｅ　Ｐｒｏｇｒａｍｍａｂｌｅ　Ｒｅａｄ　Ｏｎｌｙ　Ｍｅｍｏｒｙ）等の不揮発性メモリを具備する圧力検出素子が収容された受圧空間内に液体を封入し、圧力検出室に外部から加えられた圧力を液体を介して圧力検出素子に伝えることで、圧力検出素子から外部圧力に応じた電圧信号を出力する圧力センサが種々提案されている。

[0003] 上記液封入式圧力センサの一例として、特許文献１には、流体圧力をダイアフラムで受圧し、封入液を介して伝達された圧力をセンサチップ（圧力検出素子）によって検出し、検出した圧力を電圧に変換し、ボンディングワイヤによりベースの同心円上に配置された複数の電極ピン（リードピン）と接続され、配線基板を介して外部に出力する圧力センサが記載されている。

[0004] また、圧力センサの圧力検出素子から出力された電圧は、製造時や部品のばらつきによりそのまま外部出力とすることはできず、個々の圧力センサの特性に応じた補正・調整が必須となる。当該補正・調整は近年ではデジタルトリミングの手法が採用され、例えば特許文献２に記載のように、予め補正情報をリードオンリーメモリへ記憶させ、圧力計測時に記憶した情報を読み出して電圧を補正することにより行われる。

[0005] この場合、リードピンは、出力用の他、上記電圧補正用（以下「調整用」という。）のものも配設される。出力用リードピンは、配線基板に半田付け

され、圧力検出素子からの電圧信号を配線基板を介して、例えば当該圧力センサの中心から引き出される外部出力用リード線へ伝達するが、調整用リードピンは、専ら製造の際に補正情報を記憶する場合にのみ用いられ、外部出力用リード線と接続されない。また、出力用リードピンと調整用リードピンは、圧力検出素子の構造や上記調整作業のし易さを考慮し、各グループ毎に区分して配設されるのが通常である。

先行技術文献

特許文献

[0006] 特許文献1：特開２００１－４１８３８号公報

特許文献2：特開２００４－１６５２７５号公報

発明の概要

発明が解決しようとする課題

[0007] しかし、公知構造の圧力センサにおいては、ＥＰＲＯＭのデータが消失してしまう事象を生ずる場合があることが判明し、この原因を調査した結果、圧力検出素子に高電圧のパルスノイズ等が印加されることによってＥＰＲＯＭ内のデータ消失となっていたことを突き止めた。更に詳細に原因を調査すると、ＥＰＲＯＭドレイン端子に繰り返し高電圧のパルスノイズが印加されることで、フローティングゲートに蓄えられた電荷が低下し、ＥＰＲＯＭに記憶するデータにおいてビット抜けが生じる、即ち記憶データの消失が発生することがある。これによって圧力検出素子の出力信号が不正となり、結果として圧力センサが正しく動作しなくなるということが生じていることが判明した。

[0008] また、上記のようなＥＰＲＯＭに記憶するデータにおいて１が０に変わるビット抜けに加え、サージなどの外来ノイズが複数の書き込み端子や調整用端子に同時に注入されると、圧力検出素子内のＥＰＲＯＭに記憶するデータが、０から１へと書き換わってしまう現象が確認されている。

[0009] そこで、本発明は、上記課題を解決するためになされたものであって、圧

力検出素子のＥＰＲＯＭ書き込み端子に高電圧のパルスノイズが印加されてもＥＰＲＯＭに記憶される種々のデータの消失（ビットが「１」から「０」となる現象）及びデータの書き換わり（ビットが「０」から「１」となる現象）を防止することが可能な圧力センサを提供することを目的とする。

課題を解決するための手段

[0010] 上記目的を達成するため、本発明の圧力センサは、ベース、該ベースとの間で受圧空間を形成するダイアフラム及び該受圧空間内に設けられた圧力検出素子を有する圧力検出部を具備し、該圧力検出素子は、不揮発性メモリと、不揮発性メモリ書き込み用端子であるコントロールゲート端子及びドレイン端子と、調整用端子であるイネーブル端子、データ入出力端子及びシフトレジスタ用クロック入力端子を有する圧力センサであって、２つの不揮発性メモリ書き込み用端子及び３つの調整用端子のうち、少なくとも１つの端子を選択し、他の前記不揮発性メモリ書き込み用端子又は前記調整端子よりもノイズ耐性効果の高い端子とすることを特徴とする。

[0011] 上記圧力センサにおいて、前記不揮発性メモリ書き込み用端子であるコントロールゲート端子及びドレイン端子、及び前記調整用端子であるイネーブル端子、データ入出力端子及びシフトレジスタ用クロック入力端子は、夫々リードピンに接続されることを特徴とする。

[0012] 上記圧力センサにおいて、前記ノイズ耐性効果の高い端子として選択した端子に接続するリードピンを、他の端子に接続するリードピンよりも短くすることで、他の端子よりもノイズ耐性効果を高くすることを特徴とする。

[0013] 上記圧力センサにおいて、前記リードピンは、前記ベースに形成された挿通孔に挿通され、該挿通孔はハーメチックシールによって封じるよう構成され、前記挿通孔のうち、前記ノイズ耐性効果の高い端子として選択した端子と接続するリードピンを挿通する挿通孔を、他の端子と接続するリードピンを挿通する挿通孔の少なくとも１つよりも径方向に大きくし、前記ノイズ耐性効果の高い端子として選択した端子と接続するリードピンの挿通孔を封じるハーメチックシールの外形を大きくするよう構成したことを特徴とする。

[0014] 上記圧力センサにおいて、前記ノイズ耐性効果を高くする端子を、前記ドレイン端子とすることを特徴とする。

[0015] 上記圧力センサにおいて、前記ノイズ耐性効果を高くする端子を、前記コントロールゲート端子とすることを特徴とする。

[0016] 上記圧力センサにおいて、前記ノイズ耐性効果を高くする端子を、前記イネーブル端子とすることを特徴とする。

[0017] 上記圧力センサにおいて、前記ノイズ耐性効果を高くする端子を、前記データ入出力端子とすることを特徴とする。

[0018] 上記圧力センサにおいて、前記ノイズ耐性効果を高くする端子を、前記シフトレジスタ用クロック入力端子とすることを特徴とする。

発明の効果

[0019] 以上のように、本発明によれば、圧力センサの圧力検出素子が具備するＥＰＲＯＭ等の不揮発性メモリに記憶される各種データに対して、パルスノイズ等によるデータ消失及びデータ書き換わりの虞から保護することができる。

図面の簡単な説明

[0020] [図1]図１は、本発明にかかる圧力センサの一実施の形態（実施例１及び２）を示す縦断面図である。

[図2]図２は、図１のＡ－Ａ線における矢視図であって、コネクタ（３４）及びカバー（３５）を外した状態を示す。

[図3]図３は、本発明にかかる圧力センサの一実施の形態の電気回路図である。

発明を実施するための形態

実施例 １

[0021] 次に、本発明を実施するための形態について、図面を参照しながら詳細に説明する。

まず、ＥＰＲＯＭ書き込み時のビット抜け（記憶データの消失）を防止す

るための構成を実施例１に基づき説明する。

[0022] 図１に示されるように、本発明の実施例１の圧力センサ１は、内部に圧力検出素子２１を有すると共に、流体流入部２２が接続される圧力検出部２と、圧力検出部２を囲繞すると共に、圧力検出素子２１に接続される配線基板（以下「基板」という。）３１や外部出力用リード線３２を収容するコネクタ接続部３とを備える。

[0023] 圧力検出部２は、圧力検出素子２１と、ベース２３と、ベース２３に対向して配置された受け部材２４と、ベース２３と受け部材２４とで挟持されたダイアフラム２５とを備える。ベース２３とダイアフラム２５との間の受圧空間２６には、オイル等の絶縁性の液体が封入される。圧力検出素子２１は、受圧空間２６の内部でベース２３に固定され、ダイアフラム２５と対向する。受け部材２４とダイアフラム２５との間には圧力導入空間としての加圧空間２７が形成され、加圧空間２７には流体流入部２２の内部空間が連通する。

[0024] ベース２３は蓋状に形成され、ベース２３の下面には圧力検出素子２１が固定される。受け部材２４は上方が開口する皿状に形成され、中心部開口に流体流入部２２がろう付け固定される。ダイアフラム２５は、その外周縁部がベース２３の鍔部と受け部材２４の鍔部との間に挟み込まれ、これら３つの部材２３～２５は、ダイアフラム２５の外周縁部が露出する外周縁部分においてレーザー溶接等によって同時に溶接され、圧力検出部２として一体化される。受圧空間２６は、ベース２３を貫通して形成された充填孔（不図示）から液体（オイル）が注入された後、ベース２３の上面において、充填孔がボール２８によって封じられる。

[0025] 圧力検出素子２１は、例えば、ピエゾ素子であって、このピエゾ素子は、強誘電体の一種であって圧電素子とも呼ばれ、振動や圧力等の力が加わると電圧が発生し、逆に電圧が加えられると伸縮する。

[0026] 圧力検出素子２１は、図３に示すように、出力用端子と調整用端子とＥＰＲＯＭ書き込み用端子を具備する。これらの端子は圧力検出素子２１に設け

られたボンディングパッドである。出力用端子は、電源入力用のＶｃｃ端子２１ｂと、信号出力用のＶｏｕｔ端子２１ｃと、グランドを取るためのＧＮＤ端子２１ｄとから構成される。また、調整用端子は、シリアルデータ入出力のためのＤＳ端子２１ｅと、シフトレジスタ用クロック入力のためのＣＬＫ端子２１ｆと、調整用信号の有効無効を制御するためのイネーブル端子（Ｅ端子）２１ｇとから構成される。ＥＰＲＯＭ書き込み用端子はコントロールゲート端子２１ｉと、ドレイン端子２１ｈとから構成される。夫々の端子は、ベース２３に形成された貫通孔２３ａを挿通する８本のリードピンとボンディングワイヤ２９を介して電気的に接続される。リードピンは、３本の出力用リードピンであるＧＮＤ用リードピン３３Ａ、信号出力用リードピン３３Ｂ、電圧供給用リードピン３３Ｃ（これら３本のリードピン３３Ａ～３３Ｃを総じて出力用リードピンと称呼する）、同じく３本の調整用リードピンであるシリアルデータ入出力端子用リードピン３６Ａ、シフトレジスタ用クロック入力端子用リードピン３６Ｂ、イネーブル端子用リードピン３６Ｃ（これら３本のリードピン３６Ａ～３６Ｃを総じて調整用リードピンと称呼する）、及び２本のＥＰＲＯＭ書き込み用リードピンであるＥＰＲＯＭドレイン用リードピン３７Ａ、ＥＰＲＯＭコントロールゲート用リードピン３７Ｂ（これら２本のリードピン３７Ａ、３７ＢをＥＰＲＯＭ書き込み用リードピンと称呼する）から構成される。出力用リードピンは、圧力検出素子２１で検出された圧力に応じた電圧信号を外部に出力するためのものであり、調整用リードピン及びＥＰＲＯＭ書き込み用リードピンは、上述のように、製造時の電圧補正用等に用いられるものである。

[0027] また、出力用リードピン（３３Ａ～３３Ｃ）、及び調整用リードピン３６のうちの１本（３６Ｂ）は、各々の上端部が基板３１に固定される。基板３１の表面には、出力用リードピン３３Ａ～３３Ｃを夫々接続し固定するための、金属箔からなる３つの配線パターン５０が形成されると共に、調整用リードピン３６Ｂを固定するための金属箔５１が形成されている。また、基板３１にはＥＰＲＯＭ書き込み用のＥＰＲＯＭドレイン用リードピン３７Ａの

上方を露出させるために切欠部３１ａが形成されている。

[0028] ３つの配線パターン５０は、各出力用リードピン３３Ａ～３３Ｃと、コネクタ３４を介して基板３１に接続される３つの外部出力用リード線３２の各々とを接続するために形成されている。

[0029] 金属箔５１は、調整用リードピン３６Ｂを基板３１に固定するためだけに設けられており、金属箔５１に調整用リードピン３６Ｂを接続しても、調整用リードピン３６Ｂは、他のリードピンと接続されたり、外部出力用リード線と接続されたりすることはなく、これらと電気的には遮断されている。

[0030] ３本のリード線３２は、それぞれコネクタ３４を介して出力用リードピン３３Ａ～３３Ｃに接続される。一方、調整用リードピン３６Ａ～３６Ｃ及びＥＰＲＯＭ書き込み用リードピン３７Ａ、３７Ｂは、当該圧力センサ１の実使用前の調整用に使われるのみなので、リード線には接続されない。従って、図１に示されるように、各リードピンが、圧力検出素子２１を中心として略円環上に配置されており、かつ外部出力用リード線３２が圧力検出素子２１の中心軸方向（当該圧力センサ１の中心軸方向）に引き出すようにされている場合、出力用リードピン３３Ａ～３３Ｃと外部出力用リード線３２とは偏心しているから、単にこれらを基板３１で接続しただけでは、外部出力用リード線３２に引張力等が加えられたときに、出力用リードピン３３Ａ～３３Ｃに横方向の応力が加わってこれが変形し、また各出力用リードピン３３Ａ～３３Ｃを取り囲む後述のハーメチックシール２０ｄ～ｆ及び２０ｈが破壊されるおそれがある。

[0031] しかし、本実施例１のように、圧力検出素子２１（換言すれば、上記の円環の中心）に対して各出力用リードピン３３Ａ～３３Ｃと反対側に位置する調整用リードピン３６Ｂを基板３１に固定することにより、外部出力用リード線３２に引張力等が加えられても、出力用リードピン３３Ａ～３３Ｃに横方向の応力が加わることがなく、この結果、各出力用リードピン３３Ａ～３３Ｃ、調整用リードピン３６Ｂの夫々を取り囲むハーメチックシール２０ｄ～ｆ及び２０ｈが破壊されるおそれがない。

[0032] このように、出力用リードピン３３Ａ～３３Ｃだけでなく、本来、基板３１に固定する必要がない調整用リードピン３６Ｂを基板３１に固定することによって、出力用リードピン３３Ａ～３３Ｃ、基板３１及び調整用リードピン３６Ｂの全体構造の強度が高まり、出力用リードピン３３Ａ～３３Ｃの周りの構造上の脆弱性を改善することができる。

[0033] 図１に示すように、ＥＰＲＯＭ書き込み用リードピンの１つであるＥＰＲＯＭドレイン用リードピン３７Ａは、ベース２３から突出する部分を他のリードピン３３Ａ～３３Ｃ、３６Ａ～３６Ｃ及び３７Ｂよりも短く形成している。この場合、リードピン３７Ａは、予め他のリードピンよりも短いものを準備して、これにハーメチックシールをしても良いが、他のリードピンと同じ長さのものを準備し、これにハーメチックシールをした後、ＥＰＲＯＭ２１ａに対する調整作業を経てから切断する様にしても良い。これによってＥＰＲＯＭドレイン用リードピン３７Ａがベース２３から突出した部分に対して外部からの放射パルスノイズの影響を低減することができる。なお、リードピン３７Ａ以外のリードピンをリードピン３７Ａと同様に短くしても良い。

[0034] ベース２３の貫通孔２３ａは、出力用リードピン３３Ａ～３３Ｃ及び調整用リードピン３６Ａを挿通させた後、ハーメチックシール２０ａ～ｈによって液体（オイル）漏れがないように封じられる。基板３１には、コネクタ３４が取り付けられ、圧力検出素子２１からの電圧信号は、ボンディングワイヤ２９、出力用リードピン３３、基板３１及びコネクタ３４を介して外部出力用リード線３２から外部へと取り出される。

[0035] 図２に示すように、このハーメチックシール２０ａ～ｈにおいて、ＥＰＲＯＭ書き込み用リードピンであるＥＰＲＯＭドレイン用リードピン３７Ａを挿通する貫通孔２３ａは、他の貫通孔２３ａよりも径方向に大きく形成される。従ってハーメチックシール２０ａを他のハーメチックシール２０ｂ～２０ｈよりも径方向に厚みを持たせることができる。ＥＰＲＯＭドレイン３７Ａのハーメチックシール２０ａの外形を大きくすることによって、ベース２

３とリードピン３７Ａとの絶縁距離が長くなるため、ＥＰＲＯＭドレイン３７Ａに印加されるパルスノイズを低減することが可能となる。

[0036] コネクタ接続部３は、ベース２３に外側から嵌合して受け部材２４の側方を覆うように圧力検出部２を収容するカバー３５を備える。カバー３５は、基板３１及びコネクタ３４を覆うコネクタケースとしても機能する。このカバー３５は、ＰＰＥ等の合成樹脂製で形成され、コネクタ３４を覆う上端部は、外部出力用リード線３２を囲繞するように縮径され、圧力検出部２を収容する下端部側は、筒状スカート状に延びる大径状に形成される。

[0037] カバー３５は、大径端部側において、その内周側にベース２３の外径と略同径の環状段部３５ａが形成され、ベース２３は、その外径角部である環状角部２３ｂにおいて環状段部３５ａに嵌合座着するように載置される。

[0038] カバー３５の内部空間は、カバー３５に装入されたベース２３で区切られ、空間４１が形成される。出力用リードピン３３と、調整用リードピン３６と、ＥＰＲＯＭ書き込み用リードピン３７と、基板３１と、コネクタ３４と、外部出力用リード線３２とは、空間４１に収容される。空間４１には、カバー３５や外部出力用リード線３２との接着性及び弾性の大きいウレタン樹脂等の接着剤が充填され、その後、硬化される。この接着剤は、出力用リードピン３３Ａ～３３Ｃ、調整用リードピン３６Ａ～３６Ｃ、ＥＰＲＯＭ書き込み用リードピン３７Ａ及び３７Ｂ、基板３１、コネクタ３４及び外部出力用リード線３２が埋設状態になるように空間４１に充填されるので、基板３１やコネクタ３４等の部品に対して封止機能を奏する。

[0039] また、この接着剤の硬化にはある程度の時間を要するが、接着剤の硬化に至るまでの間に外部出力用リード線に引張力等が加えられても、前述のように、リードピンの変形やハーメチックシール２０ａ～ｈの破壊が防止される。もちろん、接着剤の硬化後も上記変形や破壊の防止効果は達成される。また、受け部材２４とカバー３５とにより形成される空間４２も、樹脂等で封止される。

[0040] 上記構成を有する圧力センサ１は、流体流入部２２から流入した流体の圧

力変化によって加圧空間２７の圧力が変化し、ダイアフラム２５を変形させる。ダイアフラム２５の変形により受圧空間２６の内部に封入されている液体（オイル）の圧力が変化し、その圧力変化が圧力検出素子２１へ伝播する。圧力検出素子２１により検出された圧力は、電圧に変換され、その際、圧力検出素子２１の内部に設けられた電子回路により、圧力センサ１の特性に応じた所定の電圧補正がなされる。補正後の電圧信号は、ボンディングワイヤ２９、出力用リードピン３３Ａ～３３Ｃ、基板３１及びコネクタ３４を介して外部出力用リード線３２へ伝送される。

[0041] なお、上記実施例１において、ＥＰＲＯＭドレイン用リードピン３７Ａを短くする構成と、ＥＰＲＯＭドレイン用リードピン３７Ａを挿通する貫通孔を充填するハーメチックシール２０ａの外形を大きくする構成とを同時に備えるものとして説明したが、これらの構成を個別に備えたとしても何ら問題ない。例えばＥＰＲＯＭドレイン用リードピン３７Ａを他のリードピンと同等の長さとし、ＥＰＲＯＭドレイン用リードピン３７Ａを挿通する貫通孔のハーメチックシール２０ａの外径を大きくする構成としてもよい。逆にＥＰＲＯＭドレイン用リードピン３７Ａを短くし、ハーメチックシール２０ａの外径を他のハーメチックシールと同等とする構成としてもよい。各々の構成を夫々単独に備えた圧力センサであっても、パルスノイズの印加を抑制し、ＥＰＲＯＭのデータ消失を防止する効果を発揮することが可能である。

[0042] また、上記実施例１においては、３本の調整用リードピン３６Ａ～３６Ｃのうちのシフトレジスタ用クロック入力端子用リードピン３６Ｂを基板３１に固定したが、調整用リードピン３６Ａ～３６Ｃ及びＥＰＲＯＭ書き込み用リードピン３７Ａ、３７Ｂのいずれか一つのみを基板３１に固定してもよく、また、３本の調整用リードピン３６Ａ～３６Ｃ及び２本のＥＰＲＯＭ書き込み用リードピン３７Ａ、３７Ｂのうち３本以上を基板３１に固定してもよい。但し、ＥＰＲＯＭドレイン用リードピン３７Ａを短くする構成において、これを基板３１の固定に用いることはできない。

[0043] さらに配線基板３１には切欠部３１ａが設けられるものとして説明したが

、本発明は特にこれのみに限定されることはなく、切欠部３１ａを設けずに配線基板３１をリードピン３７Ａの上方に延長してもよい。この場合、リードピン３７Ａを他のリードピンと同じ長さにする場合はリードピン３６Ｂと同様に、リードピン３７Ａの絶縁性を保ちつつ配線基板３１に固定しても良い。

さらにまた、配線基板３１をリードピン３６Ａ、３７Ｂ、３６Ｃの上方に延長する様にして、それらリードピンの絶縁性を保ちつつ配線基板３１に固定しても良いことは当然である。

さらにまた、前述の説明においては、圧力検出部２は、圧力検出素子２１と、ベース２３と、ベース２３に対向して配置された受け部材２４と、ベース２３と受け部材２４とで挟持されたダイアフラム２５とを備えるものとしたが、本発明はこれのみに限定されることはなく、ベース２３（あるいは圧力検出素子２１を支持する部材）にダイアフラムを適宜の手法（例えば溶接）により固着し圧力検出部を構成し、受け部材２４を省略するようにしても良い。

実施例 2

[0044] 上記実施例１は、ＥＰＲＯＭ書き込み時のビット抜けを防止するための構成であるが、ＥＰＲＯＭ書き込み用端子及び調整用端子に同時に同種のノイズが印加されると、ＥＰＲＯＭ２１ａ内の「０」であるデータが「１」に書き換わる現象が発生することがある。以下、この圧力センサにおけるＥＰＲＯＭ内データの書き換わり現象の防止構造について説明する。

[0045] 上記実施例１では、ＥＰＲＯＭのデータ消失を防止する構成として、ドレイン端子２１ｈに接続するＥＰＲＯＭドレイン用リードピン３７Ａの長さを短くする構成や、リードピン３７Ａを挿通する貫通孔を充填するハーメチックシール２０ａの外形を大きくする構成、またはその両方を備える構成を示した。

[0046] それに対し、本実施例２におけるＥＰＲＯＭ内データの書き換わり防止構造は、３つの調整用端子（すなわちシリアルデータ入出力のためのＤＳ端子

２１ｅ、シフトレジスタ用クロック入力のためのＣＬＫ端子２１ｆ、及び調整用信号の有効無効を制御するためのイネーブル端子（Ｅ端子）２１ｇ）並びに２つのＥＰＲＯＭ書き込み用端子（ドレイン端子２１ｈ及びコントロールゲート端子２１ｉ）のそれぞれと接続する５本のリードピン３６Ａ、３６Ｂ及び３６Ｃ、並びに３７Ａ及び３７Ｂの少なくとも何れか１つに対して、長さを短くする構成や、当該リードピンを挿通する貫通孔を充填するハーメチックシールの外形を大きくし、少なくとも１本以上のリードピンのノイズ耐性を高めることで、他のリードピンと相違するよう構成するものである。具体的な構造については先の実施例１と同様であるため、その説明を省略する。

[0047] このような構成とすることで、圧力検出素子２１が有するＥＰＲＯＭ書き込み用端子及び調整用端子に同時に同種のノイズが印加されたとしても、ノイズ耐性効果が異なる（あるいはノイズ耐性効果が高い）リードピンが１つ以上存在することから、当該リードピンからのノイズは圧力検出素子２１の各端子に注入されにくくすることができるので、当該リードピンと接続する圧力検出素子２１の端子に印加されるノイズは、他のリードピンと接続する端子に印加されるノイズとは別種のものとなり、ＥＰＲＯＭ２１ａ内のデータの書き換わりを防ぐことが可能となる。

[0048] 尚、少なくとも１つのリードピンの寸法を、他のリードピンの寸法と変えることで同時に同種のノイズが各リードピンに印加されることを防止することが可能であるため、１つ以上のリードピンを他のリードピンよりも長くすることでも、同様の効果を得ることができる。しかしながらリードピンを長くすることは多様なノイズのアンテナとなってしまい、その影響を受けやすくしてしまうことから、リードピンの長さを変える場合は、他のリードピンよりも短くするよう構成することが望ましい。また、短くするリードピンは多い方がＥＰＲＯＭ２１ａ内のデータの書き換わりを効果的に防止することが可能となる。

[0049] 上記各実施例からも分かる通り、ノイズ耐性効果を高くする端子をドレイ

ン端子２１ｈとすることで、パルスノイズ印加によるデータのビット抜けと、データの書き換わりの双方を防止することが可能である。当然、コントロールゲート端子２１ｉ、Ｅ端子２１ｇ、ＤＳ端子２１ｅ、ＣＬＫ端子２１ｆ、Ｅ端子２１ｇの何れかのノイズ耐性効果を高くすることで、データの書き換わりを防止する構成としてもよい。さらにまた、ノイズ耐性効果を高くする端子として、ドレイン端子２１ｈと、コントロールゲート端子２１ｉ、ＤＳ端子２１ｅ、ＣＬＫ端子２１ｆ、及びＥ端子２１ｇの少なくとも１つとを選択しても良い。

符号の説明

[0050] １　圧力センサ

２　圧力検出部

３　コネクタ接続部

２０ａ～２０ｈ　ハーメチックシール

２１　圧力検出素子

２１ａ　ＥＰＲＯＭ（不揮発性メモリ）

２１ｂ、２１ｃ、２１ｄ　出力用端子

２１ｅ、２１ｆ、２１ｇ　調整用端子

２１ｈ、２１ｉ　ＥＰＲＯＭ書き込み用端子

２２　流体流入部

２３　ベース

２３ａ　貫通孔

２３ｂ　環状角部

２４　受け部材

２５　ダイアフラム

２６　受圧空間

２７　加圧空間

２８　ボール

２９　ワイヤ

３１　配線基板

３１ａ　切欠部

３２　外部出力用リード線

３３Ａ　ＧＮＤ用リードピン

３３Ｂ　信号出力用リードピン

３３Ｃ　電圧供給用リードピン

３４　コネクタ

３５　カバー

３５ａ　環状段部

３６Ａ　シリアルデータ入出力端子用リードピン

３６Ｂ　シフトレジスタ用クロック入力端子用リードピン

３６Ｃ　イネーブル端子用リードピン

３７Ａ　ＥＰＲＯＭドレイン用リードピン

３７Ｂ　ＥＰＲＯＭコントロールゲート用リードピン

３８Ａ　ＧＮＤ用接続端子

３８Ｂ　電圧供給用接続端子

３８Ｃ　信号出力用接続端子

４１　空間

４２　空間

５０　配線パターン

５１　金属箔

請求の範囲

[請求項1] ベース、該ベースとの間で受圧空間を形成するダイアフラム及び該受圧空間内に設けられた圧力検出素子を有する圧力検出部を具備し、

該圧力検出素子は、不揮発性メモリと、不揮発性メモリ書き込み用端子であるコントロールゲート端子及びドレイン端子と、調整用端子であるイネーブル端子、データ入出力端子及びシフトレジスタ用クロック入力端子を有する圧力センサであって、

２つの不揮発性メモリ書き込み用端子及び３つの調整用端子のうち、少なくとも１つの端子を選択し、他の前記不揮発性メモリ書き込み用端子又は前記調整端子よりもノイズ耐性効果の高い端子とすることを特徴とする圧力センサ。

[請求項2] 前記不揮発性メモリ書き込み用端子であるコントロールゲート端子及びドレイン端子、及び前記調整用端子であるイネーブル端子、データ入出力端子及びシフトレジスタ用クロック入力端子は、夫々リードピンに接続されることを特徴とする請求項１記載の圧力センサ。

[請求項3] 前記ノイズ耐性効果の高い端子として選択した端子に接続するリードピンを、他の端子に接続するリードピンよりも短くすることで、他の端子よりもノイズ耐性効果を高くすることを特徴とする請求項２記載の圧力センサ。

[請求項4] 前記リードピンは、前記ベースに形成された挿通孔に挿通され、該挿通孔はハーメチックシールによって封じるよう構成され、

前記挿通孔のうち、前記ノイズ耐性効果の高い端子として選択した端子と接続するリードピンを挿通する挿通孔を、他の端子と接続するリードピンを挿通する挿通孔の少なくとも１つよりも径方向に大きくし、前記ノイズ耐性効果の高い端子として選択した端子と接続するリードピンの挿通孔を封じるハーメチックシールの外形を大きくするよう構成したことを特徴とする請求項２又は３に記載の圧力センサ。

[請求項5] 前記ノイズ耐性効果を高くする端子を、前記ドレイン端子とするこ

とを特徴とする請求項１乃至４の何れか一項記載の圧力センサ。

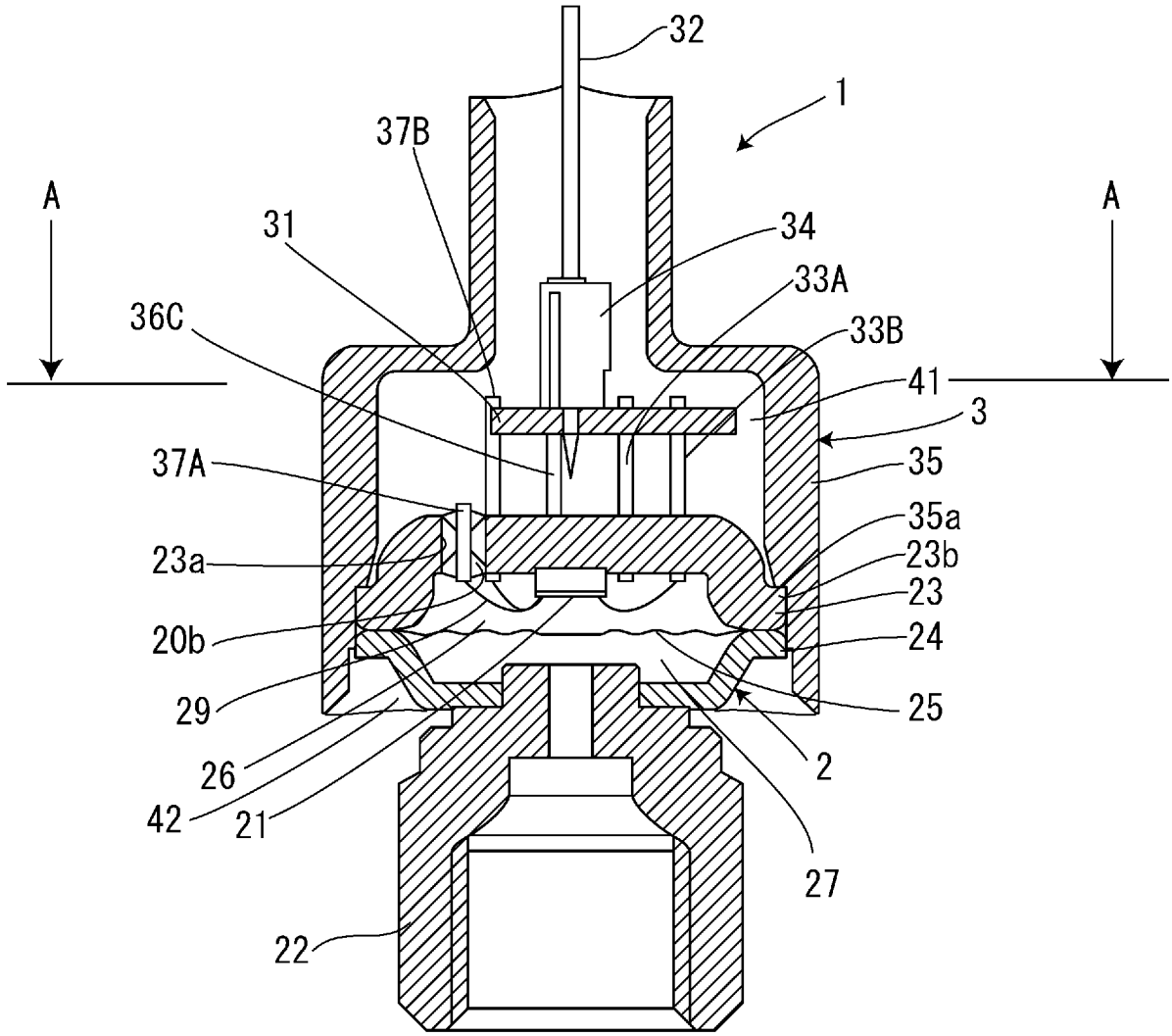
[請求項6] 前記ノイズ耐性効果を高くする端子を、前記コントロールゲート端子とすることを特徴とする請求項１乃至４の何れか一項記載の圧力センサ。

[請求項7] 前記ノイズ耐性効果を高くする端子を、前記イネーブル端子とすることを特徴とする請求項１乃至４の何れか一項記載の圧力センサ。

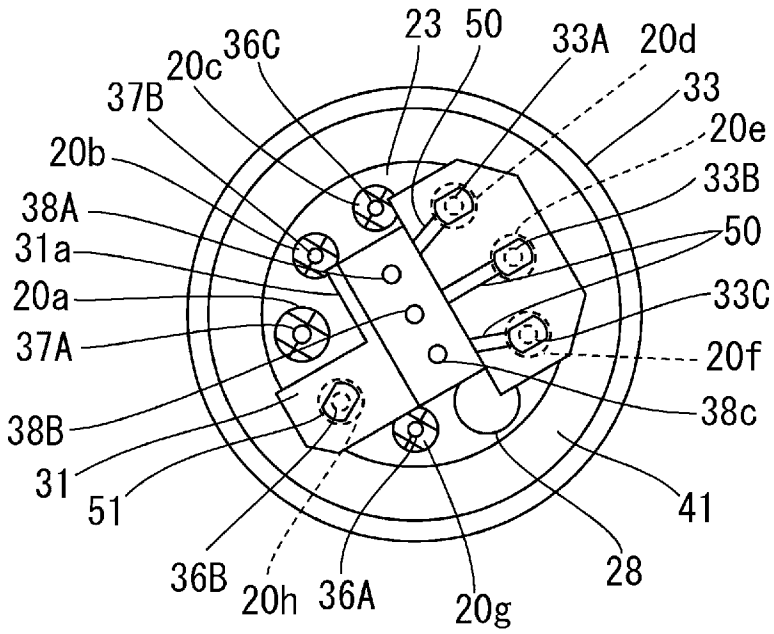
[請求項8] 前記ノイズ耐性効果を高くする端子を、前記データ入出力端子とすることを特徴とする請求項１乃至４の何れか一項記載の圧力センサ。

[請求項9] 前記ノイズ耐性効果を高くする端子を、前記シフトレジスタ用クロック入力端子とすることを特徴とする請求項１乃至４の何れか一項記載の圧力センサ。

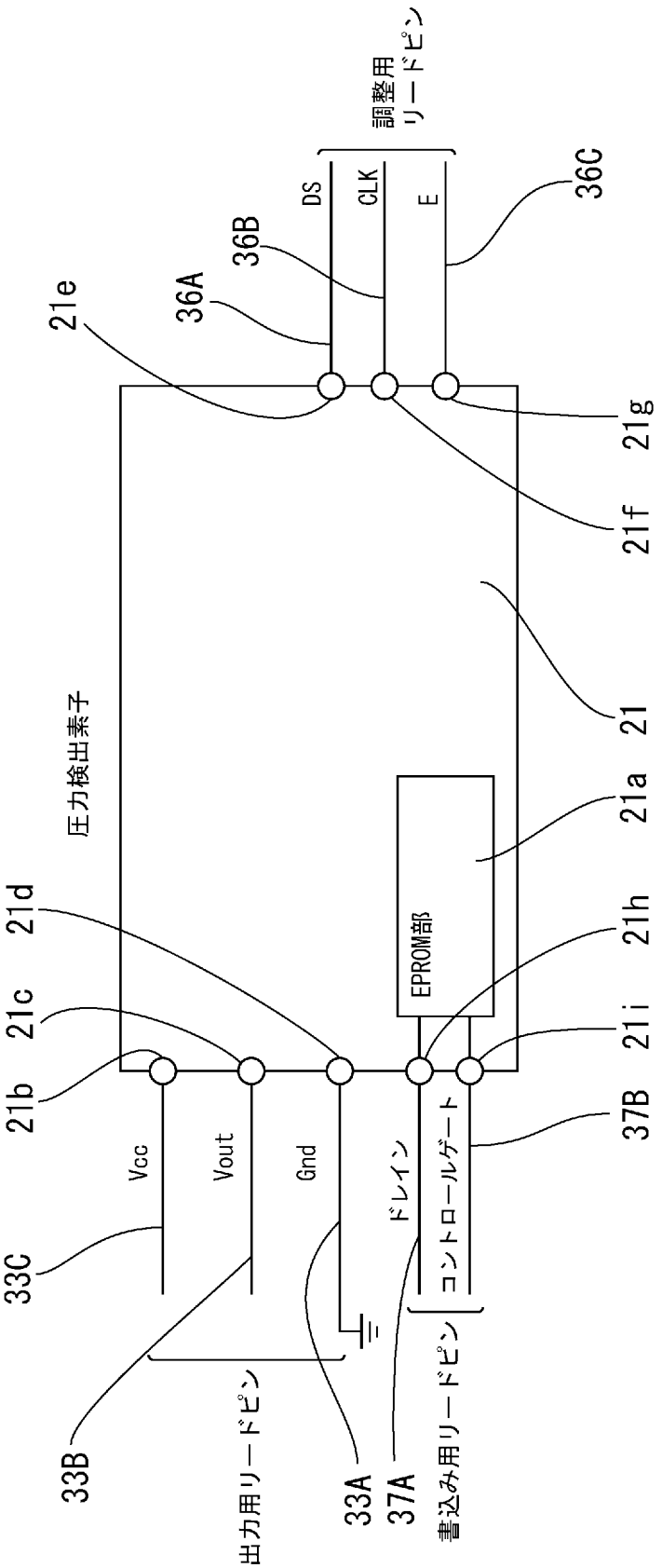
[図1]


32
1
37B
A
A
31
34
33A
36C
33B
41
3
37A
35
35a
23a
23b
23
20b
24
29
25
26
2
42
21
27
22

[図2]


23
50
33A
20d
36C
20c
37B
33
20e
20b
33B
38A
50
31a
20a
33C
37A
20f
38c
38B
31
51
41
28
36B
20h
36A
20g

[図3]


調整用
リードピン
DS
CLK
E
36C
36B
36A
21e
21g
21f
21
21a
EPROM部
21h
21i
37B
21d
21c
21b
圧力検出素子
Vcc
Vout
Gnd
ドレイン
コントロールゲート
33C
33B
33A
37A
出力用リードピン
書込み用リードピン

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/060881

A. CLASSIFICATION OF SUBJECT MATTER
G01L9/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G01L9/00, G01L19/06, G01L19/14, H01L27/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2004-165275 A (Renesas Technology Corp., Mitsubishi Electric Engineering Co., Ltd.), 10 June 2004 (10.06.2004), paragraphs [0013] to [0026]; fig. 1 (Family: none)	1-3,5-9 4
Y A	JP 2005-308503 A (Toyoda Machine Works, Ltd.), 04 November 2005 (04.11.2005), entire text; all drawings (Family: none)	1-3,5-9 4
Y A	JP 2003-270069 A (Denso Corp.), 25 September 2003 (25.09.2003), entire text; all drawings (Family: none)	3,5-9 4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
25 June 2015 (25.06.15)	07 July 2015 (07.07.15)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/060881

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 4-118974 A (Fujitsu Ltd., Fujitsu VLSI Ltd.), 20 April 1992 (20.04.1992), page 3, upper left column, line 12 to upper right column, line 11 (Family: none)	5-9 4

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０６０８８１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G01L9/00(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G01L9/00, G01L19/06, G01L19/14, H01L27/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2004-165275 A (株式会社ルネサステクノロジ、三菱電機エンジニアリング株式会社) 2004.06.10, 段落 0013-0026, 図 1 (ファミリーなし)	1-3, 5-9 4
Y A	JP 2005-308503 A (豊田工機株式会社) 2005.11.04, 全文, 全図 (ファミリーなし)	1-3, 5-9 4
Y A	JP 2003-270069 A (株式会社デンソー) 2003.09.25, 全文, 全図 (ファミリーなし)	3, 5-9 4

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２５．０６．２０１５	０７．０７．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｆ　９３０３
山下　雅人
電話番号　０３－３５８１－１１０１　内線　３２１６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 4-118974 A (富士通株式会社、富士通ヴイエルエスアイ株式会社)	5-9
A	1992.04.20, 第3頁左上欄12行-右上欄11行（ファミリーなし）	4