(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 10 月 3 日(03.10.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/146446 A1

(51) 国際特許分類:
H01L 21/28 (2006.01) *H01L 29/12* (2006.01)
H01L 21/336 (2006.01) *H01L 29/78* (2006.01)

(21) 国際出願番号: PCT/JP2013/057740

(22) 国際出願日: 2013 年 3 月 18 日(18.03.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-081906 2012 年 3 月 30 日(30.03.2012) JP

(71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 Kanagawa (JP). 独立行政法人産業技術総合研究所(NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒1008921 東京都千代田区霞が関１丁目３番１号 Tokyo (JP).

(72) 発明者: 辻 崇(TSUJI, Takashi); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP). 木下 明将(KINOSHITA, Akimasa); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP). 福田 憲司(FUKUDA, Kenji); 〒3058569 茨城県つくば市小野川１６－１ 独立行政法人産業技術総合研究所内 Ibaraki (JP).

(74) 代理人: 酒井 昭徳(SAKAI, Akinori); 〒1006020 東京都千代田区霞が関３丁目２番５号 霞が関ビルディング２０階 酒井総合特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

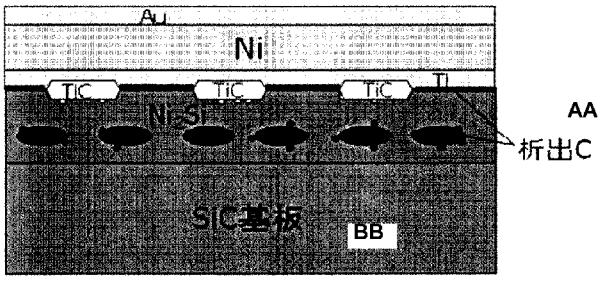
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SILICON CARBIDE SEMICONDUCTOR ELEMENT AND METHOD FOR PRODUCING SAME

(54) 発明の名称 : 炭化珪素半導体素子及びその製造方法



AA Precipitated C
BB SiC substrate

(57) **Abstract**: The Ni_2Si layer and the TiC layer formed by sintering after depositing a thin layer formed from Ni and a thin film formed from Ti on a silicon carbide substrate are such that the TiC layer is precipitated on the surface of the Ni_2Si layer. Furthermore, a multilayer thin film containing a Ti layer as the first thin film and an Ni layer as the second thin film is formed on this TiC layer surface. The composition ratio of C derived from the TiC is 15% or greater at the interface between the TiC layer and the Ti layer of the multilayered thin film. As a result, provided is a silicon carbide semiconductor element with which peeling does not occur during wafer dicing or after the pickup from the dicing tape that is performed after dicing.

(57) 要約:

[続葉有]

WO 2013/146446 A1

炭化珪素基板上に、Ｎｉから成る薄層及びＴｉから成る薄層を堆積した後のシンタリングによって形成されたＮｉ$_2$Ｓｉ層及びＴｉＣ層が、ＴｉＣ層がＮｉ$_2$Ｓｉ層の表面に析出する構造となっている。さらに、このＴｉＣ層表面に、第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜が形成された構造を有する。前記ＴｉＣ層と前記多層薄膜のＴｉ層との界面においてＴｉＣ由来のＣ組成比を１５％以上とする。これにより、ウェハダイシングとそれに引き続くダイシングテープからのピックアップ後にも剥離を生ずることのない炭化珪素半導体素子を提供することができる。

明　細　書

発明の名称 ： 炭化珪素半導体素子及びその製造方法

技術分野

[0001] 本発明は、半導体材料として炭化珪素（以下「ＳｉＣ」ともいう）を用いた半導体素子、特におもて側から裏側に電流を流す縦型パワーデバイス半導体素子及びその製造方法に関する。

背景技術

[0002] 炭化珪素半導体は、シリコン半導体と比較して大きなバンドギャップを持つため、高い絶縁破壊電界強度を有する。炭化珪素半導体では、導通状態における抵抗であるオン抵抗は、その絶縁破壊電界強度の３乗に逆比例する。このため、例えば広く用いられている４Ｈ型と呼ばれる炭化珪素半導体においては、そのオン抵抗をシリコン半導体の数１００分の１に抑制することができる。したがって、炭化珪素半導体を用いた半導体素子は、放熱が容易となる大きな熱伝導度の特性ともあいまって、次世代の低損失な電力用半導体素子としての期待されている。

[0003] 電力用半導体素子では、電流をウェハのおもて側から裏側に流す縦型構造を取る場合が一般的である。電極パッドの素子の総面積に対する割合は無視できないため、一つの電極をウェハ裏面に形成することで、同じ電流をより小さな面積で実現できることが主な理由である。裏面電極は半田層を介してＤＢＣ（Ｄｉｒｅｃｔ　Ｂｏｎｄｅｄ　Ｃｏｐｐｅｒ）と呼ばれる銅（Ｃｕ）板に接着される。一方、おもて面電極は超音波によりアルミニウム（ＡｌＩ）ワイヤーの一端にワイヤーボンディングされ、ＡｌＩワイヤーの他端はＤＢＣに接着される。

[0004] このような電力用半導体素子の裏面電極には大きく二つの性能が求められる。一つは金属／半導体界面でのオーミック接触抵抗を低減することであり、もう一つは半田層との密着強度を高めることである。低いオーミック接触抵抗に対しては、ウェハ裏面にニッケル（Ｎｉ）を堆積した後に還元雰囲気

中で９００℃以上の温度でシンタリングすることにより、ニッケルシリサイド（Ni_2Si）層を形成すると良いことが知られている。Ni_2Si層を形成することで、基板（ウェハ）濃度$10^{19}cm^{-3}$に対して、接触抵抗が$10^{-7}\Omega cm^2$の良好な値が得られている（例えば、下記非特許文献１参照）。

[0005] しかしながら、上記の方法では、下記式（１）の反応式からも分かるようにグラファイト構造をしたカーボンが最表面に形成されてしまう。このグラファイトの一部はエネルギー的に安定なNi_2Si層表面に析出する。

[0006] $SiC+2Ni \rightarrow Ni_2Si+C$・・・（１）

[0007] 図２は、ＳｉＣ基板上にＮｉを堆積した後にシンタリングすることによりオーミック層を形成した段階での層構成を模式的に示す図である。図２に示すように、オーミック層を形成した段階では、オーミック層の表面側（露出面側）から、グラファイト層／Ni_2Si層／ＳｉＣ基板という構造となっている。半田との接着のために、例えばチタン（Ｔｉ）、Ｎｉ、金（Ａｕ）を順次堆積した多層膜をこのオーミック層上に形成するが、オーミック層の最表面に析出したグラファイト層のために多層膜の剥離が発生することが知られている（例えば、下記非特許文献２参照）。

[0008] このグラファイト層による多層膜の剥離を抑制する対策の一つとして、ＳｉＣ基板上にＮｉのみならずＴｉも堆積した上で、炭化珪素半導体とのオーミック接触を得るため（オーミック層を形成するため）の上記シンタリングを実施してオーミック層を形成した後に、オーミック層上に多層膜を形成する方法が提案されている（例えば、下記特許文献１参照）。Ｎｉは炭素（Ｃ）よりＳｉとの反応エンタルピーが低く、逆にＴｉはＳｉよりＣとの反応エンタルピーが低い。このため、以下の式（２）に示されるようにＳｉＣから放出されるカーボンはＴｉとの反応によりＴｉＣに変換される。

[0009] $SiC+2Ni+Ti \rightarrow Ni_2Si+TiC$・・・（２）

[0010] 図３は、ＳｉＣ基板上にＮｉ及びＴｉを堆積した後にシンタリングすることによりオーミック層を形成した段階での層構成を模式的に示す図である。この場合のオーミック層を形成した段階でのオーミック層の表面側からの層

構成は、図３に示すように、ＴｉＣ層／Ni_2Si層／ＳｉＣ基板となっている（例えば、下記非特許文献３参照）。このＴｉＣ層上に、例えばＴｉ、Ｎｉ、Ａｕを順次堆積した多層膜を形成することで、オーミック層と多層膜との密着性は非常に良好となる。

先行技術文献

特許文献

[0011] 特許文献1：特開２００６－３４４５８８号公報

非特許文献

[0012] 非特許文献1：Ｓ．Ｔａｎｉｍｏｔｏ，ｅｔ ａｌ．，Ｍａｔｅｒｉａｌｓ ｓｃｉｅｎｃｅ Ｆｏｒｕｍ，Ｖｏｌｓ．３８９－３９３ （２００２）ｐ．８７９

非特許文献2：Ｓ．Ｔａｎｉｍｏｔｏ ｅｔ ａｌ．，Ｐｈｙｓ．Ｓｔａｔｕｓ ＳｏｌｉｄｉＡ ２０６，Ｎｏ．１０，ｐｐ．２４１７－２４３０ （２００９）

非特許文献3：Ｍ．Ｌｅｖｉｔ ｅｔ ａｌ．，Ｊ．Ａｐｐｌ．Ｐｈｙｓ．，Ｖｏｌ．８０，Ｎｏ．１ （１９９６） ｐｐ．１６７－１７３

発明の概要

発明が解決しようとする課題

[0013] しかしながら、実際の素子製造工程では、オーミック層形成後、直ちにＴｉ、Ｎｉ、Ａｕから成る３層膜を形成するわけではなく、その間には素子の種類によって様々な工程が存在する。

[0014] 例えば、ショットキーバリアダイオードを例とすると、オーミック層（ＴｉＣ層＋Ni_2Si層）形成後の工程は、ウェハおもて面側の、ショットキーコンタクトホール形成、ショットキーメタル形成、Ａｌ－Ｓｉメタル形成、ポリイミド層形成となる。オーミック層形成工程が、これらの工程の前に実施される理由は、オーミック層のシンタリング温度が９００℃以上と高いためである。また、Ｔｉ、Ｎｉ、Ａｕから成る３層膜が前工程（オーミック層

形成工程、ウェハおもて面側に行う上記各工程及び３層膜形成工程を含む工程）の最後に実施される理由は、Ａｕの製造ライン内へのクロスコンタミネーションを防止するためである。以降、前工程の最後に堆積されるＴｉ、Ｎｉ、Ａｕから成る３層膜のことを、「裏面３層メタル」と呼ぶこととする。

[0015] 本発明者らが検討した結果、オーミック層形成後、裏面３層メタルを形成する前に、ショットキーコンタクトホール形成、ショットキーメタル形成、ＡｌーＳｉメタル形成、ポリイミド層形成等の工程を実施した場合、前述のようにNi_2Si層とその上にＴｉＣ層とを析出するようにオーミック層を形成して裏面電極を構成したにも拘わらず、ウェハダイシングとそれに引き続くダイシングテープ（粘着力０．２Ｎ／２０ｍｍ）からのピックアップ後に、裏面３層メタルの剥離が発生するという問題があることが判明した。

[0016] 本発明は、こうした問題を鑑みてなされたものであって、ウェハダイシングとそれに引き続くダイシングテープからのピックアップ後にも裏面電極の剥離を生ずることのない炭化珪素半導体素子及びその製造方法を提供することを目的とするものである。

課題を解決するための手段

[0017] 本発明者らは、上記目的を達成すべく鋭意研究を重ねた結果、炭化珪素基板上にＮｉから成る薄層及びＴｉを含む薄層を堆積した後にシンタリングによって形成されるNi_2Si層及びＴｉＣ層から成る薄膜（オーミック層）が、表面にＴｉＣ層が析出する構造となっており、さらにこのＴｉＣ層表面に第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜が順次堆積された裏面電極構造において、ＴｉＣ層と多層薄膜のＴｉ層との界面におけるＴｉＣ由来のＣ組成比が１５％以上となるようにすればよいという知見を得た。

[0018] また、上記の裏面電極構造の形成において、炭化珪素半導体とのオーミック接触を得るためのシンタリング前に堆積されるＴｉから成る薄層及びＮｉから成る薄層の膜厚比がＴｉ／Ｎｉ＝０．２～０．６７となるようにすればよいことも判明した。

[0019] さらに、上記に記載の裏面電極構造において、ＴｉＣ層を表面側とするＮｉ$_2$Ｓｉ層及びＴｉＣ層から成る薄膜（オーミック層）を形成する工程と、オーミック層上に第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜を順次堆積する工程との間に、ＴｉＣ層上にＴｉ薄膜を堆積する工程を入れるとよいことも判明した。

[0020] 本発明はこれらの知見に基づいて完成に至ったものであり、本発明によれば、以下の発明が提供される。

[0021] 上記課題を解決し、本発明の目的を達成するため、この発明にかかる炭化珪素半導体素子は、次の特徴を有する。炭化珪素基板上に設けられた、Ｎｉから成る薄層及びＴｉから成る薄層を堆積した後のシンタリングによって形成されたＮｉ$_2$Ｓｉ及びＴｉＣから成る薄膜が、前記ＴｉＣが表面に析出して形成されたＴｉＣから成る層を有する構造となっている。さらに前記ＴｉＣから成る層の表面に第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜が形成された構造を有している。そして、前記ＴｉＣから成る層と、前記多層薄膜のＴｉ層と、の界面において、前記ＴｉＣから成る層に由来するＣ組成比が１５％以上である。

[0022] 上記課題を解決し、本発明の目的を達成するため、この発明にかかる炭化珪素半導体素子の製造方法は、上述した炭化珪素半導体素子の製造方法であって、次の特徴を有する。まず、炭化珪素基板上にＮｉから成る薄層及びＴｉから成る薄層を堆積する工程（Ａ）を行う。前記薄層を堆積する工程（Ａ）の後に、シンタリングを行い、前記炭化珪素基板上にＮｉ$_2$Ｓｉ及びＴｉＣから成る薄膜を、前記ＴｉＣが表面に析出しＴｉＣから成る層を形成するように形成する工程（Ｂ）を行う。さらに、前記ＴｉＣなら成る層の表面に、第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜を形成する工程（Ｃ）を行う。そして、前記薄層を堆積する工程（Ａ）において、堆積される前記Ｔｉから成る薄層及び前記Ｎｉから成る薄層の膜厚比（Ｔｉ／Ｎｉ）を０．２５～０．６７にする。

[0023] この発明にかかる炭化珪素半導体素子の製造方法は、上述した発明におい

て、前記シンタリングを行う工程（Ｂ）と、前記多層薄膜を形成する工程（Ｃ）との間に、Ｔｉから成る薄膜を堆積する工程（Ｄ）を有することを特徴とする。

発明の効果

[0024] 本発明にかかる炭化珪素半導体素子及びその製造方法によれば、ウェハダイシングとそれに引き続くダイシングテープからのピックアップ後にも裏面電極の剥離を生ずることのない炭化珪素半導体素子を得ることができるという効果を奏する。

図面の簡単な説明

[0025] [図1]図１は、本発明の炭化珪素半導体素子の一実施形態の層構成を模式的に示す図である。

[図2]図２は、ＳｉＣ基板上にＮｉを堆積した後にシンタリングすることによりオーミック層を形成した段階での層構成を模式的に示す図である。

[図3]図３は、ＳｉＣ基板上にＮｉ及びＴｉを堆積した後にシンタリングすることによりオーミック層を形成した段階での層構成を模式的に示す図である。

[図4-1]図４－１は、Ｘ線光電子分光法（ＸＰＳ）にて、ウェハの剥離界面近傍での各元素の深さ方向のプロファイルを測定した図である。

[図4-2]図４－２は、Ｘ線光電子分光法（ＸＰＳ）にて、ウェハの密着した部分の各元素の深さ方向のプロファイルを測定した図である。

[図5-1]図５－１は、ＸＰＳによる、Ｃ１ｓスペクトルを示す図である。

[図5-2]図５－２は、ＸＰＳによる、Ｔｉ２ｐスペクトルを示す図である。

[図5-3]図５－３は、ＸＰＳによる、Ｏ１ｓスペクトルを示す図である。

[図6]図６は、Ｔｉ（上段）及びＮｉ（下段）のＡＥＳマッピング（１０μｍ）の推移を示す図である。

[図7-1]図７－１は、炭化珪素半導体とのオーミック接触を得るためのシンタリング直後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。

[図7-2]図７－２は、アンモニア過水処理後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。

[図7-3]図７－３は、リン硝酢酸エッチング後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。

[図7-4]図７－４は、ＢＨＦエッチング後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。

[図8]図８は、オーミック層と裏面３層メタルのＴｉ層との界面におけるＴｉＣ由来のカーボン組成と裏面３層メタルの剥離の有無との相関を示す図である。

[図9]図９は、実施例２におけるＴｉ保護薄膜の膜厚と歩留まり（剥離が発生しなかった素子の割合）との相関を示す図である。

[図10]図１０は、パワーサイクル試験の結果を示す図である。

発明を実施するための形態

[0026] 以下、本発明の炭化珪素半導体素子及びその製造方法の好適な実施の形態について、添付図面を用いて詳細に説明する。

[0027] 図１は、本発明の炭化珪素半導体素子の一実施形態の層構成を模式的に示す図である。本発明の炭化珪素半導体素子は、図１に示すように、炭化珪素（ＳｉＣ）基板上に、Ｎｉから成る薄層及びＴｉから成る薄層を堆積した後のシンタリングによって形成されたNi_2Si層及びＴｉＣ層から成る薄膜（オーミック層）を備え、オーミック層の表面にＴｉＣ層が析出された構造となっている。さらにこのＴｉＣ層の表面に、第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜（裏面３層メタル）が順次堆積されている。そして、ＴｉＣ層と第一の薄膜のＴｉ層との界面においてＴｉＣ層に由来するＣ組成比を１５％以上と高くすることにより、裏面３層メタル（Ｔｉ／Ｎｉ／Ａｕ）の剥離を防止するものである。

[0028] （剥離のメカニズムの検証）

最初に、本発明者らが検証した剥離のメカニズムについて説明する。

[0029] 剥離の原因を調査するため、最初に、深さ方向における剥離箇所を調査し

たところ、どのウェハにおいても剥離面は、オーミック層と裏面３層メタルのＴｉ層との界面であることが分かった。

[0030] 次に、裏面３層メタルが剥離に至るメカニズムを解明するために、剥離界面を含んだ領域を分析することとした。

[0031] まずは、Ｘ線光電子分光法（ＸＰＳ）にて剥離界面近傍での各元素の深さ方向のプロファイルを測定した。剥離界面（オーミック層と裏面３層メタルのＴｉ層との界面）近傍の情報を保護するために、裏面３層メタルをすべて剥離せず、上層にあたるＡｕ層、Ｎｉ層のみを王水及びリン硝酢酸液にて除去した。裏面３層メタルが剥離したウェハでも全面で裏面３層メタルの剥離を起こしているわけではないため、裏面３層メタルの剥離がない領域で測定を行った。その結果を、図４－１及び図４－２に示す。図４－１は、Ｘ線光電子分光法（ＸＰＳ）にて、ウェハの剥離界面近傍での各元素の深さ方向のプロファイルを測定した図である。図４－２は、Ｘ線光電子分光法（ＸＰＳ）にて、ウェハの密着した部分の各元素の深さ方向のプロファイルを測定した図である。

[0032] 図４－１及び図４－２に示す結果より、裏面３層メタルが剥離したウェハと裏面３層メタルの剥離が起こらないウェハとで、剥離界面に存在するカーボンの組成に差が見られた。すなわち、図４－１に示すように、裏面３層メタルが剥離したウェハは、剥離界面でのカーボン組成が数％と低いのに対し、図４－２に示すように、裏面３層メタルが剥離なく密着しているウェハでは、剥離界面に存在するカーボン組成が２０％以上と高いことが判明した。

[0033] 次に、前記の裏面３層メタルが剥離なく密着しているウェハについて、ＸＰＳスペクトルのケミカルシフトによりカーボンの結合状態を調べた。

[0034] Ｃ１ｓスペクトル、Ｔｉ２ｐスペクトル、及びＯ１ｓスペクトルを、それぞれ、図５－１ないし図５－３に示す。図５－１は、ＸＰＳによる、Ｃ１ｓスペクトルを示す図である。図５－２は、ＸＰＳによる、Ｔｉ２ｐスペクトルを示す図である。図５－３は、ＸＰＳによる、Ｏ１ｓスペクトルを示す図である。

[0035] その結果、Ｃ１ｓのケミカルシフト（図５－１）より、剥離界面で検出されるカーボンは金属元素との結合状態にあることが分かった。一方、Ｔｉ２ｐのケミカルシフト（図５－２）を調べると、剥離界面ではＴｉＯまたはＴｉＣの結合状態にあることが分かった。また、Ｏ１ｓのケミカルシフト（図５－３）が示すように、剥離界面での酸素元素の検出がほとんどないことから、剥離界面に存在するのはＴｉＣ層と結論付けられる。

[0036] 様々な条件にて裏面電極構造を作製し、剥離界面でのＴｉＣ由来のカーボン組成を整理すると、ＴｉＣ由来のＣ組成比が１０％以下で剥離が必ず発生し、ＴｉＣ由来のＣ組成比が１０～１５％で剥離がしばしば発生し、ＴｉＣ由来のＣ組成比が１５％以上では剥離の発生は見られなかった。このようにオーミック層と裏面３層メタルのＴｉ層との界面に存在するＴｉＣ量が剥離に影響するパラメータであることが分かった。

[0037] ＴｉＣ量が減少することによりなぜ剥離が発生するかという点において、そのメカニズムが不明である。そこで、考察としてＴｉＣ量が減少しても裏面全体に一様に分布していればＴｉＣ層と裏面３層メタルのＴｉ層との結合状態は変わらないので密着強度は変化しないのに対し、ＴｉＣ層が面内でモザイク状になり結合力が低い物質が露出してくれば密着強度は低下すると予想した。

[0038] さらに、ＴｉＣ層は、製造工程で使用される、アンモニア過水やリン硝酢酸にエッチングされ、ＢＨＦ（バッファードフッ酸）にはエッチングされないということが知られている（参考文献：Ｍ．Ｅｉｚｅｎｂｅｒｇ ａｎｄ Ｓ．Ｐ．Ｍａｒａｒｋａ，Ｊ．Ａｐｐｌ．Ｐｈｙｓ．，Ｖｏｌ．５４，Ｎｏ．６ （１９８３） ｐｐ．３１９０－３１９４）。このため、薬液によるエッチングによりＴｉＣ層がモザイク状になることも予想した。

[0039] 以上のような想定メカニズムを検証するために、オージェ電子分光法（ＡＥＳ）による元素面内マッピング及びＸＰＳによる深さ方向プロファイルを実施した。調査したウェハは、（ａ）オーミック層形成工程のみを行ったもの（すなわち、炭化珪素半導体とのオーミック接触を得るためのシンタリン

グ直後のもの）、（ｂ）オーミック層形成工程からショットキーメタル形成工程までを経たもの（すなわち、アンモニア過水処理後のもの）、（ｃ）オーミック層形成工程からＡｌ－Ｓｉメタル形成工程までを経たもの（すなわち、リン硝酢酸エッチング後のもの）、（ｄ）オーミック層形成工程から裏面３層メタル形成直前までの工程を経たもの（すなわち、ＢＨＦエッチング後のもの）、の４種類である。

[0040] 図６は、Ｔｉ（上段）及びＮｉ（下段）のＡＥＳマッピング（１０μｍ）の推移を示す図である。図６からわかるように、（ａ）のオーミック層形成工程直後では一様にＴｉが形成されておりＮｉがほとんど検出されないことから、ＴｉＣ層が面内に一様に堆積されているものと推測される。（ｂ）→（ｃ）→（ｄ）と工程が進むにつれ、Ｔｉの面内分布がまばらになり、Ｔｉのピークが低下した領域でＮｉのピークが増加した。このことから工程が進むにつれ、ＴｉＣ層が一部エッチングされ、下地の$Ｎｉ_2Ｓｉ$層が露出してくるものと推測され、上記想定メカニズムが検証された。

[0041] 図７－１～図７－４に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す。図７－１は、炭化珪素半導体とのオーミック接触を得るためのシンタリング直後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。図７－２は、アンモニア過水処理後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。図７－３は、リン硝酢酸エッチング後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。図７－４は、ＢＨＦエッチング後に、ＸＰＳによるＴｉ及びＣの深さ方向プロファイルを測定した結果を示す図である。すなわち、図７－１は、（ａ）のウェハ、図７－２は、（ｂ）のウェハ、図７－３は、（ｃ）のウェハ、図７－４は、（ｄ）のウェハを示している。

[0042] 図７－１～図７－４からまず分かることは、工程が進むにつれてＴｉ及びＣが検出される膜厚、すなわちＴｉＣ層の膜厚が減少することである。さらに、図７－１、図７－３でのＴｉＣ層の膜厚の減少が大きいことが分かる。

図７－２ではアンモニア過水の工程を経ていること、図７－３ではリン硝酢酸の工程を経ていることでＴｉＣ層がエッチングされ、図７－４ではバッファードフッ酸の工程を経ているがほとんどＴｉＣ層がエッチングされていない。これらの結果から、ＴｉＣ層がエッチングされる原因は、各工程で使用するウェットエッチング液、特に、アンモニア過水とリン硝酢酸とによるものと考えられる。

[0043] さらに、剥離界面においてＴｉＣ量が減少し、Ni_2Si層が露出すると裏面３層メタルの剥離につながるメカニズムの考察、検討を行った。

[0044] ショットキーメタル形成時には、アンモニア過水処理の後に、５００℃の温度でのアニールを行っている。また、Ａｌ－Ｓｉメタル形成後のポリイミド形成工程では、ポリイミドの硬化のために３５０℃の温度でのアニールを行っている。谷本らの報告によると、１００℃～６００℃のアニールにより、一部Ni_2Si層中に分散していたカーボンが再拡散し、エネルギー的に安定なNi_2Si層の表面にグラファイトとして析出することが指摘されている（例えば、特開２００７－１８４５７１号公報参照）。

[0045] 本工程でもオーミック層のうちＴｉＣ層がNi_2Si層の表面を被覆している領域では、Ni_2Si層中に分散しているカーボンはＴｉＣ層に吸収される。一方、オーミック層のうちＴｉＣ層に被覆されずにNi_2Si層が表面に露出している領域では、分散カーボンはそのままNi_2Si層の表面にグラファイトとして析出する。このようなことが起こる結果、オーミック層の表面はＴｉＣ層とグラファイトとが混在した状況になっており、グラファイトの面積が増加するほど裏面３層メタルのＴｉ層との密着強度が低下し、遂には裏面３層メタルの剥離に至ると考えられる。

[0046] このことを検証するために、ショットキーメタル形成後のアニール及びポリイミド硬化時のアニールを実施した場合と、アニールを行わない場合と、で裏面３層メタルの剥離状況を比較した。評価方法は上記の方法と同様である。この結果アニールを実施した場合でのみ裏面３層メタルの剥離が見られており、上記のメカニズムの妥当性が証明された。

[0047] 以上のようなメカニズムによりオーミック層表面がＴｉＣ層で被覆されているにも関わらず剥離が発生することが分かった。

実施例

[0048] 以下に裏面３層メタルの剥離を防止するための実施例を順次記載する。

[0049] 基板となるウェハとして４Ｈ－ＳｉＣウェハを用い、ウェハの（０００１）Ｓｉ面上に、例えば不純物濃度１×１０^{16}ｃｍ$^{-3}$、膜厚１０μｍのｎ型エピタキシャル層を成長させた。そして、このエピタキシャル層上に一般的な方法で素子を作製した。その後のおもて面電極及び裏面電極形成工程について実施例として以下に説明する。以下ショットキーバリアダイオードを例として記載するが、縦型素子であればｐｉｎ（ｐ－ｉｎｔｒｉｎｓｉｃ－ｎ）ダイオード、絶縁ゲート型電界効果トランジスタ（ＭＯＳＦＥＴ）、絶縁ゲート型バイポーラトランジスタ（ＩＧＢＴ）などに対しても適用可能である。

[0050]（実施例１）

バッファードフッ酸液にウェハを浸漬し、ウェハ裏面を被覆している酸化膜を除去した後、ウェハ裏面にＮｉから成る薄層及びＴｉから成る薄層を順次堆積する。この時の堆積方法は、スパッタリング法、電子線蒸着法、抵抗加熱蒸着法など、いずれの方法を用いても構わない。また、Ｎｉから成る薄層とＴｉから成る薄層を順次積層してもよいし、Ｎｉ及びＴｉの合金ターゲットをスパッタリング法、あるいは多元蒸着法にてＮｉとＴｉを同時に蒸着してＮｉ及びＴｉを含む合金から成る薄層を形成しても構わない。

[0051] またこの時のＮｉ層の膜厚を適正な範囲内とする必要がある。Ｎｉから成る薄層の膜厚が薄過ぎる場合、この後の炭化珪素半導体とのオーミック接触を得るためのシンタリングにてウェハ中のＳｉＣとＮｉから成る薄層中のＮｉとの反応が十分ではなく、オーミック接触抵抗が増加してしまう。一方、Ｎｉから成る薄層の膜厚が厚過ぎる場合、この後の炭化珪素半導体とのオーミック接触を得るためのシンタリングで形成されるＮｉ$_2$Ｓｉ層の抵抗成分が無視できなくなる。これらの観点から、Ｎｉから成る薄層の膜厚の適正な範囲は２０～２００ｎｍとすることが望ましい。

[0052] また、Ｔｉから成る薄層の膜厚に関しても適正な範囲に設定する。Ｔｉから成る薄層の膜厚が薄過ぎる場合、その後の炭化珪素半導体とのオーミック接触を得るためのシンタリングにてオーミック層表面に形成されるＴｉＣ量が少なくなる。一方、Ｔｉから成る薄層の膜厚が厚過ぎる場合、ＴｉＣ層の抵抗成分が無視できなくなる。このような観点からＴｉから成る薄層の膜厚の適正な範囲は５～１００ｎｍとすることが望ましい。

[0053] そこで、本実施例１では、Ｎｉから成る薄層の膜厚６０ｎｍに対して、Ｔｉから成る薄層の膜厚を１０ｎｍ、２０ｎｍ、３０ｎｍ、４０ｎｍと変化させ、Ｎｉから成る薄層及びＴｉから成る薄層の膜厚と裏面３層メタルの剥離との相関を調査した。

[0054] このようにして堆積されたＮｉから成る薄層及びＴｉから成る薄層を、４Ｈ－ＳｉＣ基板とのオーミック接触を得るためにシンタリングを行う。炭化珪素半導体とのオーミック接触を得るためのシンタリングの保持温度は９００℃以上、保持時間は１分以上が必要であり、保持温度及び保持時間を増加させることにより、オーミック接触抵抗を低減することができる。一般的にはウェハおもて面側に形成された酸化膜の膜質を変質させないために、シンタリングの保持温度は酸化膜の融点である約１２００℃より低い温度に設定される。

[0055] また、Ｎｉから成る薄層、Ｔｉから成る薄層の酸化によりオーミック接触抵抗が増加することを防ぐために、炭化珪素半導体とのオーミック接触を得るためのシンタリング中のガス雰囲気は真空、Ａｒ、Ｈｅ、H_2及びこれらの混合ガスとする必要がある。

[0056] これらの観点から、実施例１では、炭化珪素半導体とのオーミック接触を得るためのシンタリング条件として、シンタリング中の保持温度１０５０℃、保持時間２分、シンタリング雰囲気常圧Ａｒとした。

[0057] オーミック層（ＴｉＣ層＋Ni_2Si層）形成後の工程は、前述したように、ショットキーコンタクトホール形成工程、ショットキーメタル形成工程、Ａｌ－Ｓｉメタル形成工程、ポリイミド形成工程、裏面３層メタル形成工程

の順に行う。

[0058] このとき裏面電極を構成するオーミック層に影響する工程は、ショットキーコンタクトホール形成時のバッファードフッ酸処理、ショットキーメタル形成におけるショットキーメタルパターニング時のアンミニア過水処理及び炭化珪素半導体とのショットキー接触を得るためのシンタリング、ＡｌーＳｉメタル形成時のリン硝酢酸処理、ポリイミド硬化時のアニール、裏面３層メタル形成直前のバッファードフッ酸処理である。これらのうち、薬液処理条件は、ウェハおもて面側に形成される酸化膜、ショットキーメタル及びＡｌーＳｉメタルが各薬液により完全にパターニングされるように一義的に決められる。また、炭化珪素半導体とのショットキー接触を得るため（ショットキーメタルを形成するため）のシンタリングに関しても、求められるショットキー界面特性により温度、時間、雰囲気が一義的に決められる。ポリイミド形成に関しても、材質、膜厚により、炭化珪素半導体とのショットキー接触を得るためシンタリング条件は一義的に決められる。従ってこれらの条件の詳細は割愛する。

[0059] 以上のように作製された素子を前述したテープ引き剥がし試験（テープ粘着力：６．４～９．４Ｎ／２５ｍｍ）により裏面３層メタルの剥離の有無を評価した。また、ＸＰＳによりオーミック層と裏面３層メタルのＴｉ層との界面におけるＴｉＣ由来のカーボン組成も調査した。これらの結果を図８にまとめた。図８は、オーミック層と裏面３層メタルのＴｉ層との界面におけるＴｉＣ由来のカーボン組成と裏面３層メタルの剥離の有無との相関を示す図である。図８には、横軸にオーミック層を形成するために堆積するＴｉから成る薄層の膜厚（Ｔｉ膜厚）を示し、縦軸にオーミック層と裏面３層メタルのＴｉ層との界面におけるＴｉＣ由来のカーボン組成を示す。

[0060] 図８に示すように、Ｔｉから成る薄層の膜厚が１０ｎｍ及び４０ｎｍの場合は裏面３層メタルの剥離が発生した。それに対して、Ｔｉから成る薄層の膜厚が２０ｎｍ及び３０ｎｍの場合は裏面３層メタルの剥離が発生しなかった。ＴｉＣ由来のカーボン組成割合は、裏面３層メタルが剥離した場合で最

大１２．３％、裏面３層メタルの剥離なしの場合で最小２４．０％であり、これまでの実験結果と一致した。図８から、オーミック層と裏面３層メタルのＴｉ層との剥離が発生しない好適な条件は、カーボン組成が１５％となるＴｉから成る薄層の膜厚の範囲が１５ｎｍ～４０ｎｍであり、Ｔｉから成る薄層及びＮｉから成る薄層のＴｉ／Ｎｉ膜厚比にして、０．２５～０．６７となることがわかった。

[0061]（実施例２）

次に、実施例２について説明する。実施例２においては、実施例１に記載の裏面３層メタルの形成方法において、オーミック層形成用のシンタリング（炭化珪素半導体とのオーミック接触を得るためのシンタリング）後に、裏面におけるオーミック層のＴｉＣ層を含む表面にＴｉ薄膜を堆積する工程を追加した。このとき、後の工程で実施されるアンモニア過水ウェットエッチングによりＴｉＣ層が露出しないようにＴｉ薄膜の膜厚を十分厚くした。さらに、後の工程で実施されるリン硝酢酸に対してはこのＴｉ薄膜はエッチングされない。また、このＴｉ薄膜は裏面３層メタル前のバッファードフッ酸処理により除去される。すなわち、このＴｉ薄膜はＴｉＣ層の保護膜として機能する（以下、Ｔｉ保護薄膜とする）。その他の工程は実施例１と同様である。

[0062] 図９は、実施例２におけるＴｉ保護薄膜の膜厚と歩留まり（剥離が発生しなかった素子の割合）との相関を示す図である。膜厚１００ｎｍのＴｉからなるショットキーメタルがウェハおもて面側に堆積された場合に、ウェハ裏面側のオーミック層上に堆積されるＴｉ保護薄膜の膜厚を変化させて剥離との相関を調査した。Ｔｉ保護薄膜の膜厚を０ｎｍから２００ｎｍまで２０ｎｍステップで変化させ、各膜厚毎に１０個の素子を用意した。これらの素子に対して上記で使用したテープによる引き剥がし試験を行い、裏面３層メタルの剥離が発生しなかった素子の割合を歩留まりとしてＴｉ保護薄膜の膜厚と歩留まりの相関を調査した。その結果を図９に示す。図９には、横軸にＴｉ保護薄膜の膜厚（Ｔｉ膜厚）を示し、縦軸に歩留まりを示す。

[0063] 図９に示すように、Ｔｉ保護薄膜０ｎｍから２０ｎｍへ増加するだけで、歩留まりが１０％から３０％と増加し、本発明の効果を確認することができた。さらにＴｉ保護薄膜の膜厚を増加するにつれ歩留まりも増加し、Ｔｉ保護薄膜の膜厚が１００ｎｍ以上で歩留まりが１００％となった。

[0064] （実施例３）

次に、実施例３について説明する。実施例３においては、さらに、本発明にかかる裏面構造を有するショットキーバリアダイオードを作製したウェハをダイシングしてチップ状にし、このチップをピックアップした後、半田接着によりチップ裏面をＴＯ－２２０リードフレームに接着し、Ａｌワイヤーボンディングにてチップおもて面のアノード電極をＴＯ－２２０リードフレームに接着した。そして、ΔＴｃ＝９０℃となるように、周期的に素子のオン／オフを繰り返すパワーサイクル試験を実施した。その結果を図１０に示す。図１０は、パワーサイクル試験の結果を示す図である。図１０には、横軸にサイクル数（Ｓｔｒｅｓｓ　Ｃｙｃｌｅ）を示し、縦軸に順方向電圧Ｖｆを示す。

[0065] 図１０に示す結果から明らかなように、従来の手法を用いた炭化珪素半導体装置では、数１０００サイクルにて順方向電圧の増加が見られ、超音波検査では裏面３層メタルの剥離が確認された。一方、本発明にかかる各手段を用いた炭化珪素半導体装置に同様のパワーサイクル試験を実施した場合、１５０００サイクル経過後でも、順方向電圧は一定しており、裏面３層メタルの剥離もなく、本発明の効果を確認することができた。

産業上の利用可能性

[0066] 以上のように、本発明にかかる炭化珪素半導体素子及びその製造方法は、電力用半導体素子などに使用されるパワー半導体装置に有用である。

請求の範囲

［請求項1］ 炭化珪素基板上に設けられた、Ｎｉから成る薄層及びＴｉから成る薄層を堆積した後のシンタリングによって形成されたＮｉ$_2$Ｓｉ及びＴｉＣから成る薄膜が、前記ＴｉＣが表面に析出して形成されたＴｉＣから成る層を有する構造となっており、

さらに前記ＴｉＣから成る層の表面に第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜が形成された構造を有し、

前記ＴｉＣから成る層と、前記多層薄膜のＴｉ層と、の界面において、前記ＴｉＣから成る層に由来するＣ組成比が１５％以上であることを特徴とする炭化珪素半導体素子。

［請求項2］ 請求項１に記載の炭化珪素半導体素子の製造方法であって、

炭化珪素基板上にＮｉから成る薄層及びＴｉから成る薄層を堆積する工程（Ａ）と、

前記薄層を堆積する工程（Ａ）の後に、シンタリングを行い、前記炭化珪素基板上にＮｉ$_2$Ｓｉ及びＴｉＣから成る薄膜を、前記ＴｉＣが表面に析出しＴｉＣから成る層を形成するように形成する工程（Ｂ）と、

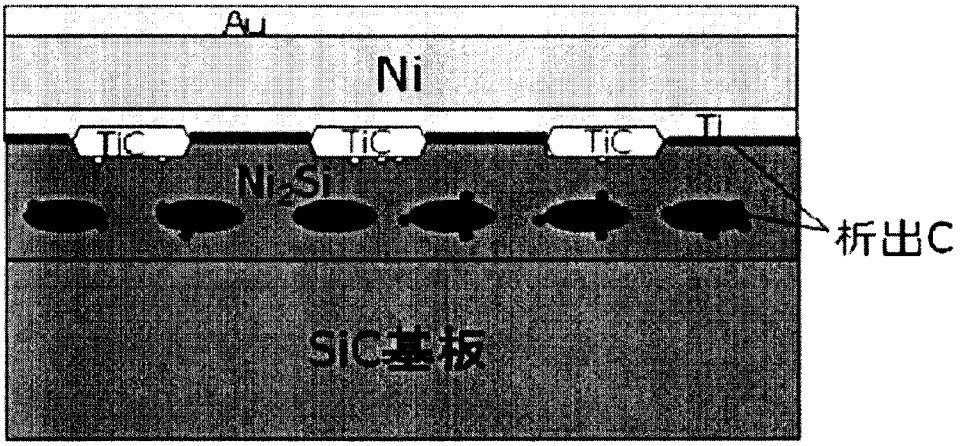
前記ＴｉＣなら成る層の表面に、第一の薄膜としてＴｉ層、第二の薄膜としてＮｉ層を含む多層薄膜を形成する工程（Ｃ）と、

を少なくとも含み、

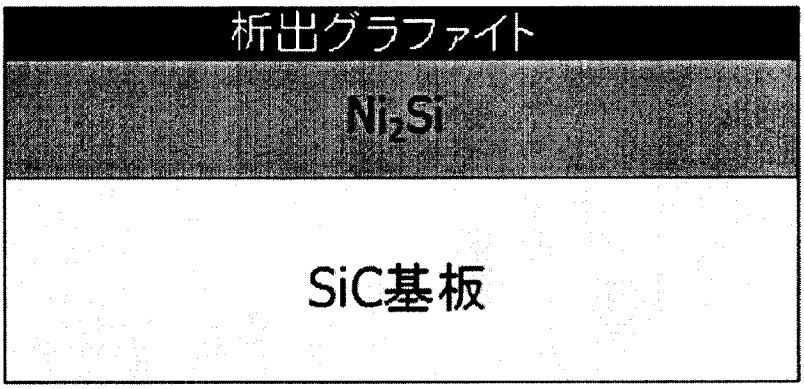
前記薄層を堆積する工程（Ａ）において、堆積される前記Ｔｉから成る薄層及び前記Ｎｉから成る薄層の膜厚比（Ｔｉ／Ｎｉ）を０．２５～０．６７にすることを特徴とする炭化珪素半導体素子の製造方法。

［請求項3］ 前記シンタリングを行う工程（Ｂ）と、前記多層薄膜を形成する工程（Ｃ）との間に、Ｔｉから成る薄膜を堆積する工程（Ｄ）を有することを特徴とする請求項２に記載の炭化珪素半導体素子の製造方法。

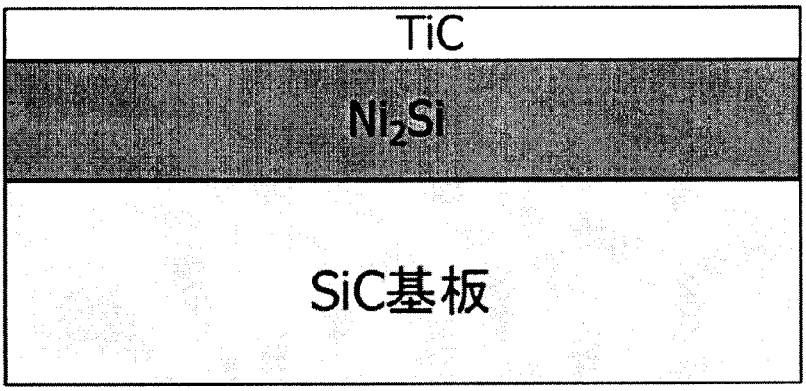
[図1]


Au
Ni
TiC
TiC
TiC
Ti
Ni_2Si
析出C
SiC基板

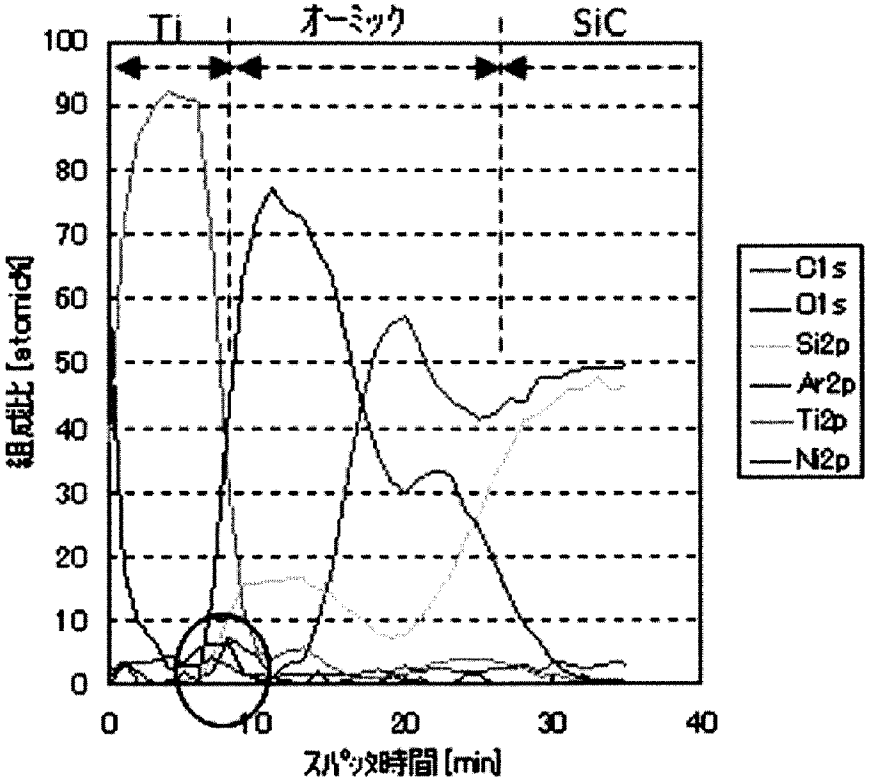
[図2]


析出グラファイト
Ni_2Si
SiC基板

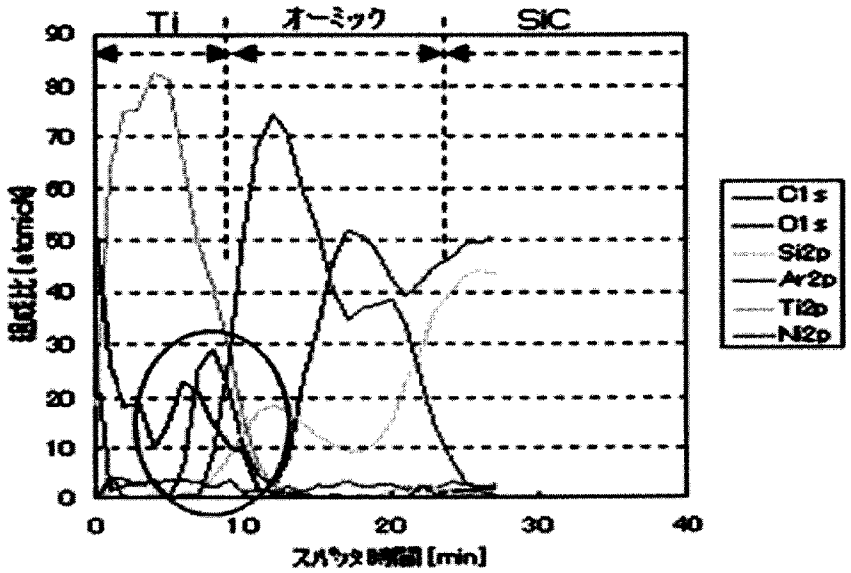
[図3]


TiC
Ni_2Si
SiC基板

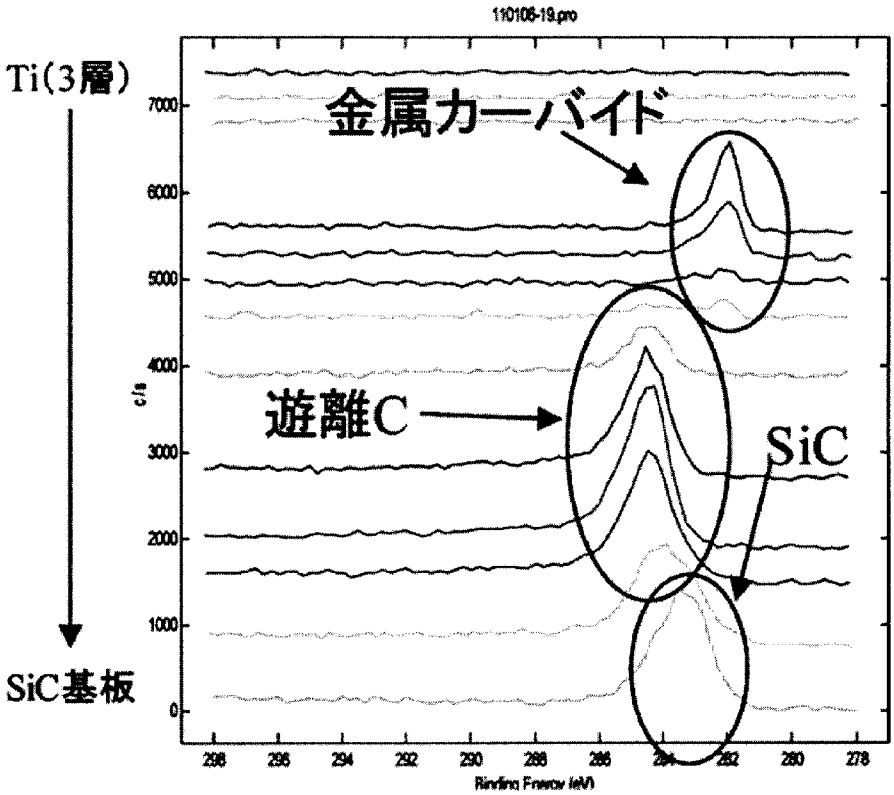
[図4-1]


Ti
オーミック
SiC
100
90
80
70
60
50
40
30
20
10
0
組成比 [atomic%]
0
10
20
30
40
スパッタ時間 [min]
C1s
O1s
Si2p
Ar2p
Ti2p
Ni2p

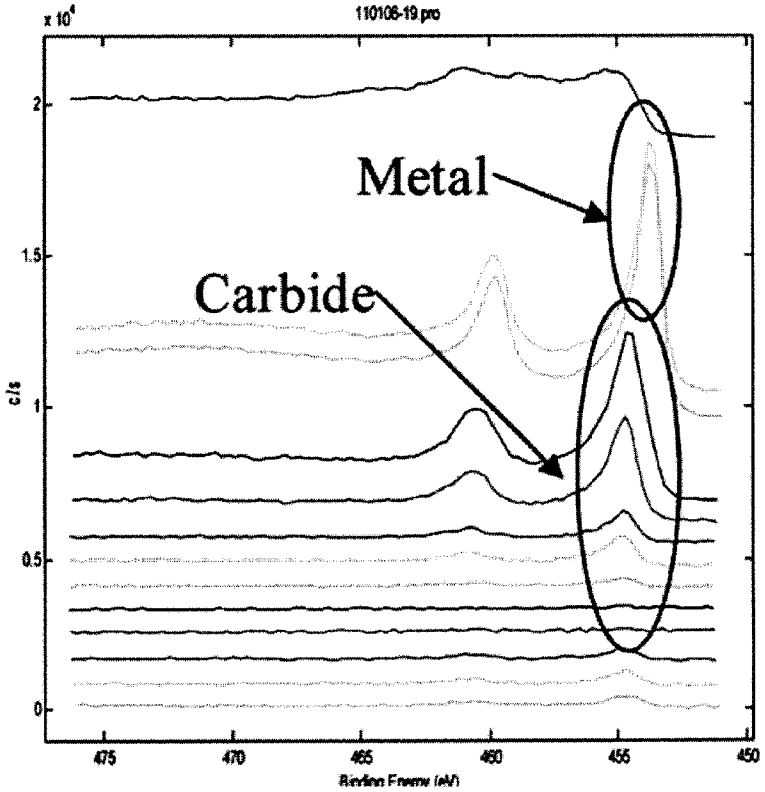
[図4-2]


Ti
オーミック
SiC
90
80
70
60
50
40
30
20
10
0
0
10
20
30
40
C1s
O1s
Si2p
Ar2p
Ti2p
Ni2p

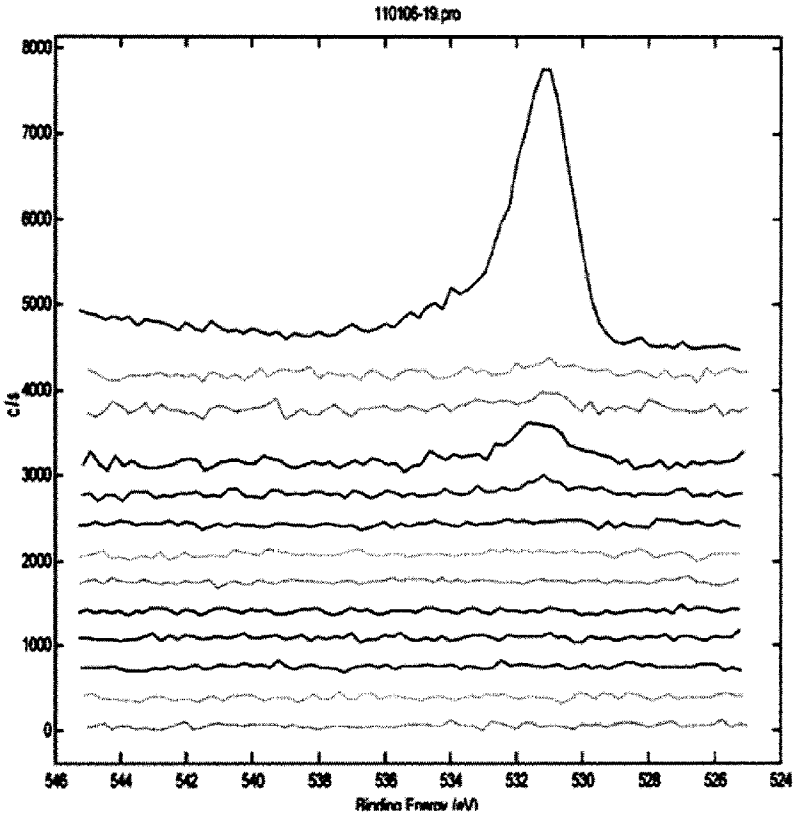
[図5-1]


110106-19.pro
Ti(3層)
金属カーバイド
遊離C
SiC
SiC基板
c/s
7000
6000
5000
4000
3000
2000
1000
0
298
296
294
292
290
288
286
284
282
280
278

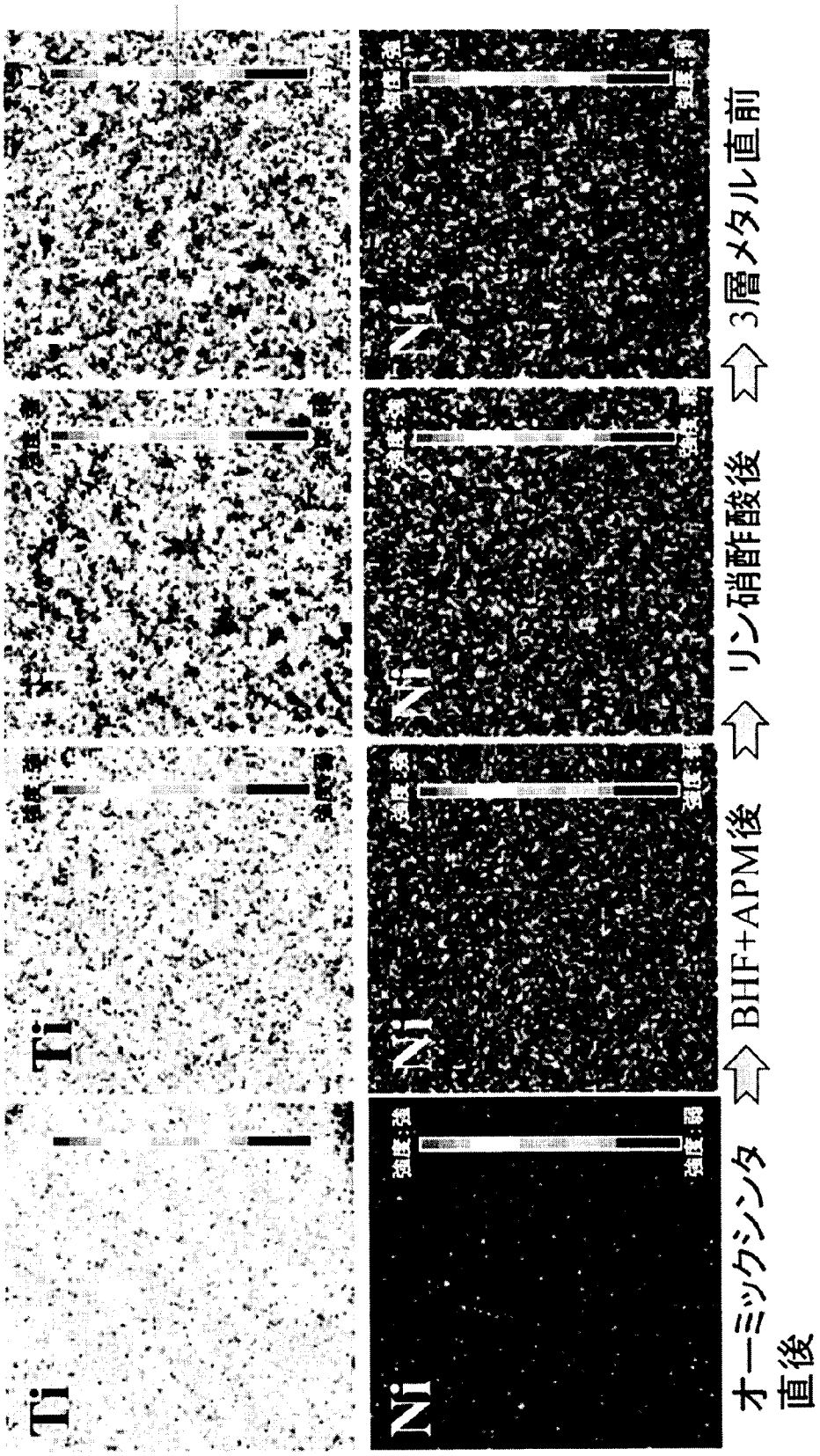
[図5-2]


x 10^4
110106-19.pro
Metal
Carbide
c/s
2
1.5
1
0.5
0
475
470
465
460
455
450

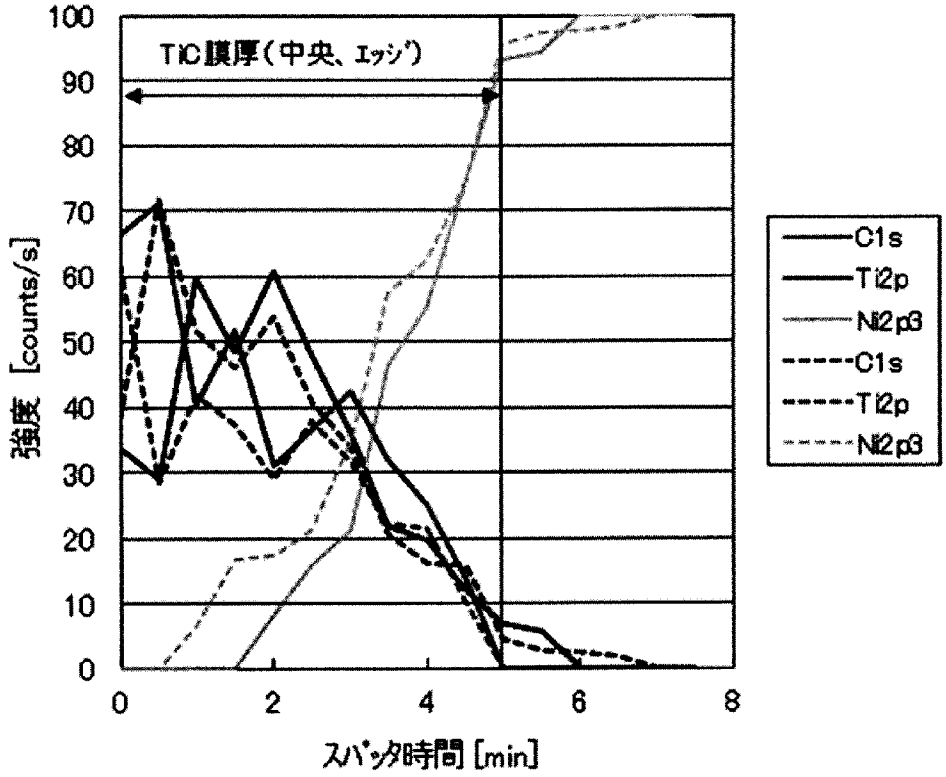
[図5-3]


110105-19.pro
8000
7000
6000
5000
4000
3000
2000
1000
0
c/s
546
544
542
540
538
536
534
532
530
528
526
524

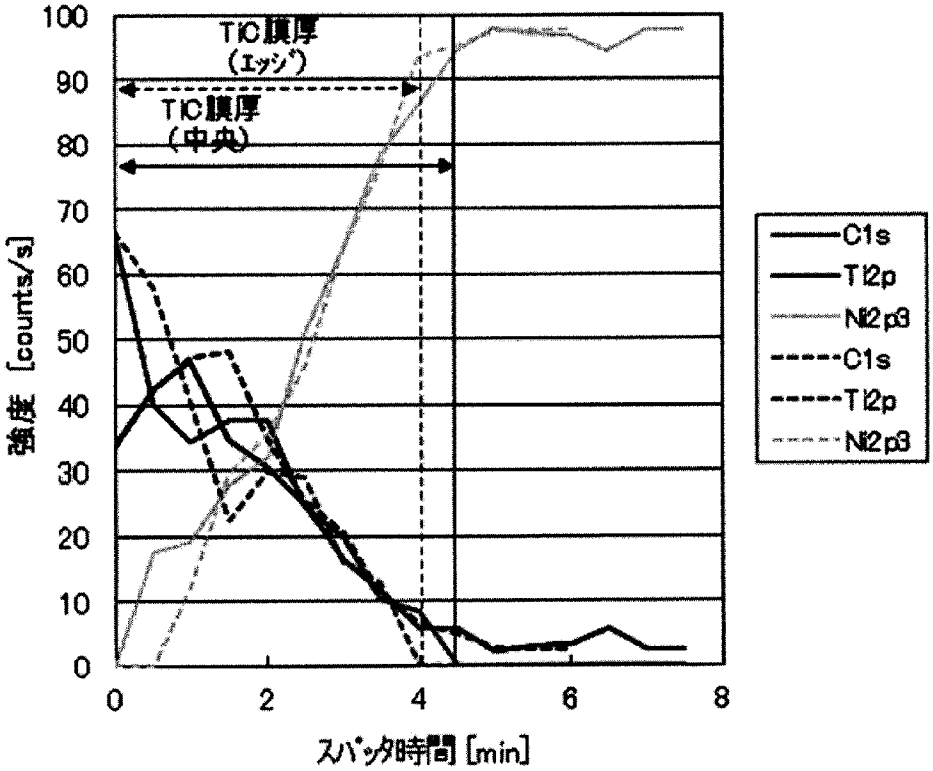
[図6]



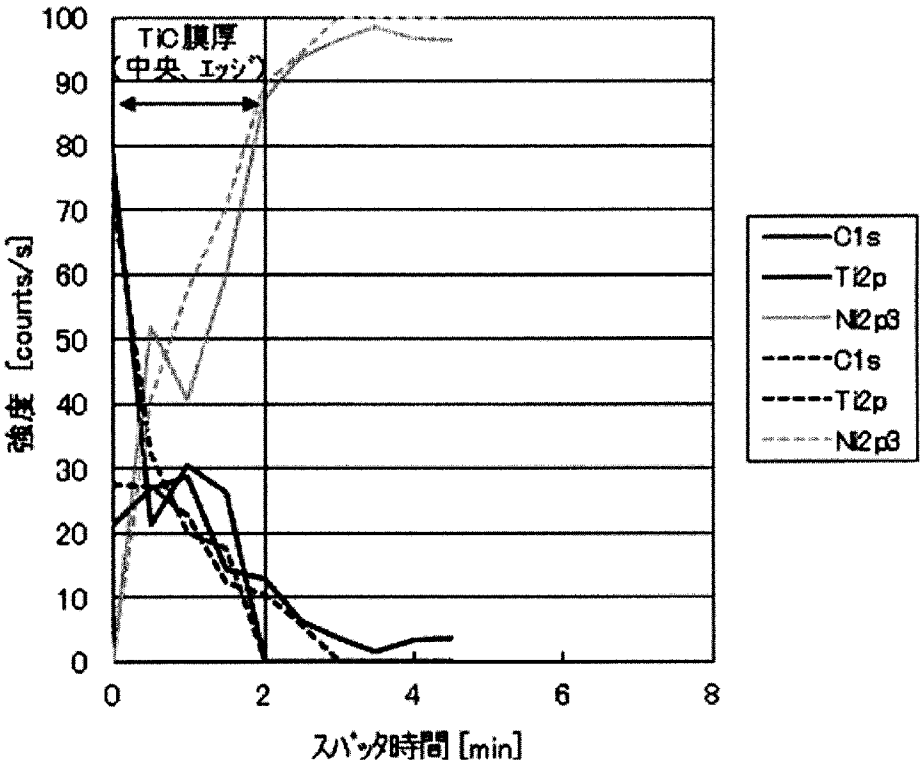
[図7-1]


TIC膜厚(中央、エッジ)
強度 [counts/s]
スパッタ時間 [min]
C1s
Ti2p
Ni2p3
C1s
Ti2p
Ni2p3

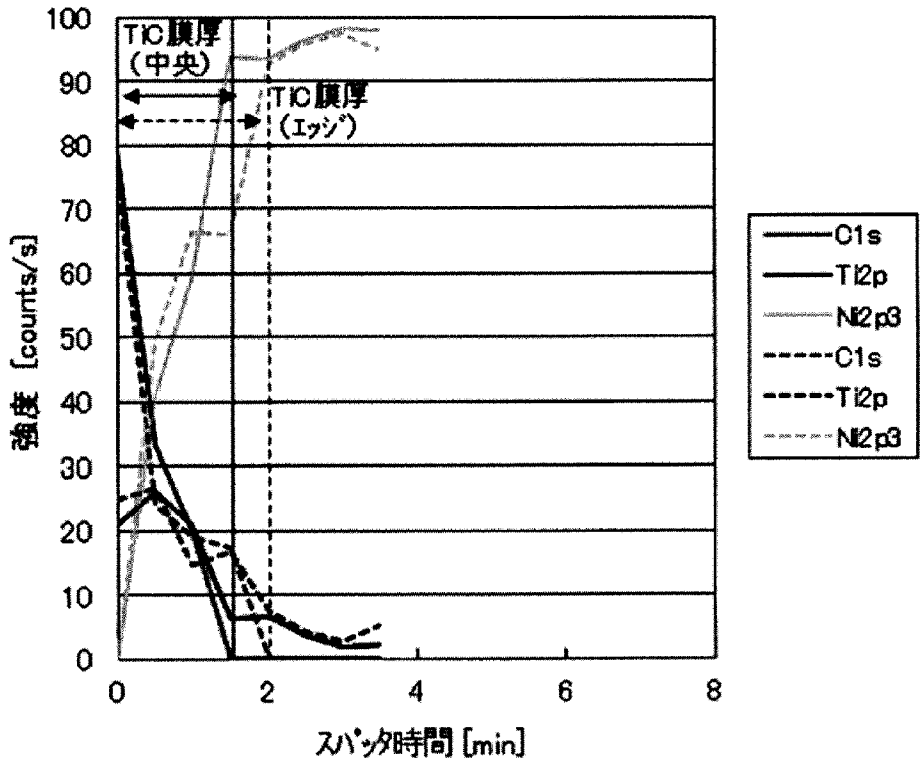
[図7-2]


TIC膜厚
(エッジ)
TIC膜厚
(中央)
強度 [counts/s]
スパッタ時間 [min]
C1s
Ti2p
Ni2p3
C1s
Ti2p
Ni2p3

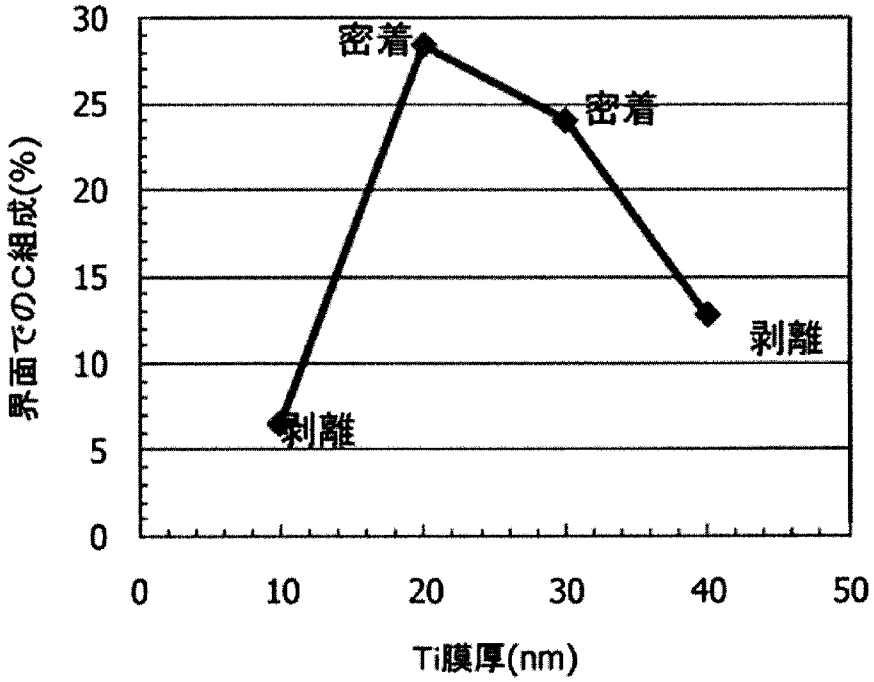
[図7-3]


TiC膜厚
(中央、エッジ)
強度 [counts/s]
スパッタ時間 [min]
C1s
Ti2p
Ni2p3
C1s
Ti2p
Ni2p3

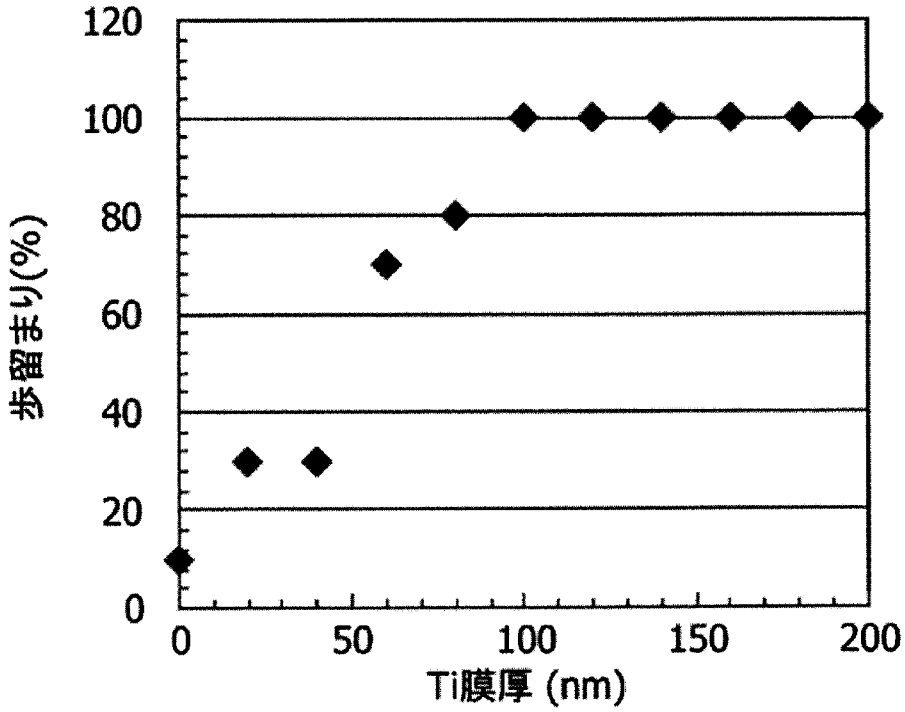
[図7-4]


TiC膜厚
(中央)
TiC膜厚
(エッジ)
強度 [counts/s]
スパッタ時間 [min]
C1s
Ti2p
Ni2p3
C1s
Ti2p
Ni2p3

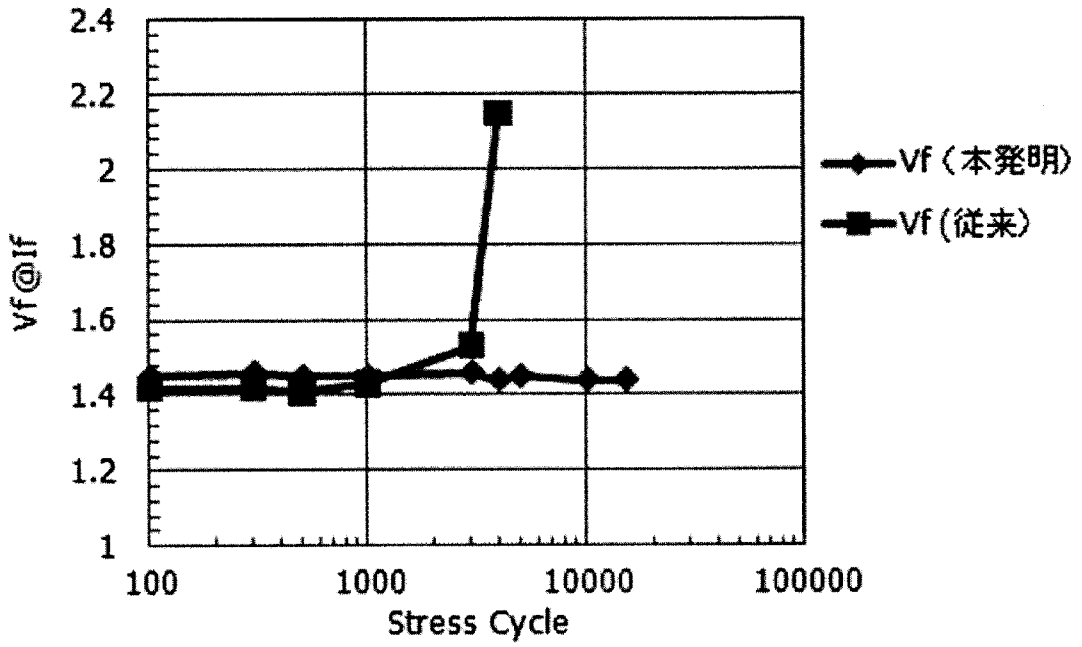
[図8]


30
25
20
15
10
5
0
界面でのC組成(%)
密着
密着
剥離
剥離
0
10
20
30
40
50
Ti膜厚(nm)

[図9]


120
100
80
60
40
20
0
歩留まり(%)
0
50
100
150
200
Ti膜厚 (nm)

[図10]


2.4
2.2
2
1.8
1.6
1.4
1.2
1
Vf@If
100
1000
10000
100000
Stress Cycle
Vf（本発明）
Vf（従来）

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/057740

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/28(2006.01)i, *H01L21/336*(2006.01)i, *H01L29/12*(2006.01)i, *H01L29/78*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/28, H01L21/336, H01L29/12, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-062524 A (Fuji Electric Systems Co., Ltd.), 18 March 2010 (18.03.2010), paragraphs [0051] to [0063], [0084] to [0085]; fig. 5 to 9 (Family: none)	1-3
Y	JP 2006-344688 A (Denso Corp., University of Newcastle), 21 December 2006 (21.12.2006), paragraphs [0052] to [0065], [0078]; fig. 1, 2 & US 2006/0273323 A1 & GB 2427071 A	1-3

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 17 June, 2013 (17.06.13)	Date of mailing of the international search report 25 June, 2013 (25.06.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/057740

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2009/054140 A1 (Panasonic Corp.), 30 April 2009 (30.04.2009), paragraphs [0034], [0056] to [0062], [0066], [0067]; fig. 4 & US 2010/0207125 A1 & CN 101842878 A	1-3

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０５７７４０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/28(2006.01)i, H01L21/336(2006.01)i, H01L29/12(2006.01)i, H01L29/78(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/28, H01L21/336, H01L29/12, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2010-062524 A (富士電機システムズ株式会社) 2010.03.18, 段落【0051】-【0063】, 【0084】-【0085】, 図 5-9 (ファミリーなし)	1-3
Y	JP 2006-344688 A (株式会社デンソー, ユニバーシティ・オブ・ニューキャッスル) 2006.12.21, 段落【0052】-【0065】, 【0078】, 図 1, 2 & US 2006/0273323 A1 & GB 2427071 A	1-3

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １７．０６．２０１３	国際調査報告の発送日 ２５．０６．２０１３
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｏ　４５４９ 長谷川　直也 電話番号　０３－３５８１－１１０１　内線　３５５９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2009/054140 A1 (パナソニック株式会社) 2009.04.30, 段落[0034], [0056]-[0062], [0066], [0067], 図４ & US 2010/0207125 A1 & CN 101842878 A	1-3