

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月30日(30.07.2020)



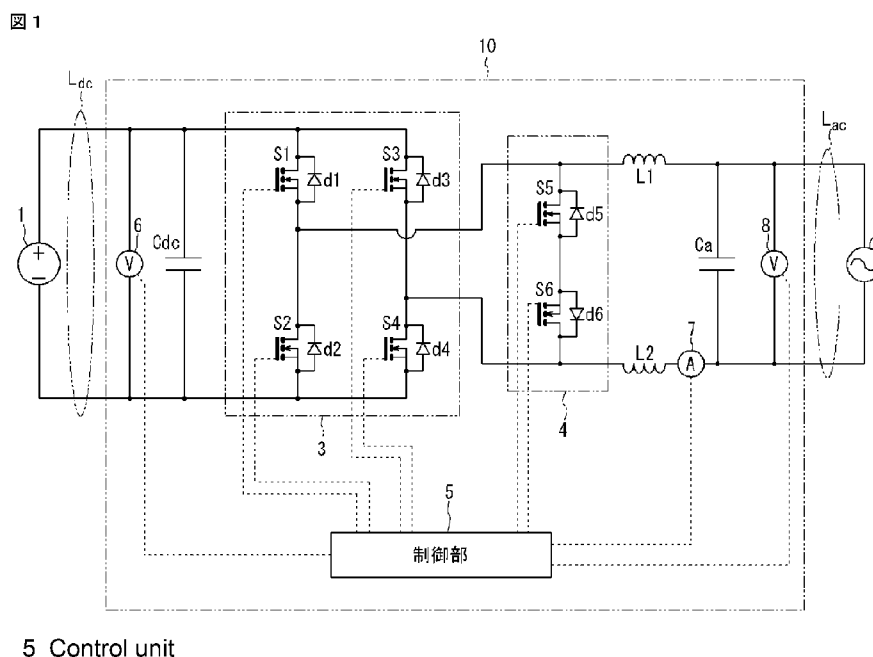
(10) 国際公開番号

WO 2020/152900 A1

- (51) 国際特許分類:
H02M 7/797 (2006.01) *H02M 7/48* (2007.01)
- (21) 国際出願番号: PCT/JP2019/033657
- (22) 国際出願日: 2019年8月28日(28.08.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-008588 2019年1月22日(22.01.2019) JP
- (71) 出願人: 住友電気工業株式会社
(**SUMITOMO ELECTRIC INDUSTRIES, LTD.**)
[JP/JP]; 〒5410041 大阪府大阪市中央区北浜
四丁目5番33号 Osaka (JP).
- (72) 発明者: 綾井 直樹(**AYAI, Naoki**); 〒5410041 大
阪府大阪市中央区北浜四丁目5番33号 住
友電気工業株式会社内 Osaka (JP).
- (74) 代理人: 特許業務法人サンクレスト国際特許事
務所(**SUNCREST PATENT AND TRADEMARK**
ATTORNEYS); 〒6500023 兵庫県神戸市中央区
栄町通四丁目1番11号 Hyogo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) **Title:** POWER CONVERTER, AND METHOD FOR CONTROLLING SAME

(54) 発明の名称: 電力変換装置及びその制御方法



5 Control unit

(57) **Abstract:** In this HERIC power converter (10), control is performed with one cycle divided into a first period in which the AC voltage and AC current signs are both positive, a second period in which the signs are positive and negative, a third period in which both signs are negative, and a fourth period in which the signs are negative and positive. A first control mode in which the first and fourth switches (S1, S4) are made to perform a switching operation, the second and third switches (S2, S3) are opened, and the sixth switch (S6) is closed is executed for a first period; a second control mode

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

in which a current is passed through freewheeling diodes (d1, d4) when the fifth switch (S5) is opened while the fifth switch (S5) made to do a switching operation is executed for a second period; a third control mode in which the second and third switches are made to do a switching operation, the first and fourth switches are opened and the fifth switch closed is executed for a third period; and a fourth control mode in which a current is passed through freewheel diodes (d2, d3) while the sixth switch is made to do a switching operation and the sixth switch is opened is executed for a fourth period.

(57) 要約：HERICの電力変換装置（10）において、1周期を、交流電圧及び交流電流の符号が共に正の第1の期間、正及び負の第2の期間、共に負の第3の期間、負及び正の第4の期間に分けて制御を行い、第1、第4スイッチ（S1、S4）をスイッチング動作させ第2、第3スイッチ（S2、S3）を開路し第6スイッチ（S6）を閉路する第1の制御モードを第1の期間に実行し、第5スイッチ（S5）にスイッチング動作を行わせつつ第5スイッチが開路しているとき電流を還流ダイオード（d1、d4）に流す第2の制御モードを第2の期間に実行し、第2、第3スイッチをスイッチング動作させ第1、第4スイッチを開路し第5スイッチを閉路する第3の制御モードを第3の期間に実行し、第6スイッチにスイッチング動作を行わせつつ、第6スイッチが開路しているとき電流を還流ダイオード（d2、d3）に流す第4の制御モードを第4の期間に実行する。

明 細 書

発明の名称：電力変換装置及びその制御方法

技術分野

[0001] 本発明は、電力変換装置及びその制御方法に関する。

本出願は、2019年1月22日出願の日本出願第2019-008588号に基づく優先権を主張し、前記日本出願に記載された全ての記載内容を援用するものである。

背景技術

[0002] インバータとしてのフルブリッジ回路と交流側の短絡回路（クランプ回路）とを組み合わせた回路構成として、HERIC（High Efficiency & Reliable Inverter Concept（hericは登録商標、以下同様。））の電力変換装置が知られている（例えば、特許文献1～5参照。）。

先行技術文献

特許文献

[0003] 特許文献1：ドイツ特許出願公開第10221592号公報

特許文献2：特開2014-209841号公報

特許文献3：国際公開WO2014/157700

特許文献4：特開2015-77061号公報

特許文献5：特許第6394760号公報

発明の概要

[0004] 本開示の手段は例えば以下のように表現できる。但し、本発明は、請求の範囲によって定められるものである。

[0005] 本開示は、直流電路と交流電路との間に設けられ、直流から交流又はその逆の変換を行う電力変換装置であって、第1スイッチ、第2スイッチ、当該第2スイッチと同期して動作する第3スイッチ、及び、前記第1スイッチと同期して動作する第4スイッチによって構成されるフルブリッジ回路と、前

記フルブリッジ回路に付随して設けられ、自己の順方向に電流を流すための還流ダイオードと、前記フルブリッジ回路と前記交流電路との間に存在する交流リアクトルと、前記フルブリッジ回路の交流側の2線間に設けられ、当該2線のうちの第1線から第2線への通電経路を開閉する第5スイッチ、前記第2線から前記第1線への通電経路を開閉する第6スイッチ、前記第1線から前記第2線への電流を阻止し、前記第6スイッチと直列に存在するダイオード、及び、前記第2線から前記第1線への電流を阻止し、前記第5スイッチと直列に存在するダイオードを含む短絡回路と、前記フルブリッジ回路及び前記短絡回路を制御する制御部と、を備え、前記交流電路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、前記制御部は、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行い、前記制御部は、前記第1スイッチ及び前記第4スイッチをスイッチング動作させ、前記第2スイッチ及び前記第3スイッチを開路し、かつ、前記第6スイッチを閉路する第1の制御モードを、前記第1の期間に実行し、前記第5スイッチにスイッチング動作を行わせつつ、前記第5スイッチが開路しているとき電流を前記還流ダイオードに流す第2の制御モードを、前記第2の期間に実行し、前記第2スイッチ及び前記第3スイッチをスイッチング動作させ、前記第1スイッチ及び前記第4スイッチを開路し、かつ、前記第5スイッチを閉路する第3の制御モードを、前記第3の期間に実行し、前記第6スイッチにスイッチング動作を行わせつつ、前記第6スイッチが開路しているとき電流を前記還流ダイオードに流す第4の制御モードを、前記第4の期間に実行する。

[0006] 制御方法としては、直流電路と交流電路との間に設けられ、スイッチ及び還流ダイオードによって構成されるフルブリッジ回路と、当該フルブリッジ回路の交流側に接続される短絡回路及び交流リアクトルとを備える電力変換

装置を制御対象として、制御部により実行される電力変換装置の制御方法であって、前記交流電路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行い、前記フルブリッジ回路をスイッチング動作させ正の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に正の方向に電流を流す還流期間を交互に有する制御を、前記第1の期間に実行し、前記短絡回路にスイッチング動作をさせ負の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに負の方向に電流を流す還流期間を交互に有する制御を、前記第2の期間に実行し、前記フルブリッジ回路をスイッチング動作させ負の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に負の方向に電流を流す還流期間を交互に有する制御を、前記第3の期間に実行し、前記短絡回路にスイッチング動作をさせ正の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに正の方向に電流を流す還流期間を交互に有する制御を、前記第4の期間に実行する。

図面の簡単な説明

[0007] [図1]図1は、HERICの電力変換装置の一例を示す回路図である。

[図2]図2は、交流電路の交流電圧 V と、交流リアクトルに流れる交流電流 i_L との間に位相差がある場合の波形図の一例である。

[図3]図3は、第1の期間において、電流の流れる経路を太線で図1に付記した図である。

[図4]図4は、第1の期間において、電流の流れる経路を太線で図1に付記した図である。

[図5]図5は、第2の期間において、電流の流れる経路を太線で図1に付記した図である。

[図6]図6は、第2の期間において、電流の流れる経路を太線で図1に付記した図である。

[図7]図7は、第3の期間において、電流の流れる経路を太線で図1に付記した図である。

[図8]図8は、第3の期間において、電流の流れる経路を太線で図1に付記した図である。

[図9]図9は、第4の期間において、電流の流れる経路を太線で図1に付記した図である。

[図10]図10は、第4の期間において、電流の流れる経路を太線で図1に付記した図である。

[図11]図11は、電力変換装置に第1例のゲート信号を用いて、出力5 k V A、力率0.85で直流から交流への変換を行った場合の波形図である。

[図12]図12は、複数のDC/DCコンバータを前置し、DCバスを経て、図1に示すようなフルブリッジ回路及び短絡回路に繋がる電力変換装置の回路構成例を示す図である。

発明を実施するための形態

[0008] [本開示が解決しようとする課題]

前述の特許文献1及び特許文献3の電力変換装置は、交流側の力率が1であれば問題なく動作するが、交流電圧と交流電流との間に位相差がある場合にはフルブリッジ回路の出力を短絡回路により短絡してしまうという問題がある。

[0009] 特許文献2の電力変換装置においては、フルブリッジ回路がスイッチング中で出力電圧が出ているときに、その出力電圧を短絡回路で短絡することのないよう、短絡回路のスイッチにデッドタイムを設けることが提案されている。しかし、シミュレーションによる検証によれば、当該電力変換装置では、負荷に出力する交流電流及び交流電圧のゼロクロス近傍で出力電流に歪が

発生する。

[0010] 特許文献4の電力変換装置では、フルブリッジ回路の出力を短絡回路により短絡してしまうことは回避できる。しかし、例えばフルブリッジ回路の1レグを構成する第1スイッチ及び第2スイッチに着目すると、一方のスイッチの逆並列ダイオードが導通している状態すなわち他方のスイッチに直流電源の電圧がそのまま印加されている状態から他方のスイッチが閉路する制御を含んでいる。例えば特許文献1に開示されている基本的なHERICの電力変換装置では、フルブリッジ回路の1つのスイッチに印加される電圧は直流電源の電圧の半分である。従って、特許文献4の電力変換装置では、基本的なHERICの電力変換装置と比べて、フルブリッジ回路の各スイッチのスイッチングに伴う電力損失が2倍になる。

[0011] 特許文献5の電力変換装置は、交流リアクトルの両端に加わるパルス電圧の振幅が、直流電源電圧の2倍となる。そのため、交流リアクトルの電力損失（主に鉄損）が大きい。また、フルブリッジ回路に対する2種類のゲート駆動信号の間に長いデッドタイムが必要となる等、デッドタイム補償が複雑である。

[0012] そこで、短絡回路を有する電力変換装置において、交流電圧と交流電流との位相差があっても問題なく使用でき、電力損失が抑制され、出力する交流電流の歪が抑制される電力変換装置及びその制御方法を提供することを目的とする。

[0013] [本開示の効果]

本開示によれば、短絡回路を有する電力変換装置において、交流電圧と交流電流との位相差があっても問題なく使用することができ、電力損失が抑制され、出力する交流電流の歪が抑制される。

[0014] [本開示の実施形態の説明]

本開示の実施形態の要旨としては、少なくとも以下のものが含まれる。

[0015] (1) これは、直流電路と交流電路との間に設けられ、直流から交流又はその逆の変換を行う電力変換装置であって、第1スイッチ、第2スイッチ、

当該第2スイッチと同期して動作する第3スイッチ、及び、前記第1スイッチと同期して動作する第4スイッチによって構成されるフルブリッジ回路と、前記フルブリッジ回路に付随して設けられ、自己の順方向に電流を流すための還流ダイオードと、前記フルブリッジ回路と前記交流電路との間に存在する交流リアクトルと、前記フルブリッジ回路の交流側の2線間に設けられ、当該2線のうちの第1線から第2線への通電経路を開閉する第5スイッチ、前記第2線から前記第1線への通電経路を開閉する第6スイッチ、前記第1線から前記第2線への電流を阻止し、前記第6スイッチと直列に存在するダイオード、及び、前記第2線から前記第1線への電流を阻止し、前記第5スイッチと直列に存在するダイオードを含む短絡回路と、前記フルブリッジ回路及び前記短絡回路を制御する制御部と、を備える。

[0016] 前記交流電路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、前記制御部は、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行う。

[0017] そして、前記制御部は、前記第1スイッチ及び前記第4スイッチをスイッチング動作させ、前記第2スイッチ及び前記第3スイッチを開路し、かつ、前記第6スイッチを閉路する第1の制御モードを、前記第1の期間に実行し、前記第5スイッチにスイッチング動作を行わせつつ、前記第5スイッチが開路しているとき電流を前記還流ダイオードに流す第2の制御モードを、前記第2の期間に実行し、前記第2スイッチ及び前記第3スイッチをスイッチング動作させ、前記第1スイッチ及び前記第4スイッチを開路し、かつ、前記第5スイッチを閉路する第3の制御モードを、前記第3の期間に実行し、前記第6スイッチにスイッチング動作を行わせつつ、前記第6スイッチが開路しているとき電流を前記還流ダイオードに流す第4の制御モードを、前記第4の期間に実行する。

[0018] 上記の電力変換装置によれば、交流電圧と交流電流との位相差がある場合にも交流電圧及び交流電流の符号の異同に応じて適切に制御を行うことができる。また、出力される交流電流の歪が抑制される。さらに、フルブリッジ回路の各スイッチがスイッチング動作を行っているときの各スイッチには直流電路の電圧がそのまま印加されることはなく、常に直流電路の電圧の半分の電圧が印加される。また、スイッチングによって交流リアクトルの両端間に生じるパルス電圧の振幅は直流電路の電圧である。従って、スイッチングによる電力損失及び交流リアクトルによる電力損失が低減される。こうして、短絡回路を有する電力変換装置において、交流電圧と交流電流との位相差があっても問題なく使用することができ、電力損失が抑制され、出力する交流電流の歪が抑制される。

[0019] (2) 前記(1)の電力変換装置において、前記制御部は、リップルが重畳された前記交流電流がゼロクロスに達した瞬間よりも、前記フルブリッジ回路のスイッチング動作の停止を遅らせるとともに、前記短絡回路においては閉路しているスイッチの開路又はスイッチング動作の停止を遅らせるようにしてもよい。

この場合、交流リアクトルを流れる交流電流に含まれるリップルの振幅によりゼロクロスの近傍で符号が揺れ動くことを考慮して、完全に符号が変わってから制御モードを遷移させることができる。

[0020] (3) 前記(1)又は(2)の電力変換装置において、前記制御部は、前記還流ダイオード及び前記短絡回路内の前記ダイオードの各々に関して、当該ダイオードに電流が流れる期間の初めと終わりに所定期間のデッドタイムを設けて、当該ダイオードと並列に存在するスイッチを閉路させるようにしてもよい。

ダイオードと並列に存在するスイッチがMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である場合に、当該スイッチを閉路することで、ダイオードのみに電流を流す場合よりも導通抵抗及び導通損失を低減することができる。

る。

また、デッドタイムは還流ダイオードに電流が流れる期間内に設けるため、交流電流の歪が抑制される。よって、電流歪を抑制するためのデッドタイム補償を行う必要がない。

[0021] (4) 前記(1)から(3)のいずれかの電力変換装置において、前記フルブリッジ回路の直流側にDC/DCコンバータが設けられ、前記制御部は、前記DC/DCコンバータの低圧側の直流電圧と、前記フルブリッジ回路の交流側の電圧目標値の絶対値とを互いに比較して、前記直流電圧の方が小さいときは、前記DC/DCコンバータを動作させるとともに前記フルブリッジ回路はスイッチング動作を停止して必要な極性反転のみを行い、一方、前記電圧目標値の絶対値の方が小さいときは、前記DC/DCコンバータのスイッチング動作を停止し、前記フルブリッジ回路をスイッチング動作させる、という構成であってもよい。

この場合、DC/DCコンバータとフルブリッジ回路とで、交流半サイクルごとに、交互にスイッチングの休止期間ができるので、総スイッチング回数の低減により電力損失を低減することができる。

[0022] (5) 前記(1)の電力変換装置において、前記制御部は、共にスイッチング動作を行う場合の前記第1スイッチと前記第5スイッチとを相補的に閉路させ、共にスイッチング動作を行う場合の前記第2スイッチと前記第6スイッチとを相補的に閉路させるようにしてもよい。

この場合、第1スイッチ及び第4スイッチのペアが閉路のときは、第5スイッチは開路となり、また、第5スイッチが閉路となるときは、第1スイッチ及び第4スイッチのペアは開路である。第2スイッチ及び第3スイッチのペアが閉路のときは、第6スイッチは開路となり、また、第6スイッチが閉路となるときは、第2スイッチ及び第3スイッチのペアは開路である。従って、直流電路の短絡を抑制することができる。

[0023] (6) 一方、これは、直流電路と交流電路との間に設けられ、スイッチ及び還流ダイオードによって構成されるフルブリッジ回路と、当該フルブリッ

ジ回路の交流側に接続される短絡回路及び交流リアクトルとを備える電力変換装置を制御対象として、制御部により実行される電力変換装置の制御方法であって、前記交流回路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行い、前記フルブリッジ回路をスイッチング動作させ正の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に正の方向に電流を流す還流期間を交互に有する制御を、前記第1の期間に実行し、前記短絡回路にスイッチング動作をさせ負の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに負の方向に電流を流す還流期間を交互に有する制御を、前記第2の期間に実行し、前記フルブリッジ回路をスイッチング動作させ負の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に負の方向に電流を流す還流期間を交互に有する制御を、前記第3の期間に実行し、前記短絡回路にスイッチング動作をさせ正の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに正の方向に電流を流す還流期間を交互に有する制御を、前記第4の期間に実行する、電力変換装置の制御方法である。

[0024] 上記の電力変換装置の制御方法によれば、交流電圧と交流電流との位相差がある場合にも交流電圧及び交流電流の符号の異同に応じて適切に制御を行うことができる。また、出力される交流電流の歪が抑制される。さらに、フルブリッジ回路の各スイッチがスイッチング動作を行っているとき各スイッチには直流回路の電圧がそのまま印加されることはなく、常に直流回路の電圧の半分の電圧が印加される。また、スイッチングによって交流リアクトルの両端間に生じるパルス電圧の振幅は直流回路の電圧である。従って、スイ

ッチングによる電力損失及び交流リアクトルによる電力損失が低減される。こうして、短絡回路を有する電力変換装置において、交流電圧と交流電流との位相差があっても問題なく使用することができ、電力損失が抑制され、出力する交流電流の歪が抑制される。

[0025] 〔本開示の実施形態の詳細〕

《回路構成》

以下、本開示の一実施形態に係る電力変換装置について、図面を参照して説明する。

図1は、HERICの電力変換装置の一例を示す回路図である。図において、直流電源1と商用電力系統2との間に存在する電力変換装置（インバータ）10は、直流側コンデンサ C_{dc} と、フルブリッジ回路3と、短絡回路4と、交流リアクトル L_1 、 L_2 と、交流側コンデンサ C_a とを備えている。このような電力変換装置10は、直流から交流への変換のほか、交流から直流への変換も行うことができるが、ここでは、直流から交流への変換を想定して説明する。

[0026] 直流側コンデンサ C_{dc} は、直流電源1の両端に接続されている。フルブリッジ回路3は例えばMOSFETである第1スイッチ S_1 、第2スイッチ S_2 、第3スイッチ S_3 及び第4スイッチ S_4 を、図示のようにフルブリッジ接続して構成されている。各スイッチ S_1 、 S_2 、 S_3 及び S_4 はそれぞれ、逆並列に、還流ダイオード（ボディダイオード） d_1 、 d_2 、 d_3 及び d_4 を有している。フルブリッジ回路3は、直流電路 L_d の2線から入力される直流電圧を交流電圧に変換する。

[0027] 短絡回路4は、フルブリッジ回路3の交流側の2線に接続されている。短絡回路4は、フルブリッジ回路3の交流側の2線間に設けられた第5スイッチ S_5 及び第6スイッチ S_6 の直列体を備えている。第5スイッチ S_5 及び第6スイッチ S_6 は、互いに逆極性になるように直列に接続されている。第5スイッチ S_5 及び第6スイッチ S_6 は、例えばMOSFETであり、それぞれ逆並列に、ダイオード（ボディダイオード） d_5 及び d_6 を有している

。交流リアクトル L_1 、 L_2 は、フルブリッジ回路3から交流電路 L_{ac} の2線に流れる電流路に対して、直列に存在している。交流側コンデンサ C_a は、交流電路 L_{ac} の2線間に接続されている。短絡回路4は、交流リアクトル L_1 、 L_2 と共に、還流回路を構成する。

[0028] なお、スイッチ S_5 、 S_6 は、ダイオード d_5 、 d_6 のアノード同士が互いに接続されることになる図示の接続形態の他、カソード同士が互いに接続されることになる接続形態であってもよい。後者の場合は、スイッチ直列体(S_5 、 S_6)の下の子がスイッチ S_5 、上の素子がスイッチ S_6 となる。また、スイッチ直列体(S_5 、 S_6)という形ではなく、スイッチ S_5 及びダイオード d_6 の直列体と、スイッチ S_6 及びダイオード d_5 の直列体とが互いに並列に、フルブリッジ回路3の交流側の2線間に接続されているという回路構成の短絡回路であってもよい。

[0029] より普遍的に短絡回路4を表現すると、例えばこのようになる。短絡回路4は、フルブリッジ回路3の交流側の2線間に設けられ、当該2線のうちの第1線から第2線への通電経路を開閉する第5スイッチ S_5 、第2線から第1線への通電経路を開閉する第6スイッチ S_6 、第1線から第2線への電流を阻止し、第6スイッチと直列に存在するダイオード d_5 、及び、第2線から第1線への電流を阻止し、第5スイッチと直列に存在するダイオード d_6 を含むものである。

[0030] また、上記の例では第1スイッチ S_1 、第2スイッチ S_2 、第3スイッチ S_3 、第4スイッチ S_4 、第5スイッチ S_5 、及び、第6スイッチ S_6 は、すべてMOSFETであるとしたが、これに代えて、IGBT (Insulated Gate Bipolar Transistor)、及び、各IGBTに逆並列の還流ダイオードであってもよい。また、フルブリッジ回路3に付随して設けられる還流ダイオードは、第1スイッチ S_1 、第2スイッチ S_2 、第3スイッチ S_3 及び第4スイッチ S_4 のそれぞれについて単純に、逆並列に4個存在していない場合もあり得る。例えば、「H6.5インバータ」という名称で既知の回路のフルブリッジ回路では、第1スイッチ S

1と第3スイッチS3とで、それぞれスイッチを介して共通のダイオードが逆並列的に存在する回路構成もある。還流という観点からは、ダイオードは、フルブリッジ回路3に付随して設けられ、自己の順方向（直流電路 L_{dc} のプラス側）に電流を流すための素子である。

[0031] 電圧センサ6は、直流電源1及び直流側コンデンサ C_{dc} と並列に接続されている。電圧センサ6は、直流電路 L_{dc} の2線間の電圧を検出し、検出出力を制御部5に送る。電流センサ7は、交流リアクトル L_2 と直列に接続されている。電流センサ7は、交流リアクトル L_1 、 L_2 に流れる電流を検出し、検出出力を制御部5に送る。電圧センサ8は、交流電路 L_{ac} の2線間に接続されている。電圧センサ8は、商用電力系統2の電圧を検出し、検出出力を制御部5に送る。

[0032] 制御部5は、例えばコンピュータを含み、コンピュータがソフトウェア（コンピュータプログラム）を実行することで、必要な制御機能を実現する。ソフトウェアは、制御部の記憶装置（図示せず。）に格納される。

[0033] 《交流電圧及び交流電流の一例》

図2は、交流電路 L_{ac} の交流電圧 V と、交流リアクトル L_1 、 L_2 に流れる交流電流 i_L との間に位相差がある場合の波形図の一例である。なお、振幅は簡略化のため、同じレベルにしている。この場合、交流電圧 V と交流電流 i_L とで、符号（正又は負）が互いに一致する期間と異なる期間とがある。

[0034] すなわち、1周期内に、交流電圧及び交流電流が共に正となる第1の期間 T_1 、交流電圧が正及び交流電流が負となる第2の期間 T_2 、交流電圧及び交流電流が共に負となる第3の期間 T_3 、並びに、交流電圧が負及び交流電流が正となる第4の期間 T_4 の合計4期間がある。そこで、制御部5は、1周期を、第1の期間 T_1 、第2の期間 T_2 、第3の期間 T_3 、及び、第4の期間 T_4 の、合計4期間に分けて制御を行う。

[0035] 《回路の動作と電流の流れ方》

以下、電力変換装置10の回路の動作と電流の流れ方について説明する。

図3～図10は、図1に、それぞれの場合において電流の流れる経路を太

線で付記した図である。なお、電流の向きに関しては、交流リアクトル L_1 を通して交流電路 L_{ac} の方へ流れる電流を正の電流、その逆向きを負の電流とする。閉路（スイッチング動作中の閉路を含む。）又は導通の状態となっている素子の符号に丸印を付している。

[0036] （第1の期間 T_1 における第1の制御モード）

まず、図3（正電流の力行）において、第1スイッチ S_1 及び第4スイッチ S_4 のペアが互いに同期してスイッチング動作し、かつ、現時点では閉路している。第2スイッチ S_2 及び第3スイッチ S_3 のペアは開路している。第5スイッチ S_5 は開路し、第6スイッチ S_6 は閉路している。この状態では、直流電路 L_{dc} のプラス側から第1スイッチ S_1 及び交流リアクトル L_1 を介して交流電路 L_{ac} の一線（上）に至る電流経路ができ、また、交流電路 L_{ac} の他線（下）から交流リアクトル L_2 及びスイッチ S_4 を介して直流電路 L_{dc} のマイナス側に至る電流経路ができる。

[0037] 一方、図4（正電流の還流）において、スイッチング動作中の第1スイッチ S_1 及び第4スイッチ S_4 のペアは、現時点では開路している。第2スイッチ S_2 及び第3スイッチ S_3 のペアは開路している。従って、フルブリッジ回路3のすべてのスイッチ $S_1 \sim S_4$ が開路の状態となる。第5スイッチ S_5 は開路し、第6スイッチ S_6 は閉路している。この状態では、交流リアクトル L_2 から、閉路しているスイッチ S_6 、ダイオード d_5 、交流リアクトル L_1 を通る電流経路ができる。

[0038] 第1の期間 T_1 中は、図3の状態と図4の状態とで、交互に状態の遷移が生じる。

[0039] （第2の期間 T_2 における第2の制御モード）

次に、図5（負電流の力行）において、第5スイッチ S_5 がスイッチング動作し、かつ、現時点では閉路している。第1スイッチ S_1 、第2スイッチ S_2 、第3スイッチ S_3 、第4スイッチ S_4 、及び、第6スイッチ S_6 は開路している。この状態では、交流リアクトル L_1 から、閉路しているスイッチ S_5 、ダイオード d_6 、交流リアクトル L_2 を通る電流経路ができる。

[0040] 一方、図6（負電流の還流）において、スイッチング動作中の第5スイッチS5が現時点では開路している。第1スイッチS1，第2スイッチS2，第3スイッチS3，第4スイッチS4，及び、第6スイッチS6は開路している。この状態では、交流リアクトルL1からフルブリッジ回路3の還流ダイオードd1を通り、直流電路L_{dc}のプラス側に至る電流経路ができる。また、直流電路L_{dc}のマイナス側から還流ダイオードd4を通り、交流リアクトルL2へ至る電流経路ができる。

[0041] 第2の期間T2中は、図5の状態と図6の状態とで、交互に状態の遷移が生じる。

[0042] （第3の期間T3における第3の制御モード）

次に、図7（負電流の力行）において、第2スイッチS2及び第3スイッチS3のペアが互いに同期してスイッチング動作し、かつ、現時点では閉路している。第1スイッチS1及び第4スイッチS4のペアは開路している。第5スイッチS5は閉路し、第6スイッチS6は開路している。この状態では、直流電路L_{dc}のプラス側から第3スイッチS3及び交流リアクトルL2を介して交流電路L_{ac}の他線（下）に至る電流経路ができ、また、交流電路L_{ac}の一線（上）から交流リアクトルL1及びスイッチS2を介して直流電路L_{dc}のマイナス側に至る電流経路ができる。

[0043] 一方、図8（負電流の還流）において、スイッチング動作中の第2スイッチS2及び第3スイッチS3のペアは、現時点では開路している。第1スイッチS1及び第4スイッチS4のペアは開路している。従って、フルブリッジ回路3のすべてのスイッチS1～S4が開路の状態となる。第5スイッチS5は閉路し、第6スイッチS6は開路している。この状態では、交流リアクトルL1から、閉路しているスイッチS5、ダイオードd6、交流リアクトルL2を通る電流経路ができる。

[0044] 第3の期間T3中は、図7の状態と図8の状態とで、交互に状態の遷移が生じる。

[0045] （第4の期間T4における第4の制御モード）

次に、図9（正電流の力行）において、第6スイッチS6がスイッチング動作し、かつ、現時点では閉路している。第1スイッチS1，第2スイッチS2，第3スイッチS3，第4スイッチS4，及び、第5スイッチS5は開路している。この状態では、交流リアクトルL2から、閉路しているスイッチS6、ダイオードd5、交流リアクトルL1を通る電流経路ができる。

[0046] 一方、図10（正電流の還流）において、スイッチング動作中の第6スイッチS6が現時点では開路している。第1スイッチS1，第2スイッチS2，第3スイッチS3，第4スイッチS4，及び、第5スイッチS5は開路している。この状態では、交流リアクトルL2からフルブリッジ回路3の還流ダイオードd3を通り、直流電路L_dのプラス側に至る電流経路ができる。また、直流電路L_dのマイナス側から還流ダイオードd2を通り、交流リアクトルL1へ至る電流経路ができる。

[0047] 第4の期間T4中は、図9の状態と図10の状態とで、交互に状態の遷移が生じる。

[0048] 上記の電力変換装置10によれば、HERICの回路構成において交流電圧と交流電流との位相差がある場合にも交流電圧及び交流電流の符号の異同に応じて適切に制御を行うことができる。また、出力される交流電流の歪が抑制される。さらに、フルブリッジ回路3の各スイッチS1～S4にはスイッチング動作中に直流電路の電圧がそのまま印加されることはなく、常に直流電路L_dの電圧の半分の電圧が印加される。また、交流リアクトルL1，L2の両端間に生じるパルス電圧の振幅は直流電路の電圧である。従って、スイッチングによる電力損失及び交流リアクトルL1，L2による電力損失が低減される。こうして、HERICの電力変換装置10において、交流電圧と交流電流との位相差があっても問題なく使用することができ、電力損失が抑制され、出力する交流電流の歪が抑制される。

[0049] 《ゲート信号の生成：第1例》

次に、ゲート信号の生成の第1例について説明する。ゲート信号は4種類あり、第1スイッチS1及び第4スイッチS4のペアを動作させるためのゲ

ート信号G 1、第2スイッチS 2及び第3スイッチS 3のペアを動作させるためのゲート信号G 2、第5スイッチS 5を動作させるためのゲート信号G 5、及び、第6スイッチS 6を動作させるためのゲート信号G 6である。

[0050] 交流電圧の電圧参照値を V_{inv_ref} とすると、ゲート信号G 1は、電圧参照値 V_{inv_ref} と搬送波信号（高周波の三角波）とを互いに比較して得た信号に対して、さらに交流リアクトルを流れる電流が負の時にスイッチS 1とスイッチS 4とが常時開路となるように処理を加えることにより得られる。また、ゲート信号G 2は、電圧参照値 V_{inv_ref} を反転させた（ $-V_{inv_ref}$ ）と搬送波信号とを互いに比較して得た信号に対して同様の処理を加えることにより得られる。従って、ゲート信号G 1とG 2とは、交流半サイクルごとに交代で出現するPWM（Pulse Width Modulation）信号となる。

[0051] 一方、ゲート信号G 5は、電圧参照値 V_{inv_ref} と搬送波信号とを互いに比較して得られるが、ゲート信号G 1とは論理が逆になるように演算される。さらに、交流リアクトルを流れる交流電流の電流目標値の符号が正になると、ゲート信号G 5は、第5スイッチS 5が常時開路になるよう固定される。

[0052] また、ゲート信号G 6は、反転した電圧参照値（ $-V_{inv_ref}$ ）と搬送波信号とを互いに比較して得られるが、ゲート信号G 2とは論理が逆になるように演算される。さらに、交流リアクトルを流れる交流電流の符号が負になると、ゲート信号G 6は、第6スイッチS 6が常時開路になるよう固定される。

[0053] 交流リアクトルを流れる交流電流には実際にはリップルが含まれている。リップルを含む交流電流がゼロクロスを通過するとき、リップルの振幅の影響により交流電流の符号は正と負との間を行き来する。そこで、リップルを含む交流電流がゼロクロスを通過する期間を含めてゲート信号G 1、G 2のうちスイッチング動作している方の、スイッチング動作の期間を延長する。また、ゲート信号G 5、G 6のうちオン（スイッチ閉路）している方のオンの期間を

延長する。

このようにして、交流電流に含まれるリップルの振幅によりゼロクロス近傍で電流が不連続になり歪が発生することを抑制できる。

[0054] 《ゲート信号の生成：第2例》

次に、ゲート信号の生成の第2例について説明する。ゲート信号は第1例と同様に4種類ある。

[0055] 交流電圧の電圧参照値を V_{inv_ref} とすると、ゲート信号G1は、電圧参照値 V_{inv_ref} と搬送波信号とを互いに比較して得られる。また、ゲート信号G2は、電圧参照値 V_{inv_ref} を反転させた($-V_{inv_ref}$)と搬送波信号とを互いに比較して得られる。従って、ゲート信号G1とG2とは、交流半サイクルごとに交代で出現するPWM信号となる。

[0056] 但し、ゲート信号G1, G2の生成には、条件が加重される。交流電流目標値と交流電圧目標値との符号が互いに同じであれば、搬送波信号がそのまま使用されるが、交流電流目標値と交流電圧目標値とで符号が異なるときは、搬送波信号にオフセット値が加算される。これにより、ゲート信号G1, G2の1パルス幅の初期と終期が少し削られ、デッドタイムを作ることができる。例えば、図6において、1パルス中で、還流ダイオードd1, d4は終始導通しており、初期のデッドタイム及び終期のデッドタイムを除く1パルス中の期間は、第1スイッチS1, 第4スイッチS4が閉路する。また、図10において、1パルス中で、還流ダイオードd2, d3は終始導通しており、初期のデッドタイム及び終期のデッドタイムを除く1パルス中の期間は、第2スイッチS2, 第3スイッチS3が閉路する。

[0057] これにより、還流ダイオードd1, d2, d3, d4と並列に存在するスイッチがMOSFETである場合に、当該スイッチを閉路することで、ダイオードのみに電流を流す場合よりも導通抵抗及び導通損失を低減することができる。

[0058] 一方、ゲート信号G5は、電圧参照値 V_{inv_ref} と搬送波信号とを互いに比較して得られるが、ゲート信号G1とは論理が逆になるように演算される

。この結果、ゲート信号G 5がスイッチングしている間は、ゲート信号G 5は、ゲート信号G 1とは相補の関係となる。

また、ゲート信号G 6は、反転した電圧参照値 ($-V_{inv_ref}$) と搬送波信号とを互いに比較して得られるが、ゲート信号G 2とは論理が逆になるように演算される。この結果、ゲート信号G 6がスイッチングしている間は、ゲート信号G 6は、ゲート信号G 2とは相補の関係となる。

[0059] 但し、ゲート信号G 5, G 6の生成には、電圧参照値 V_{inv_ref} に条件が加重される。交流電流目標値と交流電圧目標値との符号が互いに異なるときは、電圧参照値 V_{inv_ref} がそのまま使用されるが、交流電流目標値と交流電圧目標値との符号が互いに同じであれば、電圧参照値 V_{inv_ref} にオフセット値が加算される。これにより、ゲート信号G 5, G 6の1パルス幅の初期と終期が少し削られ、デッドタイムを作ることができる。

[0060] 例えば、図4, 図9において、1パルス中で、ダイオードd 5は終始導通しており、初期のデッドタイム及び終期のデッドタイムを除く1パルス中の期間は、第5スイッチS 5が閉路する。図5, 図8において、1パルス中で、ダイオードd 6は終始導通しており、初期のデッドタイム及び終期のデッドタイムを除く1パルス中の期間は、第6スイッチS 6が閉路する。

[0061] これにより、ダイオードd 5, d 6と並列に存在するスイッチがMOSFETである場合に、当該スイッチを閉路することで、ダイオードのみに電流を流す場合よりも導通抵抗及び導通損失を低減することができる。

[0062] また、第1例と同様に、交流リアクトルを流れる交流電流には実際にはリップルが含まれている。リップルを含む交流電流がゼロクロスを通過するとき、リップルの振幅の影響により交流電流の符号は正と負との間を行き来する。そこで、リップルを含む交流電流がゼロクロスを通過する期間を含めてゲート信号G 1, G 2のうちスイッチング動作している方の、スイッチング動作の期間を延長する。また、ゲート信号G 5, G 6のうちスイッチング動作している方の、スイッチング動作の期間を延長する。

このようにして、交流電流に含まれるリップルの振幅によりゼロクロス近傍

で電流が不連続になり歪が発生することを抑制できる。

[0063] 《検証》

図 11 は、電力変換装置 10 に上記第 1 例のゲート信号を用いて、出力 5 kVA、力率 0.85 で直流から交流への変換を行った場合の波形図である。図の上から順に、(a) は交流電路 L_a の交流電圧、及び、交流リアクトル L_1 、 L_2 に流れる交流電流を示す波形図である。太く見える線が交流電流、細く見える線が交流電圧である。

[0064] 図 11 の (b) はゲート信号であり、上から順に、ゲート信号 G_1 、 G_2 、 G_5 、 G_6 である。

信号の動作を、オン（スイッチ閉路）、オフ（スイッチ開路）、スイッチング動作の 3 種類で説明すると、ゲート信号 G_1 、 G_2 は、共にオフ（スイッチング動作停止）となる期間を介して、交互にスイッチング動作とオフとを繰り返している。ゲート信号 G_5 、 G_6 は、オン（H レベル）とオフ（L レベル）とを交互に繰り返すが、オフからオンするときは初めに一定時間スイッチング動作する。但し、ゲート信号 G_5 のスイッチング動作はゲート信号 G_1 のスイッチング動作と相補的に行われ、ゲート信号 G_6 のスイッチング動作はゲート信号 G_2 のスイッチング動作と相補的に行われる。

[0065] 例えば、(b) の左端側の、ゲート信号 G_1 がスイッチング動作、及び、ゲート信号 G_6 がオンという状態は、交流電流の正から負へのゼロクロスがある瞬間より僅かに遅れて、それぞれ、ゲート信号 G_1 がオフ（スイッチング動作停止）、及び、ゲート信号 G_6 がオフ、となる。一方、ゲート信号 G_5 は、交流電流のゼロクロスより僅かに早くスイッチング動作し初め、その後オンとなる。同様に、ゲート信号 G_2 がスイッチング動作、及び、ゲート信号 G_5 がオンという状態は、交流電流の負から正へのゼロクロスがある瞬間より僅かに遅れて、それぞれ、ゲート信号 G_2 がオフ（スイッチング動作停止）、及び、ゲート信号 G_5 がオフ、となる。一方、ゲート信号 G_6 は、交流電流のゼロクロスより僅かに早くスイッチング動作し初め、その後オンとなる。

[0066] (c) は、第 1 スイッチ S 1 におけるドレインソース間の電圧を示している。印加される電圧は直流電路 L_{dc} の電圧の半分であり、従って、スイッチングによる電力損失を低減することができる。

(d) は、交流リアクトル L_1 (又は L_2) の両端電圧である。パルス電圧の振幅は直流電路 L_{dc} の電圧である。従って電力損失 (主に鉄損) を低減することができる。

(e) は、時間軸 (横軸) 方向に同じような形を 4 分割して見ると、一番左及び左から 3 番目が、第 1 スイッチ S 1 又は還流ダイオード d_1 に流れる電流、左から 2 番目、4 番目が第 3 スイッチ S 3 又は還流ダイオード d_3 に流れる電流を表している。

(f) は短絡回路 4 に流れる電流である。歪は抑制されている。

[0067] 一方、前述の「ゲート信号の生成：第 2 例」に記載したように、制御部 5 が、還流ダイオード及び短絡回路 4 内のダイオードの各々に関して、電流が流れる期間の初めと終わりに所定期間のデッドタイムを設け、当該ダイオードと並列に存在するスイッチを閉路させる場合も、図 11 の (a), (c) 及び (d) と同じ波形が得られる。これにより、電力損失を低減し、電流の歪を抑制することができる。

[0068] 《最小スイッチング変換方式への適用》

ここまでは、直流電源 1 が直接、フルブリッジ回路 3 に接続されている回路構成について説明したが、直流電源 1 の電圧が交流電圧のピーク値よりも低い場合には、直流電源 1 とフルブリッジ回路 3 の間に DC/DC コンバータ (昇圧チョッパ) を置いて、当該 DC/DC コンバータにより直流電圧を交流電圧のピーク値以上に昇圧する。このとき、DC/DC コンバータとフルブリッジ回路 3 とで、スイッチング動作を交互に休止する期間を設ける最小スイッチング変換方式を適用することができる。

[0069] 図 12 は、複数の DC/DC コンバータを前置し、DC バスを経て、図 1 に示すようなフルブリッジ回路 3 及び短絡回路 4 に繋がる電力変換装置 100 の回路構成例を示す図である。この電力変換装置 100 を含むシステム全

体は、発電及び蓄電の複合電源システムである。

[0070] 図12において、DCバス11の2線には、DC/DCコンバータ20、DC/DCコンバータ30、DC/DCコンバータ40が並列に接続されている。DC/DCコンバータ20は、例えばMOS-MOSFETであるスイッチ21、スイッチ22、及び、直流リアクトル23を備えている。DC/DCコンバータ20には、例えば太陽光発電パネル51が接続されている。電流センサ52は、DC/DCコンバータ20に流れる電流を検出し、検出出力を制御部5に送る。電圧センサ53は太陽光発電パネル51から与えられる電圧を検出し、検出出力を制御部5に送る。

[0071] また、DC/DCコンバータ30は、例えばMOS-MOSFETであるスイッチ31、スイッチ32、及び、直流リアクトル33を備えている。DC/DCコンバータ30には、蓄電池61が接続されている。電流センサ62は、DC/DCコンバータ30に流れる電流を検出し、検出出力を制御部5に送る。電圧センサ63は蓄電池61の電圧を検出し、検出出力を制御部5に送る。

[0072] さらに、DC/DCコンバータ40は、例えばMOS-MOSFETであるスイッチ41、スイッチ42、及び、直流リアクトル43を備えている。DC/DCコンバータ40には、電解コンデンサ71が接続されている。電流センサ72は、DC/DCコンバータ40に流れる電流を検出し、検出出力を制御部5に送る。電圧センサ73は電解コンデンサ71の電圧を検出し、検出出力を制御部5に送る。

[0073] 3台のDC/DCコンバータ20、30、40は、それぞれ、太陽光発電パネル51の発電電力の制御、蓄電池61の充放電電力の制御、電解コンデンサ71から供給する無効電力の制御を行う。例えば、蓄電池61の電圧は50V、太陽光発電パネル51の電圧は200Vである。

[0074] フルブリッジ回路3には、スイッチS2の両端の電圧を検出する電圧センサ12が設けられている。短絡回路4の2線間には電圧センサ13が設けられている。その他の回路要素は図1と同様であるので説明を省略する。

[0075] 最小スイッチング変換方式については、本出願人が既に多く提案し、既知の方式（例えば特許第5618022号、特許第6187587号、他多数の公知文献あり。）であるので詳細な説明は省略するが、要部としては、例えば以下のように表現できる。

[0076] 制御部5は、交流半サイクルごとに、DC/DCコンバータ20の低圧側の直流電圧と、フルブリッジ回路3の交流側の電圧目標値の絶対値とを互いに比較して、直流電圧の方が小さいときは、DC/DCコンバータ20、40を動作させるとともにフルブリッジ回路3（及び短絡回路4）はスイッチング動作を停止して必要な極性反転のみを行い、一方、電圧目標値の絶対値の方が小さいときは、DC/DCコンバータ20、40のスイッチング動作を停止し、フルブリッジ回路3（及び短絡回路4）をスイッチング動作させる。これにより、DC/DCコンバータ20、40とフルブリッジ回路3とで、交互にスイッチングの休止期間ができるので、スイッチング損失を抑制することができる。

[0077] 《補記》

なお、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は請求の範囲によって示され、請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。

符号の説明

- [0078]
- 1 直流電源
 - 2 商用電力系統
 - 3 フルブリッジ回路
 - 4 還流回路
 - 5 制御部
 - 6 電圧センサ
 - 7 電流センサ
 - 8 電圧センサ

- 1 0 電力変換装置
- 1 1 D C バス
- 1 2 電圧センサ
- 1 3 電圧センサ
- 2 0 D C / D C コンバータ
- 2 1, 2 2 スイッチ
- 2 3 直流リアクトル
- 3 0 D C / D C コンバータ
- 3 1, 3 2 スイッチ
- 3 3 直流リアクトル
- 4 0 D C / D C コンバータ
- 4 1, 4 2 スイッチ
- 4 3 直流リアクトル
- 5 1 太陽光発電パネル
- 5 2 電流センサ
- 5 3 電圧センサ
- 6 1 蓄電池
- 6 2 電流センサ
- 6 3 電圧センサ
- 7 1 電解コンデンサ
- 7 2 電流センサ
- 7 3 電圧センサ
- 1 0 0 電力変換装置
- 1 0 1 直流電源
- 1 0 2 商用電力系統
- 1 0 3 フルブリッジ回路
- 1 0 4 還流回路
- C a 交流側コンデンサ

C d c 直流側コンデンサ

d 1, d 2, d 3, d 4, d 5, d 6 ダイオード

L 1, L 2 交流リアクトル

L a c 交流電路

L d c 直流電路

S 1 第1スイッチ

S 2 第2スイッチ

S 3 第3スイッチ

S 4 第4スイッチ

S 5 第5スイッチ

S 6 第6スイッチ

請求の範囲

[請求項1] 直流電路と交流電路との間に設けられ、直流から交流又はその逆の変換を行う電力変換装置であって、

第1スイッチ、第2スイッチ、当該第2スイッチと同期して動作する第3スイッチ、及び、前記第1スイッチと同期して動作する第4スイッチによって構成されるフルブリッジ回路と、

前記フルブリッジ回路に付随して設けられ、自己の順方向に電流を流すための還流ダイオードと、

前記フルブリッジ回路と前記交流電路との間に存在する交流リアクトルと、

前記フルブリッジ回路の交流側の2線間に設けられ、当該2線のうちの第1線から第2線への通電経路を開閉する第5スイッチ、前記第2線から前記第1線への通電経路を開閉する第6スイッチ、前記第1線から前記第2線への電流を阻止し、前記第6スイッチと直列に存在するダイオード、及び、前記第2線から前記第1線への電流を阻止し、前記第5スイッチと直列に存在するダイオードを含む短絡回路と、

前記フルブリッジ回路及び前記短絡回路を制御する制御部と、を備え、

前記交流電路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、前記制御部は、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行い、

前記制御部は、

前記第1スイッチ及び前記第4スイッチをスイッチング動作させ、前記第2スイッチ及び前記第3スイッチを開路し、かつ、前記第6スイッチを閉路する第1の制御モードを、前記第1の期間に実行し、

前記第5スイッチにスイッチング動作を行わせつつ、前記第5スイッチが開路しているとき電流を前記還流ダイオードに流す第2の制御モードを、前記第2の期間に実行し、

前記第2スイッチ及び前記第3スイッチをスイッチング動作させ、前記第1スイッチ及び前記第4スイッチを開路し、かつ、前記第5スイッチを閉路する第3の制御モードを、前記第3の期間に実行し、

前記第6スイッチにスイッチング動作を行わせつつ、前記第6スイッチが開路しているとき電流を前記還流ダイオードに流す第4の制御モードを、前記第4の期間に実行する、電力変換装置。

[請求項2] 前記制御部は、リップルが重畳された前記交流電流がゼロクロスに達した瞬間よりも、前記フルブリッジ回路のスイッチング動作の停止を遅らせるとともに、前記短絡回路においては閉路しているスイッチの開路又はスイッチング動作の停止を遅らせる請求項1に記載の電力変換装置。

[請求項3] 前記制御部は、前記還流ダイオード及び前記短絡回路内の前記ダイオードの各々に関して、電流が流れる期間の初めと終わりに所定期間のデッドタイムを設けて、当該ダイオードと並列に存在するスイッチを閉路させる請求項1又は請求項2に記載の電力変換装置。

[請求項4] 前記フルブリッジ回路の直流側にDC/DCコンバータが設けられ、

前記制御部は、前記DC/DCコンバータの低圧側の直流電圧と、前記フルブリッジ回路の交流側の電圧目標値の絶対値とを互いに比較して、前記直流電圧の方が小さいときは、前記DC/DCコンバータを動作させるとともに前記フルブリッジ回路はスイッチング動作を停止して必要な極性反転のみを行い、一方、前記電圧目標値の絶対値の方が小さいときは、前記DC/DCコンバータのスイッチング動作を停止し、前記フルブリッジ回路をスイッチング動作させる、請求項1から請求項3のいずれか1項に記載の電力変換装置。

[請求項5] 前記制御部は、
 共にスイッチング動作を行う場合の前記第1スイッチと前記第5スイッチとを相補的に閉路させ、
 共にスイッチング動作を行う場合の前記第2スイッチと前記第6スイッチとを相補的に閉路させる、
 請求項1に記載の電力変換装置。

[請求項6] 直流電路と交流電路との間に設けられ、スイッチ及び還流ダイオードによって構成されるフルブリッジ回路と、当該フルブリッジ回路の交流側に接続される短絡回路及び交流リアクトルとを備える電力変換装置を制御対象として、制御部により実行される電力変換装置の制御方法であって、

 前記交流電路の交流電圧と前記交流リアクトルに流れる交流電流との間に位相差がある場合に、1周期を、前記交流電圧及び前記交流電流が共に正となる第1の期間、前記交流電圧が正及び前記交流電流が負となる第2の期間、前記交流電圧及び前記交流電流が共に負となる第3の期間、並びに、前記交流電圧が負及び前記交流電流が正となる第4の期間の合計4期間に分けて制御を行い、

 前記フルブリッジ回路をスイッチング動作させ正の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に正の方向に電流を流す還流期間を交互に有する制御を、前記第1の期間に実行し、

 前記短絡回路にスイッチング動作をさせ負の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに負の方向に電流を流す還流期間を交互に有する制御を、前記第2の期間に実行し、

 前記フルブリッジ回路をスイッチング動作させ負の方向に電流を流す力行期間、及び、前記フルブリッジ回路の全てのスイッチを開路した状態で前記短絡回路に負の方向に電流を流す還流期間を交互に有す

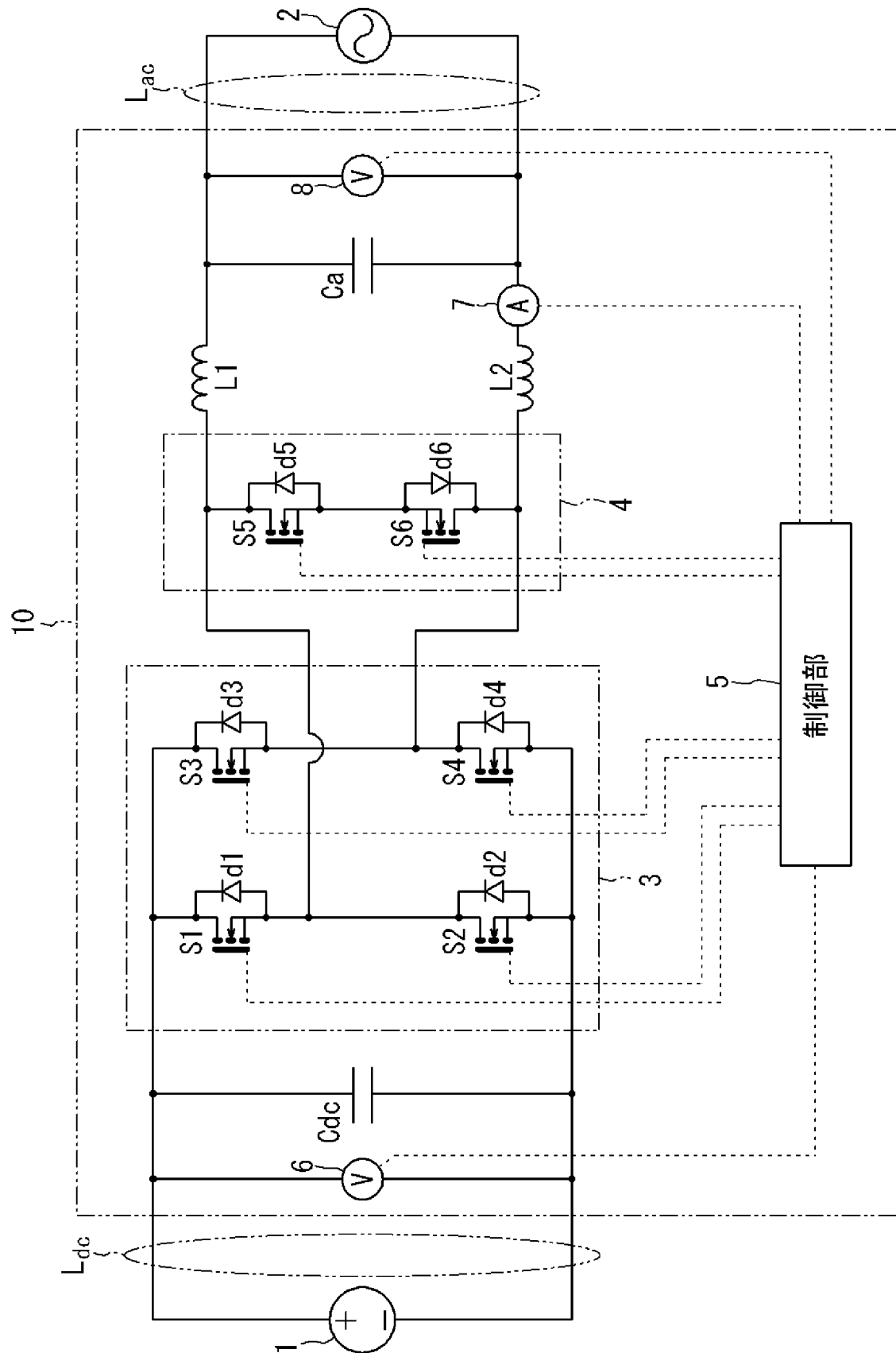
る制御を、前記第 3 の期間に実行し、

前記短絡回路にスイッチング動作をさせ正の方向に電流を流す力行期間、及び、全てのスイッチを開路した状態における前記フルブリッジ回路の前記還流ダイオードに正の方向に電流を流す還流期間を交互に有する制御を、前記第 4 の期間に実行する、

電力変換装置の制御方法。

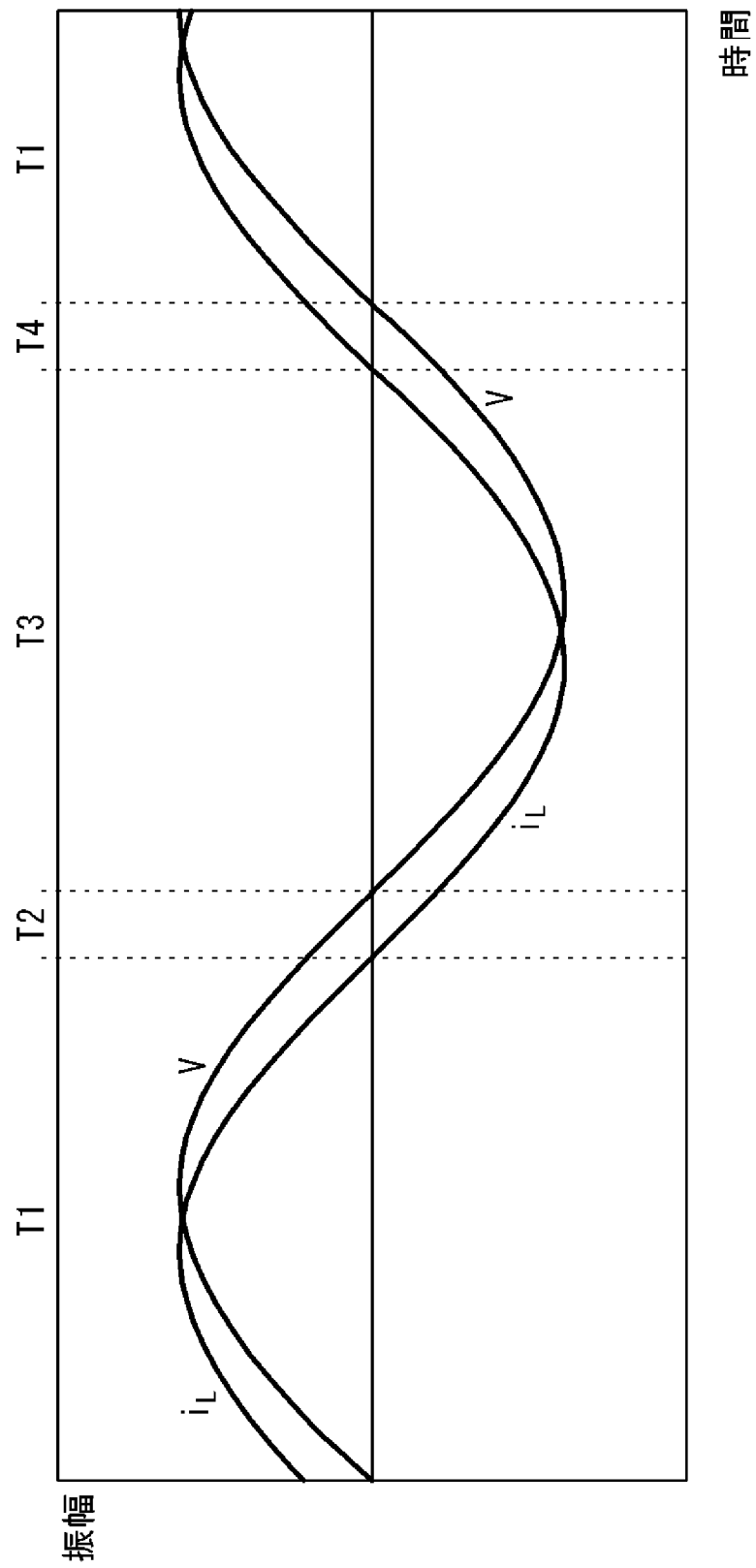
[図1]

図 1



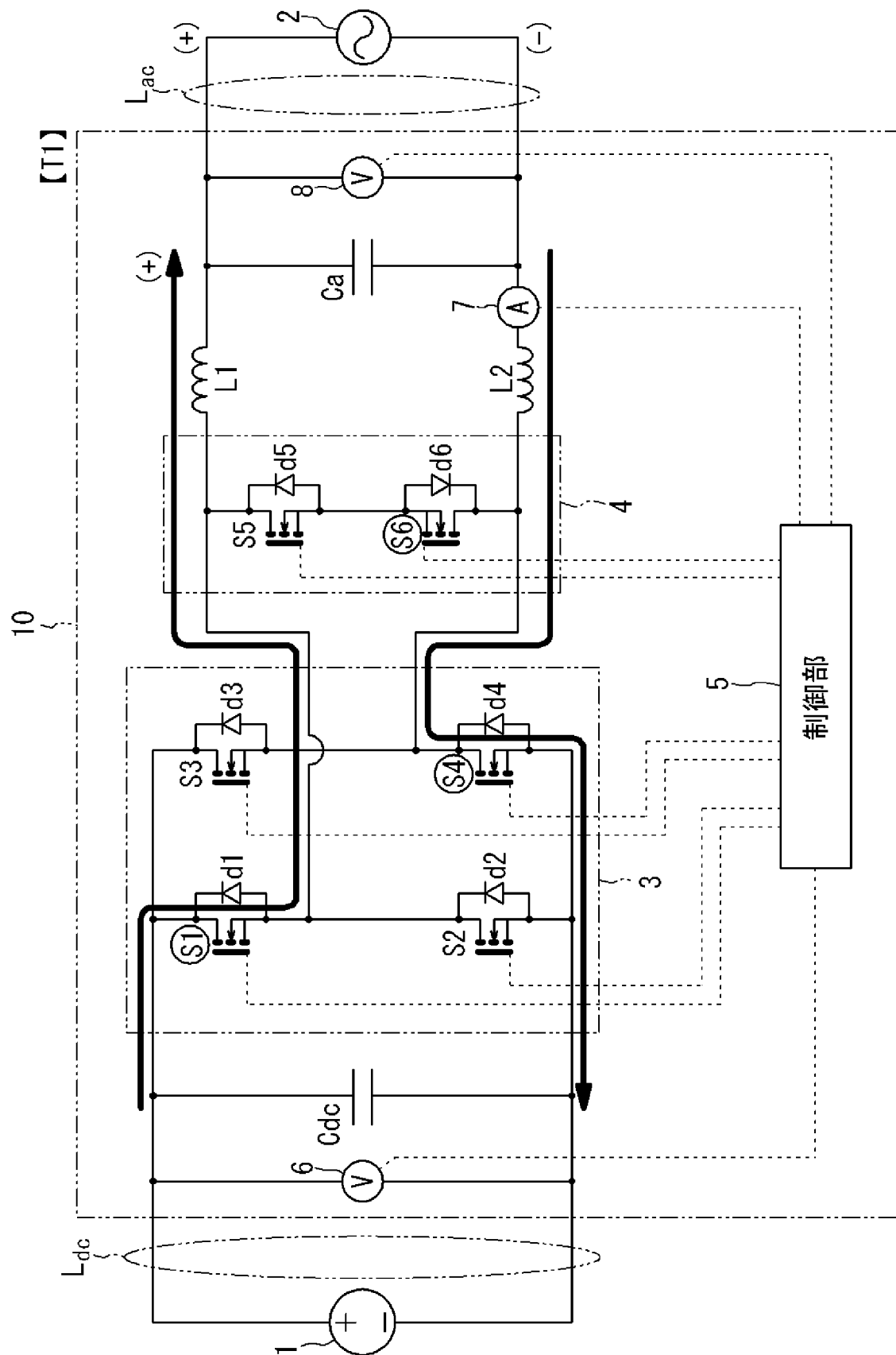
[図2]

図 2



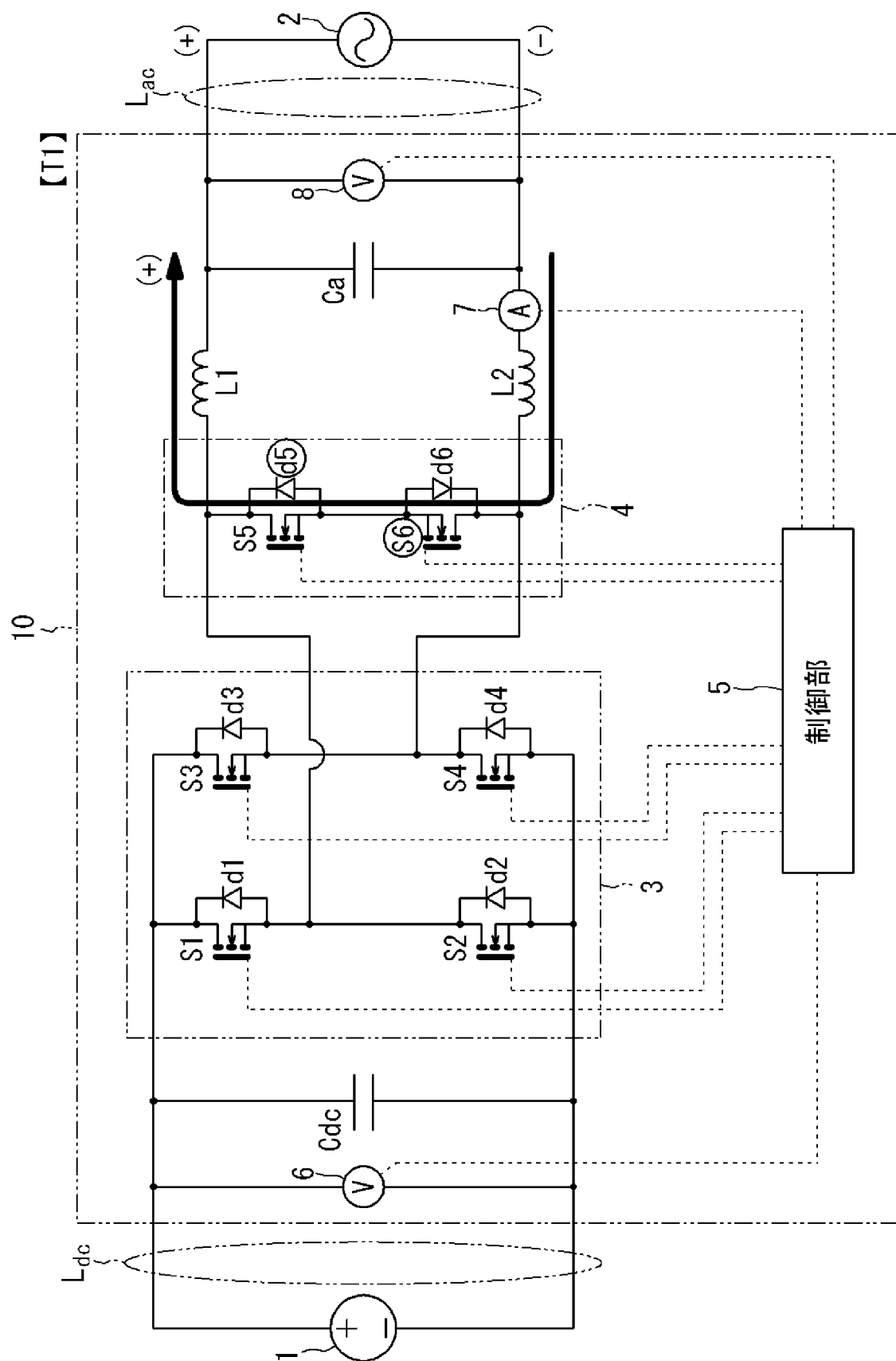
[図3]

図 3



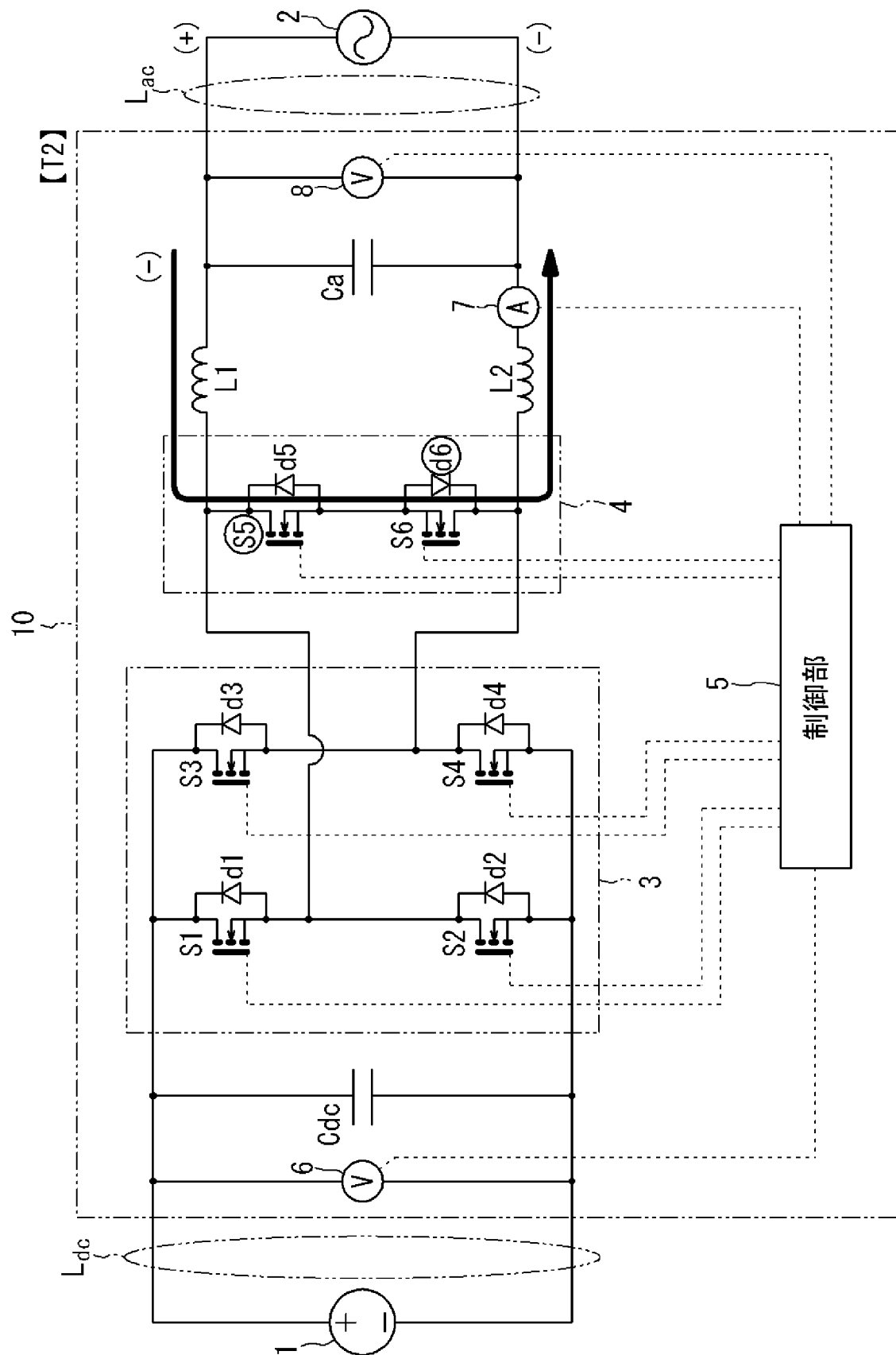
[図4]

図 4



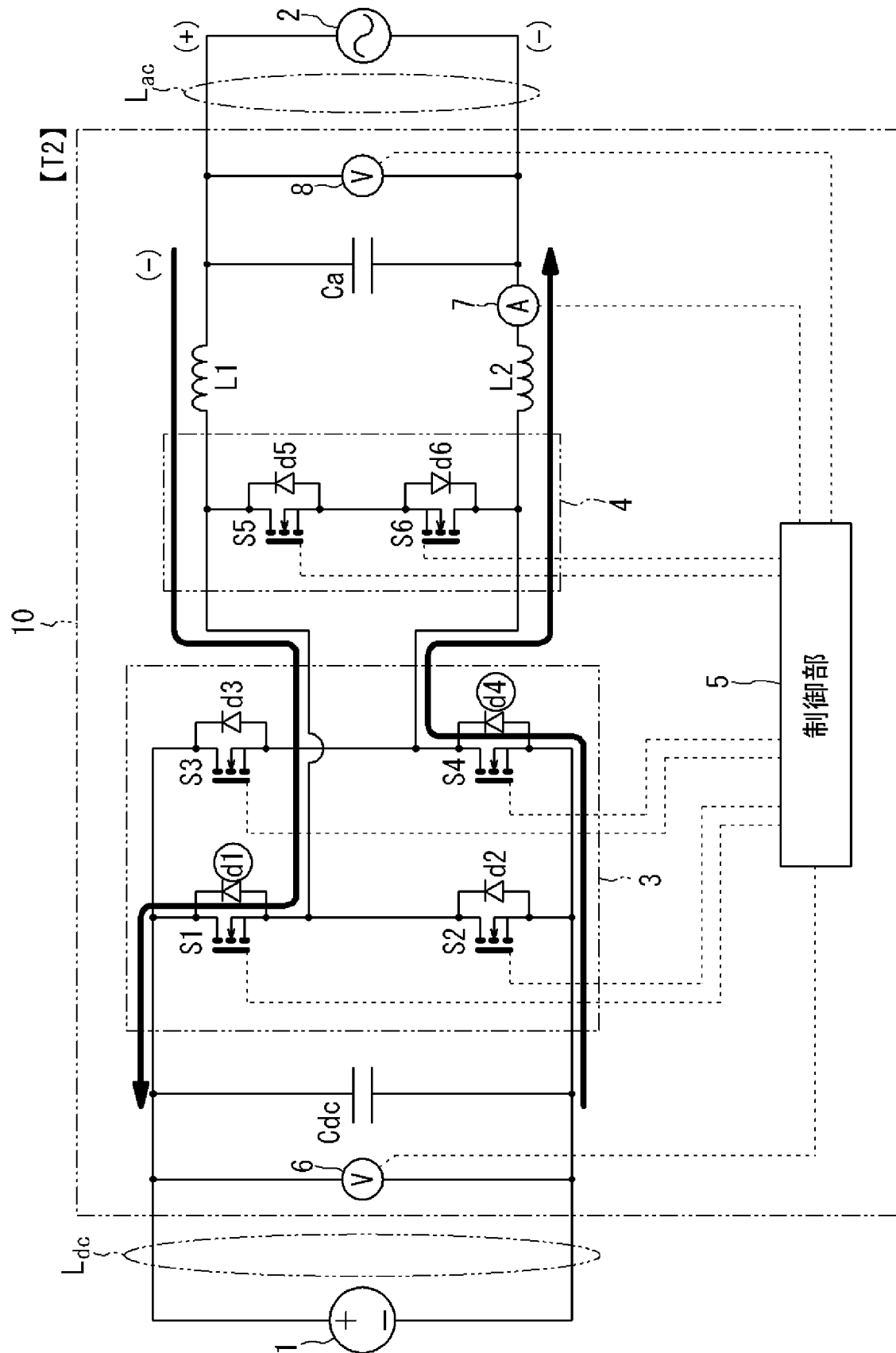
[図5]

図 5



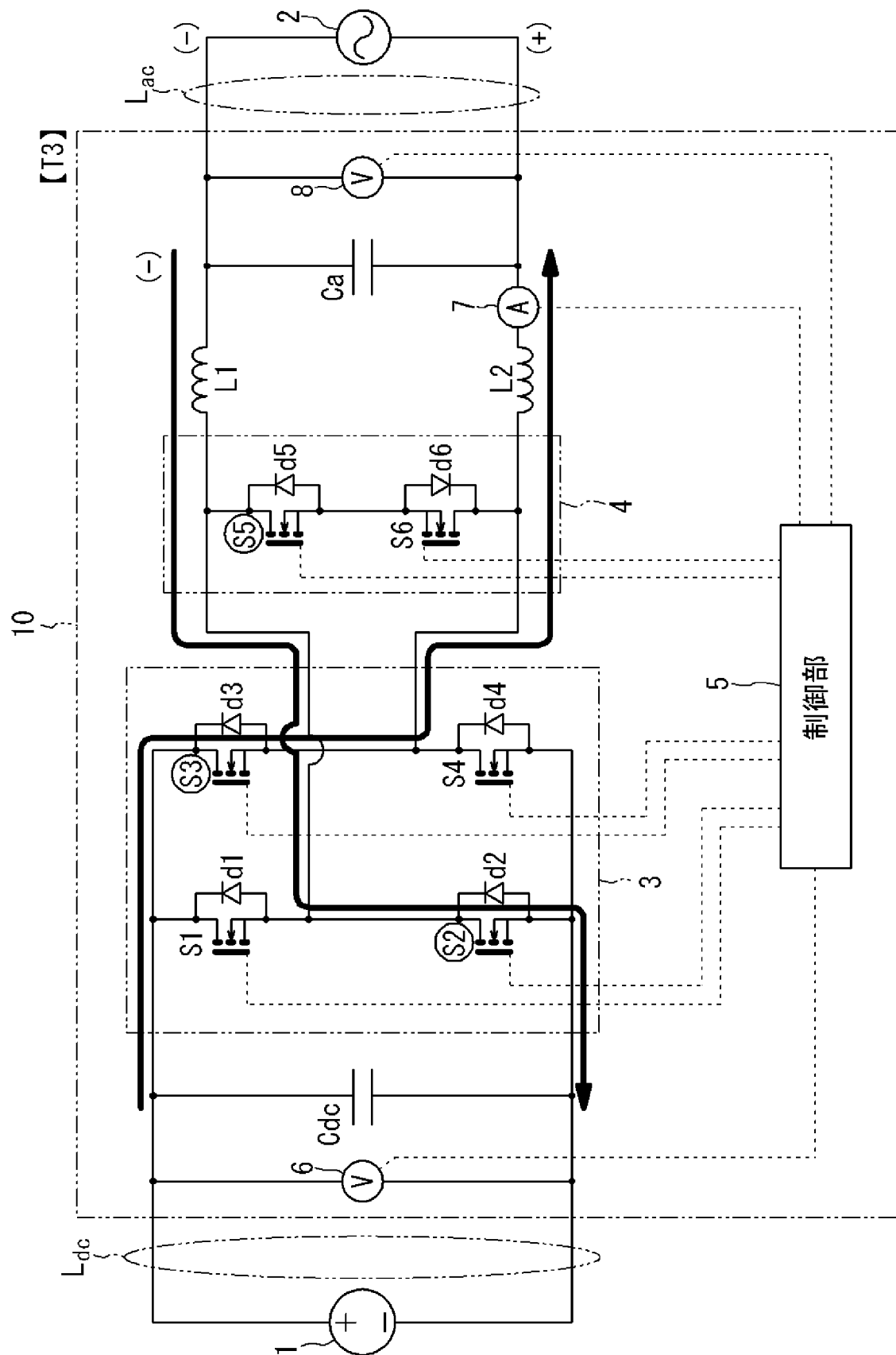
[図6]

図 6



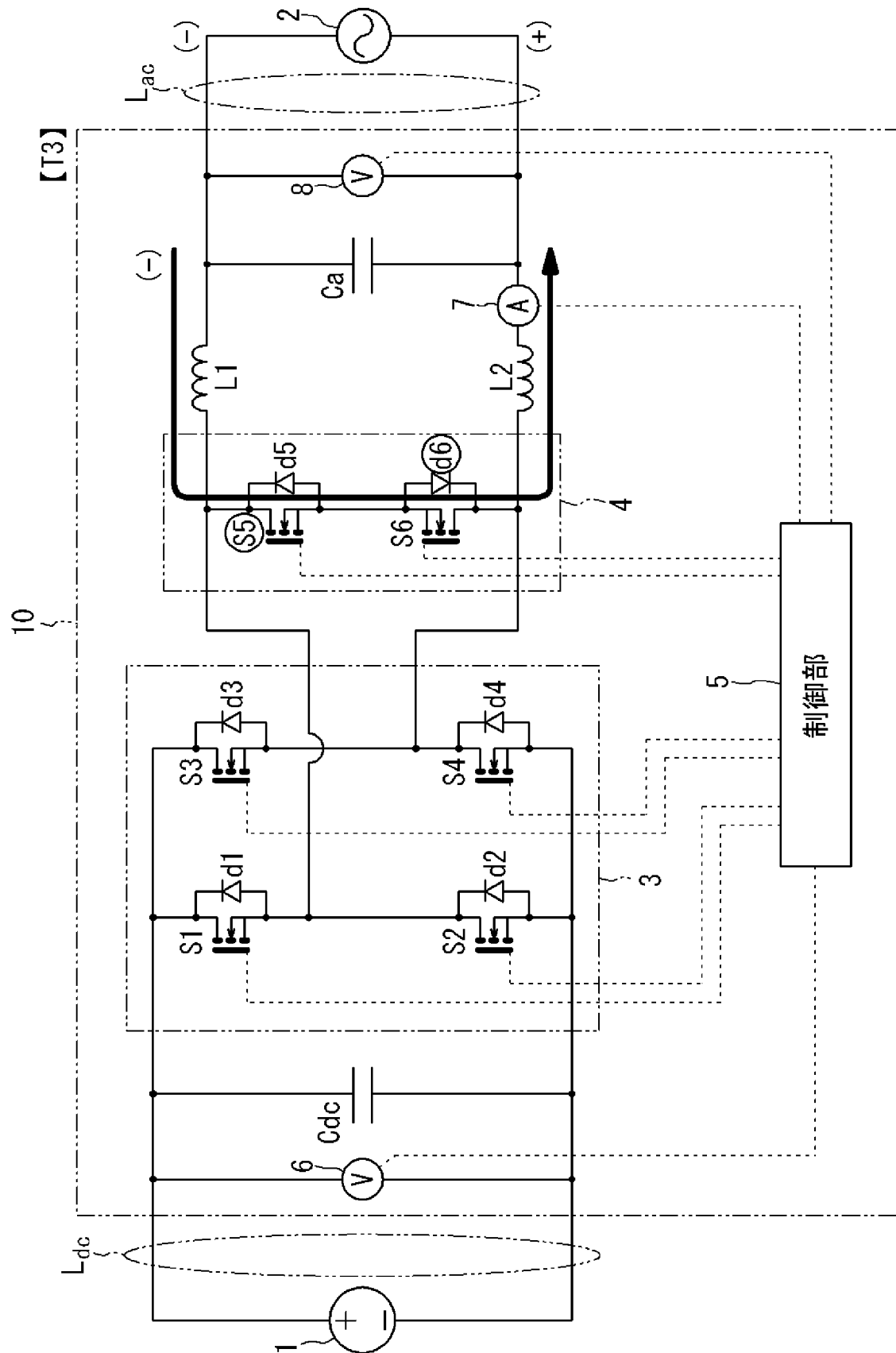
[図7]

図 7



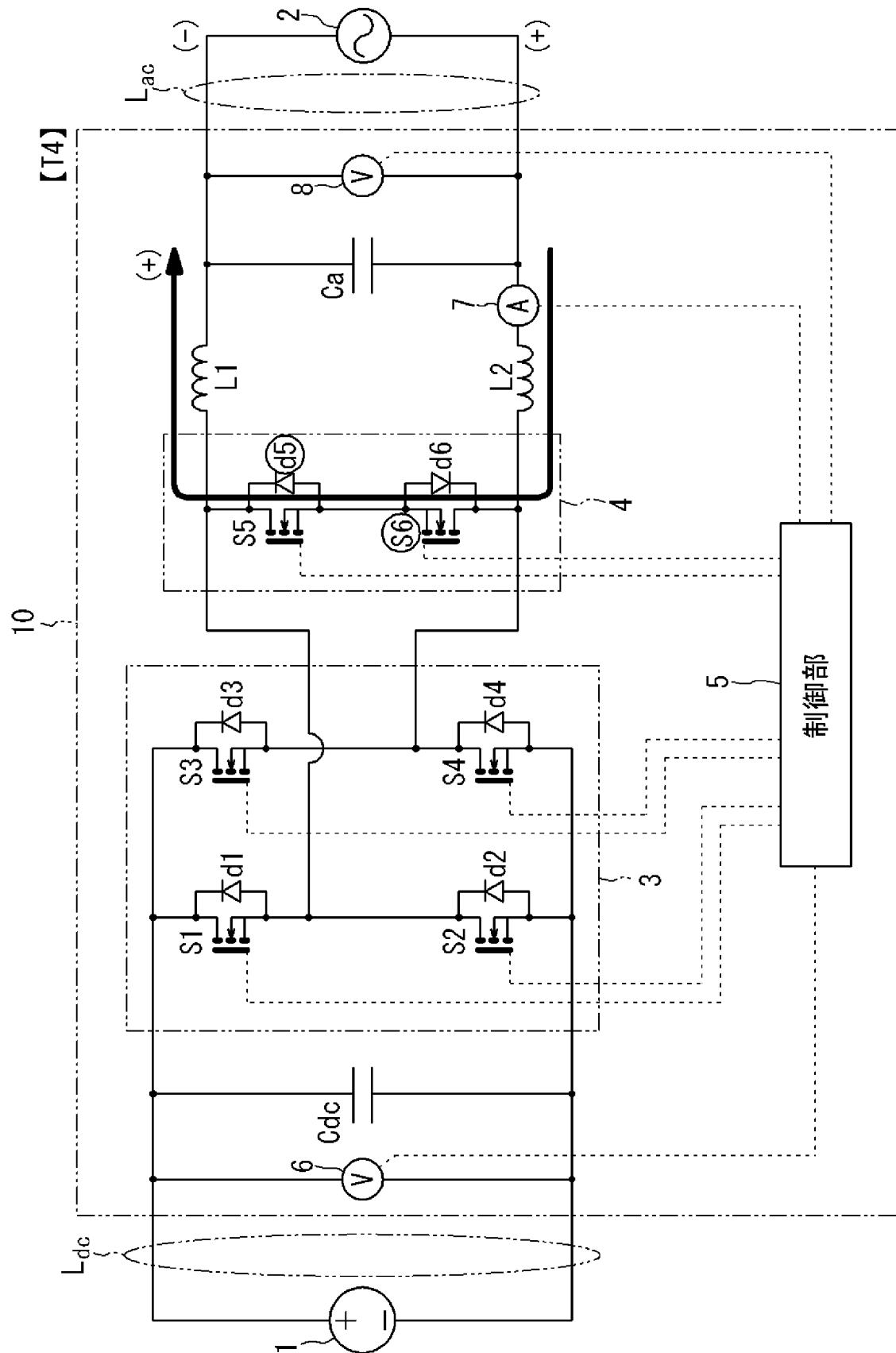
[図8]

図 8



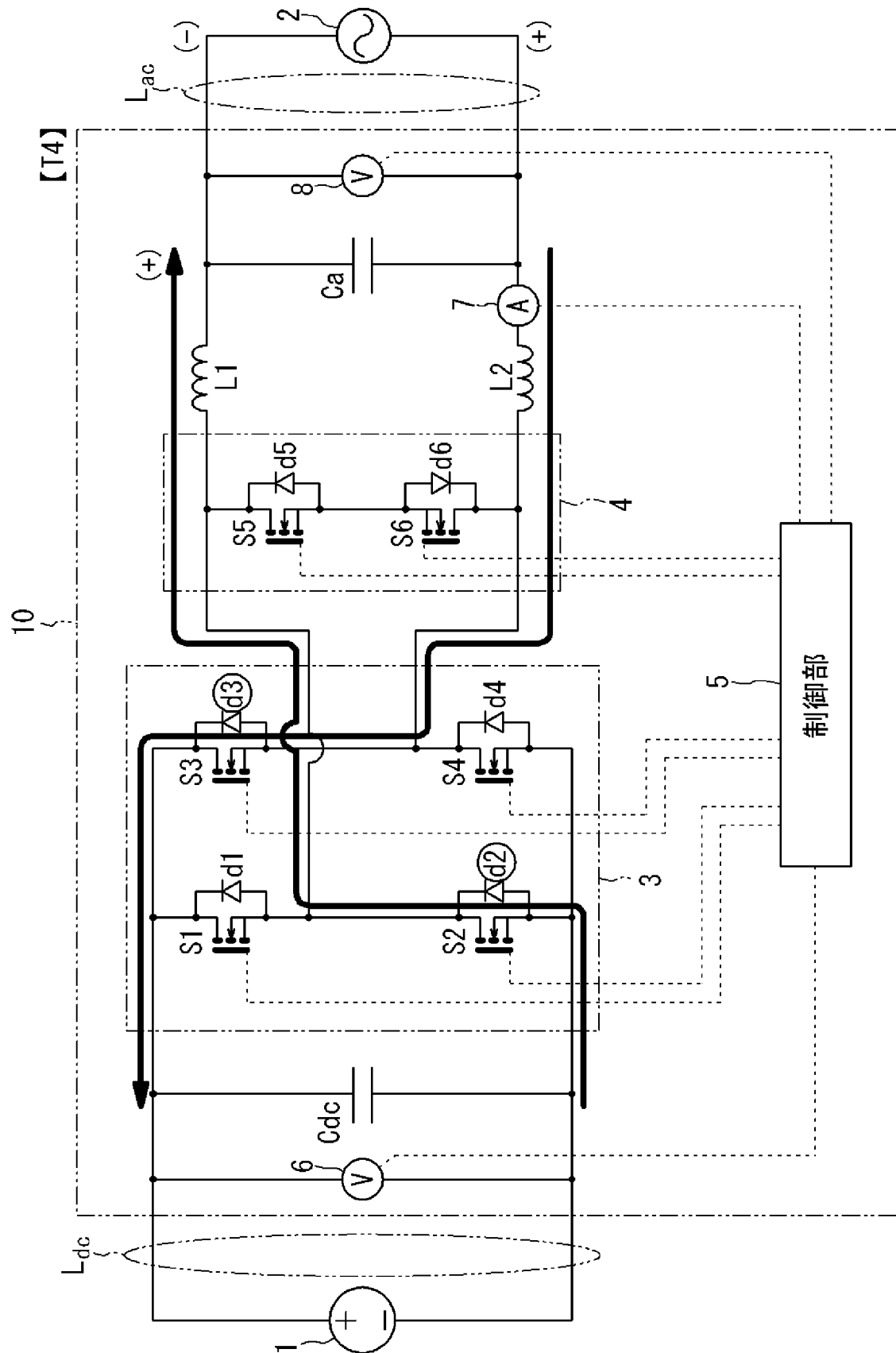
[図9]

図 9



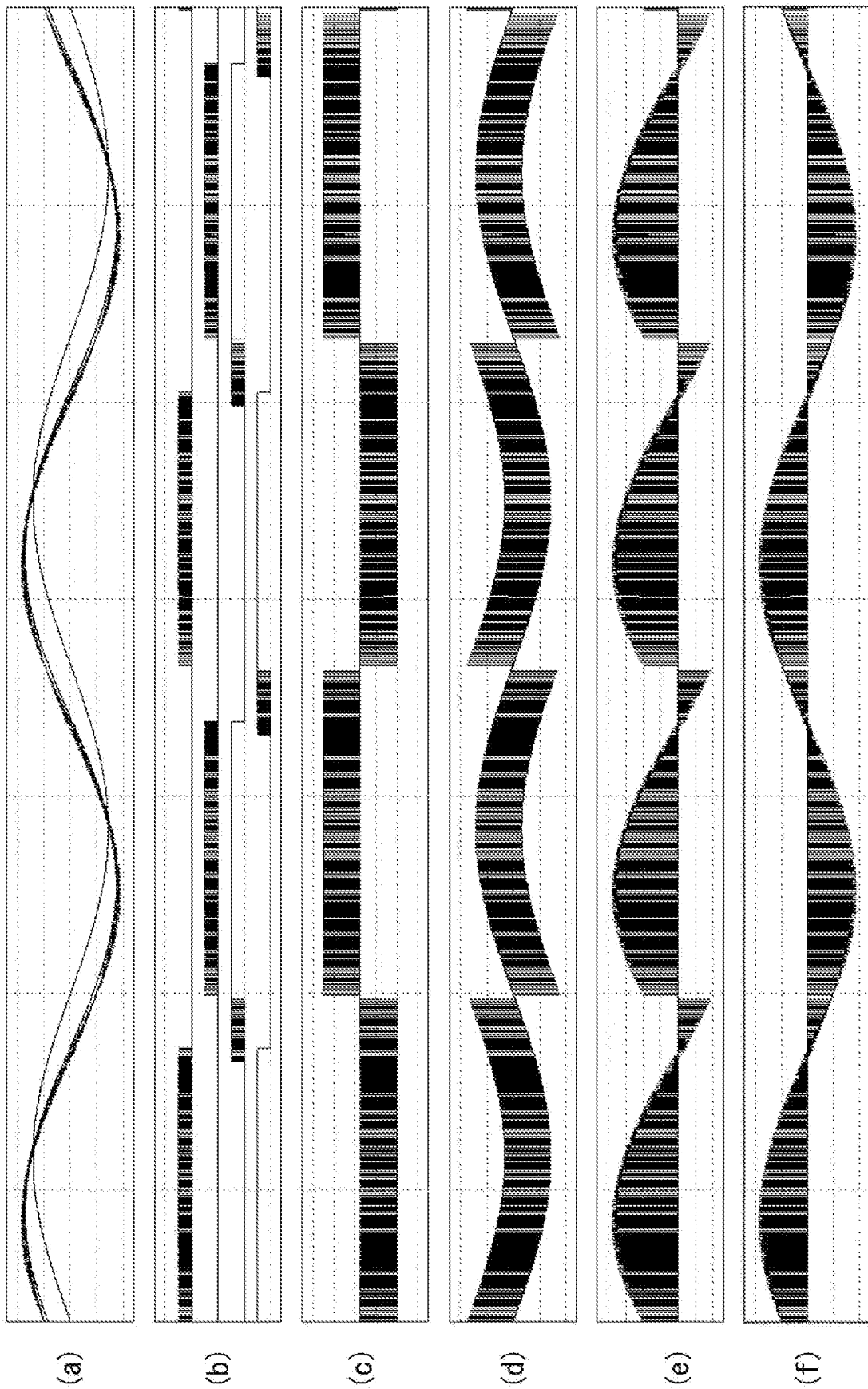
[図10]

図 10



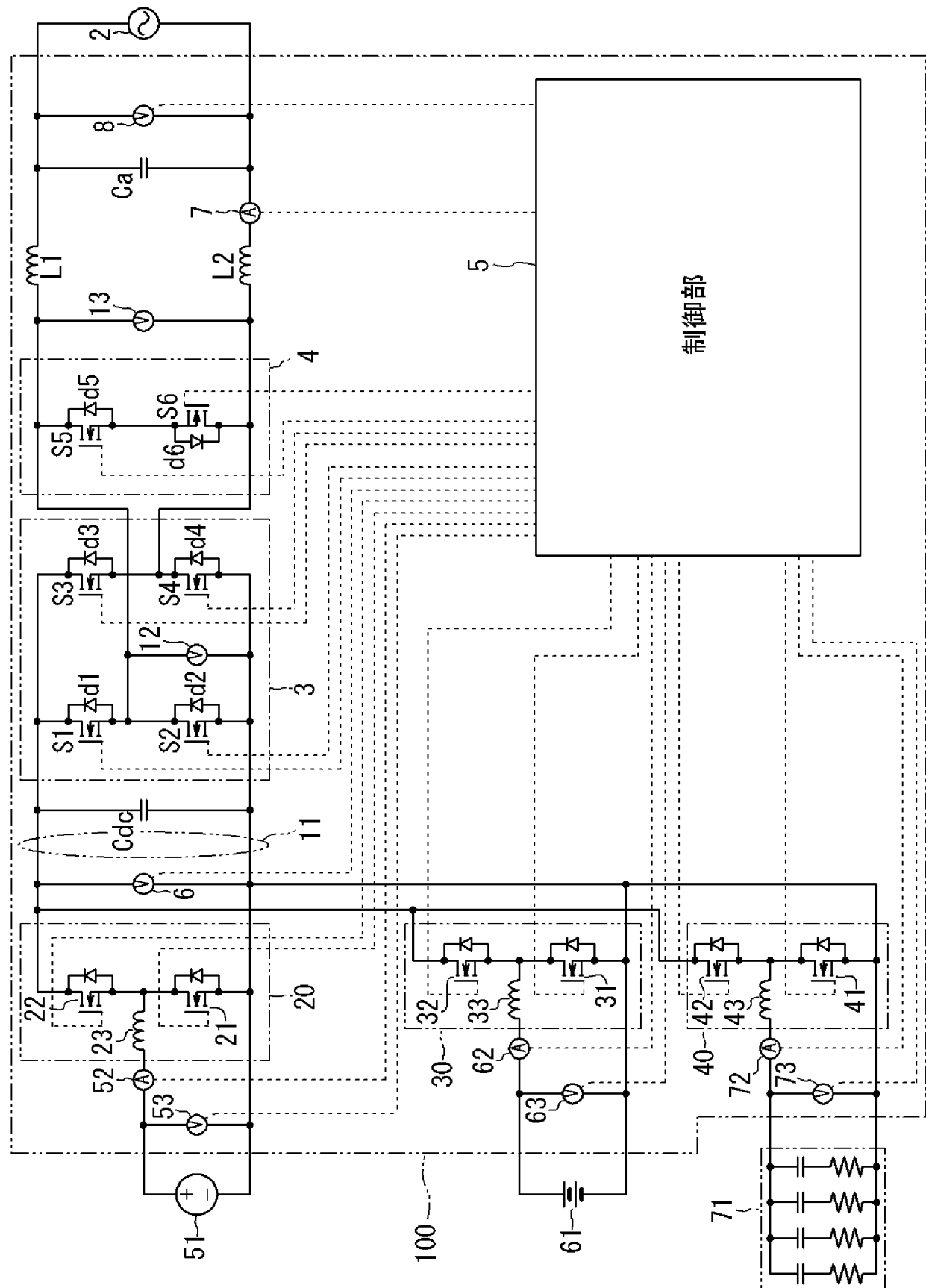
[図11]

図 1 1



[図12]

図 1 2



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/033657

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M7/797 (2006.01) i, H02M7/48 (2007.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M7/797, H02M7/48, H02P27/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	CN 108448922 A (UNIV CENTRAL SOUTH) 24 August 2018, paragraphs [0020], [0023], [0064]-[0070], [0098], fig. 1, 3, 5, 7 (Family: none)	1, 6 2-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11.10.2019

Date of mailing of the international search report
21.10.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/797(2006.01)i, H02M7/48(2007.01)n

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M7/797, H02M7/48, H02P27/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	CN 108448922 A (UNIV CENTRAL SOUTH) 2018.08.24, 段落[0020], [0023], [0064]-[0070], [0098], 図1, 3, 5, 7 (ファミリーなし)	1, 6 2-5

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

11.10.2019

国際調査報告の発送日

21.10.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小林 秀和

5G

3449

電話番号 03-3581-1101 内線 3526