



(51) Kv.1k.5 - Int.c1.5

G 06F 9/30, 13/38, 15/16 // H 04Q 3/54

(21) Patenttihakemus - Patentansökning	843757
(22) Hakemispäivä - Ansökningsdag	25.09.84
(24) Alkupäivä - Löpdag	25.09.84
(41) Tullut julkiseksi - Blivit offentlig	27.03.85
(44) Nähtäväksipanon ja kuul.julkaisun pvm. - Ansökan utlagd och utl.skriften publicerad	15.02.91
(32) (33) (31) Etuoikeus - Prioritet	
26.09.83 DE 3334773 P	

SUOMI-FINLAND
(FI)

Patentti- ja rekisterihallitus
Patent- och registerstyrelsen

(71) Hakija - Sökande

1. Siemens Aktiengesellschaft, Berlin/München, DE; Wittelsbacherplatz 2, München, BRD, (DE)

(72) Keksijä - Uppfinnare

1. Bitzinger, Rudolf, Lechbruckerstrasse 11, München, BRD, (DE)
2. Engl, Walter, Am Kellerberg 4, Feldkirchen-W., BRD, (DE)
3. Humml, Siegfried, An der Freiheit 130, Penzberg, BRD, (DE)
4. Schreier, Klaus, Nonnenwaldstrasse 8a, Penzberg, BRD, (DE)

(74) Asiamies - Ombud: Berggren Oy Ab

(54) Keksinnön nimitys - Uppfinningens benämning

Menetelmä normaalitoiminta-aikana rinnakkain käytetyn muistilohkoparin käyttämiseksi
Förfarande för drift av ett i normaldriftstid parallellt drivet minnesblockpar

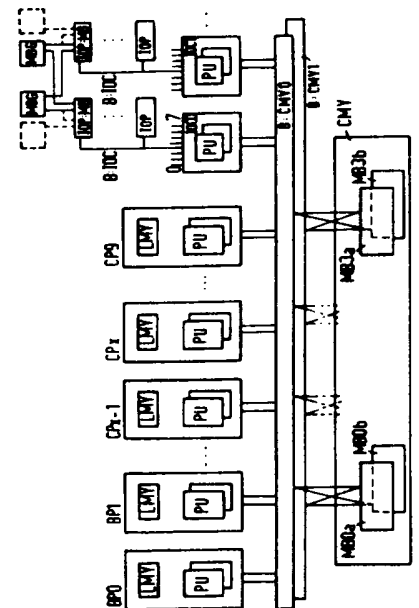
(56) Viitejulkaisut - Anförda publikationer

(57) Tiivistelmä - Sammandrag

Menetelmä rinnakkain käytetyn muistilohkoparin (MB3a, MB3b) käyttämiseksi. Vähintään yksi prosessori (BP, IOC) lukee ja kirjoittaa normaalitoiminta-aikana luku-kirjoitus-toiminnalla informaatiot molemmissa lohkoissa (MB3a, MB3b), jolloin ensimmäinen lohko (MB3a) tallentaa jollakin osoitteistaan kulloinkin saman informaation kuin toinen lohko (MB3b) samalla osoitteella.

Ensimmäinen ja toinen lohko (MB3a, MB3b) voidaan katkaista pääsyn estämiseksi erikoistoiminta-aikana, ainakin luettaessa tästä katkaistusta lohkoista (MB3b), jolloin tällöin ainoastaan ensimmäistä lohkoa (MB3a) käytetään täysin luku-kirjoitus-toiminnassa. Osoitekehittäjä (esim. IOC:ssä) voi tuottaa erikoistoiminta-aikana systemaattisesti peräkkäin, ainakin etapeissa, lohkojen (MB3) kaikki osoitteet.

Erikoistoiminta-ajan lopussa siirryttäessä normaalitoiminta-aikaan kirjoitetaan katkaistussa lohkoissa (MB3b) tallennettavien informaatioiden aktualisointia varten kirjoitettaessa ensimmäiseen lohkoon (MB3a) sama informaatio toiseen lohkoon samalla osoitteella. Osoitekehittäjä tuottaa, esim. luku-kirjoitus-toiminnan tauon aikana, peräkkäin lohkoparin (MB3) kaikki osoitteet, jolloin tällöin ensimmäisestä lohkoista (MB3a) luetut informaatiot kirjoitetaan samalla osoitteella toiseen lohkoon (MB3b). Tämän jälkeen molempia lohkoja (MB3) voidaan käyttää jälleen rinnakkaisesti.



Ett förfarande för drift av ett parallelldrivet minnesblockpar (MB3a, MB3b). Åtminstone en processor (BP, IOC) avläser och inskriver i en normaldriftstid med läse-skriv-drift informationer i de bägge blocken (MB3a, MB3b), varvid det första blocket (MB3a) under en av sina adresser städse lagrar samma information som det andra blocket (MB3b) under samma adress.

Det första och det andra blocket (MB3a, MB3b) är i och för förhindrande av åtkomst fränkopplingsbara under en specialdriftstid, åtminstone vid läsning från detta fränkopplade block (MB3b), varvid endast det första blocket (MB3a) drives fullständigt i läse-skriv-drift. En adressgenerator (t.ex. i IOC1) kan under specialdriftstiden generera samtliga adresser hos blocken (MB3) systematiskt efter varandra, åtminstone i etapper.

Vid slutet av specialdriftstiden vid övergång till normaldriftstiden inskrives i och för aktualisering av de informationer som skall lagras i det fränkopplade blocket (MB3b) under inskrivningen i det första blocket (MB3a) samma information i det andra blocket under samma adresser. Adressgeneratoren levererar t.ex. under en paus vid läse-skriv-driften, småningom samtliga adresser hos blockparet (MB3), varvid de härvid från det första blocket (MB3a) avlästa informationerna inskrives under samma adresser i det andra blocket (MB3b). Därefter kan de bägge blocken (MB3) igen drivas parallellt.

Menetelmä normaalitoiminta-aikana rinnakkain käytetyn muistilohkoparin käyttämiseksi

Keksintö lähtee patenttivaatimuksen 1 johdanto-osan mukaisesta menetelmästä.

Patenttivaatimuksen 1 johdanto-osan mukaiset menetelmät, joissa kytkennät, näiden mukana myös muistilohkot, on varmuussyistä kaksinkertaistettu ja joita käytetään rinnakkain, esim. luetaan ja kirjoitetaan yhden tai useamman prosessorin avulla, ovat ammattimiehelle tunnettuja, vrt. esim. electronics, tammik. 27 1983, s. 103-105. Yleensä tällöin tällaiset prosessorit tai vast. laskimet, joilla ei ole omia paikallismuisteja tai on omat paikallismuistit, liitetään yhdessä muistilohkoparin tai useiden tällaisten muistilohkoparien kanssa niille kaikille yhteiseen väyläjärjestelmään.

Keksinnön mukainen menetelmä on kehitetty etenkin erittäin suuren puhelunvälitysjärjestelmän keskusohjausyksikölle, jolla on suoritettava erittäin suuri määrä välitysteknisiä toimintoja simultaanisesti tai vast. kvasisimultaanisesti, kuten esim. tilaajien valvontaa kuulokkeen noston ja kutsunumerovalintojen suhteen, tienhakuja, tienläpikytkentää, signaaliääniä, maksujen laskentaa, ilmoituksia, mitä erilaisimpia apulaitteita jne. Tällaisilla multiprosessori-keskusohjausyksiköillä ei täydy olla ainoastaan suuri käsittelykapasiteetti, vaan myös erittäin suuri käytettävyys, so. ne saavat jäädä pois toiminnasta vain maksimaalisesti minuuteiksi tai sekunneiksi vuotta kohden, siis niiden tulee käsitellä myös paikallishäiriöissä luotettavasti tai vast. niiden tulee korjaantua itsestään. Sekä käsittelykapasiteetit että suuri käytettävyys sekä laitteistopanoksen säästöt ovat sinänsä tunnettuja tällaisten multiprosessori-keskusohjausyksikköjen tehtäviä. Keksintöä voidaan käyttää periaatteessa kuitenkin yleisesti kaikissa patenttivaatimuksen 1 johdanto-osassa määritellyissä menetelmissä.

Keksinnön tehtävänä on kehittää edelleen patenttivaatimuksen 1 johdanto-osassa esitettyä menetelmää niin, että

- aikapanos toisen lohkon aluksi häiriytyneen toiminnan päättämistä, nimittäin informaatioiden aktualisointia varten, jotka informaatiot on tallennettu (uudestaan) kytkettävässä toisessa lohkoissa, on mahdollisimman pieni, ja
- tämä aktualisointi voidaan suorittaa prosessoreiden ja ensimmäisen lohkon toiminnan aikana automaattisesti ja estämättä ensimmäisen lohkon toimintaa.

Tämä tehtävä ratkaistaan patenttivaatimuksessa esitetyillä toimenpiteillä.

Keksintöä selitetään lähemmin erään suoritusesimerkin avulla, joka on esitetty kuviossa.

Kuvio esittää keskusohjausyksikköä, jossa kaksitoista prosessoria BP/CP sekä useat prosessorit IOC toimivat väyläjärjestelmän B:CMY kautta yhdessä päämuistin CMY kanssa. Sinänsä kaikki prosessorit BP/CP voivat olla keskenään rakenteeltaan samanlaisia ja periaatteessa ne voivat käsitellä myös kaikki samoja tehtäväkomplekseja. Erilaisilla viitemerkeillä BP/CP osoitetaan kuitenkin, että sinänsä myös erilaiset rakenteet ja/tai tehtäväkompleksit ovat sallittuja - myös tällöin voidaan keksinnön mukaista menetelmää käyttää.

Prossessorit BP/CP/IOC/IOP suorittavat siten, ainakin kun esiintyy riittävästi yhteysvaatimuksia, kvasisimultaanisesti kulloinkin erilaisten välitysteknisten, varmuusteknisten ja/tai käyttötekni-
nisten toimintojen yksittäiset vaiheet kaikille senhetkisille yhteyksille. Näitä yksityiskohtia selitetään vasta myöhemmin. Tässä selitetään ensin sellaisia näkökohtia, jotka koskevat tiiviisti keksinnön olennaista osaa.

Keksinnössä tehdään ero normaalitoiminta-ajan ja erikoistoiminta-ajan välillä. Normaalitoiminnassa jokaisen muistilohkoparin,

tässä tapauksessa parin MB3a/MB3b molempia lohkoja esim. MB3a ja MB3b käytetään mikrosynkronisesti rinnakkain, jolloin tässä päämuistiin CMY on sijoitettu neljä tällaista muistilohkoparia MBO...MB3, joista jokaista paria voidaan ohjata itsenäisesti erikseen, simultaanisesti kolmen muun suhteen. Vähintään yksi prosessoreista BP, CP, IOC, IOP lukee siis sille toimitetuilla, mahdollisesti uudelleenkoodatuilla osoitteilla tänä normaalitoiminta-aikana luku-kirjoitus-toiminnalla informaatiot kulloinkin lokoparin, esim. MB3a, MB3b molemmista lohkoista tai kirjoittaa informaatiot molempiin lohkoihin, esim. MB3a, MB3b. Tänä normaalitoiminta-aikana tallentaa siten, kun mitään häiriötä ei siinny, ensimmäinen lohkoista, esim. MB3a, jollakin sen osoitteista kulloinkin saman informaation kuin toinen lohko, siis tässä tapauksessa MB3b, samalla osoitteella.

Toimintavarmuuden lisäämiseksi molemmista lohkoista, vrt. MB3a, MB3b tänä normaalitoiminta-aikana luettuja informaatioita verrataan keskenään - ja/tai tapahtuu jatkuva kummankin lohkon MB3a, MB3b itsetarkastus, esim. EDC-koodin avulla. Jos tällaisissa tarkastuksissa todetaan virhe luetussa informaatiossa, se lohko, esim. MB3b, katkaistaan, josta virhe tulee. Tätä varten on erikseen sekä ensimmäinen että toinen lohko katkaistavissa kulloinkin kyseessä olevan pääsyhalukkaan prosessorin, esim. CPx, pääsyn estämiseksi kulloinkin katkaistuun lohkoon, jota tässä nimitetään "toiseksi" lohkoksi, vrt. MB3b, ainakin tänä niin kutsuttuna erikoistoiminta-aikana lukemisen estämiseksi tästä katkaistusta toisesta lohkoista MB3b; - jolloin tällöin tänä erikoistoiminta-aikana yksinään ensimmäistä lohkoa, vrt. MB3a, käytetään täysin luku-kirjoitustoiminnassa, jolloin siis ensimmäinen lohko MB3a pitää tällöin myös yksinään yllä täysin lukutoimintaa ja kirjoitustoimintaa kulloinkin kyseessä olevaa prosessoria, esim. CPx, varten.

Keksinnössä käytetään edelleen osoitekehittäjää, joka voi olla sijoitettu esim. IO-prosessoriin IOCl ja joka voi tuottaa tänä erikoistoiminta-aikana systemaattisesti peräkkäin, ainakin etapeissa, lohkojen kaikki osoitteet, siis myös lohkojen MB3a/MB3b osoitteet.

Keksintö koskee etenkin katkaistussa toisessa lohkossa, vrt. MB3b, tallennettujen tietojen aktualisointia, ennen kuin siirrytään erikoistoiminnasta jälleen normaalitoimintaan. Keksinnön mukaisesti käytetään nimittäin etenkin tätä toista lohkoa MB3b aluksi erikoistoiminta-ajan lopussa ennen siirtymistä normaalitoiminta-aikaan siihen tallennettujen informaatioiden aktualisointia varten erityisellä tavalla. Nimittäin jo ennen tätä siirtymistä, normaalin kirjoittamisen aikana ensimmäiseen lohkoon MB3a, kirjoitetaan sama informaatio myös jo toiseen lohkoon MB3b samalla osoitteella. Edelleen ennen siirtymistä - esim. mieluummin lukukirjoitustoiminnan yhden tai useamman pitkähkön tauon aikana, joissa prosessorilla tai vast. prosessoreilla BP/CP/IOC/IOP ei kirjoiteta ensimmäiseen lohkoon MB3a eikä tästä ensimmäisestä lohkosta MB3a lueta, etenkaan kyseisessä prosessorissa BP/CP/IOC/IOP tapahtuvaa edelleen käsittelyä varten - käynnistetään osoitekehittäjä, jotta tämä tuottaa peräkkäin ensimmäisen ja siten myös toisen lohkon MB3a, MB3b osoitteet ensimmäiseen ja toiseen lohkoon MB3a, MB3b, jolloin tällöin ensimmäisestä lohkosta MB3a luetut informaatiot kirjoitetaan kulloinkin samalla osoitteella toiseen lohkoon MB3b.

Tällä tavalla aktualisoidaan toisen lohkon MB3b muistisisältö - jälleen tai ensi kerran -, heti kun osoitekehittäjä on toimittanut lohkoparin MB3 kaikki osoitteet, so. tällöin ovat kaikki informaatiot identtiset kaikissa osoitteen molemmissa lohkoissa MB3. Siten nyt voi alkaa normaalitoiminta - jälleen tai ensi kerran -, so. molempia lohkoja MB3 voidaan käyttää sekä lukemisessa että kirjoittamisessa - jälleen tai ensi kerran - rinnakkain.

Seuraavassa selitetään lähemmin kuviossa esitetyn esimerkin yksityiskohtia. Siinä nähdään kaaviomaisesti välitysjärjestelmän multiprosessori-keskusohjausyksikkö, jossa prosessorit BP, CP, IOC kommunikoivat väyläjärjestelmän B:CMY kautta päämuistin CMY kanssa. Väyläjärjestelmät, jotka mahdollistavat erilaisille prosessoreille tai vast. laskimille valinnaisen pääsyn niihin liitettyyn päämuistiin, vrt. CMY, tai vast. sen muistipankkeihin MB arbitroitilaitteiden (Arbitern) avulla, ovat sinänsä tunnettuja mitä erilaisimpina muunnelmina. Niissä on myös erittäin

mukavia, monipuolisia, erittäin varmoja väyläjärjestelmiä, joissa on kaksinkertaistetut väylät ja erittäin suuri käytettävyys, vrt. esim. DE-hakemusjulkaisu 33 28 405. Väyläjärjestelmä on tällöin varmuussyistä usein kaksinkertaistettu, niin myös tässä kuviossa esitetyssä esimerkissä, vrt. B:CMYO ja B:CMY1; mahdollisesti myös prosessorit BP/CP/IOC on kaksinkertaistettu. Kuviossa esitetyn esimerkin jokainen prosessori BP/CP sisältää varsinaisen, muutoin samoin kaksinkertaistetun prosessoriyksikön PU lisäksi mieluummin kulloinkin myös vielä yhden oman prosessoriyksilöllisen paikallismuistin LMY. Prosessoreissa IOC on kahdeksan ulostuloa O-7, joissa on paikallisväylät B:IOC, joiden kautta ne kommunikoivat IO-yksiköiden IOP ja puhelunvälitysjärjestelmän oheisyksikköjen MBG, esim. johtoryhmäohjauksien, kytkentäkentän, äänigeneraattoreiden jne. kanssa. Useimmiten vaikuttavat nimittäin nämä oheisyksiköt MBG välillisesti tai välittömästi välitysverkoston johtoihin, esim. tienhakujen, läpikytkennän, signaloinnin jne. puitteissa. Nämä oheisyksiköt MBG on tässä samoin kaksinkertaistettu, vrt. johtojen risteilyt. Niissä on esitetyssä esimerkissä kulloinkin omat IO-yksiköt, vrt. IOP:MB. Muita tällaisia IO-yksikköjä on liitetty paikallisväyliin B:IOC, vrt. IOP, jotka on yhdistetty kulloinkin tosin muihin tällaisiin oheisyksikköihin, mutta joita ei ole esitetty enää selvyiden vuoksi kuviossa.

Nämä IO-yksiköt IOP:MB...IOP tai vast. niiden paikallisväylät B:IOC on yhdistetty IO-prosessoreiden IOC kautta, vrt. IOCO, IOCl, väyläjärjestelmään B:CMY. Pisteillä on kuviossa esitetty, että vielä muita tällaisia IO-prosessoreita IOC voi olla järjestetty, etenkin hyvin suurissa välitysjärjestelmissä.

Oheisyksiköt, vrt. MBG, voidaan yhdistää kulloinkin eri prosessoreihin BP/CP, tapauksesta riippuen toisin jakautuneesti - ja/tai ne voidaan yhdistää keksinnön mukaisesti myös keskeiseen päämuistiin CMY tai vast. sen pankkien MB osiin. Näiden yhteyksien kautta voidaan suorittaa ilmoituksia ja/tai kyselyjä oheisyksiköistä MBG ja ilmoituksia ja/tai kyselyjä tällaisiin oheisyksikköihin MBG normaalitoiminta-aikoina ja erikoistoiminta-

aikoina. Oheisyksikön MBG välitystekniset ilmoitukset ja/tai kyselyt jaetaan tällöin mieluummin autonomisesti niihin yhdistettyjen IO-prosessoreiden IOC kautta kutsua kohden siten, että kulloinkin kyseessä oleva IO-yksikkö IOP, kun se saa kutsun oheisyksiköstä MBG, jakaa tälle kutsuvalle oheisyksikölle MBG jonkin prosessoreista BP/CP tai vast. päämuistin CMY tai vast. MB osan tai vast. antaa jaettavaksi väyläjärjestelmän B:CMY kautta. Erityisen prosessorin ja/tai päämuistin CMY/MB erityisen osan tämä jako kyseiselle oheisyksikölle MBG tallennetaan sitten vielä tietokenttään, jolloin tämä tietokenttä voi olla sijoitettu myös päämuistin CMY pankkiin MBG. Näiden tietokenttään tapahtuvien tallennusten avulla, etenkin kutsuvan oheisyksikön MBG kulloinkin kyseessä olevan IO-yksikön IOP myötävaikutuksella, kyseiseen yhteyteen kuuluvien oheisyksikköjen MBG ne myöhemmät ilmoitukset tai kyselyt, jotka seuraavat tätä kutsua, voidaan lähettää kulloinkin samaan, edellä jaettuun prosessoriin CP tai vast. samaan päämuistin osaan MB, jotta siinä voidaan jatkaa välitysteknisiä toimintoja ja/tai rekisteröintejä. Tällainen autonominen jako kutsua kohden mahdollistaa kaikkien prosessoreiden BP/CP lähes tasaisen kuormituksen välitysteknisillä toiminnoilla - ainakin tätä jakoa voidaan tällöin ohjata kulloinkin kyseisten prosessoreiden CP hetkellisen kuormituksen mukaisesti niin, että kutsua seuraavat ilmoitukset ja/tai kyselyt voidaan käsitellä todella kulloinkin nopeasti jollakin prosessoreista, jolla on vielä riittävästi vapaata kapasiteettiä. Prosessoreiden BP/CP valinta tai vast. jako toimintojen - etenkin niiden, jotka laukaistaan oheisyksikön kutsulla - suorittamiseksi voi tällöin tapahtua syklisesti, jolloin kuitenkin jonkin prosessorin CP/BP ylikuormittuessa tämä prosessori ylihypätään syklisessä valintamenetelmässä. Tehtävien tai vast. kutsujen tällaisen syklisen jaon avulla kyseisille prosessoreille voidaan saavuttaa suuressa määrin tasainen prosessoreiden kuormitus. Nopeasti yleensä kaikissa prosessoreissa on ainakin määrätty osakuormitus. Myös virhe tai vast. pyrkimys virheelliseen käsittelyyn havaitaan prosessoreissa aina nopeasti, minkä ansiosta käyttötekniisten toimintojen avulla, jotka suoritetaan mieluummin jollakin prosessoreista BP, voidaan kyseessä oleva virheellinen prosessori asettaa tilapäisesti pois toiminnasta ja ylihypätä se kulloinkin

syklisen jakamisen yhteydessä, jolloin voidaan suorittaa myös keskusohjausyksikön - mahdollisesti osittainen - itsekorjaantuminen, esim. korvauskytkentöjen ja muistisisältöjen pelastamisen avulla.

Tämän multiprosessorilaskimen yksittäisten elimien, esim. prosessoreiden BP ja CP, pankkien MB tai vast. päämuistin CMY, IO-prosessoreiden IOC rakenne, joissa voi olla esim. myös eri määrä paikallisia järjestelmäväyliä B:IOC (vrt. IO-prosessorin IOCO ulostulot 0...7), voi olla keksinnön yhteydessä kulloinkin sinänsä mielivaltaisen. Niiden on sovittava vain valitun väyläjärjestelmän B:CMY liitántään tai vast. ne on sovitettava sen rakenteeseen tai vast. toimintatapaan, kun tällainen väyläjärjestelmä B:CMY on liitetty.

Kuviossa esitetyissä oheisyksiköissä MBG voi olla samoin sinänsä mielivaltaisen rakenne mielivaltaisilla toiminnoilla. Ne voivat olla sekä laiteteknisiä yksiköjä että oheisyksikköjen erityisiä välitysteknisiä osatoimintoja, jotka suorittavat erilaisten toimintojen suuremman kompleksin. Huolimatta vaadittavasta korkeasta käytettävyydestä riittää yleensä, kun nämä oheiselimet tai vast. -yksiköt liitetään kaksinkertaistamattomien, siis yksinkertaisina esiintyvien IO-yksikköjen IOP:MB...IOP kautta IO-prosessoreihin IOC, kun nämä oheisyksiköt, vrt. MBG, on liitetty itsenäisesti risteilyjen kautta, vrt. kuvio. Näillä IO-yksiköillä IOP ja/tai niille kuuluvilla IO-prosessoreilla IOC voi olla itsenäisesti ylimääräisiä tarkastustoimintoja kontrolloimattomien pääsyjen vaikeuttamiseksi prosessoreihin BP/CP/IOC ja päämuistiin CMY/MB, jotka pääsy perustuvat virheisiin.

Kuvion mukaisessa tällä hetkellä kehitetyssä esimerkissä on prosessoreissa BP/CP käytetty esim. kulloinkin SAB 80286-mikroprosesseoreita, joilla on kulloinkin käytettävissä niiden paikallismuistien LMY 16 Mtavun fyysikaalinen osoitetila. Prosessoreissa IOC on käytetty esim. kulloinkin 8086-moduuleja. Prosessorit on virheentunnistuksen parantamiseksi mieluummin kaksin-

kertaistettu ja ne voidaan tällöin katkaista kulloinkin vain pareittain.

Kuviossa esitetyssä esimerkissä kuten jo yllä mainittiin väyläjärjestelmään B:CMY liitetty päämuisti CMY on muodostettu neljästä erilaisesta, tämän lisäksi itsenäisesti kulloinkin varmuussyistä kaksinkertaistetuista pankeista MBO...MB3. Periaatteessa kaikilla prosessoreilla BP/CP/IOC/IOP voi olla väyläjärjestelmän B:CMY kautta pääsy päämuistin CMY kaikkiin tietoihin tai vast. sen pankkien MB kaikkiin tietoihin, mikäli - esim. rajoittamalla osoitteita - oikeutus pääsyyn ei ole rajoitettu.

Multiprosessori-erikoislaskimessa, jota tämä multiprosessorikeskusohjausyksikkö esittää, vaatii, normaalisti simultaanisesti, statistisesti mielivaltaisesti jaettu mielivaltainen määrä prosessoreita BP/CP/IOC pääsyä päämuistiin CMY tai vast. sen useimmiten erilaisiin lohkopareihin MB. Tällöin jaetaan vuorotellen näille kulloinkin erilaisille prosessoreille, esim. CP1, CPx, IOCO väylä tai vast. väyläjärjestelmän B:CMY väylät, jolloin väyläprioriteetin jako (Arbitrierung) voi päättää pääsyn järjestyksestä sinänsä tunnetulla tavalla, niin että kyseisillä prosessoreilla BP/CP/IOC on pääsy väyläjärjestelmään B:CMY liitettyyn päämuistiin CMY/MB peräkkäin tai vast. vuorotellen sekä normaalitoiminnassa että erikoistoiminnassa väyläprioriteetin (Arbitrierungen) tai vast. väyläjärjestelmän B:CMY jakojen mukaisesti - jolloin sinänsä voi olla myös järjestetty, että tarvittaessa kyseiset prosessorit BP/CP/IOC voivat kommunikoida myös välillisesti keskenään päämuistin CMY/MB kautta sekä normaalitoiminta-aikoina että erikoistoiminta-aikoina.

Yleensä jokainen näistä kyseessä olevista prosessoreista kommunikoi kulloinkin jonkin toisen alueen kanssa päämuistissa CMY. Näiden prosessoreiden odotusaikojen vähentämiseksi sisältää päämuisti CMY esitetyssä esimerkissä neljä muistipankkia MB, joissa on kulloinkin oma muistiohjaus. Tämä oma muistiohjaus ohjaa kulloinkin muistipankkia MB riippumatta muiden muistipankkien MB muistiohjauksista. Näin näitä neljää muistipankkia voidaan käyttää simultaanisesti sekä normaalitoiminta-aikana että erikoistoiminta-aikana.

Edelleen väyläjärjestelmässä B:CMY aikamultipleksiperiaatteen mukaisesti aikakehykset voivat olla varustettuja aikaraoilla tai vast. aikakanavilla, jolloin jokaiselle muistiohjaukselle on järjestetty kiinteästi kulloinkin yksi tai useampi aikakanava, ja jolloin kyseessä oleville, kommunikointia vaativille prosessoreille BP, CP, IOC voidaan jakaa kvasisimultaanista pääsyä varten eri muistipankkeihin MB kulloinkin aikaraot tai vast. aikakanavat. Siten voi jaettujen aikarakojen kesto olla kulloinkin paljon lyhyempi kuin muistisyklin kesto. Tästä syystä on tässä edelleenkehitysmuodossa tosin järjestetty vain yksi ainoa kaksinkertaistettu väyläjärjestelmä B:CMY, jolla kuitenkin informaatiovuo on aikamultipleksitoiminnan johdosta kvasisimultaaninen, s.o. hyvin tiivistetty, mikä vähentää väyläjärjestelmän laitteistopanosta verrattuna kulloinkin omaan väyläjärjestelmään muistipankkia MB kohden.

Kirjoitus sykli voidaan siten myös tässä edelleenkehitysmuodossa johtaa edelleen autonomisesti väyläjärjestelmällä B:CMY vastaanotettaessa informaatio prosessori-väyläjärjestelmä-liitännässä tai tämän vastaanoton jälkeen. Heti tapahtuva kuittaus kommunikoivaan prosessoriin mahdollistaa sen heti tapahtuvan edelleen-toiminnan, vaikka kyseinen kirjoitus sykli tietopankkiin ei ole vielä päättynyt. Tämä mahdollistaa erittäin suuren multiprosessori-keskusohjausyksikön kapasiteetin tai vast. käsittelynopeuden.

Lukusykli pankkiin MB voivat tapahtua jopa keksinnön erään edelleenkehitysmuodon mukaisesti niin sisäkkäisesti, että luet-
tujen tietojen takaisinsiirto voi tapahtua samanaikaisesti seuraavan lukupääsyn osoitteen siirron suhteen. Tämä parantaa edelleen selvästi kapasiteettiä tai vast. käsittelynopeutta.

Normaalitapauksessa väyläjärjestelmän B:CMY molemmat väylät toimivat rinnakkain ja käsittelevät edenttisiä informaatioita. Väyläprioriteetin jako (Arbitrierung) suoritetaan ennen aikaraon jakamista prosessoreille BP/CP/IOC/IOP väyläjärjestelmän B:CMY tehon paran-

tamiseksi. Väyläprioriteetin jakajan (Arbiter) prioriteetit voivat olla PROM-ohjelmoitavia. Kaikkien pankkien MB mahdollisimman tasainen kuormitus voidaan saada aikaan esim. järjestämällä osoite näihin pankkeihin MB alempiarvoisten osoitebittien kautta, esim. 8 tavun limitysrasterissa.

Tämän esimerkin erilaisia muita yksityiskohtia on esitetty myös suomalaisissa patenttihakemuksissa 843755, 843756, 843758, 843759 ja 843760.

Patenttivaatimus

Menetelmä normaalitoiminta-aikana rinnakkain käytetyn muisti-lohkoparin (MB3a, MB3b), siis ensimmäisen (MB3a) ja toisen lohkon (MB3b) käyttämiseksi, jossa

- on järjestetty vähintään yksi prosessori (BP, CP, IOC), joka lukee sen toimittamalla, mahdollisesti uudelleenkoodatuilla osoitteilla normaalitoiminta-aikana luku-kirjoitus-toiminnalla informaatiot molemmista lohkoista (MB3a, MB3b) ja kirjoittaa molempiin lohkoihin (MB3a, MB3b), jolloin tänä normaalitoiminta-aikana ensimmäinen molemmista lohkoista tallentaa jollakin osoitteistaan kulloinkin saman informaation kuin toinen lohko samalla osoitteella,
 - verrataan mikrosynkronisesti molemmista lohkoista (MB3a, MB3b) normaalitoiminta-aikana luettuja informaatioita ja/tai tarkastetaan jokainen lohko (MB3a, MB3b) jatkuvalla itsetarkastuksella esim. EDC-koodin avulla,
 - voidaan katkaista erikseen sekä ensimmäinen että toinen lohko (MB3a, MB3b) kulloinkin kyseessä olevan pääsyhalukkaan prosessorin (esim. CPx) pääsyn estämiseksi kulloinkin katkaistuun lohkoon, jota tässä nimitetään toiseksi lohkoksi (MB3b), erikoistoiminta-aikana, ainakin luettaessa tästä katkaistusta toisesta lohkoista (MB3b), jolloin sitten ensimmäistä lohkoa (MB3a) käytetään yksinään täysin luku-kirjoitustoiminnassa, jolloin ensimmäinen lohko (MB3a) voi pitää siis tällöin myös yksinään yllä täysin luku-toiminnan ja kirjoitustoiminnan kulloinkin kyseessä olevaa prosessoria (esim. CPx) varten, ja
- jossa on osoitekehittäjä (esim. IOCl:ssä), joka voi tuottaa erikoistoiminta-aikana systemaattisesti peräkkäin, ainakin etapeissa, lohkojen (MB3) kaikki osoitteet,
- etenkin välitysjärjestelmän, esim puhelunvälitysjärjestelmän multiprosessori-keskusohjausyksikön useita tällaisia lohkoja (MB3) sisältävää päämuistia (CMY) varten,
- t u n n e t t u siitä, että
- ensin erikoistoiminta-ajan lopussa ennen siirtymistä normaali-toiminta-aikaan toisessa lohkoissa (MB3b) tallennettavien informaatioiden aktualisointia varten
- ensimmäiseen lohkoon (MB3a) tapahtuvan kirjoittamisen aikana

sama informaatio kirjoitetaan toiseen lohkoon samalla osoitteella, erikoistoiminta-aikana, esimerkiksi luku-kirjoitus-toiminnan yhden tai useamman tauon aikana, joissa prosessorilta tai vast. prosessoreilta (CP; IOC) ei ensimmäiseen lohkoon (MB3a) kirjoiteta tallennusta varten eikä tästä ensimmäisestä lohkosta (MB3a) lueta kyseisessä prosessorissa (CP, IOC) tapahtuvaa edelleen käsittelyä varten,

- osoitekehittäjä (IOCl:ssä) tuottaa peräkkäin kaikki ensimmäisen ja siten myös toisen lohkon (MB3a, MB3b) osoitteet ensimmäiseen ja toiseen kohkoon (MB3a, MB3b), jolloin tällöin ensimmäisestä lohkosta (MB3a) luetut informaatiot kirjoitetaan kulloinkin samalla osoitteella toiseen lohkoon (MB3b), ja

sen jälkeen kun osoitekehittäjä (IOCl:ssä) on tuottanut kaikki osoitteet ja sen jälkeen kun kaikki informaatiot ovat identtisiä kaikissa osoitteissa molemmissa lohkoissa (MB3), normaalitoiminta-ajan (uudesta) alusta alkaen

- molempia lohkoja (MB3) käytetään (jälleen) rinnakkaisesti.

Patentkrav

Förfarande för drift av ett i en normaldriftstid parallell-drivet minnesblockpar (MB3a, MB3b), alltså ett första (MB3a) och ett andra (MB3b) blocket, däri

- det har anordnats åtminstone en processor (BP, CP, IOC) som avläser under av denna levererade, möjligen omkodade adresser i en normaldriftstid med läse-skrift-drift informationer i båda blocken (MB3a, MB3b) och inskriver i båda blocken (MB3a, MB3b), varvid i denna normaldriftstid det första blocket lagrar städse under en av sina adresser samma information som det andra blocket under samma adress,

- det genomförs mikrosynkron jämförelse av de i båda blocken (MB3a, MB3b) i normaldriftstiden avlästa informationer och/eller varje block provas med ständig självprovning t.ex. medelst EDC-koden,

- både det första blocket och det andra blocket (MB3a, MB3b) är fränkopplingsbara för förhindrande av åtkomst av den ifrågavarande accesvilliga processorn (t.ex. CPx) till det

frånkopplade blocket, som kallas här det andra blocket, under specialdriftstiden - åtminstone vid läsning från detta frånkopplade block (MB3b) - varvid det första blocket (MB3a) drives fullständigt i läse-skriv-drift, varvid det första blocket kan alltså ensam upprätthålla fullt läsedriften och skrivdriften för den ifrågavarande processorn (t.ex. CPx), och

- en adressgenerator (t.ex. i IOC1) kan under specialdriftstiden generera samtliga adresser hos blocken (MB3) systematiskt efter varandra, åtminstone i etapper, speciellt för ett huvudminne (CMY) av en multiprocessor-centralstyrenhet hos ett förmedlingssystem, speciellt ett telefonförmedlingssystem, vilket minne innehåller ett flertal sådana block (MB3),

k ä n n e t e c k n a t av att

vid slutet av specialdriftstiden före övergång till normaldriftstiden för aktualisering av de informationer som skall lagras i det andra blocket (MB3b)

- vid inskrivandet i det första blocket (MB3a) inskrives samma information i det andra blocket under samma adress i specialdriftstiden, t.ex. under en eller flera pauser av läse-skriv-driften, i vilka från processorn eller processorerna (CP, IOC) varken inskrives i det första blocket (MB3a) för lagring eller avläses från detta första block (MB3a) för vidarebehandling hos den ifrågavarande processorn,

- adressgeneratoren (i IOC1) levererar i rad samtliga adresser hos det första och härvid också det andra blocket (MB3a, MB3b) till det första och andra blocket (MB3a, MB3b), varvid de härvid från det första blocket (MB3a) avlästa informationerna inskrives under samma adresser i det andra blocket (MB3b), och

efter adressgeneratoren (i IOC1) har levererat samtliga adresser och samtliga informationer är indentiska under alla adresser hos båda blocken (MB3), från (ny) början av normaldriftstiden

- båda blocken (MB3) drives (igen) parallellt.

