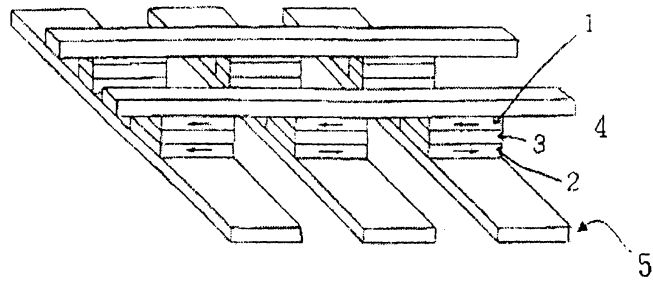
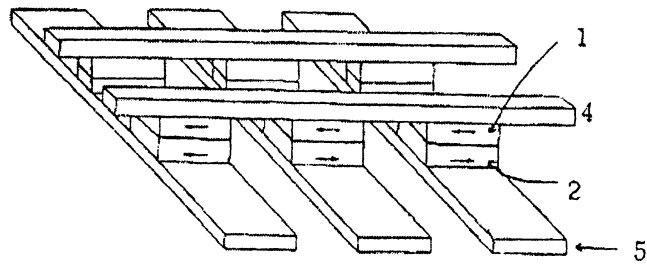


十一、圖式：



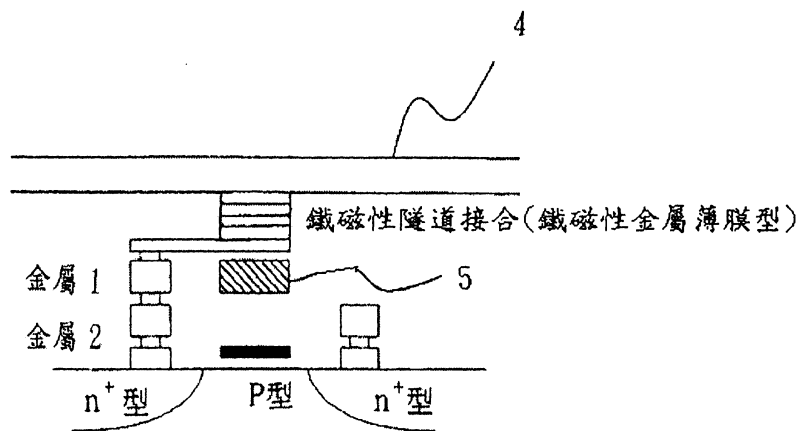
鐵磁性隧道接合(p-i-n)

第1圖



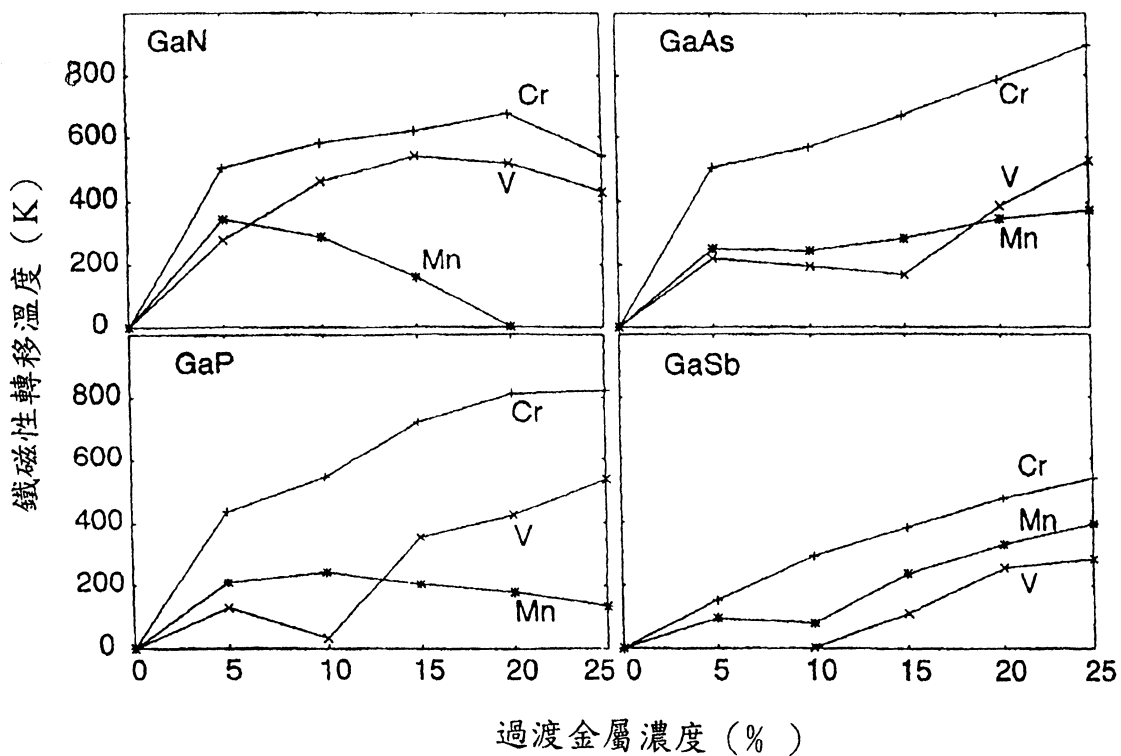
鐵磁性隧道接合(p-i-n)

第2圖

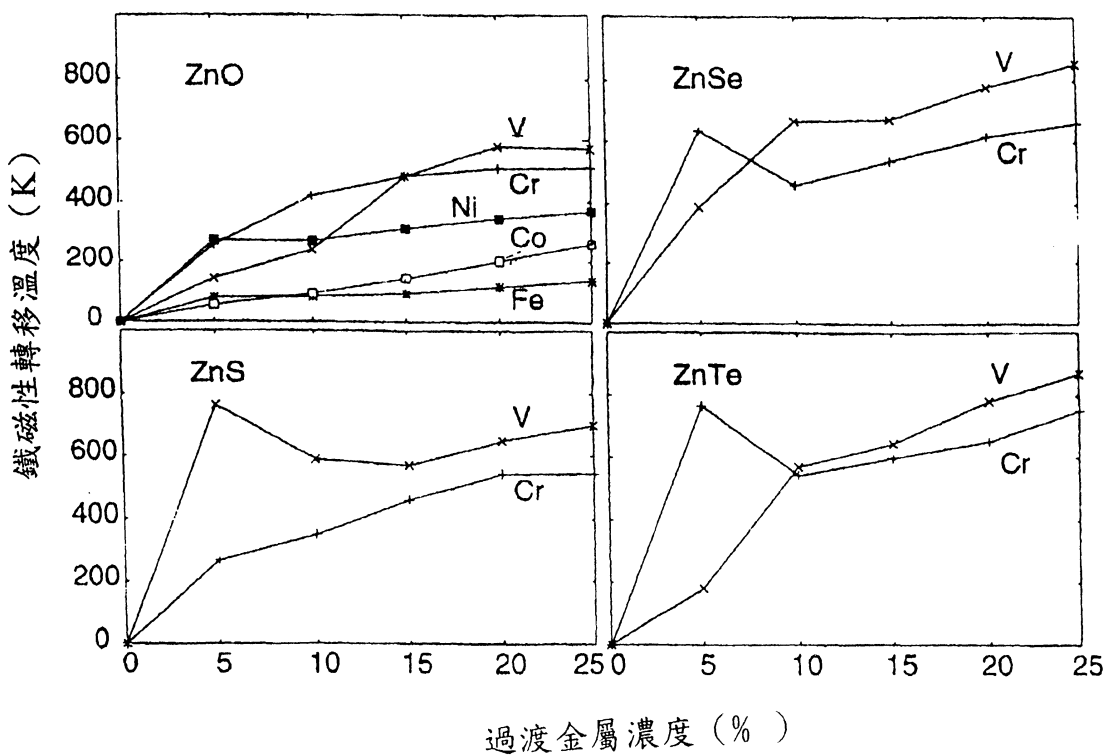


6

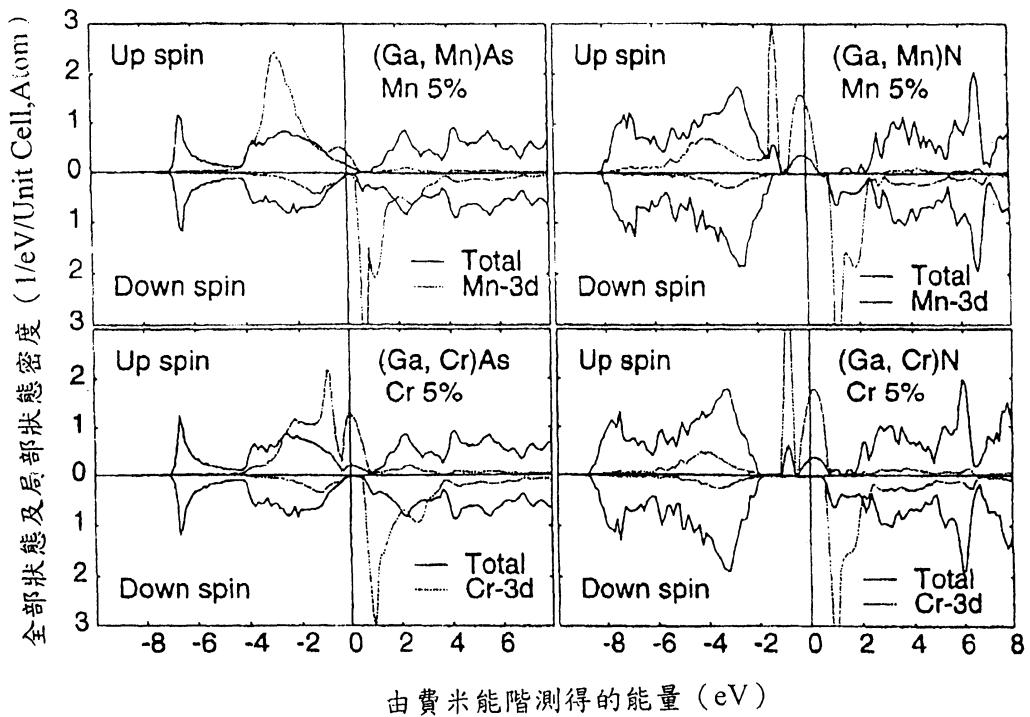
第3圖



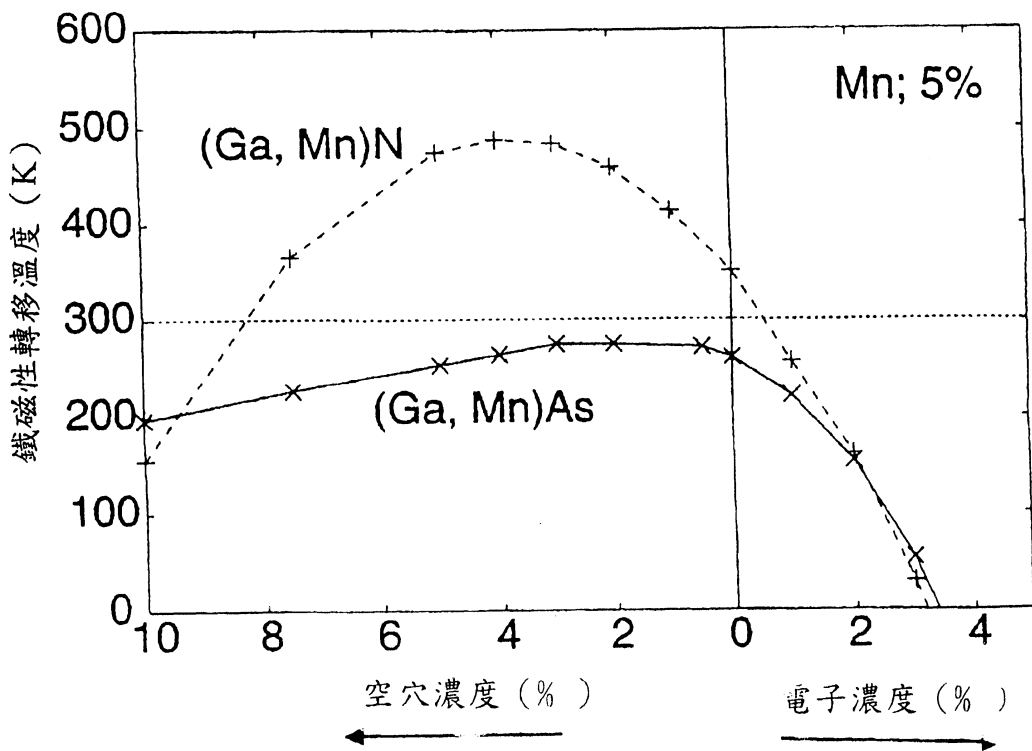
第 4 圖



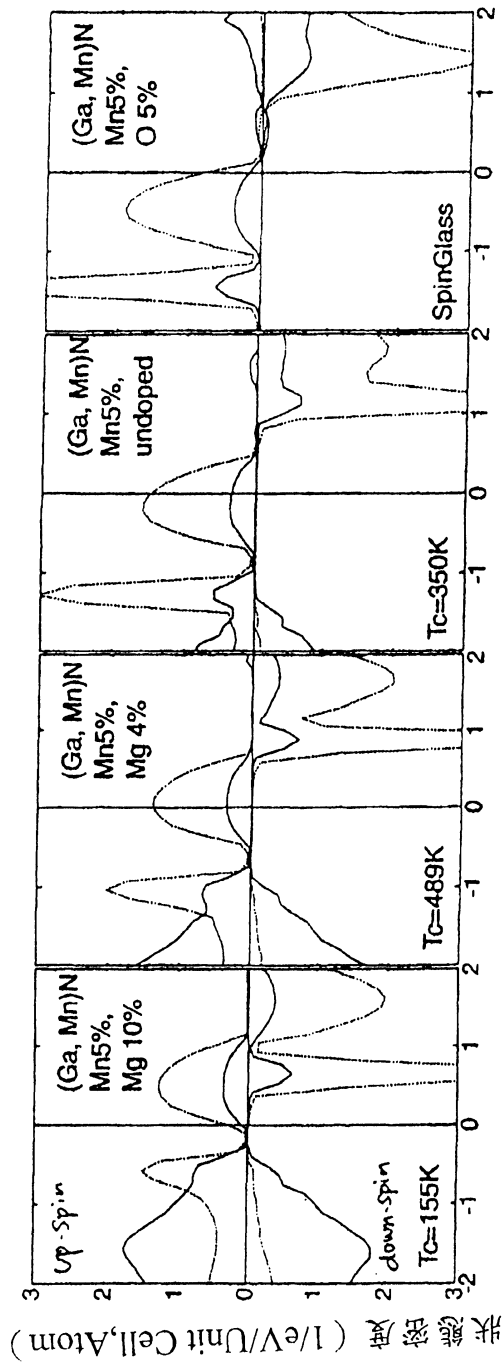
第 5 圖



第 6 圖



第 7 圖



由費米能階測得的能量 (eV)

第 8 圖

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 92116467

※ 申請日期： 92.6.17

※IPC 分類：H01L 27/115, G11C 11/06

一、發明名稱：(中文/英文)

磁阻隨機存取存儲器裝置/MAGNETIC RANDOM ACCESS
MEMORY DEVICE

二、申請人：(共1人)

姓名或名稱：(中文/英文)

獨立行政法人科學技術振興機構/JAPAN SCIENCE AND TECHNOLOGY
AGENCY

代表人：(中文/英文) 沖村 憲樹/OKIMURA Kazuki

住居所或營業所地址：(中文/英文)

332-0012 日本國埼玉縣川口市本町4-1-8/1-8, Honcho 4-chome,
Kawaguchi-shi, Saitama 332-0012 JAPAN

國 籍：(中文/英文) 日本/JAPAN

三、發明人：(共2人)

姓 名：(中文/英文)

(1) 吉田 博/YOSHIDA Hiroshi

(2) 佐藤 和則/SATO Kazunori

國 籍：(中文/英文)

(1) 日本/JAPAN

(2) 日本/JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

日本、2002年6月18日、特願2002-177540

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關不含有已採用半金屬性的鐵磁性半導體 p-n 偶極體之 MOS 電晶體的新型磁阻隨機存取存儲器裝置(MRAM)。

【先前技術】

在習用的金屬磁材料薄膜之磁阻隨機存取存儲器 (Magnetic Random Access Memory, 以下簡稱 MRAM) 係利用巨大的磁電阻效應 (Giant Magnetic Resistivity, 以下簡稱 GMR) 之型式及隧道磁電阻效應 (Tunnel Magnetic Resistivity, 以下簡稱 TMR) 之型式二種。利用介經非磁性層鄰接的兩個有磁性層之磁化平行時，電阻需小，及磁化反平行時，電阻需大一事，予以各自區別成 1 及 0。寫入係流動電流於位線及字線，使已交叉的存儲器單位 (memory cell) 之矯頑磁力較大的磁性層之磁化在電流磁場反轉。因應其方向，使成 1 及 0。讀出則係使矯頑磁力較小者的磁性層之磁化在電流磁場反轉，並利用 GMR 或 TMR 效應，判定成 1 及 0。

利用 GMR 元件之型式時的一者，你較容易製作，又元件本身因係導體，可予串聯地連接元件，使可容易的大容量化。然而，一個位線上有 N 個的存儲器單元時，信號電壓由於成為 $1/N$ ，N 即變大而為雜訊遮掩著，使無法讀出。GMR 元件之電阻係較小，本質上信號電壓本身係較小，有使讀出放大變大的必要。此會導致成本及晶粒尺度之增大。此用於民生用途係有問題，GMR 存儲器係僅可在軍事用或太空用極受限定的條件下被使用著。

另一方面，在已利用 TMR 元件之 MRAM，由於 TMR 元件係電阻較高，未能如 GMR 元件般進行進行串聯連接，而

成為並聯連接。已利用 TMR 元件之 MRAM，通常係以 MOS 電晶體及 TMR 元件之組合者為存儲器單位。需要 MOS 電晶體係若無比電晶體時，則流動電流於位線及字線時，對已選擇的存儲器單位以外的單位亦會流動電流所致。

為選擇存儲器元件，MOS 電晶體係有必要用作開關機能。因此，MRAM 之存儲器尺度會係依 MOS 電晶體之尺度而決定。此為隨著 MRAM 之大容量化的實際大課題，而成為妨礙實用化的一個原因。

存儲器單位構造係與 DRAM 類似，採用 TMR 元件取代電容器。基本的構造與 FeRAM 均類似，但在 FeRAM 方面，由於分散性仍然較大，以二個電晶體及二個強介電元件構成 1 位元。因此 1 位元之存儲器單位變大，而較難高積體化。

現在，已採用金屬磁性材料薄膜之 TMR 元件的磁阻變化率(MR 變化率)係約 50%。此等係不依元件之大小而變化。在 DRAM 方面，若減少元件之大小時，則電容會變小。MRAM 之 MR 變化率雖不依元件之大小而變化，但在 DRAM 方面，若減少元件之大小時，則電容會變小。

在 MRAM 的自旋反轉係以奈秒發生，可進行高速存取。亦較 DRAM 可高速讀寫並可讀出，而且係非破壞的。可在常溫製膜的。此為在製造時，不破壞 MOS 電晶體。

FeRAM 之大容量化較難的一個原因，係若不設在 500 °C 以上的高溫時，即有未能製造強介電材料膜的情形。MRAM 之特徵條即使改寫若干次亦不成為問題。又，因較能耐放射線，故可使用於原子反應爐或太空方面。如此，MRAM 係非揮發性，可高速寫入，讀取，及大容量化。但是，現在由金屬鐵磁材料薄膜而得的 MRAM，若存儲器單元的尺度變小時，則磁化反轉所需的電流磁場會增加。此為隨著大容量化之課題，妨

礙實用化之一個原因。

TMR 值之分散性雖然可落入於 2% 以內，但是磁化反轉磁場之分散性則較大。又，TMR 之耐熱性以在 300°C 的熱處理溫度取用最高的磁阻變化率，但是 CMOS 電晶體在微細加工或金屬佈線方面會蒙受損傷，通常在氫氣中 400°C 的溫度予以加熱。此時 TMR 之磁阻變化率係成為 0。有改善耐熱性，或降低熱處理過程之溫度的必要。

再者，有金屬磁性材料薄膜所用的微細加工之問題，在研究水準方面，採用微影術及離子銑 (ion milling)，進行物理的切削並予微細加工化。此未能應用於大規模生產。在半導體方面，雖然採用所謂化學的反應蝕刻之乾蝕刻引起的過程，但是此種製造手段之開發在 MRAM 存儲器類大規模生產係不可欠缺的。至於與此等 MRAM 有關之最近的先行技術專利，可例示有專利文獻 1，2。

專利文獻 1 日本特開平 11-135857 號(專利第 3050189 號)

專利文獻 2 WO 01/024289 號 (再公表專利)

【發明內容】

發明欲解決的課題

在已利用金屬鐵磁材料薄膜而得的 TMR 元件之 MRAM 方面，TMR 元件由於電阻較高，故未能如 GMR 元件進行串聯連接，而成為並聯連接。已採用 TMR 元件之 MRAM，通常係以 MOS 電晶體及 TMR 元件之組合者為存儲器單位。需要 MOS 電晶體係若無此電晶體時，則流動電流於位線及字線時，除已選擇的存儲器單位以外的單位亦會流動電流所致。

為選擇存儲器元件，MOS 電晶體係有必要用作開關功能。在此，本發明欲解決的第一個課題，係為選擇存儲器元件，MOS 電晶體因供作開關機能上雖然不可欠缺，但是藉由使用半金屬性鐵磁性半導體而成的 p-n 接合整流二極體，或 p-i-n 接合整流，以無 MOS 電晶體之簡單的構造，需開發可超高積體的 MRAM。

MRAM 之存儲器尺度在現狀係依 MOS 電晶體之尺度而決定，若可由 MRAM 排除 MOS 電晶體時，則可急速的提高 MRAM 之積體度。

現在，由金屬鐵磁材料薄膜而得的 TMR 元件之磁阻變化率現係約 50%。此並不依元件之大小而變化。需採用僅其有 p 型及 n 型之已 100% 自旋偏極的載體之半金屬性的鐵磁性半導體，需開發可使磁阻變化率上升並大至 100%~500% 的新方式之高性角色 MRAM，即為發明欲解決的第二個課題。

已採用金屬鐵磁材料薄膜之 TMR 元件的耐熱性雖係在 300°C 的熱處理溫度取用最高的磁阻變化率(MR 比)，但是 CMOS 電晶體在微細加工或金屬佈線方面會蒙受損傷，通常在氫氣中可於 400°C 的溫度加熱。此時 TMR 之磁阻變化率係成為 0。有改善耐熱性，或降低熱處理過程之溫度的必要。製造時若為不合 MOS 電晶體之 MRAM 時，即可成為在較高的溫度之製程，可積極的利用已採用磁性半導體之 TMR 的耐熱性係在 500°C 以上較高的熱處理溫度取用最高的磁阻變化率。

在已採用金屬鐵磁材料薄膜之 MRAM 方面，若使存儲器單元之尺度變小時，則磁化反轉所需的電流磁場增加。此為，隨著 MRAM 之大容量化應予解決的第三個課題。

再者，有以已採用金屬鐵磁材料薄膜之 MRAM 所用的微細加工的問題。此為在研究水準方面，採用微影術及離子銑物理，可物理性的切削並進行微細加工化。然此不可用於大規模生產，此為應予解決的第四個課題。

在已採用半金屬性的鐵磁性半導體之 MRAM，係可以通常半導體採用的所謂化學的反應蝕刻法之利用乾蝕刻法的製造製程過程，故此種存儲器之大規模生產製造手段的開發，MRAM 存儲器類的大規模生產係不可缺的，成為此等半導體製造製程可用於製造。

解決問題而採的手段

本發明人等對上述課題之解決方法，經進行精心研究開發，為使低電阻化，以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體實現出以至少三層挾持非磁性絕緣體原子層(i 層)的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體。

由而，若對位線及字線施加電壓，則僅單方向的電流流動，可予

確認出整流效應。亦即，即使無供開關用的 MOS 電晶體，亦可予確認出以用作已採用 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的鐵磁性半導體之新型磁阻隨機存取存儲器裝置(MRAM)而動作。

又，藉由 p 型半金屬的鐵磁性半導體及 n 型半金屬的鐵磁性半導體間的接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)，係可得同樣的效果，使已採用不含有 MOS 電晶體之半金屬的鐵磁性半導體的新型磁阻隨機存取存儲器裝置(MRAM)之動作成為可能。

在已採用 ZnO 基極(base)之 p 型及 n 型半金屬的稀薄鐵磁性半導體之 MRAM，以在 200°C 的雷射 MBE 或 MOCVD 等的基本上通常的半導體製造製程可予製出。在結晶成長 Cr 或 V 等的過渡金屬中，為摻雜 10at%~15at%，亦可較通常的單獨 ZnO 之結晶成長溫度低約 200°C。由而，在半導體製造製程係可採用所謂通常正採用的化學性反應蝕刻之乾蝕刻而得的製造製程過程。此等係藉由本方式可進行 MRAM 存儲器之大量生產，由本發明可實現出不令實質上的電晶體之 MRAM 製造技術。

亦即，本發明係已採用不含由下述者而成的 MOS 電晶體之磁性半導體的新型磁阻隨機存取存儲器裝置(MRAM)及其製造方法。

(1) 藉由以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體挾持至少一層以上非磁性絕緣體原子層(i 層)的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應之磁阻隨機存取存儲器裝置(MRAM)。

(2) 藉由以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體間之接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(3) 至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及空穴至 II-VI 族化合物半導體(ZnSe, ZnS, ZnTe, ZnO, CdTe, CdS, CdSe 等)的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 V 及電子至上述的 II-VI 族化合物半導體之系而成，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具

有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(4)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Mn 及空穴至 III-V 族化合物半導體(GaAs, GaN, GaSb, InN, InAs, InSb, AlN, AlSb, AlAs 等)的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及電子至上述的 III-V 族化合物半導體之系而成，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(5)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及空穴至 II-VI 族化合物半導體(ZnSe, ZnS, ZnTe, ZnO, CdTe, CdS, CdSe 等)的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 V 及電子至上述的 II-VI 族化合物半導體之系而成，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(6)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Mn 及空穴至 III-V 族化合物半導體(GaAs, GaN, GaSb, InN, InAs, InSb, AlN, AlSb, AlAs 等)的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及電子至上述的 III-V 族化合物半導體之系而成，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(7)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及空穴至 ZnO 的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 V、Fe、Co 或 Ni 及電子至 ZnO 的系而成，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(8)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及空穴至

ZnO 的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 V、Fe、Co 或 Ni 及電子至 ZnO 的系而成，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(9)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Fe 及空穴至 IV 族半導體(Si, Ge, 鑽石等)而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 Mn 及電子至上述的 IV 族半導體之系而成，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(10)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Fe 及空穴至 IV 族半導體(Si, Ge, 鑽石等)之取代位置上的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 Mn 及電子至上述的 IV 族半導體之系而成，藉由此等的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(11)至於 p 型半金屬性的鐵磁性半導體，係由已摻雜 Mn 及空穴至 IV 族半導體(Si, Ge, 鑽石等)之晶格間位置上的系而成，又至於 n 型半金屬性的鐵磁性半導體，係由已摻雜 Cr 及電子至上述的 IV 族半導體之系而成，藉由此等的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應的磁阻隨機存取存儲器裝置(MRAM)。

(12)一種控制鐵磁性半導體之鐵磁性轉移溫度之方法，係採用以 III-V 族化合物半導體為基極之半金屬性的鐵磁性半導體，製作使 TMR 元件具有由 p-i-n 型及 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應而得的開關效應之上述各磁阻隨機存取存儲器裝置(MRAM)時，改變 3d、4d 及 5d 過渡金屬雜質濃度，或稀土類雜質濃度或空穴及電子濃度，構成 TMR 元件而成。

(13)一種控制鐵磁性轉移溫度至所期待的溫度之方法，係採用以 II-VI 族化合物半導體為基極之半金屬性的鐵磁性半導體，製作使 TMR 元件具有由 p-i-n 型及 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應

而得的開關效應之上述各磁阻隨機存取存儲器裝置(MRAM)時，改變 3d、4d 及 5d 過渡金屬濃度，或稀土類雜質濃度或空穴及電子濃度而成。

發明之功效

在已利用金屬鐵磁材料薄膜而得的 TMR 元件之 MRAM，由於 TMR 元件係電阻較高，未能如 GMR 元件般進行進行串聯連接，而成為並聯連接。為使低電阻化，藉由以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體至少一層以上挾持非磁性絕緣體原子層(i 層)的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，利用整流效應，以保證僅單方向之電流的流動，供作開關用的 MOS 電晶體即成為不需要的，欲製造已採用不含電晶體之半金屬性的鐵磁性半導體之新型磁阻隨機存取存儲器裝置(MRAM)係成為可能的。

又，藉由以 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的鐵磁性半導體間之接合而得的 p-n 型接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，可得相同的整流效應，欲製造已採用不含 MOS 電晶體之半金屬性的鐵磁性半導體之新型磁阻隨機存取存儲器裝置(MRAM)係成為可能的。

已採用 TMR 元件之 MRAM，通常係以 MOS 電晶體及 TMR 元件之組合者為存儲器單位。需要 MOS 電晶體係若無此電晶體時，則流動電流於位線及字線時，對已選擇的存儲器單位以外的單位亦會流動電流所致。為選擇存儲器元件，MOS 電晶體無論如何像有必要用作開關機能。

在此，為選擇存儲器元件，MOS 電晶體在用作開關功能時，雖係不可或缺的，但在本發明，藉由採用由半金屬性的鐵磁性半導體而成的 p-n 型接合自旋整流偶極體，或 p-i-n 型接合自旋整流偶極體，以無 MOS 電晶體之簡單構造，而且因不需要如前述的 MOS 電晶體而用之製造製程，可開發出在高溫而且可高度積體的 MRAM。

現在，由金屬鐵磁材料薄膜而得的 TMR 元件之磁阻變化率係約 50%。此並不依元件之大小而變化。轉變為金屬鐵磁性材料薄膜，以採用 p 型及 n 型半金屬性的鐵磁性半導體薄膜，使磁阻變化率大幅提高的高性能 MRAM 之開發在本發明即成為可能的。

已採用金屬鐵磁材料薄膜之 TMR 元件的耐熱性雖係在 300°C 的熱處理溫

度可取最高的磁阻比，但 CMOS 電晶體係在微細加工或金屬佈線方面會遭受損傷，通常在氫氣中予以加熱至 400°C 之溫度。此時 TMR 之磁阻比即成為 0。有改善耐熱性或降低熱處理過程之溫度的必要，但是在本發明製造時係不含 MOS 電晶體之型式的 MRAM，故在較高的溫度之製程即成為可能，已採用半金屬性的鐵磁性半導體之 TMR 元件之耐熱性係可積極的利用在 500°C 以上的較高的熱處理溫度可取最高的 MR 比(100~500%)，與由已採用習用的金屬磁性材料之 TMR 元件而得的 MRAM 相較，於已採用由本發明而得的半金屬性的稀薄鐵磁性半導體之 MRAM，超高性能化及超高積體化即成為可能的。

已採用金屬鐵磁材料薄膜之 MRAM，若使存儲器單位之尺度變小時，則磁化反轉所需的電流磁場會增加。此為隨著已採用金屬磁性材料之 MRAM 的大容量化之課題，但藉由採用磁性元素之濃度極少的(2 at%~30 at%)半金屬性的稀薄鐵磁性半導體，使高積體化，於減少尺度時可使磁化反轉所需的電流磁場較金屬鐵磁材料薄膜者可減少數個位數以上，故已採用半金屬性的鐵磁性半導體之 MRAM 的本發明係可解決此問題。

再者，有金屬磁性材料 MRAM 所用的微細加工之問題，在研究水準方面，雖可採用微影術及離子銑，進行物理的切削並予微細加工化，但此未能應用於大規模生產。在已採用半金屬性的稀薄鐵磁性半導體之 MRAM 方面，基本上與通常的半導體製造製程相同，或成為在較低溫的製程，故可採用半導體通常採用的化學反應蝕刻之乾蝕刻引起的製造製程，故可大量生產 MRAM 存儲器，藉由本發明可實現實際的製造技術。

【實施方式】

在利用已採用金屬鐵磁材料薄膜之 TMR 元件的 MRAM，由於 TMR 元件係電阻較高，未能如 GMR 元件般進行串聯連接，而成為並聯連接。因此如第 1 圖所示，為使低電阻化以 p 型半金屬性的鐵磁性半導體 1 及 n 型半金屬型的鐵磁性半導體 2，製作出挾持原子層至少一層以上非磁性絕緣體原子層 3(i 層)的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體。

由而，若對位線 4 及字線 5 施加電壓，則僅單方向的電流流動，可予確認出整流效應。由此事實，即使無供開關用的 MOS 電晶體，亦可予確認出以用作已採用 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的稀薄鐵磁

性半導體之新型磁阻隨機存取存儲器裝置(MRAM)而動作。

又，如第 2 圖所示，藉由 p 型半金屬性的鐵磁性半導體 1 及 n 型半金屬性的鐵磁性半導體 2 間之接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，係可得同樣的效果，使已採用不含有 MOS 電晶體之半金屬性的稀薄鐵磁性半導體的新型磁阻隨機存取存儲器裝置(MRAM)之動作成為可能。

如第 3 圖所示般，由已採用習用的金屬鐵磁材料半導體薄膜之 TMR 元件所構成的 MRAM，通常係以 MOS 電晶體 6 及 TMR 元件之組合者為存儲器單位。需要 MOS 電晶體 6 係若無此而於位線 4 及字線 5 內流動電流時，於已選擇的存儲器單位以外的單位雖亦會使電流流動，但由本發明之 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體、或 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體而得的整流效應，僅能由位線朝字線單方向的使電流流動，及無如習用的 MRAM 般設置供選擇存儲器元件而用的 MOS 電晶體作為開關功能之必要。

第 4 圖係對以 III-V 族化合物半導體為基極時之半金屬性的鐵磁性半導體，於藉由使 TMR 元件具有由上述 p-i-n 型及 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應而得的開關效應，製作磁阻隨機存取存儲器裝置(MRAM)的情形，顯示出 3d 過渡金屬雜質濃度與構成 TMR 元件的鐵磁性半導體之鐵磁性轉移溫度(K)間的關係圖。

第 5 圖係對以 II-VI 族化合物半導體為基極時之半金屬性的鐵磁性半導體，於藉由使 TMR 元件具有由上述 p-i-n 型及 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應而得的開關效應，製作磁阻隨機存取存儲器裝置(MRAM)的情形，顯示出 3d 過渡金屬雜質濃度與構成 TMR 元件的鐵磁性半導體之鐵磁性轉移溫度(K)間的關係圖。

在本發明，係藉由採用由 p 型及 n 型半金屬性的鐵磁性半導體而成之 p-n 接合或 p-i-n 接合生成的整流效應，因以無 MOS 電晶體之極簡單的構造，使高積體化成為可能，而且並不需為 MOS 電晶體而採之製造製程，故採用在高溫的製造製程，可開發出可超高積體的 MRAM。

現在，由金屬鐵磁材料薄膜而得的 TMR 元件之磁阻變化率係約 50%。此

並不依元件之大小而變化。轉變成金屬鐵磁性材料薄膜，若採用 p 型及 n 型半金屬性的鐵磁性半導體時，則一者之自旋狀態雖其有金屬性傳導，但反向自旋狀態即成為帶隙開放的絕緣體，載體因完全不存在，故可得已 100% 自旋偏極的自旋傳導。

第 6 圖係表示 p 型(摻雜 Mn)及 n 型(摻雜 Cr) III-V 族稀薄磁性半導體 (GaAs, GaN) 之半金屬性的(一者之自旋係金屬性的，而反向自旋係絕緣體) 電子狀態。

第 7 圖係表示 p 型(摻雜 Mn 5 at%) III-V 族稀薄磁性半導體 (GaAs, GaN) 之鐵磁性轉移溫度的空穴及電子濃度關聯性。

第 8 圖係表示已摻雜 Mn 5at% 之 III-V 族稀薄磁性半導體 (GaAs, GaN) 之半金屬性的電子狀態之受體(Mg)及施體(O)之濃度關聯性。

藉由以 p 型及 n 型半金屬性的鐵磁性半導體由絕緣體一原子層夾層數原子層時，可得 100~500% 以上較大的磁阻變化率。積極的利用半金屬性，使極大的磁阻變化率(實際上，雖為 100~500%，然而理論上係已 100% 自旋偏極的載體，可得無限的大小)成為可能，使可劇烈的提昇磁阻變化率之高性能 MRAM 實現。

已採用金屬鐵磁材料薄膜之 TMR 元件的耐熱性雖係在 300°C 的熱處理溫度取用最高的磁阻變化率(MR 比)，但 CMOS 電晶體在微細加工或金屬佈線方面會蒙受損傷，通常在氫氣中可予加熱至 400°C 溫度。此時 TMR 之磁阻變化率係成為 0。雖有改善耐熱性，或降低熱處理過程之溫度的必要，但在本發明，製造時若為由不含 MOS 電晶體之型式的 n-型(Ga, Cr)As 及 p-型(Ga, Mn)As 而成的 TMR(絕緣體為 i-GaAs)或不含 i-層之 p-n 接合整流偶極體的 MRAM，在高溫的製成為可能的。

由而，已採用 GaN 基極或 ZnO 基極之 p 型及 n 型半金屬性的稀薄鐵磁性半導體之 TMR 元件的耐熱性，因可積極的利用在 700°C 以上的高熱處理溫度可取用最高的磁阻變化率(100~500%)，故與已採用習用的金屬鐵磁材料薄膜之 TMR 元件而得的 MRAM 相比，在採用本發明之半金屬性的稀薄鐵磁性半導體之新型 MRAM 方面，亦因不需電晶體，故超高性能化及超積體化及成可能的。

在已採用金屬鐵磁材料薄膜之 MRAM 方面，若使存儲器單元之尺度變小時，則磁化反轉所需的電流磁場增加。此雖為隨著已採用金屬鐵磁材料之習用的 MRAM 之大容量化的課題，但藉由採用磁性元素之濃度極少的(2~30 at%)半金屬性的稀薄鐵磁性半導體，使高積體化，並減少尺度時，使與金屬磁性材料相比，因可使磁化反轉所需的電流磁場減少數位數以上，故在已採用半金屬性的鐵磁性半導體之 MRAM 的本發明，係使此問題可予解決。

再者，有以已採用金屬鐵磁材料薄膜之 MRAM 所用的微細加工的問題，在研究水準方面，採用微影術及離子銑物理，雖可物理性的切削並進行微細加工化，但此不可用於大規模生產。在已採用 GaN 基極之 p 型及 n 型半金屬性的稀薄鐵磁性半導體之 MRAM 方面，可以在 700~750°C 的氮氣源之 MBE (分子射束磊晶)或 ECR(電子迴旋加速器共振)電漿源而得之 MBE、或 MOCVD 等基本上通常的半導體製造製程可予製造。

在結晶成長中由於摻雜 Cr 或 Mn 等的過渡金屬 2 at%~30 at%，可將溫度較通常的 GaN 單獨的結晶成長溫度降低 200°C。由而因成為在較低溫的製程，在半導體製造製程係可採用所謂通常正採用的化學性反應蝕刻之乾蝕刻而得的製造製程過程。此等係可進行 MRAM 存儲器之大量生產，由本發明可實現出不含實質上的電晶體之 MRAM 製造技術。

實施例

(實施例 1)

製作出已採用 n-型(Ga, Cr)N 及 p-型(Ga, Mn)N 而成之半金屬性的稀薄鐵磁性半導體之 MRAM。

如第 1 圖所示，為使 TMR 元件低電阻化，以 p 型半金屬性的稀薄鐵磁性半導體之 p-型(Ga, Mn)N(Mn 濃度 10 at%)及 n 型半金屬性的稀薄鐵磁性半導體之 n-型(Ga, Cr)N(Cr 濃度 10 at%)，製作出挾持原子層二層非磁性絕緣體原子層(i 層)GaN 的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體。

於本新方式的 TMR 元件，若對位線及字線施加由 5meV 至 20meV 之低電壓時，則僅單方向的電流流動，可予確認出整流效應。由而，即使無供開

關用的 MOS 電晶體，亦可予確認出以用作已採用 p 型及 n 型半金屬性的稀薄鐵磁性半導體之新型磁阻隨機存取存儲器裝置(MRAM)而動作。

此等電壓與習用的金屬鐵磁性材料薄膜之 MRAM 相較，由於 TMR 元件之電阻較小，在室溫係可使偏壓減少一個位數以上的劃時代者。不論寫入時間或讀出時間，均短至 0.2~1.3ns。

又如第 2 圖所示，藉由 p 型半金屬性的稀薄鐵磁性半導體之 p-型(Ga, Mn)N(Mn 濃度 6 at%)及 n 型半金屬性的稀薄鐵磁性半導體之 n-型(Ga, Cr)N (Cr 濃度 6 at%)間之接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，係可得同樣的效果，使已採用不含有 MOS 電晶體之半金屬性的稀薄鐵磁性半導體的新型磁阻隨機存取存儲器裝置(MRAM)之動作成為可能。

已採用金屬鐵磁材料薄膜之 MRAM，若使存儲器單位之尺度變小時，則磁化反轉所需的電流磁場會增加。此雖為隨著已採用金屬鐵磁性材料之習用的 MRAM 之大容量化的課題，但藉由採用磁性元素之濃度極少的(6 at% 及 10 at%)半金屬性的稀薄鐵磁性半導體，使高積體化，於減少尺度時可使磁化反轉所需的電流磁場較金屬磁性材料者可減少 1/10~1/100 以上，故已採用半金屬性的稀薄鐵磁性半導體之 MRAM 的本發明係可解決此問題。

(實施例 2)

製作出已採用 n-型(Zn, V)O 及 p-型(Zn, Cr)O 而成之半金屬性的稀薄鐵磁性半導體之 MRAM。

如第 1 圖所示，為使 TMR 元件低電阻化，以 p 型半金屬性的鐵磁性半導體之 p-型(Zn, Cr)N(Cr 濃度 10 at%)及 n 型半金屬性的稀薄鐵磁性半導體之 n-型(Zn, V)N(V 濃度 10at%)，製作出挾持原子層三層非磁性絕緣體原子層(i 層)ZnO 的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體。

於本新方式的 TMR 元件，若對位線及字線施加由 8meV 至 25meV 之低電壓時，則僅單方向的電流流動，可予確認出整流效應。由而，即使無供開關用的 MOS 電晶體，亦可予確認出以用作已採用 p 型及 n 型半金屬性的稀薄鐵磁性半導體之新型磁阻隨機存取存儲器裝置(MRAM)而動作。

此等電壓與習用的金屬鐵磁性材料薄膜之 MRAM 相較，由於 THR 元件之

電阻較小，在室溫係可使偏壓減少一位數以上的劃時代者。不論寫入時間或讀出時間，均短至 0.16~2.3ns。

又如第 2 圖所示，藉由 p 型半金屬性的稀薄鐵磁性半導體之 p 型 (Zn, Cr)N(Cr 濃度 15 at%) 及 n 型半金屬性的稀薄鐵磁性半導體之 n-型 (Zn, V)N(V 濃度 15 at%) 間之接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR) 偶極體，係可得同樣的效果，使已採用不含有 MOS 電晶體之半金屬性的稀薄鐵磁性半導體的新型磁阻隨機存取存儲器裝置(MRAM)之動作成為可能。

已採用金屬鐵磁材料薄膜之 MRAM，若使存儲器單位之尺度變小時，則磁化反轉所需的電流磁場會增加。此雖為隨著已採用金屬鐵磁性材料之習用的 MRAM 之大容量化的課題，但藉由採用磁性元素之濃度極少的(10 at% 及 15 at%)半金屬性的稀薄鐵磁性半導體，使高積體化，於減少尺度時可使磁化反轉所需的電流磁場較金屬磁性材料者可減少 1/10~1/100 以上，故已採用半金屬性的稀薄鐵磁性半導體之 MRAM 的本發明係可解決此問題。

產業上的利用領域

今後的存儲器由於行動式通信的需要變大，乃以高速化、大容量化，又電腦或可攜帶的電視電話、資料庫數據機、礦用功能等整體化而得的萬能(all-in-one)化被要求著。此外，為使促進數位家電之推廣，由省能量之觀點，不揮發性存儲器即被強烈需求著。至於不揮發性存儲器的快閃存儲器係寫入速度遲緩，改寫次數係有界限的，而且電功消耗量係較多的。另一方面，強介電體存儲器(FeRAM)係改寫次數為約 10^{12} 次程度，未能保證使用 10 年。又此等係較難高密度化。

針對此點，本發明之 MRAM 裝置則完全無上述的問題。因此，將來 DRAM 為 MRAM 所取代的可能性極大，MRAM 在將來的產業上，即成為必要不可缺的最優先利用技術領域。

【圖式簡單說明】

第 1 圖係以 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的鐵磁性半導體，製作出挾持原子層至少一層以上非磁性絕緣體原子層的構造之 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)整流偶極體而得的新型磁阻隨機存取存儲器裝置(MRAM)之模式圖。

第 2 圖係以 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的鐵磁性半導體，製作出不挾持非磁性絕緣體原子層的構造之 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)整流偶極體而得之新型磁阻隨機存取存儲器裝置(MRAM)之模式圖。

第 3 圖係已利用習用的 TMR 元件之 MRAM 的模式圖。

第 4 圖係對以本發明之 III-V 族化合物半導體為基極時之半金屬性的鐵磁性半導體，製作磁阻隨機存取存儲器裝置(MRAM)時之顯示出 3d 過渡金屬雜質濃度與構成 TMR 元件的鐵磁性半導體之鐵磁性轉移溫度(K)間的關係圖。

第 5 圖係對以本發明之 II-VI 族化合物半導體為基極時之半金屬的鐵磁性半導體，製作磁阻隨機存取存儲器裝置(MRAM)時之顯示出 3d 過渡金屬雜質濃度與構成 TMR 元件的鐵磁性半導體之鐵磁性轉移溫度(K)間的關係圖。

第 6 圖係表示 p 型(Mn 摻雜)及 n 型(Cr 摻雜)III-V 族稀薄磁性半導體(GaAs, GaN)之半金屬性的(一者之自旋係金屬性的，而反向自旋係絕緣體)電子狀態圖。

第 7 圖係表示 p 型(Mn 5 at%摻雜)III-V 族稀薄磁性半導體(GaAs, GaN)之鐵磁性轉移溫度的空穴及電子濃度關聯圖。

第 8 圖係表示已摻雜 Mn 5 at% III-V 族稀薄磁性半導體(GaAs, GaN)之半金屬性的電子狀態之受體(Mg)及施體(O)之濃度關聯圖。

【主要元件符號說明】

- 1 p 型半金屬的鐵磁性半導體
- 2 n 型半金屬的鐵磁性半導體
- 3 非磁性絕緣體原子層
- 4 位線
- 5 字線
- 6 MOS 電晶體

五、中文發明摘要：

針對目前揮發性存儲器的快閃存儲器由於寫入速度遲緩，改寫次數有界限的，而且電功消耗量較多；另一方面，強介電存儲器 (FeRAM) 由於改寫次數為約 10^{12} 次程度，未能保證使用 10 年，加上此等較難高密度化之問題點，提出一種新型磁阻隨機存取存儲器裝置予以解決。此係利用 p 型半金屬性的鐵磁性半導體及 n 型半金屬性的鐵磁性半導體藉由挾持至少一層以上非磁性絕緣體原子層的 p-i-n 型低電阻隧道磁電阻效應 (低電阻 TMR) 偶極體而得之整流效應，或藉由不挾持非磁性絕緣體原子層的 p-n 型低電阻隧道磁電阻效應 (低電阻 TMR) 偶極體而得之整流效應，使不含 MOS 電晶體，可成構造簡單，能高體積化，省能源的磁性半導體之新型磁阻隨機存取存儲器裝置。

六、英文發明摘要：

To solve the problem that writing speed of a flashmemory as a nonvolatile memory is low, the number of rewriting has limit, and consumption power is large, on the other side, the number of rewriting of a ferroelectric memory (FeRAM) is almost 10^{12} , it is not future proof for ten years, and densification of them is difficult.

A p-i-n type low resistance tunnel magnetoresistance effect (low resistance TMR) diode has a structure wherein at least one layer of non-magnetic insulator atomic layer is sandwiched with a p-type half metallic ferromagnetic semiconductor and an n-type half metallic ferromagnetic semiconductor. A p-n type low resistance tunnel magnetoresistance effect (low resistance TMR) diode has a structure wherein a non-magnetic insulator atomic layer is not sandwiched. By using rectification effect of the p-i-n type low resistance tunnel magnetoresistance effect diode or the p-n type low resistance tunnel magnetoresistance effect diode, a new type magnetic reluctance random access memory (MRAM) device using magnetic semiconductor is obtained wherein an MOS transistor is not contained, the structure is simple, high level integration is enabled, and energy can be saved.

十、申請專利範圍：

1. 一種磁阻隨機存取存儲器裝置，其特徵在於以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體藉由挾持至少一層以上非磁性絕緣體原子層(i 層)的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。
2. 一種磁阻隨機存取存儲器裝置，其特徵在於以藉由以 p 型半金屬性的鐵磁性半導體及 n 型半金屬型的鐵磁性半導體間之接合而得的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)，使 TMR 元件具有已利用整流效應之開關效應。
3. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Cr 及空穴至 II-VI 族化合物半導體的系而成作為 p 型半金屬性的鐵磁性半導體，又以由已摻雜 V 及電子至上述的 II-VI 族化合物半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。
4. 一種磁阻隨機存取存儲器裝置，其特徵在於以由摻雜 Mn 及空穴至 III-V 族化合物半導體的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 Cr 及電子至上述的 III-V 族化合物半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。
5. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Cr 及空穴至 II-VI 族化合物半導體的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 V 及電子至上述的 II-VI 族化合物半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

6. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Mn 及空穴至 III-V 族化合物半導體的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 Cr 及電子至上述的 III-V 族化合物半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

7. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Cr 及空穴至 ZnO 的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 V、Fe、Co 或 Ni 及電子至 ZnO 的系而成作為 n 型半金屬性的鐵磁性半導體，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應。

8. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Cr 及空穴至 ZnO 的系而成作為 p 型半金屬性的鐵磁性半導體，又由已在摻雜 V、Fe、Co 或 Ni 及電子至 ZnO 的系而成作為 n 型半金屬性的鐵磁性半導體，藉由此等的接合而得之 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

9. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Fe 及空穴至 IV 族半導體之系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 Mn 及電子至上述的 IV 族半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由以至少一層挾持非磁性絕緣體原子層(i 層)於此等之間的 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

10. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Fe 及空穴至 IV 族半導體之取代位置上的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 Mn 及電子至上述的 IV 族半導體之系而成作為 n 型半金屬性的鐵磁

性半導體，藉由此等的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

11. 一種磁阻隨機存取存儲器裝置，其特徵在於以由已摻雜 Mn 及空穴至 IV 族半導體之晶格間位置上的系而成作為 p 型半金屬性的鐵磁性半導體，又由已摻雜 Cr 及電子至上述的 IV 族半導體之系而成作為 n 型半金屬性的鐵磁性半導體，藉由此等的 p-n 接合型低電阻隧道磁電阻效應(低電阻 TMR)偶極體，使 TMR 元件具有已利用整流效應之開關效應。

12. 一種控制鐵磁性半導體之鐵磁性轉移溫度之方法，係採用以 III-V 族化合物半導體為基極之半金屬性的鐵磁性半導體，製作使 TMR 元件具有由 p-i-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應而得的開關效應之上述各磁阻隨機存取存儲器裝置(MRAM)時，改變 3d、4d 及 5d 過渡金屬雜質濃度，或稀土類雜質濃度或空穴及電子濃度，改變 TMR 元件而成。

13. 一種控制鐵磁性轉移溫度至所期待的溫度之方法，係採用以 II-VI 族化合物半導體為基極之半金屬性的鐵磁性半導體，製作使 TMR 元件具有由 p-i-n 型及 p-n 型低電阻隧道磁電阻效應(低電阻 TMR)偶極體之整流效應而得的開關效應之上述各磁阻隨機存取存儲器裝置(MRAM)時，改變 3d、4d 及 5d 過渡金屬濃度，或稀土類雜質濃度或空穴及電子濃度而成。

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

- 1 p型半金屬的鐵磁性半導體
- 2 n型半金屬的鐵磁性半導體
- 3 非磁性絕緣體原子層
- 4 位線
- 5 字線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：