

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6108762号

(P6108762)

(45) 発行日 平成29年4月5日(2017.4.5)

(24) 登録日 平成29年3月17日(2017.3.17)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 623A

G09G 3/20 612J

G09G 3/20 670M

G09G 3/20 670N

請求項の数 6 (全 15 頁) 最終頁に続く

(21) 出願番号 特願2012-236472 (P2012-236472)

(22) 出願日 平成24年10月26日(2012.10.26)

(65) 公開番号 特開2014-85614 (P2014-85614A)

(43) 公開日 平成26年5月12日(2014.5.12)

審査請求日 平成27年9月16日(2015.9.16)

(73) 特許権者 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目7番3号

(74) 代理人 100088672

弁理士 吉竹 英俊

(74) 代理人 100088845

弁理士 有田 貴弘

(72) 発明者 井島 幸雄

東京都千代田区丸の内二丁目7番3号 三

菱電機株式会社内

審査官 中村 直行

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画像信号線と複数の走査線とがマトリクス状に形成された表示パネルと、
前記表示パネルの周辺に配置され、前記複数の画像信号線を駆動する複数の画像信号線
駆動回路と、

前記表示パネルの周辺に配置され、前記複数の走査線を駆動する走査線駆動回路と、を
備え、

前記複数の画像信号線駆動回路は縦続接続され、

前記複数の画像信号線駆動回路のそれぞれは、

自らおよび他の画像信号線駆動回路を制御する制御信号を生成するタイミングコントロ
ーラを有し、前記複数の画像信号線駆動回路のうち、マスターモードの画像信号線駆動回
路が、縦続接続されたスレーブモードの画像信号線駆動回路に前記制御信号を与える機能
を有すると共に、自らの動作異常を検出する異常検出回路および自らを前記マスターモ
ードの画像信号線駆動回路、あるいは前記スレーブモードの画像信号線駆動回路に設定する
マスター／スレーブ切替回路を有し、

前記異常検出回路は、動作中の前記マスターモードの画像信号線駆動回路に異常を検出
した場合にマスター／スレーブ切替信号を出力して前記マスターモードの画像信号線駆動
回路の前記マスター／スレーブ切替回路および前記スレーブモードの画像信号線駆動回路
の前記マスター／スレーブ切替回路に与え、縦続接続された前記スレーブモードの画像信
号線駆動回路内のタイミングコントローラの動作を開始させてマスターモードとし、前記

10

20

マスターモードの画像信号線駆動回路内のタイミングコントローラの動作を停止させてスレーブモードとし、動作を開始した前記スレーブモードの画像信号線駆動回路内のタイミングコントローラが生成した前記制御信号がスレーブモードとなった画像信号線駆動回路を制御する、表示装置。

【請求項 2】

前記異常検出回路は、
前記マスターモードの画像信号線駆動回路内の異常検出回路であって、
少なくとも前記タイミングコントローラの消費電流異常を検出する、請求項 1 記載の表示装置。

【請求項 3】

前記異常検出回路は、
前記マスターモードの画像信号線駆動回路内の異常検出回路であって、
前記制御信号の周期および電圧レベルの異常を検出する、請求項 1 記載の表示装置。

【請求項 4】

前記異常検出回路は、
前記スレーブモードの画像信号線駆動回路内の異常検出回路であって、
前記マスターモードの画像信号線駆動回路から与えられる前記制御信号の周期および電圧レベルの異常を検出する、請求項 1 記載の表示装置。

【請求項 5】

複数の画像信号線と複数の走査線とがマトリクス状に形成された表示パネルと、
前記表示パネルの周辺に配置され、前記複数の画像信号線を駆動する複数の画像信号線駆動回路と、

前記表示パネルの周辺に配置され、前記複数の走査線を駆動する走査線駆動回路と、
前記複数の画像信号線駆動回路および前記走査線駆動回路の外部に設けられ、前記複数の画像信号線駆動回路のうち少なくとも 1 つの動作異常を検出する異常検出回路と、を備え、

前記複数の画像信号線駆動回路は縦続接続され、

前記複数の画像信号線駆動回路のそれぞれは、

自らおよび他の画像信号線駆動回路を制御する制御信号を生成するタイミングコントローラを有し、前記複数の画像信号線駆動回路のうち、マスターモードの画像信号線駆動回路が、縦続接続されたスレーブモードの画像信号線駆動回路に前記制御信号を与える機能を有すると共に、自らを前記マスターモードの画像信号線駆動回路、あるいは前記スレーブモードの画像信号線駆動回路に設定するマスター／スレーブ切替回路を有し、

前記異常検出回路は、前記マスターモードの画像信号線駆動回路に接続され、動作中の前記マスターモードの画像信号線駆動回路に異常を検出した場合にマスター／スレーブ切替信号を出力して前記マスターモードの画像信号線駆動回路の前記マスター／スレーブ切替回路および前記スレーブモードの画像信号線駆動回路の前記マスター／スレーブ切替回路に与え、縦続接続された前記スレーブモードの画像信号線駆動回路内のタイミングコントローラの動作を開始させてマスターモードとし、前記マスターモードの画像信号線駆動回路内のタイミングコントローラの動作を停止させてスレーブモードとし、動作を開始した前記スレーブモードの画像信号線駆動回路内のタイミングコントローラが生成した前記制御信号がスレーブモードとなった画像信号線駆動回路を制御する、表示装置。

【請求項 6】

複数の画像信号線と複数の走査線とがマトリクス状に形成された表示パネルと、
前記表示パネルの周辺に配置され、前記複数の画像信号線を駆動する複数の画像信号線駆動回路と、

前記表示パネルの周辺に配置され、前記複数の走査線を駆動する走査線駆動回路と、

前記複数の画像信号線駆動回路および前記走査線駆動回路の外部に設けられ、前記複数の画像信号線駆動回路を、マスターモードの画像信号線駆動回路、あるいはスレーブモードの画像信号線駆動回路に設定するマスター／スレーブ切替回路と、を備え、

前記複数の画像信号線駆動回路は縦続接続され、

前記複数の画像信号線駆動回路のそれぞれは、

自らおよび他の画像信号線駆動回路を制御する制御信号を生成するタイミングコントローラを有し、前記複数の画像信号線駆動回路のうち、前記マスターモードの画像信号線駆動回路が、縦続接続された前記スレーブモードの画像信号線駆動回路に前記制御信号を与える機能を有すると共に、自らの動作異常を検出する異常検出回路を有し、

前記異常検出回路は、動作中の前記マスターモードの画像信号線駆動回路に異常を検出した場合に、マスター／スレーブ切替信号を出力して前記マスター／スレーブ切替回路に与え、縦続接続された前記スレーブモードの画像信号線駆動回路内のタイミングコントローラの動作を開始させてマスターモードとし、前記マスターモードの画像信号線駆動回路内のタイミングコントローラの動作を停止させてスレーブモードとし、動作を開始した前記スレーブモードの画像信号線駆動回路内のタイミングコントローラが生成した前記制御信号がスレーブモードとなった画像信号線駆動回路を制御する、表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置等の表示装置に関し、特に、アクティブマトリクス型の表示装置に関する。

【背景技術】

【0002】

液晶表示装置等の表示装置は、昨今では、家庭用TVから産業用ディスプレイまで幅広い分野で使用されている。

20

【0003】

例えば、液晶表示装置の構成は、液晶パネルと、液晶パネルを駆動する駆動装置とに大別される。従来の駆動装置は、複数の画像信号線駆動回路と、複数の走査線駆動回路と、これらの駆動回路を駆動する制御回路としてのタイミングコントローラとを含んでいる。

【0004】

各画像信号線駆動回路は液晶パネルの画像信号線を駆動するための集積回路であり、当該集積回路を複数個用いて液晶パネルの全ての画像信号線を駆動する。同様に、各走査線駆動回路は液晶パネルの走査線を駆動するための集積回路であり、当該集積回路を複数個用いて液晶パネルの全ての走査線を駆動する。

30

【0005】

タイミングコントローラは、画像データと、画像信号線駆動回路および走査線駆動回路を制御する際の基準となる制御基準信号と、処理を行う際の基準となるドットクロック(DCLK)とを受け取る。上記の制御基準信号には、液晶パネルの水平方向の同期を取るための基準信号として用いられる水平同期信号(HD)、液晶パネルの垂直方向の同期を取るための基準信号として用いられる垂直同期信号(VD)、画像データが有効である期間を示すデータイネーブル信号(DENA)等が含まれる。

【0006】

昨今では、特許文献1に開示されるように、タイミングコントローラを搭載した(内蔵した)画像信号線駆動回路が開発されている。かかる画像信号線駆動回路によれば、タイミングコントローラ用の回路基板が不要になるので、部材コストを削減することができる。その結果、液晶表示装置の低価格化を図ることができる。

40

【0007】

ここで、タイミングコントローラを内蔵した画像信号線駆動回路は液晶表示装置に複数個設けられる。しかし、タイミングコントローラ自体は1つあれば足りる。このため、複数の画像信号線駆動回路のうちの1つをマスターモードで用い、残りの画像信号線駆動回路をスレーブモードで用いる。より具体的は、マスターモードの画像信号線駆動回路は自身のタイミングコントローラに基づいて動作し、スレーブモードの画像信号線駆動回路はマスターモードの画像信号線駆動回路のタイミングコントローラから制御信号を受けて動

50

作する。この場合、スレーブモードの画像信号線駆動回路のタイミングコントローラを停止させることによって、消費電力を低減することができる。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2010-190932号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

タイミングコントローラを内蔵した画像信号線駆動回路は、低コストを目的にタブレット端末やノートPC等の民生向けに展開されており、今後も、車載向けなど、更なる適用拡大が見込まれている。

【0010】

しかし、上述したように、スレーブモードの画像信号線駆動回路では、タイミングコントローラの機能は、停止しているか、一部の動作にとどまり、有効的に機能していなかった。

【0011】

本発明は上記のような問題点を解消するためになされたもので、マスターモードの画像信号線駆動回路に異常が発生した場合でもスレーブモードの画像信号線駆動回路によるバックアップが可能となる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0012】

本発明に係る表示装置の態様は、複数の画像信号線と複数の走査線とがマトリクス状に形成された表示パネルと、前記表示パネルの周辺に配置され、前記複数の画像信号線を駆動する複数の画像信号線駆動回路と、前記表示パネルの周辺に配置され、前記複数の走査線を駆動する走査線駆動回路とを備え、前記複数の画像信号線駆動回路は縦続接続され、前記複数の画像信号線駆動回路のそれぞれは、自らおよび他の画像信号線駆動回路を制御する制御信号を生成するタイミングコントローラを有し、前記複数の画像信号線駆動回路のうち、マスターモードの画像信号線駆動回路が、縦続接続されたスレーブモードの画像信号線駆動回路に前記制御信号を与える機能を有すると共に、自らの動作異常を検出する異常検出回路および自らを前記マスターモードの画像信号線駆動回路、あるいは前記スレーブモードの画像信号線駆動回路に設定するマスター／スレーブ切替回路を有し、前記異常検出回路は、動作中の前記マスターモードの画像信号線駆動回路に異常を検出した場合にマスター／スレーブ切替信号を出力して前記マスターモードの画像信号線駆動回路の前記マスター／スレーブ切替回路および前記スレーブモードの画像信号線駆動回路の前記マスター／スレーブ切替回路に与え、縦続接続された前記スレーブモードの画像信号線駆動回路内のタイミングコントローラの動作を開始させてマスターモードとし、前記マスターモードの画像信号線駆動回路内のタイミングコントローラの動作を停止させてスレーブモードとし、動作を開始した前記スレーブモードの画像信号線駆動回路内のタイミングコントローラが生成した前記制御信号がスレーブモードとなった画像信号線駆動回路を制御する。

【発明の効果】

【0013】

本発明に係る表示装置によれば、画像信号線駆動回路の異常を検出し、自動的に、スレーブモードの画像信号線駆動回路をマスターモードに切り替えるので、マスターに異常が発生した場合のスレーブによるバックアップ動作が可能となる。

【図面の簡単な説明】

【0014】

【図1】液晶表示装置の概略構成を示すブロック図である。

10

20

30

40

50

【図 2】画像信号線駆動回路の内部構成を示すブロック図である。

【図 3】マスターの画像信号線駆動回路に異常が発生した場合のスレーブの画像信号線駆動回路によるバックアップを説明する図である。

【図 4】本発明に係る実施の形態 1 の液晶表示装置の画像信号線駆動回路に含まれる、異常検出回路の構成を示すブロック図である。

【図 5】マスター／スレーブ切替回路の構成を示すブロック図である。

【図 6】本発明に係る実施の形態 1 の液晶表示装置における画像信号線駆動回路の構成と、信号の流れを示す図である。

【図 7】本発明に係る実施の形態 2 の液晶表示装置の画像信号線駆動回路に含まれる、異常検出回路の構成を示す図である。

10

【図 8】本発明に係る実施の形態 3 の液晶表示装置の画像信号線駆動回路に含まれる、異常検出回路の構成を示す図である。

【図 9】本発明に係る実施の形態 3 の液晶表示装置における画像信号線駆動回路の構成と、信号の流れを示す図である。

【図 10】本発明に係る実施の形態 4 の液晶表示装置における画像信号線駆動回路の構成と、接続基板上に設けられた異常検出回路および信号の流れを示す図である。

【図 11】本発明に係る実施の形態 5 の液晶表示装置における画像信号線駆動回路の構成と、接続基板上に設けられたマスター／スレーブ切替回路および信号の流れを示した図である。

【図 12】本発明に係る実施の形態の液晶表示装置における画像信号線駆動回路の構成と、接続基板上に設けられた配線部での信号の流れを示した図である。

20

【発明を実施するための形態】

【0015】

<実施の形態 1>

図 1 は、液晶表示装置 10 の概略構成を示すブロック図であり、画像信号線 101 と走査線 102 とがマトリクス状に形成された液晶パネル 9 を駆動するための周辺回路を示している。なお、液晶表示装置 10 は、画像信号線 101 と走査線 102 との交差部に薄膜トランジスタ (TFT) 等のアクティブ素子が設けられたアクティブマトリクス型の表示装置であるが、この構成については従来的なものであるので説明は省略する。また、以下では液晶表示装置として説明するが、本発明はアクティブマトリクス型の表示装置であれば適用可能であり、液晶表示装置に限定されるものではなく、プラズマディスプレイや有機 EL ディスプレイ等にも適用可能である。

30

【0016】

画像信号線 101 を駆動するための画像信号線駆動回路 11 および 12 と、走査線 102 を駆動するための走査線駆動回路 13 (「ゲートドライバ」と呼称) が、液晶パネル 9 の周囲に設けられている。なお、図 1 では、便宜的に画像信号線駆動回路は 2 つ、走査線駆動回路は 1 つしか示していないが、現実的には、それぞれ多数が配置されている。

【0017】

画像信号線駆動回路 11 および 12 は、どちらもタイミングコントローラを内蔵しているが、この例では画像信号線駆動回路 11 をマスターモードの画像信号線駆動回路 (「マスター」と呼称) とし、画像信号線駆動回路 12 をスレーブモードの画像信号線駆動回路 (「スレーブ」と呼称) としている。

40

【0018】

画像信号線駆動回路 11 は、外部から処理を行う際の基準となるドットクロック (DCLK) や、液晶パネルの水平方向の同期を取るための基準信号として用いられる水平同期信号 (HD)、液晶パネルの垂直方向の同期を取るための基準信号として用いられる垂直同期信号 (VD)、画像データが有効である期間を示すデータイネーブル信号 (DEN) 等を含む制御基準信号を受け、それらに基づいて画像信号線駆動回路 12 を制御する制御信号を生成して配線部 14 を介して画像信号線駆動回路 12 に与え、また走査線駆動回路 13 を制御する制御信号を生成して配線部 15 を介して走査線駆動回路 13 に与える構

50

成となっている。

【0019】

図2は、画像信号線駆動回路11および12の内部構成を示すブロック図である。なお、両者の構成は同じであるので、参照符号も同じとする。

【0020】

図2に示すように、画像信号線駆動回路11（および12）は、ガンマ（Gamma）生成回路21、入力データ・デコーダ回路22、制御信号インターフェース回路23、電源回路24、タイミングコントローラ25、カスケード信号／制御信号生成回路26、ソースドライバ回路27、ゲートドライバ用制御信号生成回路28を有している。

【0021】

タイミングコントローラ25は、入力データ・デコーダ回路22および制御信号インターフェース回路23に接続され、画像データと、画像信号線駆動回路および走査線駆動回路を制御する際の基準となる制御基準信号と、処理を行う際の基準となるドットクロックを受け取り、ソースドライバ回路27およびゲートドライバ用制御信号生成回路28に与える制御信号を生成する回路である。

【0022】

ガンマ生成回路21は、画像データに対してガンマ補正を行う回路であり、入力データ・デコーダ回路22は、入力データをデコードする回路であり、制御信号インターフェース回路23は、制御信号のインターフェース回路である。

【0023】

また、カスケード信号／制御信号生成回路26は、走査線駆動回路13のカスケード接続された複数のシフトレジスタを制御するカスケード信号を生成する回路であり、走査線駆動回路13に与えられる。

【0024】

ソースドライバ回路27は、画像信号線を駆動する回路であり、ゲートドライバ用制御信号生成回路28は、走査線駆動回路13に与えるゲート制御信号を生成する回路である。

【0025】

図2において、画像信号線駆動回路11と12とは配線部14を介して接続され、画像信号線駆動回路12はスレーブとして動作するので、タイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28は不使用状態にある。

【0026】

しかし、図3に示すように、画像信号線駆動回路11のタイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28の何れかに異常が発生した場合、スレーブ側の画像信号線駆動回路12のタイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28が使用状態となり、画像信号線駆動回路12がマスターモードとなる。

【0027】

このようにスレーブモードの画像信号線駆動回路によるバックアップを可能とする構成について説明する。

【0028】

図4は、画像信号線駆動回路11に含まれる消費電流に対する異常検出回路31の構成を示している。異常検出回路31は、タイミングコントローラ25の電源入力部に接続され、電流－電圧変換（I/V変換）により、タイミングコントローラ25の消費電流を電圧に変換するI/V変換回路311と、コンパレータ312とを有している。

【0029】

I/V変換回路311の出力電圧は、コンパレータ312に与えられ、コンパレータ312において予め定められた参照電圧と比較される。そして、I/V変換回路311の出力電圧が参照電圧よりも高いような場合は、タイミングコントローラ25の消費電流が増大し

10

20

30

40

50

たものとしてマスター／スレーブ切替信号４１を出力する構成となっている。なお、上記ではタイミングコントローラ２５の消費電流が増大した場合に異常として検出する構成を示したが、消費電流が既定値よりも減少した場合も異常として検出しても良い。

【００３０】

また、異常の検出は、タイミングコントローラ２５に限定されるものではなく、カスケード信号／制御信号生成回路２６やゲートドライバ用制御信号生成回路２８の異常を検出する構成としても良い。

【００３１】

図５は、画像信号線駆動回路１２に含まれるマスター／スレーブ切替回路４２の構成を示すブロック図である。マスター／スレーブ切替回路４２は、マスター／スレーブ切替信号４０および４１を受け、画像信号線駆動回路１２をスレーブモード、またはマスターモードに切り替える回路であり、切り替え信号がタイミングコントローラ２５、カスケード信号／制御信号生成回路２６およびゲートドライバ用制御信号生成回路２８に与えられる構成となっている。切り替え信号が与えられたこれらの回路（タイミングコントローラ部を構成する回路）は、動作中（マスターモード）であれば動作を停止してスレーブモードとなり、停止中（スレーブモード）であれば動作を開始してマスターモードとなる。

10

【００３２】

なお、画像信号線駆動回路１１にも同じマスター／スレーブ切替回路４２を有しており、マスター／スレーブ切替信号４１によりマスターモードからスレーブモードに切り替わることとなる。

20

【００３３】

マスター／スレーブ切替信号４０は、画像信号線駆動回路１２をマスターとして動作させるか、スレーブとして動作させるかを設定する信号であり、画像信号線駆動回路１１をマスターとなる場合は、画像信号線駆動回路１２はスレーブとして動作するようにマスター／スレーブ切替信号４０が与えられる。

【００３４】

一方、マスター／スレーブ切替信号４１は、画像信号線駆動回路１１に異常が発生した場合に画像信号線駆動回路１１から与えられる信号であり、画像信号線駆動回路１２をマスターモードに切り替えると共に、画像信号線駆動回路１２のタイミングコントローラ２５、カスケード信号／制御信号生成回路２６およびゲートドライバ用制御信号生成回路２８を動作させる。

30

【００３５】

図６は、実施の形態１の液晶表示装置１０における画像信号線駆動回路１１および１２の構成と、信号の流れを示した図である。図６に示すように、マスターとして動作する画像信号線駆動回路１２のカスケード信号／制御信号生成回路２６で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路２８で生成されたゲート制御信号は、画像信号線駆動回路１１に与えられ、画像信号線駆動回路１１内のゲート信号カスケード信号伝送回路５１を経由して走査線駆動回路１３に与えられる。

【００３６】

このような構成を採ることで、スレーブとして動作する画像信号線駆動回路がマスターとなった場合でも、カスケード信号およびゲート制御信号を走査線駆動回路１３に与えることができる。

40

【００３７】

このように、本発明に係る実施の形態１の液晶表示装置によれば、消費電流に対してマスターモードの画像信号線駆動回路の異常を検出し、自動的に、スレーブモードの画像信号線駆動回路をマスターモードに切り替え、カスケード信号およびゲート制御信号を生成するので、マスターに異常が発生した場合のスレーブによるバックアップ動作（Fail-Safe）を可能にすることができる。

【００３８】

<実施の形態２>

50

図7は、本発明に係る実施の形態2の液晶表示装置の画像信号線駆動回路11に含まれる、異常検出回路61の構成を示す図である。異常検出回路61は、制御信号（タイミングコントローラ25、カスケード信号／制御信号生成回路26やゲートドライバ用制御信号生成回路28で生成される）の周期や電圧レベル等の異常を検知する回路であり、タイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28の出力する制御信号の信号周期を検出するカウンタ611と、カウンタ611に接続されたコンパレータ612を有している。また、タイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28の出力する制御信号の電圧レベルを検出するコンパレータ613と、コンパレータ612およびコンパレータ613の出力を増幅して出力する増幅器614とを有している。

10

【0039】

カウンタ611で検出された信号周期は、コンパレータ612において予め定められた信号周期と比較され、カウンタ611で検出された信号周期が既定値よりも低い、あるいは高いような場合は、制御信号に異常があるものとして増幅器614からマスター／スレーブ切替信号62を出力する構成となっている。

【0040】

また、タイミングコントローラ25、カスケード信号／制御信号生成回路26およびゲートドライバ用制御信号生成回路28の出力する制御信号の電圧レベルがコンパレータ613において予め定められた電圧レベルと比較され、制御信号の電圧レベルが既定値よりも低い、あるいは高いような場合は、制御信号に異常があるものとして増幅器614からマスター／スレーブ切替信号62を出力する構成となっている。

20

【0041】

なお、画像信号線駆動回路12には、図5に示したマスター／スレーブ切替回路42が設けられており、マスター／スレーブ切替信号41の代わりにマスター／スレーブ切替信号62が与えられる構成となっている。マスター／スレーブ切替信号62が与えられたマスター／スレーブ切替回路42は、実施の形態1と同様の動作を行い、マスターとして動作する画像信号線駆動回路12のカスケード信号／制御信号生成回路26で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路28で生成されたゲート制御信号は、画像信号線駆動回路11に与えられ、画像信号線駆動回路11内のゲート信号カスケード信号伝送回路51（図6）を経由して走査線駆動回路13に与えられる。

30

【0042】

このように、本発明に係る実施の形態2の液晶表示装置によれば、制御信号に対してマスターモードの画像信号線駆動回路の異常を検出し、自動的に、スレーブモードの画像信号線駆動回路をマスターモードに切り替え、カスケード信号およびゲート制御信号を生成するので、マスターに異常が発生した場合のスレーブによるバックアップ動作（Fail-Safe）を可能にすることができる。

【0043】

<実施の形態3>

図8は、本発明に係る実施の形態3の液晶表示装置の画像信号線駆動回路12に含まれる、異常検出回路71の構成を示す図である。異常検出回路71は、マスターとして動作する画像信号線駆動回路11から与えられる制御信号（タイミングコントローラ25、カスケード信号／制御信号生成回路26やゲートドライバ用制御信号生成回路28で生成される）の周期や電圧レベル等の異常を検知する回路であり、画像信号線駆動回路11から与えられる制御信号の信号周期を検出するカウンタ711と、カウンタ711に接続されたコンパレータ712を有している。また、画像信号線駆動回路11から与えられる制御信号の電圧レベルを検出するコンパレータ713と、コンパレータ712およびコンパレータ713の出力を増幅して出力する増幅器714とを有している。

40

【0044】

カウンタ711で検出された信号周期は、コンパレータ712において予め定められ

50

た信号周期と比較され、カウンタ711で検出された信号周期が既定値よりも低い、あるいは高いような場合は、制御信号に異常があるものとして増幅器714からマスター／スレーブ切替信号72を出力する構成となっている。

【0045】

また、画像信号線駆動回路11から与えられる制御信号の電圧レベルがコンパレータ713において予め定められた電圧レベルと比較され、制御信号の電圧レベルが既定値よりも低い、あるいは高いような場合は、制御信号に異常があるものとして増幅器714からマスター／スレーブ切替信号72を出力する構成となっている。

【0046】

そして、画像信号線駆動回路12において、画像信号線駆動回路11から与えられる制御信号の周期や電圧レベル等の異常を検知した場合は、増幅器714から出力されるマスター／スレーブ切替信号72に基づいて、自らがマスターとして動作を開始すると共に、画像信号線駆動回路11にもマスター／スレーブ切替信号72を与える。

10

【0047】

なお、画像信号線駆動回路12には、図5に示したマスター／スレーブ切替回路42が設けられており、マスター／スレーブ切替信号41の代わりにマスター／スレーブ切替信号72が与えられる構成となっている。マスター／スレーブ切替信号72が与えられたマスター／スレーブ切替回路42は、実施の形態1と同様の動作を行い、マスターとして動作する画像信号線駆動回路12のカスケード信号／制御信号生成回路26で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路28で生成されたゲート制御信号は、画像信号線駆動回路11に与えられ、画像信号線駆動回路11内のゲート信号カスケード信号伝送回路51（図6）を経由して走査線駆動回路13に与えられる。

20

【0048】

また、画像信号線駆動回路11には、図5に示したマスター／スレーブ切替回路42が設けられており、マスター／スレーブ切替信号41の代わりにマスター／スレーブ切替信号72が与えられる構成となっている。そして、画像信号線駆動回路12からマスター／スレーブ切替信号72が与えられた場合は、マスターモードからスレーブモードに切り替わることとなる。

【0049】

図9は、実施の形態3の液晶表示装置10における画像信号線駆動回路11および12の構成と、信号の流れを示した図である。図9に示すように、マスターとして動作する画像信号線駆動回路12のカスケード信号／制御信号生成回路26で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路28で生成されたゲート制御信号は、画像信号線駆動回路11に与えられ、画像信号線駆動回路11内のゲート信号カスケード回路51を経由して走査線駆動回路13に与えられる。

30

【0050】

このように、本発明に係る実施の形態3の液晶表示装置によれば、マスターとして動作する画像信号線駆動回路11から与えられる制御信号の異常を画像信号線駆動回路12において検出し、自動的に、スレーブモードの画像信号線駆動回路をマスターモードに切り替え、カスケード信号およびゲート制御信号を生成するので、マスターに異常が発生した場合のスレーブによるバックアップ動作（Fail-Safe）を可能にすることができる。

40

【0051】

また、異常の検出を、異常を呈している画像信号線駆動回路11内で行うのではなく、画像信号線駆動回路12内で行うことにより、正確な異常検出が可能となる。

【0052】

<実施の形態4>

図10は、実施の形態4の液晶表示装置10における画像信号線駆動回路11および12の構成と、FPC（Flexible Printed Circuit）等の接続基板91上に設けられた異常検出回路31および信号の流れを示した図である。図10に示すように、接続基板91上に設けられた異常検出回路31は、マスターとして動作する画像信号線駆動回路11のタ

50

イミングコントローラ 25 の異常を検出した場合にはマスター／スレーブ切替信号 41 を出力する回路であり、その構成は、図 4 を用いて説明した異常検出回路 31 と同じである。

【0053】

また、画像信号線駆動回路 12 はマスター／スレーブ切替回路 42 を有しており、画像信号線駆動回路 11 の異常を検出した異常検出回路 31 から出力されるマスター／スレーブ切替信号 41 がマスター／スレーブ切替回路 42 に与えられると、画像信号線駆動回路 12 をマスターモードに切り替えると共に、画像信号線駆動回路 12 のタイミングコントローラ 25、カスケード信号／制御信号生成回路 26 およびゲートドライバ用制御信号生成回路 28 を動作させる。なお、マスター／スレーブ切替信号 41 は画像信号線駆動回路 11 に設けられたマスター／スレーブ切替回路 42 (図示せず) にも与えられ、画像信号線駆動回路 11 は、マスター／スレーブ切替信号 41 によりマスターモードからスレーブモードに切り替わることとなる。

10

【0054】

そして、画像信号線駆動回路 12 のカスケード信号／制御信号生成回路 26 で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路 28 で生成されたゲート制御信号は、画像信号線駆動回路 11 に与えられ、画像信号線駆動回路 11 内のゲート信号カスケード信号伝送回路 51 を経由して走査線駆動回路 13 に与えられる。

【0055】

なお、異常の検出は、タイミングコントローラ 25 に限定されるものではなく、カスケード信号／制御信号生成回路 26 やゲートドライバ用制御信号生成回路 28 の異常を検出する構成としても良い。

20

【0056】

また、異常検出回路 31 の配設位置は接続基板 91 上に限定されるものではなく、画像信号線駆動回路 11 および 12 を搭載するガラス基板上に配設しても良い。

【0057】

このように、本発明に係る実施の形態 4 の液晶表示装置によれば、異常の検出を、異常を呈している画像信号線駆動回路 11 内で行うのではなく、接続基板 91 上やガラス基板上に設けた異常検出回路 31 で行うことにより、正確な異常検出が可能となる。

【0058】

<実施の形態 5>

図 11 は、実施の形態 5 の液晶表示装置 10 における画像信号線駆動回路 11 および 12 の構成と、FPC 等の接続基板 91 上に設けられたマスター／スレーブ切替回路 42 および信号の流れを示した図である。図 11 に示すように、接続基板 91 上に設けられたマスター／スレーブ切替回路 42 は、マスターとして動作する画像信号線駆動回路 11 の内部に設けた異常検出回路 31 が、例えばタイミングコントローラ 25 の異常を検出した場合に出力するマスター／スレーブ切替信号 41 を受け、画像信号線駆動回路 12 をスレーブモード、またはマスターモードに切り替える回路であり、その構成は、図 5 に示したマスター／スレーブ切替回路 42 と同じである。なお、異常検出回路 31 からのマスター／スレーブ切替信号 41 は画像信号線駆動回路 11 にも与えられ、画像信号線駆動回路 11 は、マスターモードからスレーブモードに切り替わることとなる。

30

40

【0059】

画像信号線駆動回路 11 の異常を検出した異常検出回路 31 から出力されるマスター／スレーブ切替信号 41 がマスター／スレーブ切替回路 42 に与えられると、マスター／スレーブ切替回路 42 は、画像信号線駆動回路 12 を、マスターモードに切り替えると共に、画像信号線駆動回路 12 のタイミングコントローラ 25、カスケード信号／制御信号生成回路 26 およびゲートドライバ用制御信号生成回路 28 を動作させる。

【0060】

そして、画像信号線駆動回路 12 のカスケード信号／制御信号生成回路 26 で生成されたカスケード信号および、ゲートドライバ用制御信号生成回路 28 で生成されたゲート

50

制御信号は、画像信号線駆動回路 1 1 に与えられ、画像信号線駆動回路 1 1 内のゲート信号カスケード信号伝送回路 5 1 を経由して走査線駆動回路 1 3 に与えられる。

【0061】

なお、マスター／スレーブ切替回路 4 2 の配設位置は接続基板 9 1 上に限定されるものではなく、画像信号線駆動回路 1 1 および 1 2 を搭載するガラス基板上に配設しても良い。

【0062】

このように、本発明に係る実施の形態 5 の液晶表示装置によれば、マスター／スレーブ切替回路 4 2 を、画像信号線駆動回路 1 1 および 1 2 とは別の場所に設けることで、画像信号線駆動回路 1 1 および 1 2 の小型化を図ることができる。

10

【0063】

<実施の形態 6>

図 1 2 は、実施の形態 6 の液晶表示装置 1 0 における画像信号線駆動回路 1 1 および 1 2 の構成と、F P C 等の接続基板 9 1 上に設けられた配線部 1 4 での信号の流れを示した図である。

【0064】

図 1 2 に示すように、接続基板 9 1 上には、マスターとして動作する画像信号線駆動回路 1 1 の内部に設けた異常検出回路 3 1 が、例えばタイミングコントローラ 2 5 の異常を検出した場合に出力するマスター／スレーブ切替信号 4 1 を送信する配線部 1 6、および画像信号線駆動回路 1 1 の異常動作時に、マスターとして動作する画像信号線駆動回路 1 2 のカスケード信号／制御信号生成回路 2 6 で生成されたカスケード信号および、ゲートドライバー用制御信号生成回路 2 8 で生成されたゲート制御信号等の制御信号を送信する配線部 1 4 が配設されている。

20

【0065】

このように、本発明に係る実施の形態 6 の液晶表示装置によれば、マスター／スレーブ切替信号 4 1 を送信する配線部 1 6 や制御信号を送信する配線部 1 4 を F P C 等の接続基板 9 1 上に設けることで、それらをガラス基板上に設ける場合に比べて低抵抗することができ、液晶表示装置の信頼性を高めることができる。

【0066】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

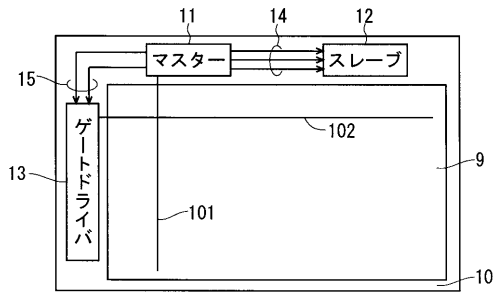
30

【符号の説明】

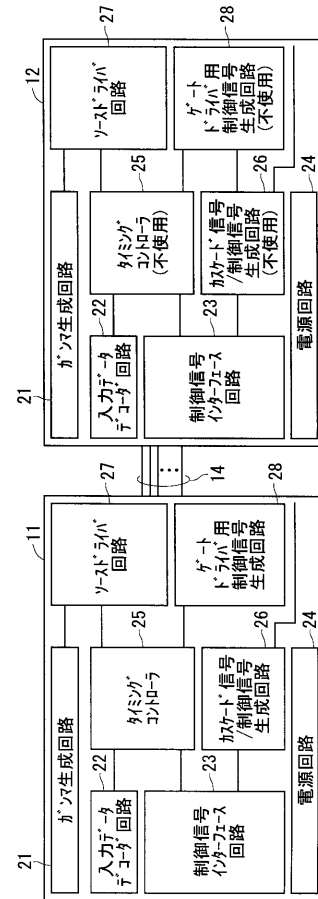
【0067】

9 表示パネル、1 1, 1 2 画像信号線駆動回路、1 3 走査線駆動回路、3 1, 6 1, 7 1 異常検出回路、4 1 マスター／スレーブ切替信号、4 2 マスター／スレーブ切替回路、1 0 1 画像信号線、1 0 2 走査線。

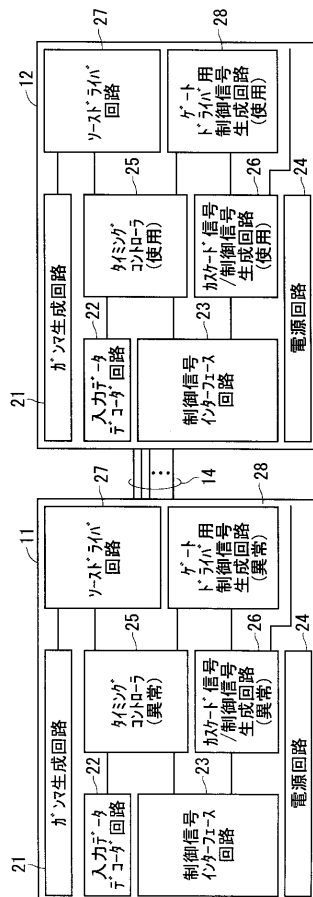
【図 1】



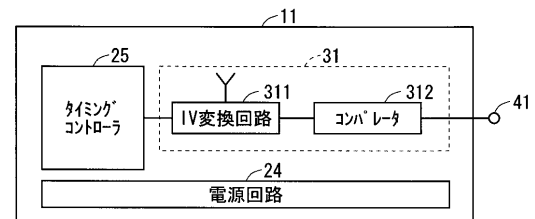
【図 2】



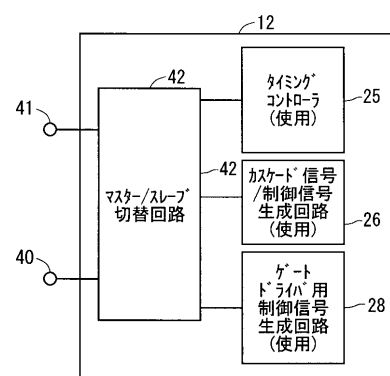
【図 3】



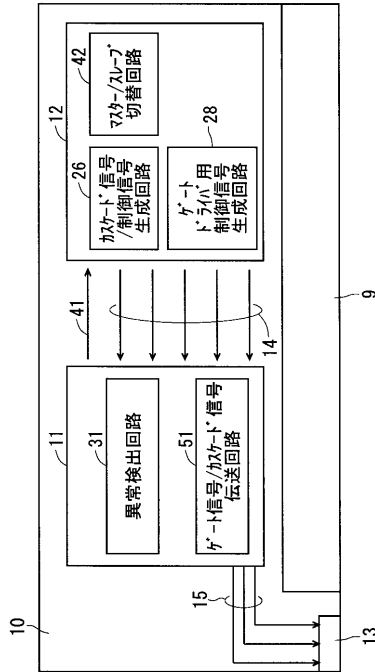
【図 4】



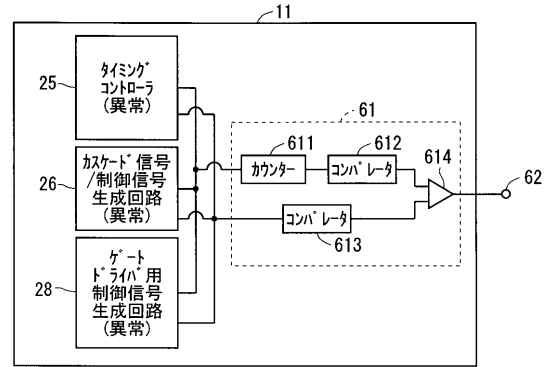
【図 5】



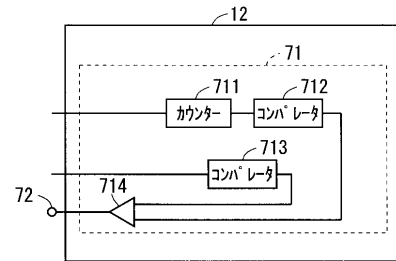
【図 6】



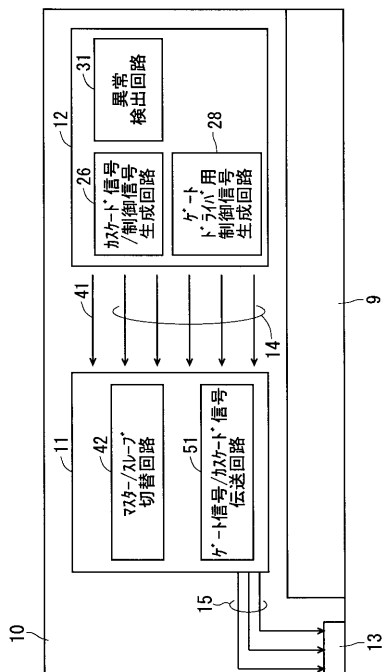
【図 7】



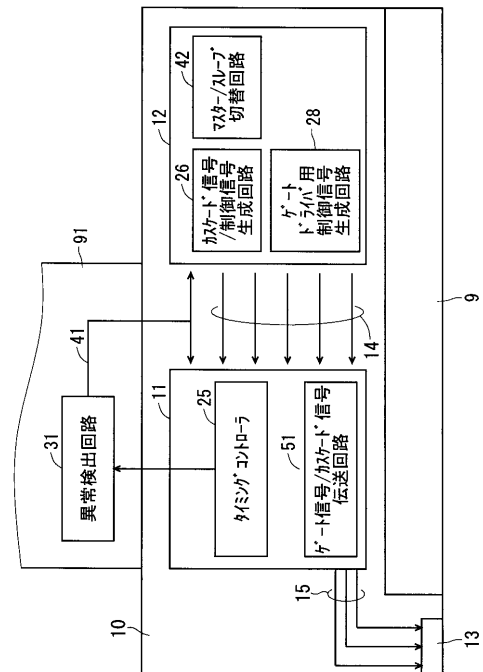
【図 8】



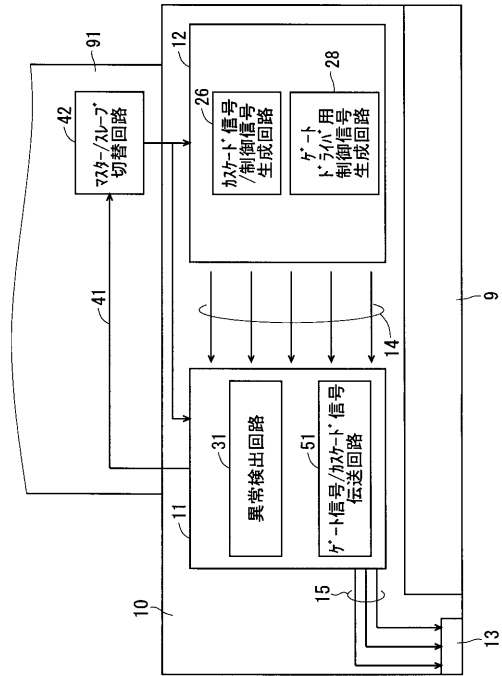
【図 9】



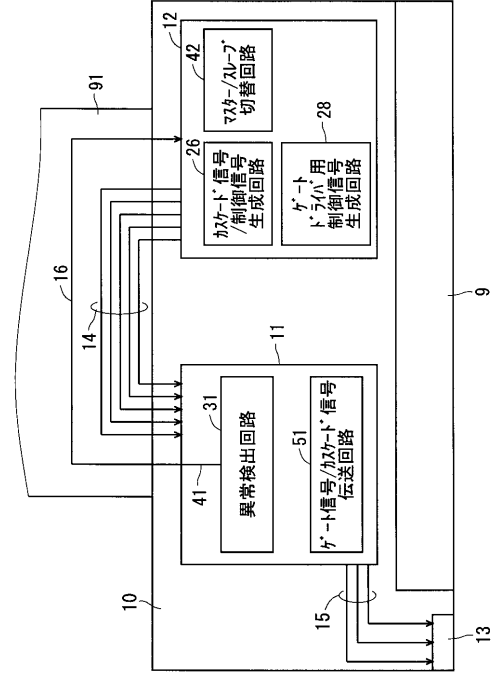
【図 10】



【図 1 1】



【図 1 2】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 7 0 E
	G 0 9 G	3/20	6 5 0 B
	G 0 9 G	3/20	6 1 1 F
	G 0 9 G	3/20	6 2 3 R
	G 0 9 G	3/20	6 3 3 D
	G 0 9 G	3/20	6 2 2 G
	G 0 2 F	1/133	5 5 0
	G 0 2 F	1/133	5 0 5

(56)参考文献 特開2005-222027 (JP, A)
特開2009-128532 (JP, A)
特開2002-108311 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 0 0	—	3 / 3 8
G 0 2 F	1 / 1 3 3		