



(12) 发明专利

(10) 授权公告号 CN 101989552 B

(45) 授权公告日 2012. 06. 20

(21) 申请号 200910057731. 9

审查员 罗崇举

(22) 申请日 2009. 08. 07

(73) 专利权人 上海华虹 NEC 电子有限公司

地址 201206 上海市浦东新区川桥路 1188 号

(72) 发明人 刘远良 王飞

(74) 专利代理机构 上海浦一知识产权代理有限公司 31211

代理人 陈平

(51) Int. Cl.

H01L 21/336 (2006. 01)

H01L 21/20 (2006. 01)

(56) 对比文件

EP 1630863 A1, 2006. 03. 01,

CN 101431057 A, 2009. 05. 13,

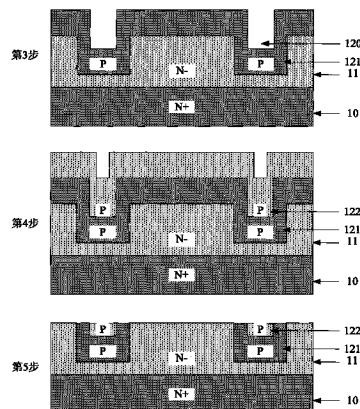
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

超级结 MOS 管的纵向区的制造方法

(57) 摘要

本发明公开了一种超级结 MOS 管的纵向区的制造方法, 该方法将纵向区分为两部分, 第一部分为单晶硅在下方, 第二部分为多晶硅在上方。之所以采用两部分不同材料的纵向区结构, 是由于如果完全由单晶硅形成纵向区, 从生产工艺上很难实现, 容易在纵向区中出现封闭空洞。考虑到多晶硅具有良好的沟槽填充性能 (填孔特性), 因此本发明增加了多晶硅, 一方面对单晶硅中的开口空洞进行填充, 另一方面对剩余高度的纵向区进行补全。本发明将超级结 MOS 管的纵向区由传统的单晶硅变为一段单晶硅与一段多晶硅相接, 利用多晶硅良好的填孔特性, 改善了现有工艺中纵向区容易出现空洞的问题。



1. 一种超级结 MOS 管的纵向区的制造方法,其特征是,包括如下步骤:

第 1 步,在硅衬底上生长一层外延层,该外延层的厚度为超级结 MOS 管的外延层要求的厚度;

第 2 步,采用光刻和刻蚀工艺,在外延层中刻蚀出沟槽,该沟槽的位置、深度分别为超级结 MOS 管的纵向区的位置、要求的高度;该沟槽的底部在硅衬底的上表面或更上方;

第 3 步,在硅片表面采用外延工艺淀积一层单晶硅,该层单晶硅将沟槽部分填充,沟槽中的单晶硅无空洞或仅有开口空洞;

第 4 步,在硅片表面再淀积一层多晶硅,该层多晶硅将沟槽完全填充;

当第 3 步中淀积的沟槽中的单晶硅具有开口空洞时,该层多晶硅也将单晶硅中的开口空洞完全填充;

第 5 步,采用干法刻蚀工艺反刻硅片表面的多晶硅和单晶硅,直至露出外延层上表面。

2. 根据权利要求 1 所述的超级结 MOS 管的纵向区的制造方法,其特征是,所述硅衬底为重掺杂 N 型,所述外延层为轻掺杂 N 型,所述单晶硅为 P 型;所述多晶硅为 P 型。

3. 根据权利要求 1 所述的超级结 MOS 管的纵向区的制造方法,其特征是,所述硅衬底为重掺杂 P 型,所述外延层为轻掺杂 P 型,所述单晶硅为 N 型;所述多晶硅为 N 型。

4. 根据权利要求 2 或 3 所述的超级结 MOS 管的纵向区的制造方法,其特征是,所述单晶硅和多晶硅具有相同的杂质类型和杂质浓度。

超级结 MOS 管的纵向区的制造方法

技术领域

[0001] 本发明涉及一种半导体器件的制造工艺,特别是涉及一种超级结 MOS 管的制造工艺。

背景技术

[0002] 超级结 (Superjunction) MOS 管是一种新型的高压 MOS 管,又称 CoolMOS。其优点是在耐高压工作的同时可以提供比传统高压 MOS 管小一个数量级的导通电阻;除低导通电阻外,还具有低功耗和低开关时间的优势。

[0003] 请参阅图 1,这是超级结 MOS 管的基本结构示意图。在重掺杂 N 型硅衬底 10 上生长有一层轻掺杂 N 型外延层 11,外延层 11 内具有 P 型纵向区 12。该 P 型纵向区 12 上抵外延层 11 上表面,下达外延层 11 内或者外延层 11 与硅衬底 10 的分界面。外延层 11 之上有二氧化硅层 13 和多晶硅层 14。二氧化硅层 13 两侧的外延层 11 内有 P 型体注入区 15 和重掺杂 N 型源注入区 16。该超级结 MOS 管器件的栅极 G 是多晶硅层 14,栅氧化层是二氧化硅层 13,源极 S 是源注入区 16,漏极 D 是硅衬底 10。

[0004] 超级结 MOS 管器件的特征是在 N 型外延层 11 引入了从外延层 11 的上表面向下延伸的 P 型纵向区 12。P 型纵向区 12 的底部可以延伸到外延层 11 中,也可延伸至硅衬底 10 上表面。这种结构导致 MOS 管在高压工作状态下除了产生纵向的从源极 S 到漏极 D 的纵向电场外,还有横向的 PN 区出现的横向电场。在两个电场的共同作用下导致电场在横向和纵向上可均匀分布,从而实现在低电阻率外延层上制造高耐压 MOS 管。

[0005] 图 1 所示的超级结 MOS 管是基于 PMOS 的,图 2 给出了一种基于 NMOS 的超级结 MOS 管基本结构,其各部分的掺杂类型 (P 型、N 型) 与图 1 完全相反。

[0006] 超级结 MOS 管器件制造的难点在于形成较厚的外延层及其中较高的纵向区。典型的超级结 MOS 管器件出于耐高压的需要,纵向区高度至少为 $30\text{--}40\ \mu\text{m}$,外延层高度大于或等于纵向区高度。

[0007] 请参阅图 3,这是一种现有的超级结 MOS 管的纵向区的制造方法,以基于 PMOS 的超级结 MOS 管为例,包括如下步骤:

[0008] 第 1 步,在 N 型硅衬底 10 上生长一层 N 型外延层 11,该外延层 11 的厚度就是超级结 MOS 管器件要求的外延层的厚度。

[0009] 第 2 步,采用光刻和刻蚀工艺,在 N 型外延层 11 中刻蚀出沟槽 110,沟槽 110 的位置就是 P 型纵向区的位置,沟槽 110 的深度就是 P 型纵向区的高度。沟槽 110 的底部可以停留在外延层 11 中,也可以到达硅衬底 10 的上表面。

[0010] 第 3 步,在沟槽 110 中采用外延工艺淀积 P 型单晶硅,将沟槽 110 完全填充,形成 P 型纵向区 12。

[0011] 目前一次外延生长+沟槽刻蚀+外延淀积可以填充 $40\text{--}50\ \mu\text{m}$ 的沟槽,但能做到无空洞填充的沟槽深度在 $30\ \mu\text{m}$ 以下。当超级结 MOS 管要求 $30\ \mu\text{m}$ 以上高度的纵向区时,采用这种工艺所形成的纵向区 12 中有空洞 120 存在 (如图 4 所示)。

发明内容

[0012] 本发明所要解决的技术问题是提供一种超级结 MOS 管的纵向区的制造方法,该方法可以制造出无空洞的超级结 MOS 管的纵向区。

[0013] 为解决上述技术问题,本发明超级结 MOS 管的纵向区的制造方法包括如下步骤:

[0014] 第 1 步,在硅衬底上生长一层外延层,该外延层的厚度为超级结 MOS 管的外延层要求的厚度;

[0015] 第 2 步,采用光刻和刻蚀工艺,在外延层中刻蚀出沟槽,该沟槽的位置、深度分别为超级结 MOS 管的纵向区的位置、要求的高度;该沟槽的底部在硅衬底的上表面或更上方;

[0016] 第 3 步,在硅片表面采用外延工艺淀积一层单晶硅,该层单晶硅将沟槽部分填充,沟槽中的单晶硅无空洞或仅有开口空洞;

[0017] 第 4 步,在硅片表面再淀积一层多晶硅,该层多晶硅将沟槽完全填充;当沟槽中的单晶硅具有开口空洞时,该层多晶硅也将单晶硅中的开口空洞完全填充;

[0018] 第 5 步,采用干法刻蚀工艺反刻硅片表面的多晶硅和单晶硅,直至露出外延层上表面。

[0019] 本发明将超级结 MOS 管的纵向区由传统的单晶硅材料变为一段单晶硅与一段多晶硅相接,利用多晶硅良好的填孔特性,改善了现有工艺中纵向区容易出现空洞的问题。

附图说明

[0020] 图 1 是一种基于 PMOS 的超级结 MOS 管的基本结构示意图;

[0021] 图 2 是一种基于 NMOS 的超级结 MOS 管的基本结构示意图;

[0022] 图 3 是现有的超级结 MOS 管的纵向区的制造方法的各步骤示意图;

[0023] 图 4 是本发明超级结 MOS 管的纵向区的制造方法的部分步骤示意图;

[0024] 图 5 是半导体制造中沟槽填充的三种情况示意图。

[0025] 图中附图标记说明:

[0026] 10 为硅衬底;11 为外延层;110 为沟槽;12 为纵向区;121 为单晶硅;122 为多晶硅;120 为空洞;13 为二氧化硅;14 为多晶硅;15 为体注入区;16 为源注入区。

具体实施方式

[0027] 以基于 PMOS 的超级结 MOS 管器件为例,本发明超级结 MOS 管的纵向区的制造方法包括如下步骤:

[0028] 第 1 步,在重掺杂 N 型硅衬底 10 上生长一层轻掺杂 N 型外延层 11,该外延层 11 的厚度为超级结 MOS 管的外延层要求的厚度。

[0029] 第 2 步,采用光刻和刻蚀工艺,在外延层 11 中刻蚀出沟槽 110,该沟槽 110 的位置、深度分别为超级结 MOS 管的纵向区的位置、要求的高度;该沟槽 110 的底部或者停留在外延层 11 中,或者到达硅衬底 10 的上表面。

[0030] 上述第 1-2 步可参考图 3,下面第 3-5 步请参阅图 4。

[0031] 第 3 步,在硅片表面采用外延工艺淀积一层 P 型单晶硅 121,该层单晶硅 121 将沟槽 110 部分填充,至少保证沟槽 110 中的单晶硅 121 无封闭空洞。

[0032] 请参阅图 5, 半导体制造中对沟槽的填充只有三种情况: 无空洞、有开口空洞、有封闭空洞。本步骤中要求对沟槽填充无封闭空洞, 即意味着沟槽 110 中的单晶硅 121 或者无空洞或者仅有开口空洞。

[0033] 第 4 步, 在硅片表面再淀积一层多晶硅 122, 该层多晶硅 122 将沟槽 110 完全填充。当第 3 步中沟槽 110 中的单晶硅 121 具有开口空洞时, 该层多晶硅 122 也将单晶硅 121 中的开口空洞完全填充。

[0034] 第 5 步, 采用干法刻蚀工艺反刻硅片表面的多晶硅 122 和单晶硅 121, 或者采用化学机械研磨 (CMP) 工艺研磨硅片表面, 直至露出外延层 11 上表面, 从而将硅片表面平整化。

[0035] 经过上述 5 步, 超级结 MOS 管制造中最关键的外延层与纵向区已形成, 其后再进行栅氧化层淀积、多晶硅淀积、多晶硅栅极刻蚀、体注入、源注入等常规工艺即可制造出超级结 MOS 管器件。

[0036] 本发明将纵向区分为两部分, 第一部分为单晶硅在下方, 第二部分为多晶硅在上方。之所以采用两部分不同材料的纵向区结构, 是由于如果完全由单晶硅形成纵向区, 从生产工艺上很难实现, 容易在纵向区中出现封闭空洞。考虑到多晶硅具有良好的沟槽填充性能 (填孔特性), 因此本发明增加了多晶硅, 一方面对单晶硅中的开口空洞进行填充, 另一方面对剩余高度的纵向区进行补全。

[0037] 从电学特性出发, 本发明第 3 步中淀积单晶硅希望越厚越好, 第 4 步中淀积多晶硅希望越薄越好, 唯一的限制条件是第 3 步中沟槽中的单晶硅不能有封闭空洞。因此本发明第 3 步中淀积的单晶硅厚度是在保证沟槽中的单晶硅无封闭空洞的前提下所能淀积的最大厚度。就目前工艺而言, 在沟槽具有特定深宽比条件下, 已经可以做到 $40\ \mu\text{m}$ 深的沟槽填充单晶硅无封闭空洞 (即无空洞或有开口空洞)。但是沟槽填充特性与深宽比、不同工艺条件等密切相关, 因此并没有更具体的量化限定。在掺杂类型上, 本发明第 3 步中淀积的单晶硅和第 4 步中淀积的多晶硅应具有相同的杂质类型 (P 型、N 型) 和杂质浓度, 以便形成杂质浓度均匀的纵向区整体。

[0038] 例如, 某生产工艺可实现对 $30\ \mu\text{m}$ 深的沟槽填充单晶硅无封闭空洞, 那么采用本发明所述方法生产具有 $40\ \mu\text{m}$ 高度的纵向区的超级结 MOS 管时, 先生长 $40\ \mu\text{m}$ 或更厚的外延层, 再在外延层上刻蚀 $40\ \mu\text{m}$ 深的沟槽, 然后淀积 $30\ \mu\text{m}$ 厚度的单晶硅 (此时沟槽上方仍有 $10\ \mu\text{m}$ 未填充, 沟槽中的单晶硅不得有封闭空洞), 接着淀积 $10\ \mu\text{m}$ 厚度的多晶硅 (将沟槽完全填充), 最后对硅片表面进行平坦化处理。

[0039] 上述实施例中的超级结 MOS 管器件均为基于 PMOS 的, 本发明同样可以应用于制造基于 NMOS 的超级结 MOS 管, 不同之处仅是将各部分掺杂类型 (P 型、N 型) 互换。

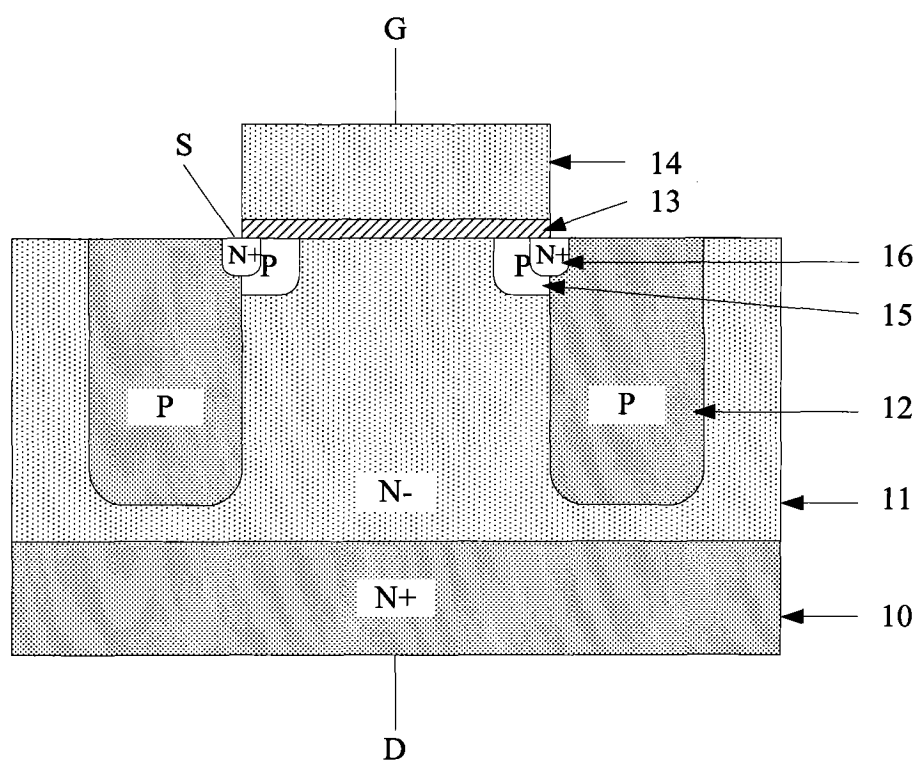


图 1

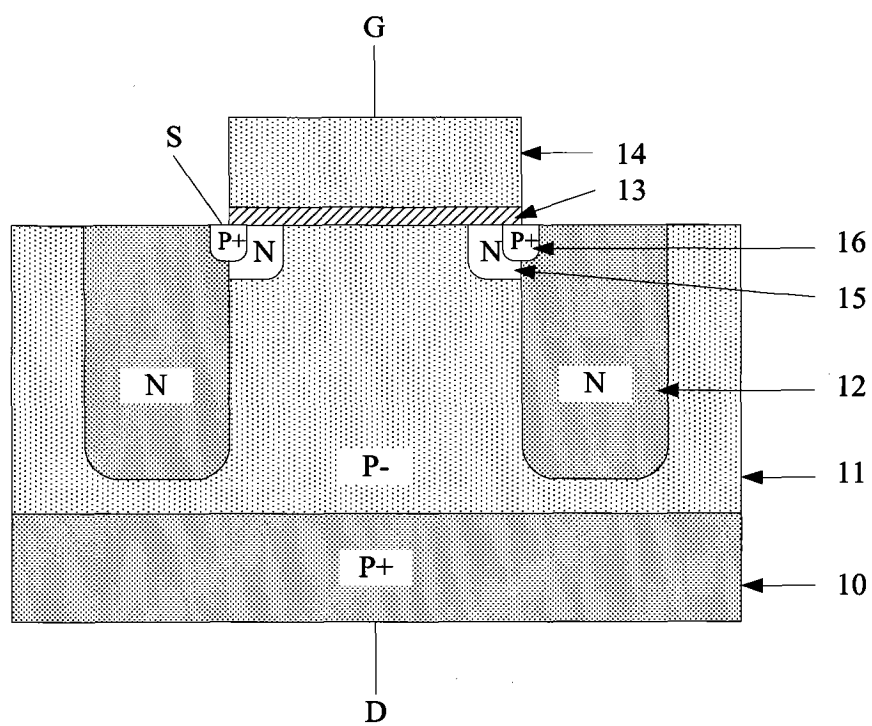


图 2

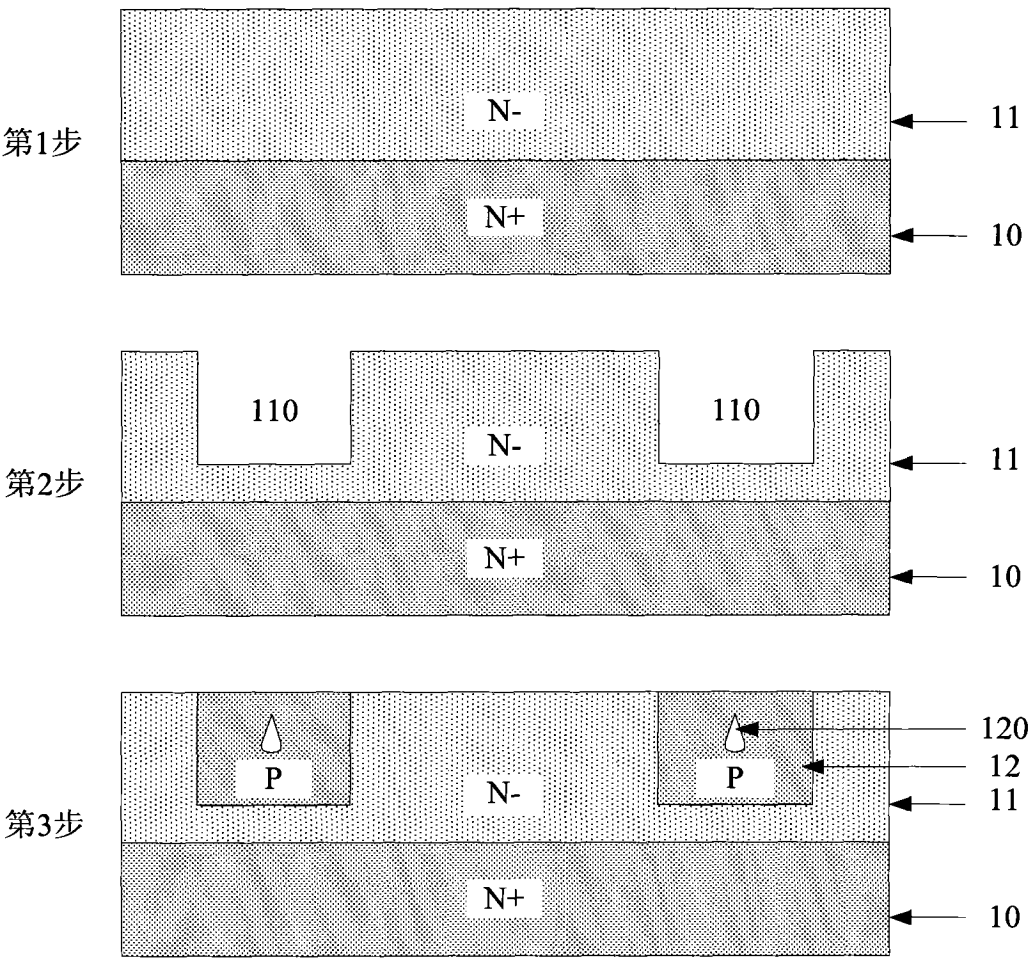


图 3

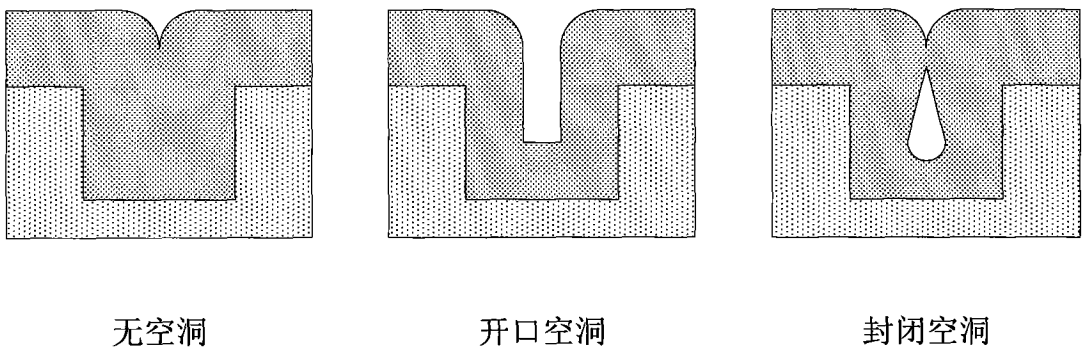


图 5

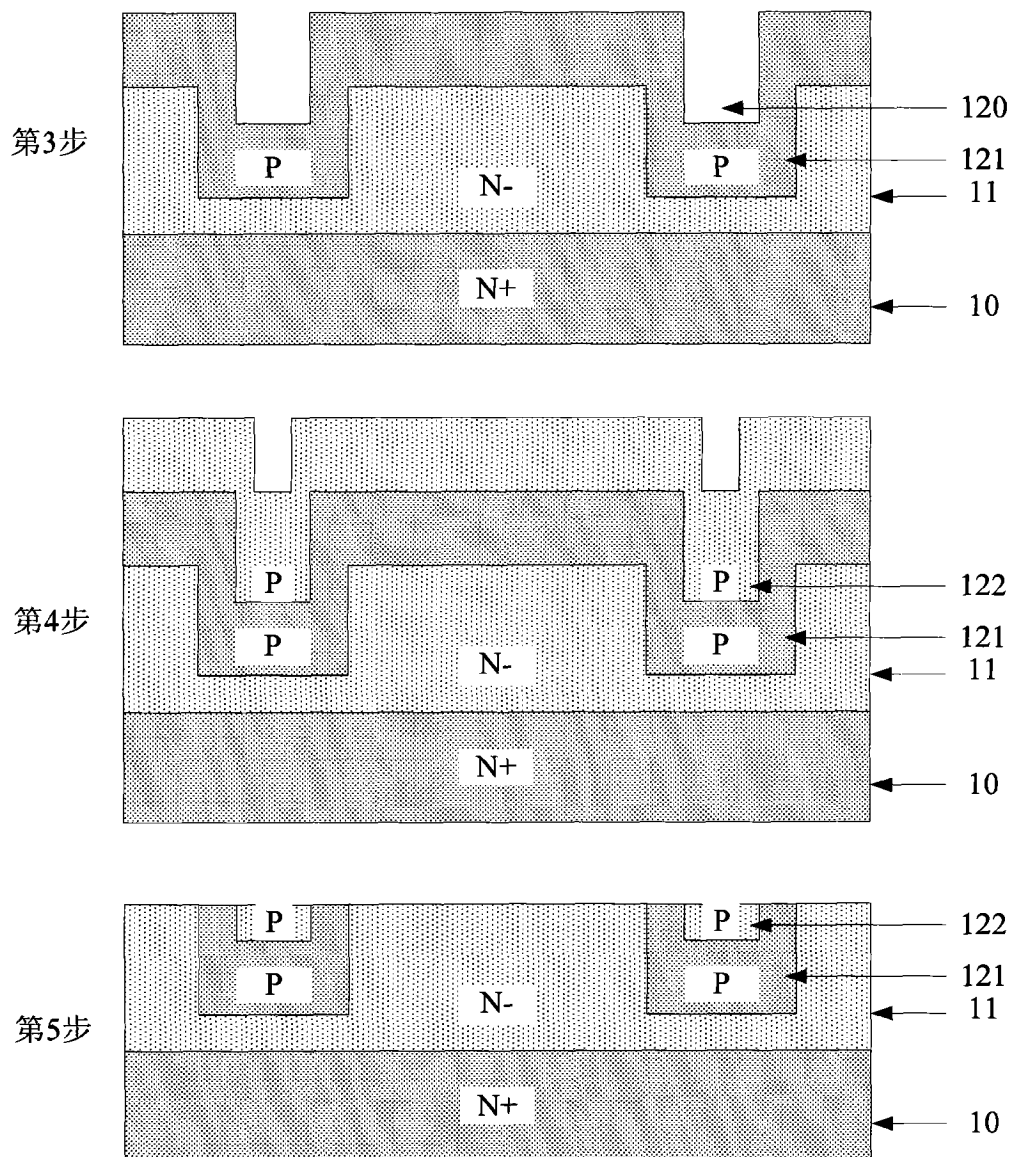


图 4