

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年1月5日 (05.01.2017)



(10) 国际公布号
WO 2017/000737 A1

- (51) 国际专利分类号:
H04B 17/30 (2015.01)
 - (21) 国际申请号: PCT/CN2016/084314
 - (22) 国际申请日: 2016年6月1日 (01.06.2016)
 - (25) 申请语言: 中文
 - (26) 公布语言: 中文
 - (30) 优先权:
201510374614.0 2015年6月30日 (30.06.2015) CN
 - (71) 申请人: 深圳市中兴微电子技术有限公司 (SANE-CHIPS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市南山区西丽街道留仙大道中兴工业园, Guangdong 518055 (CN)。
 - (72) 发明人: 刘新良 (LIU, Xinliang); 中国广东省深圳市南山区西丽街道留仙大道中兴工业园, Guangdong 518055 (CN)。
 - (74) 代理人: 北京派特恩知识产权代理有限公司 (CHINA PAT INTELLECTUAL PROPERTY OFFICE); 中国北京市海淀区海淀南路21号中关村知识产权大厦B座2层, Beijing 100080 (CN)。
 - (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
 - (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: TRANSMISSION CHECKING METHOD, NODE, SYSTEM AND COMPUTER STORAGE MEDIUM

(54) 发明名称: 一种传输校验方法、节点、系统与计算机存储介质

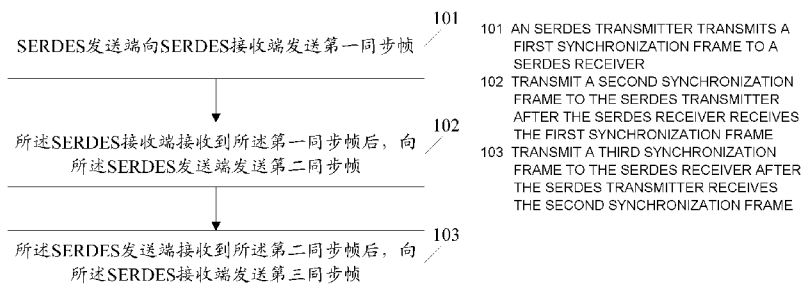


图 1

(57) Abstract: Disclosed in embodiments of the present invention are a transmission checking method, node, system and computer storage medium. The method comprises: transmitting a first synchronization frame by a serializer/deserializer (SERDES) transmitter to a SERDES receiver; after the SERDES receiver receives the first synchronization frame, transmitting a second synchronization frame to the SERDES transmitter; and after the SERDES transmitter receives the second synchronization frame, transmitting a third synchronization frame to the SERDES receiver, such that the SERDES transmitter and the SERDES receiver can determine that a transmitting path of the SERDES transmitter and a receiving path of the SERDES receiver are in a normal state respectively.

(57) 摘要: 本发明实施例公开了一种传输校验方法、节点、系统与计算机存储介质。其中, 所述方法包括: SERDES 发送端向 SERDES 接收端发送第一同步帧; 所述 SERDES 接收端接收到所述第一同步帧后, 向所述 SERDES 发送端发送第二同步帧; 所述 SERDES 发送端接收到所述第二同步帧后, 向所述 SERDES 接收端发送第三同步帧, 以使所述 SERDES 发送端和所述 SERDES 接收端分别确定自身的发送通路和接收通路均处于正常状态。



WO 2017/000737 A1

一种传输校验方法、节点、系统与计算机存储介质

技术领域

本发明涉及数据通信接口技术，具体涉及一种传输校验方法、节点、系统与计算机存储介质。

5 背景技术

SERDES 是串行器 (SERializer) /解串器 (DESerializer) 的简称。它是一种主流的时分多路复用 (TDM)、点对点 (P2P) 的串行通信技术。即在发送端多路低速并行信号被转换成高速串行信号，经过传输媒体 (光缆或铜线)，最后在接收端高速串行信号重新转换成低速并行信号。由于 SERDES 具有高速度高精度、引脚少，功耗低等特性，在现代通信芯片中被普遍采用。在采用 SERDES 进行板间或者片间数据通信的系统中，常常会遇到 SERDES 不稳定的问题，导致这一现象的原因，一方面可能是 SERDES 参考时钟不稳定等内部原因导致，另一方面可能是板上走线不符合要求等外部原因导致。总之 SERDES 的数据通信是跟 SERDES 工作所需的外界条件密切相关的，包括时钟、复位、电源电压、磁场、电场等外界条件都有可能影响 SERDES 的稳定，而且这种影响不是完全可预知的。

如何保证 SERDES 通路的稳定，提供可靠的数据传输，相关技术中，对于该问题，尚无有效解决方案。

发明内容

20 为解决现有存在的技术问题，本发明实施例提供一种传输校验方法、节点、系统与计算机存储介质，能够提升 SERDES 通路的稳定性和可靠性。

为达到上述目的，本发明实施例的技术方案是这样实现的：

本发明实施例提供了一种传输校验方法，所述方法包括：

SERDES 发送端向 SERDES 接收端发送第一同步帧，接收到所述 SERDES 接收端发送的第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态；

5 所述 SERDES 发送端向所述 SERDES 接收端发送第三同步帧。

作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

10 本发明实施例还提供了一种传输校验方法，所述方法包括：

SERDES 接收端接收到 SERDES 发送端发送的第一同步帧后，向所述 SERDES 发送端发送第二同步帧；

所述 SERDES 接收端接收到所述 SERDES 发送端发送的第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路处于正常状态。

15 作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

本发明实施例还提供了一种传输校验方法，所述方法包括：

20 SERDES 发送端向 SERDES 接收端发送第一同步帧；

所述 SERDES 接收端接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；

所述 SERDES 发送端接收到所述第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态，并向所述 SERDES 接收
25 端发送第三同步帧，

所述 SERDES 接收端接收到所述第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路均处于正常状态。

作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

作为一种实施方式，所述 SERDES 发送端向 SERDES 接收端发送第一同步帧，包括：所述 SERDES 发送端间隔发送多个第一同步帧和 K 码；

相应的，所述 SERDES 接收端基于是否解码出 K 码判定接收通道是否处于正常状态。

本发明实施例还提供了一种 SERDES 发送端，所述 SERDES 发送端包括：第一发送单元和第一接收单元；其中，

所述第一发送单元，配置为向 SERDES 接收端发送第一同步帧；还配置为所述第一接收到单元接收到所述第二同步帧后，向所述 SERDES 接收端发送第三同步帧；

所述第一接收单元，配置为接收所述 SERDES 接收端发送的第二同步帧。

作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

本发明实施例还提供了一种 SERDES 接收端，所述 SERDES 接收端包括：第二发送单元和第二接收单元；其中，

所述第二接收单元，配置为接收到 SERDES 发送端发送的第一同步帧；还配置为接收到所述 SERDES 发送端发送的第三同步帧；

所述第二发送单元，配置为所述第二接收单元接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧。

作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

本发明实施例还提供了一种传输校验系统，所述系统包括：SERDES 发送端和 SERDES 接收端；其中，

所述 SERDES 发送端，配置为向 SERDES 接收端发送第一同步帧；还配置为接收到所述 SERDES 接收端所述第二同步帧后，确定自身的发送通路和接收通路均处于正常状态；向所述 SERDES 接收端发送第三同步帧；

所述 SERDES 接收端，配置为接收到所述 SERDES 发送端发送的所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；还配置为接收到所述 SERDES 发送端发送的所述第三同步帧后，确定自身的发送通路和接收通路均处于正常状态。

作为一种实施方式，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

作为一种实施方式，所述 SERDES 发送端，配置为间隔发送多个第一同步帧和 K 码；

所述 SERDES 接收端，配置为基于是否解码出 K 码判定接收通道是否处于正常状态。

本发明实施例还提供了一种计算机存储介质，所述计算机存储介质中存储有计算机可执行指令，所述计算机可执行指令用于执行本发明实施例

所述的应用于 SERDES 发送端的传输校验方法。

本发明实施例还提供了一种计算机存储介质，所述计算机存储介质中存储有计算机可执行指令，所述计算机可执行指令用于执行本发明实施例所述的应用于 SERDES 接收端的传输校验方法。

- 5 本发明实施例提供的传输校验方法、节点、系统与计算机存储介质，通过 SERDES 发送端向 SERDES 接收端发送第一同步帧；所述 SERDES 接收端接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；所述 SERDES 发送端接收到所述第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态，并向所述 SERDES 接收端发
- 10 送第三同步帧，所述 SERDES 接收端接收到所述第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路均处于正常状态。如此，采用本发明实施例的技术方案，通过 SERDES 两端互发三种同步帧的三次握手过程，使所述 SERDES 发送端和所述 SERDES 接收端均可确定自身的接收通道和发送通道是否处于正常状态，大大提升了数据传输的安全性，
- 15 保证稳定的 SERDES 通路，提升用户的体验。

附图说明

- 图 1 为本发明实施例一的传输校验方法的流程示意图；
- 图 2 为本发明实施例一的传输校验方法的交互示意图；
- 图 3 为本发明实施例二中的帧结构的示意图；
- 20 图 4 为本发明实施例中的传输校验方法基于状态的交互示意图；
- 图 5 为本发明实施例的传输校验方法的应用示意图；
- 图 6 为本发明实施例的传输校验系统的组成结构示意图；
- 图 7 为本发明实施例的 SERDES 发送端的组成结构示意图；
- 图 8 为本发明实施例的 SERDES 接收端的组成结构示意图。

具体实施方式

下面结合附图及具体实施例对本发明作进一步的说明。

在本发明各种实施例中，为了保证 SERDES 通路的稳定，发明人在实际应用中发现，如果从 SERDES 的同步状态等信号来判断 SERDES 的工作状态，是极不可靠的。因为 SERDES 的同步需要一段时间稳定下来，所以有时会发现 SERDES 的同步状态拉高之后又会拉低，但是最终，同步状态应该是为高的。还有另外一种情况，SERDES 通路的一端的状态是正常的，但是另一端的状态却还没有稳定，有时候甚至会出现某一端的 SERDES 错误状态不断报错的情况。以上场景说明了，一方面，SERDES 的同步状态正常，不代表 SERDES 已经稳定了，这个同步状态一段时间内还可能反复；另一方面，SERDES 通路一端的状态正常或者稳定，不代表另一端也正常或者稳定。综上所述，如果简单的根据 SERDES 同步状态等信号作为可以发送数据的依据，那么有可能 SERDES 通路依旧处于不稳定状态，即接收端接收不到正确的数据。

另一方面，由于 SERDES 的数据传输没有规定的握手信号，不能通过即时反馈了解数据传输的情况。比如在 SERDES 的发送端，当 SERDES 发出的数据到达 SERDES 的接收端，接收端无法马上通知 SERDES 发送端数据已经收到，SERDES 接收端只能通过发一个响应数据的方式，用 SERDES 通路发送给 SERDES 发送端，使数据 SERDES 发送端获知 SERDES 接收端已经接收到数据。SERDES 发送端通过收到响应数据这一现象，还可以推断，相对于 SERDES 发送端本身，SERDES 通路的发送通道和接收通道都可以正常的收发数据。那么 SERDES 接收端怎么才能获知 SERDES 通路是正常的呢？它目前只是能接收到数据包，但是不清楚自身发出的数据包 SERDES 接收端能不能接收到。只要 SERDES 发送端，在接收到 SERDES 接收端返回的响应数据后，再向 SERDES 接收端发送一个“响应的响应消

息”，SERDES 接收端接收到这个“响应的响应消息”，就知道，相对于 SERDES 接收端本身，SERDES 通路发送通道和接收通道也是正常的。通过这样的互发响应数据包的握手过程，SERDES 通路的两端都可以确认 SERDES 通路是否处于正常状态。

5 基于此，提出本发明以下实施例。

实施例一

本发明实施例提供了一种传输校验方法。图 1 为本发明实施例一的传输校验方法的流程示意图；如图 1 所示，所述方法包括：

步骤 101：SERDES 发送端向 SERDES 接收端发送第一同步帧。

10 步骤 102：所述 SERDES 接收端接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧。

步骤 103：所述 SERDES 发送端接收到所述第二同步帧后，向所述 SERDES 接收端发送第三同步帧，以使所述 SERDES 发送端和所述 SERDES 接收端分别确定自身的发送通路和接收通路均处于正常状态。

15 本实施例中，所述 SERDES 发送端和所述 SERDES 接收端分别为 SERDES 通路的两端。其中，SERDES 包括串行器（SERializer）和解串器（DESerializer），所述串行器可以称为本实施例中所述的 SERDES 发送端（TX），所述解串器可以称为本实施例中所述的 SERDES 接收端（RX），以实现在发送端多路低速并行信号被转换成高速串行信号，经过传输媒体
20 （光缆或铜线）传输，在接收端高速串行信号重新转换成低速并行信号。

图 2 为本发明实施例一的传输校验方法的交互示意图；所述 SERDES 发送端和所述 SERDES 接收端之间的交互具体可如图 2 所示。本实施例中的 SERDES 的传输校验方法包括：

步骤 201：当所述 SERDES 发送端检测到当前处于正常状态时，发出
25 第一同步帧，本实施例中所述第一同步帧记为 pattern0。

步骤 202: 当所述 SERDES 接收端接收到 pattern0 后, 所述 SERDES 接收端一方面可确定自身的接收通道处于正常状态, 另一方面也可获知所述 SERDES 发送端的发送通道处于正常状态。进一步地, 所述 SERDES 接收端向所述 SERDES 发送端发送第二同步帧, 本实施例中所述第二同步帧记
5 为 pattern1。

步骤 203: 所述 SERDES 发送端接收到 pattern1 后, 所述 SERDES 发送端一方面可确定自身的发送通道和接收通道均处于正常状态, 另一方面也可确定所述 SERDES 接收端的发送通道处于正常状态。进一步地, 所述 SERDES 发送端向所述 SERDES 接收端发送第三同步帧, 本实施例中所述
10 第三同步帧记为 pattern2。所述 SERDES 接收端接收到 pattern2 后, 所述 SERDES 可确定自身的接收通道和发送通道均处于正常状态。

基于此, 本发明实施例通过发送第一同步帧、接收第二同步帧和发送第三同步帧的三次握手过程, 使所述 SERDES 发送端和所述 SERDES 接收端均可确定自身的接收通道和发送通道是否处于正常状态, 大大提升了数
15 据传输的安全性。

采用本发明实施例的技术方案, 通过 SERDES 两端互发三种同步帧的三次握手过程, 使所述 SERDES 发送端和所述 SERDES 接收端均可确定自身的接收通道和发送通道是否处于正常状态, 大大提升了数据传输的安全性, 保证稳定的 SERDES 通路, 提升用户的体验。

20 实施例二

基于实施例一提供的传输校验方法, 在本实施例中, 所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位; 所述第一标识位置于预设数值时表征本端接收通道处于正常状态; 所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

25 本实施例中, 所述第一同步帧、所述第二同步帧和所述第三同步帧均

可称为同步帧。本实施例中，所述 SERDES 发送端和所述 SERDES 接收端之间传输同步帧之外，还传输数据帧；所述同步帧和所述数据帧在本实施例中可称为私有帧。图 3 为本发明实施例二中的帧结构的示意图；如图 3 所示，所述私有帧的帧结构包括：帧头 (FH, Frame Header)、控制信息 (FC, Frame Control)、净荷 (FP, Frame Payload) 和循环冗余校验码 (CRC, Cyclic Redundancy Check)。假设 SERDES 接口的位宽为 16 比特 (bit)，净荷 (FP) 的大小优选为数据帧长度可以整除所述位宽大小，并且满足系统对速率的要求；在一种实施方式中，净荷 (FP) 大小可以为 32 字节。表 1 为私有帧的具体映射关系示意表，如表 1 所示，当所述私有帧为同步帧时，帧头的比特位 15 置为 0，表征当前帧为同步帧，并且当所述私有帧为同步帧时，帧结构中不包括净荷 (FP) 域。当所述私有帧为数据帧时，帧头的比特位 15 置为 1，表征当前帧为数据帧；所述数据帧的净荷 (FP) 域用于携带用户数据。在本实施方式中，所述私有帧的帧结构中 CRC 部分为可选部分 (option)，用于告警。无论是同步帧或是数据帧，帧结构中，帧头的比特位 8 和比特位 7 携带有表征是否同步的标记，在本实施方式中，比特位 8 用于指示本端 SERDES 接收通道已经字符同步；比特位 7 用于指示对端 SERDES 接收通道已经字符同步，以便使 SERDES 发送端和 SERDES 接收端均可以以此判定自身的接收通道和发送通道是否处于正常状态，使 SERDES 传输更加稳定可靠。

数据包结构名称	数据包结构位置	比特位	描述 (Description)
帧头 (FH)	0	[15]	帧类型 0: 同步帧 1: 数据帧

		[14: 9]	用于指示携带净荷的大小，同步帧为 0；数据帧为 32（可根据帧大小调整）
		[8]	指示本端 SERDES 接收通道已经字符同步
		[7]	指示对端 SERDES 接收通道已经字符同步
		[6:0]	unused
控制信息（FC）	1	[15:0]	用于携带数据的控制信号，如帧头、帧尾、块头、块尾、错误标记等
净荷（FP）	2:(n+2)	[15:0]	用户数据净荷；当为同步帧时，本域不存在
CRC	(n+2):(n+3)	[15:0]	

表 1

作为一种实施方式，本发明实施例中，在通过 SERDES 通路传输用户数据过程中，即传输数据帧时，采用如表 1 所示的帧结构对用户数据进行封装，即在数据帧中设置表征本端和对端是否同步的标记，以便在用户数据
5 数据传输过程中确定当前 SERDES 发送端或 SERDES 接收端是否已经同步，从而保证数据传输的稳定性和可靠性。

作为本实施例的另一种实施方式，所述 SERDES 发送端向 SERDES 接收端发送第一同步帧，包括：所述 SERDES 发送端间隔发送多个第一同步帧和 K 码；

10 相应的，所述 SERDES 接收端基于是否解码出 K 码判定接收通道是否处于正常状态。

具体的，所述 SERDES 发送端可间隔的发送多个同步帧（本实施例中

为第一同步帧,在其他实施方式中也可以为第二同步帧或第三同步帧)和 K 码,例如发送同步帧、K 码、同步帧、K 码等方式间隔发送;其中, SERDES 接收端在解码时,通过是否解码获得 K 码用来判断在传输过程中(即串并转换过程中),字符边界是否正确;当解码获得 K 码时,则确定在传输过程中
5 中的字符边界正确;当解码未获得 K 码时,则确定在传输过程中的字符边界不正确,需要向后移动一个帧位,等到响应时间后再继续判断是否解码获得 K 码,直至成功获得 K 码为止。

基于实施例一和实施例二提供的传输校验方法,图 4 为本发明实施例中的传输校验方法基于状态的交互示意图;如图 4 所示,在本实施例中,
10 预先设置四个状态:空闲(IDLE)态、TXP0 状态、TXP1 状态和等待(WAIT)状态;其中,

IDLE 态:上电复位后, SERDES 完成状态同步后的初始状态。在 IDLE 状态,如果 SERDES 通路的一端没有收到 patern0 同步帧,则状态切换到 patern0 同步帧的发送状态 TXP0 状态;如果在 IDLE 状态接收到了 patern0
15 同步帧,则状态切换至 patern1 同步帧的发送状态 TXP1 状态;

TXP0 状态:这是 patern0 同步帧的发送状态,发出 patern0 同步帧,等待对端返回的 patern1 同步帧;当接收到 patern1 同步帧时,则表明当前收发通路正常,切换至等待状态(WAIT)。在一种实施方式中,在 TXP0 状态,需要不断的发出 patern0 同步帧,直到接收到足够数量的 patern1 同步帧为
20 止。如果等待预设时间都没有 patern1 同步帧返回,则判定超时,状态跳转回 IDLE 状态,同时产生中断上报。

TXP1 状态:这是 patern1 同步帧的发送状态。由于已经接收到了 patern0 同步帧,需要返回 patern1 同步帧给对端确认。在一种实施方式中,通过返回一定数量的 patern1 同步帧,表明自己已经收到了初始的 patern0 同步帧,
25 并且等待对端返回确认传输的 patern2 同步帧。TXP1 状态下, TX 端不断的

发送 pattern2 同步帧，同时 RX 端接收到一定数量的 pattern2 同步帧，表明整个握手过程完成，状态切换至等待状态 (WAIT)。但是，如果在 TXP1 状态等待预设时间都没有 pattern2 同步帧返回，则判定超时，状态切换至 IDLE 状态，同时产生中断上报。

5 WAIT 状态：所述状态是为了防止 SERDES 的两端退出握手检测机制的时间不一致，导致检测同步帧泄露到用户接口，而增加的一个延时等待的状态。在 WAIT 状态下，首先 RX 端检测收到的 pattern2 同步帧，再连续预设时间 (MAX_RX_DELAY) 内都不再收到 pattern2 包时，表明握手过程
10 结束，RX 端从自动检测机制切换到正常的输出通道，从 SERDES 收到的数据帧直接被输出给用户接口。当 WAIT 状态下，pattern2 同步帧停止的时间超过更长的一段时间 (MAX_DELAY)，以确保 SERDES 两端都已经完成整个握手过程时，TX 端从自动检测机制切换到正常的用户通道，至此，SERDES 的发送和接收通道都可以通过用户层的收发接口来收发数据帧。

15 基于上述四种状态的描述，则在本实施方式中，所述 SERDES 的传输校验方法包括：

 步骤 301：上电复位后，SERDES 通路的一端在完成状态同步后，处于 IDLE 态，在 IDLE 态下，在第一预设时间内没有接收到 pattern0 同步帧时，切换至 TXP0 状态，发出 pattern0 同步帧，此时，SERDES 通路的一端作为发送 (TX) 端。

20 步骤 302：SERDES 通路的另一端在 IDLE 态下，在所述预设时间内接收到 pattern0 同步帧后，切换至 pattern1 同步帧的发送状态 TXP1 状态，此时，所述 SERDES 通路的另一端作为接收 (RX) 端，并且发送 pattern1 同步帧至 TX 端。

25 步骤 303：所述 TX 端在 TXP0 状态下，等待 RX 端返回的 pattern1 同步帧，当接收到 pattern1 同步帧时，表明所述 TX 端的收发通路正常，切换至

等待状态 (WAIT), 并向 RX 端发送 pattern2 同步帧。

步骤 304: RX 端在 TXP1 状态下, 等待 TX 端返回确认传输的 pattern2 同步帧, 当接收到 pattern2 同步帧后, 表明所述 RX 端的收发通路正常, 切换至等待状态 (WAIT), 握手过程结束。

5 下面结合具体的应用对本发明实施例的 SERDES 的传输校验方法进行详细说明。

图 5 为本发明实施例的传输校验方法的应用示意图; 如图 5 所示, 包括节点 A 和节点 B; A_rx 和 A_tx 分别代表 A 节点的接收端和发送端, B_rx 和 B_tx 分别代表 B 节点的接收端和发送端和发送端; S 代表同步帧, K 代表 K 码, D 代表数据帧。如图 5 所示, 包括三个过程:

步骤 1: A 节点复位完成后, A_tx 间隔发送同步帧和 K 码; K 码是为了接收端采用 8B/10B 解码方式能够解码出 K 码, 来判断 SERDES 在串并转换时的字符边界是否正确; 当接收端接收到 K 码则表示字符边界正确; 当接收端接收不到 K 码, 则配置 A_rx 通道字符边界顺序向后移动 1 个帧位 (UI), 等待 SERDES 响应时间后再继续判断, 直到成功接收到 K 码为止。其中, 间隔发送的同步帧和 K 码中, K 码的发送个数大于 N 值 (N 可预先配置, 比如可配置为 20); 当接收端接收到 N-1 个 K 码, 则表示 SERDES 已经字符同步。字符同步确保了接收数据的正确性。本过程如图 5 中①所示; 然后跳转至 Step2。

20 步骤 2: A_tx 继续间隔发送同步帧和 K 码, A_rx 连续检测到 3 次同步帧, 则通知 A_tx 在同步帧头的帧头比特位 8 置为 1, 表示 A_rx 已经至少收到 3 次同步帧, 如图 5 中②所示。当 A_rx 接收到的同步帧的帧头比特位 8 为 1 时, 表示 B_rx 已经至少收到三次同步帧, 则通知 A_tx 再至少发送一次同步帧, 其帧头比特位 7 置为 1, 当 A_rx 接收到帧头比特位 7 为 1 的同步帧时, 表示 A 节点获知通信双方 A_rx 和 B_rx 都已经同步, 即节点同步。

25

使得收发双方都均获知对方可以正确的接收和发送数据，增加了数据传输的安全性。如图 5 中节点③所示。跳转至 Step3。

步骤 3: A_tx 开始发送数据帧。所述数据帧携带有用户数据的时序信息，为了保证收发完整的数据包，要求从用户数据的帧头开始发送。此时
5 为了提高信道利用率，中间间隔的 K 码可以为 1~3 个长度。同时基于所述数据帧中携带的表征本端和对端是否同步的标记实时检测 SERDES 是否失步。由于每隔一个数据帧就会有 K 码发送，因此可连续检测数据帧加上 K 码的长度；如果接收端未解码出 K 码，则认为 SERDES 失步，上报告警。即失步检测，可以及时的发现数据是否安全到达对端节点。同时跳转至
10 Step1。

在本示意中，A 节点和 B 节点属于对称节点，因此两者的操作完全相同。因此基于 B 节点的 SERDES 的传输校验方法不再赘述。其中，CRC 检查作为可靠性设计的一部分，为可选项，可以协助检查 SERDES 的误码情况。使用计数器累加所发送的帧数以及错误的帧数。

15 采用本发明实施例的技术方案，一方面通过 SERDES 两端互发三种同步帧的三次握手过程，使所述 SERDES 发送端和所述 SERDES 接收端均可确定自身的接收通道和发送通道是否处于正常状态，大大提升了数据传输的安全性，保证稳定的 SERDES 通路，提升用户的体验；另一方面在传输数据帧时，在数据帧中封装了表征本端和对端是否同步的标记，以便在用
20 户数据传输过程中确定当前 SERDES 发送端或 SERDES 接收端是否已经同步，从而保证数据传输的稳定性和可靠性；最后，通过在数据帧或同步帧中插入 K 码，可以及时的发现 SERDES 通路是否异常，及时发现数据是否安全到达对端，从而提升了数据传输的安全性。

实施例三

25 本发明实施例还提供了一种传输校验方法，本实施例所述的 SERDES

的传输校验方法应用于发送端。所述方法包括：

步骤 401：SERDES 发送端向 SERDES 接收端发送第一同步帧，接收到所述 SERDES 接收端发送的第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态。

5 步骤 402：所述 SERDES 发送端向所述 SERDES 接收端发送第三同步帧。

其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

实施例四

本发明实施例还提供了一种传输校验方法，本实施例所述的 SERDES 的传输校验方法应用于接收端。所述方法包括：

15 步骤 501：SERDES 接收端接收到 SERDES 发送端发送的第一同步帧后，向所述 SERDES 发送端发送第二同步帧。

步骤 502：所述 SERDES 接收端接收到所述 SERDES 发送端发送的第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路处于正常状态。

20 其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

25 本发明实施例三和实施例四所述的 SERDES 的传输校验方法分别从 SERDES 发送端的 SERDES 接收端作为执行主体对本发明实施例的 SERDES 的传输校验方法进行说明，实施例三和实施例中的具体描述可参

照实施例一和实施例二所述，这里不再赘述。

实施例五

本发明实施例提供了一种传输校验系统。图 6 为本发明实施例的传输校验系统的组成结构示意图；如图 6 所示，所述系统包括：SERDES 发送端和 SERDES 接收端；其中，

所述 SERDES 发送端，配置为向 SERDES 接收端发送第一同步帧；还配置为接收到所述 SERDES 接收端所述第二同步帧后，确定自身的发送通路和接收通路均处于正常状态；向所述 SERDES 接收端发送第三同步帧；

所述 SERDES 接收端，配置为接收到所述 SERDES 发送端发送的所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；还配置为接收到所述 SERDES 发送端发送的所述第三同步帧后，确定自身的发送通路和接收通路均处于正常状态。

其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

具体的，所述第一同步帧、所述第二同步帧和所述第三同步帧均可称为同步帧。本实施例中，所述 SERDES 发送端和所述 SERDES 接收端之间传输同步帧之外，还传输数据帧；所述同步帧和所述数据帧在本实施例中可称为私有帧。如图 3 所示，所述私有帧的帧结构包括：帧头（FH）、控制信息（FC）、净荷（FP）和循环冗余校验码（CRC）。假设 SERDES 接口的位宽为 16 比特（bit），净荷（FP）的大小优选为数据帧长度可以整除所述位宽大小，并且满足系统对速率的要求；在一种实施方式中，净荷（FP）大小可以为 32。如表 1 所示，当所述私有帧为同步帧时，帧头的比特位 15 置为 0，表征当前帧为同步帧，并且当所述私有帧为同步帧时，帧结构中不

包括净荷 (FP) 域。当所述私有帧为数据帧时, 帧头的比特位 15 置为 1, 表征当前帧为数据帧; 所述数据帧的净荷 (FP) 域用于携带用户数据。在本实施方式中, 所述私有帧的帧结构中 CRC 部分为可选部分, 用于告警, 且 CRC 满足以下公式: $G(x) = X^{16} + X^{15} + X^2 + 1$ 。无论是同步帧或是数据

5 帧, 帧结构中, 帧头的比特位 8 和比特位 7 携带有表征是否同步的标记, 在本实施方式中, 比特位 8 用于指示本端 SERDES 接收通道已经字符同步; 比特位 7 用于指示对端 SERDES 接收通道已经字符同步, 以便使 SERDES 发送端和 SERDES 接收端均可以以此判定自身的接收通道和发送通道是否处于正常状态, 使 SERDES 传输更加稳定可靠。

10 作为一种实施方式, 本发明实施例中, 在通过 SERDES 通路传输用户数据过程中, 即所述 SERDES 发送端传输数据帧时, 采用如表 1 所示的帧结构对用户数据进行封装, 即在数据帧中设置表征本端和对端是否同步的标记, 以便在用户数据传输过程中确定当前 SERDES 发送端或 SERDES 接收端是否已经同步, 从而保证数据传输的稳定性和可靠性。

15 作为一种实施方式, 所述 SERDES 发送端, 配置为间隔发送多个第一同步帧和 K 码;

所述 SERDES 接收端, 配置为基于是否解码出 K 码判定接收通道是否处于正常状态。

具体的, 所述 SERDES 发送端可间隔的发送多个同步帧 (本实施例中

20 为第一同步帧, 在其他实施方式中也可以为第二同步帧或第三同步帧) 和 K 码, 例如发送同步帧、K 码、同步帧、K 码等方式间隔发送; 其中, SERDES 接收端在解码时, 通过是否解码获得 K 码用来判断在传输过程中 (即串并转换过程中), 字符边界是否正确; 当解码获得 K 码时, 则确定在传输过程中的字符边界正确; 当解码未获得 K 码时, 则确定在传输过程中的字符边

25 界不正确, 需要向后移动一个帧位, 等到响应时间后再继续判断是否解码

获得 K 码，直至成功获得 K 码为止。

本领域技术人员应当理解，本发明实施例的传输校验系统中各节点的功能，可参照前述 SERDES 的传输校验方法的相关描述而理解，本发明实施例的 SERDES 的传输校验系统中各节点，可通过实现本发明实施例所述
5 的功能的模拟电路而实现，也可以通过执行本发明实施例所述的功能的软件在智能终端上的运行而实现。

实施例六

本发明实施例还提供了一种 SERDES 发送端。图 7 为本发明实施例的 SERDES 发送端的组成结构示意图；如图 7 所示，所述 SERDES 发送端包
10 括：第一发送单元和第一接收单元；其中，

所述第一发送单元，配置为向 SERDES 接收端发送第一同步帧；还配置为所述第一接收到单元接收到所述第二同步帧后，向所述 SERDES 接收端发送第三同步帧；

所述第一接收单元，配置为接收所述 SERDES 接收端发送的第二同步
15 帧。

其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

具体的，所述第一同步帧、所述第二同步帧和所述第三同步帧均可称为同步帧。本实施例中，所述 SERDES 发送端和所述 SERDES 接收端之间传输同步帧之外，还传输数据帧；所述同步帧和所述数据帧在本实施例中可称为私有帧。如图 3 所示，所述私有帧的帧结构包括：帧头（FH）、控制信息（FC）、净荷（FP）和循环冗余校验码（CRC）。假设 SERDES 接口的
20 位宽为 16 比特（bit），净荷（FP）的大小优选为数据帧长度可以整除所述
25

位宽大小，并且满足系统对速率的要求；在一种实施方式中，净荷（FP）大小可以为 32。如表 1 所示，当所述私有帧为同步帧时，帧头的比特位 15 置为 0，表征当前帧为同步帧，并且当所述私有帧为同步帧时，帧结构中不包括净荷（FP）域。当所述私有帧为数据帧时，帧头的比特位 15 置为 1，
5 表征当前帧为数据帧；所述数据帧的净荷（FP）域用于携带用户数据。在本实施方式中，所述私有帧的帧结构中 CRC 部分为可选部分，用于告警，且 CRC 满足以下公式： $G(x) = X^{16} + X^{15} + X^2 + 1$ 。无论是同步帧或是数据帧，帧结构中，帧头的比特位 8 和比特位 7 携带有表征是否同步的标记，在本实施方式中，比特位 8 用于指示本端 SERDES 接收通道已经字符同步；
10 比特位 7 用于指示对端 SERDES 接收通道已经字符同步，以便使 SERDES 发送端和 SERDES 接收端均可以以此判定自身的接收通道和发送通道是否处于正常状态，使 SERDES 传输更加稳定可靠。

作为一种实施方式，所述第一发送单元，还配置为发送数据帧时，采用如表 1 所示的帧结构对用户数据进行封装，即在数据帧中设置表征本端
15 和对端是否同步的标记，以便在用户数据传输过程中确定当前 SERDES 发送端或 SERDES 接收端是否已经同步，从而保证数据传输的稳定性和可靠性。

作为一种实施方式，所述第一发送单元，还配置为间隔发送多个第一同步帧和 K 码至接收端，以便于接收端解码时，通过是否解码获得 K 码用
20 来判断在传输过程中（即串并转换过程中），字符边界是否正确。

具体的，所述第一发送单元可间隔的发送多个同步帧（本实施例中为第一同步帧，在其他实施方式中也可以为第二同步帧或第三同步帧）和 K 码，例如发送同步帧、K 码、同步帧、K 码等方式间隔发送；其中，SERDES 接收端在解码时，通过是否解码获得 K 码用来判断在传输过程中（即串并
25 转换过程中），字符边界是否正确；当解码获得 K 码时，则确定在传输过程

中的字符边界正确；当解码未获得 K 码时，则确定在传输过程中的字符边界不正确，需要向后移动一个帧位，等到响应时间后再继续判断是否解码获得 K 码，直至成功获得 K 码为止。

本领域技术人员应当理解，本发明实施例的 SERDES 发送端中各处理
5 模块的功能，可参照前述 SERDES 的传输校验方法的相关描述而理解，本发明实施例的 SERDES 发送端中各处理模块，可通过实现本发明实施例所述的功能的模拟电路而实现，也可以通过执行本发明实施例所述的功能的软件在智能终端上的运行而实现。

实施例七

10 本发明实施例还提供了一种 SERDES 接收端。图 8 为本发明实施例的 SERDES 接收端的组成结构示意图，如图 8 所示，所述 SERDES 接收端包括：第二发送单元和第二接收单元；其中，

所述第二接收单元，配置为接收到 SERDES 发送端发送的第一同步帧；还配置为接收到所述 SERDES 发送端发送的第三同步帧；

15 所述第二发送单元，配置为所述第二接收单元接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧。

其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接
20 收通道处于正常状态。

具体的，所述第一同步帧、所述第二同步帧和所述第三同步帧均可称为同步帧。本实施例中，所述 SERDES 发送端和所述 SERDES 接收端之间传输同步帧之外，还传输数据帧；所述同步帧和所述数据帧在本实施例中可称为私有帧。如图 3 所示，所述私有帧的帧结构包括：帧头（FH）、控制
25 信息（FC）、净荷（FP）和循环冗余校验码（CRC）。假设 SERDES 接口的

位宽为 16 比特 (bit), 净荷 (FP) 的大小优选为数据帧长度可以整除所述位宽大小, 并且满足系统对速率的要求; 在一种实施方式中, 净荷 (FP) 大小可以为 32。如表 1 所示, 当所述私有帧为同步帧时, 帧头的比特位 15 置为 0, 表征当前帧为同步帧, 并且当所述私有帧为同步帧时, 帧结构中不包括净荷 (FP) 域。当所述私有帧为数据帧时, 帧头的比特位 15 置为 1, 表征当前帧为数据帧; 所述数据帧的净荷 (FP) 域用于携带用户数据。在本实施方式中, 所述私有帧的帧结构中 CRC 部分为可选部分, 用于告警, 且 CRC 满足以下公式: $G(x) = X^{16} + X^{15} + X^2 + 1$ 。无论是同步帧或是数据帧, 帧结构中, 帧头的比特位 8 和比特位 7 携带有表征是否同步的标记, 在本实施方式中, 比特位 8 用于指示本端 SERDES 接收通道已经字符同步; 比特位 7 用于指示对端 SERDES 接收通道已经字符同步, 以便使 SERDES 发送端和 SERDES 接收端均可以以此判定自身的接收通道和发送通道是否处于正常状态, 使 SERDES 传输更加稳定可靠。

作为一种实施方式, 所述第二接收单元, 还配置为基于是否解码出 K 码判定接收通道是否处于正常状态。

具体的, 所述 SERDES 发送端可间隔的发送多个同步帧 (本实施例中为第一同步帧, 在其他实施方式中也可以为第二同步帧或第三同步帧) 和 K 码, 例如发送同步帧、K 码、同步帧、K 码等方式间隔发送; 其中, 所述第二接收单元在解码时, 通过是否解码获得 K 码用来判断在传输过程中 (即串并转换过程中), 字符边界是否正确; 当解码获得 K 码时, 则确定在传输过程中的字符边界正确; 当解码未获得 K 码时, 则确定在传输过程中的字符边界不正确, 需要向后移动一个帧位, 等到响应时间后再继续判断是否解码获得 K 码, 直至成功获得 K 码为止。

本领域技术人员应当理解, 本发明实施例的 SERDES 接收端中各处理模块的功能, 可参照前述 SERDES 的传输校验方法的相关描述而理解, 本

发明实施例的 SERDES 接收端中各处理模块，可通过实现本发明实施例所述的功能的模拟电路而实现，也可以通过执行本发明实施例所述的功能的软件在智能终端上的运行而实现。

本发明实施例六和实施例七中，所述 SERDES 发送端和所述 SERDES 接收端在实际应用中，可由采用 SERDES 接口的节点设备实现，所述 SERDES 发送端中的第一发送单元和第一接收单元，在实际应用中，可由所述 SERDES 发送端中的收发天线或收发机实现。所述 SERDES 接收端中的第二发送单元和第二接收单元，在实际应用中，可由所述 SERDES 接收端中的收发天线或收发机实现。

在本申请所提供的几个实施例中，应该理解到，所揭露的设备和方法，可以通过其它的方式实现。以上所描述的设备实施例仅仅是示意性的，例如，所述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，如：多个单元或组件可以结合，或可以集成到另一个系统，或一些特征可以忽略，或不执行。另外，所显示或讨论的各组成部分相互之间的耦合、或直接耦合、或通信连接可以是通过一些接口，设备或单元的间接耦合或通信连接，可以是电性的、机械的或其它形式的。

上述作为分离部件说明的单元可以是、或也可以不是物理上分开的，作为单元显示的部件可以是、或也可以不是物理单元，即可以位于一个地方，也可以分布到多个网络单元上；可以根据实际的需要选择其中的部分或全部单元来实现本实施例方案的目的。

另外，在本发明各实施例中的各功能单元可以全部集成在一个处理单元中，也可以是各单元分别单独作为一个单元，也可以两个或两个以上单元集成在一个单元中；上述集成的单元既可以采用硬件的形式实现，也可以采用硬件加软件功能单元的形式实现。

本领域普通技术人员可以理解：实现上述方法实施例的全部或部分步

骤可以通过程序指令相关的硬件来完成，前述的程序可以存储于一计算机可读取存储介质中，该程序在执行时，执行包括上述方法实施例的步骤；而前述的存储介质包括：移动存储设备、只读存储器（ROM，Read-Only Memory）、随机存取存储器（RAM，Random Access Memory）、磁碟或者光盘等各种可以存储程序代码的介质。

或者，本发明上述集成的单元如果以软件功能模块的形式实现并作为独立的产品销售或使用，也可以存储在一个计算机可读取存储介质中。基于这样的理解，本发明实施例的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机、服务器、或者网络设备）执行本发明各个实施例所述方法的全部或部分。而前述的存储介质包括：移动存储设备、ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

工业实用性

本发明实施例的技术方案通过 SERDES 两端互发三种同步帧的三次握手过程，使所述 SERDES 发送端和所述 SERDES 接收端均可确定自身的接收通道和发送通道是否处于正常状态，大大提升了数据传输的安全性，保证稳定的 SERDES 通路，提升用户的体验。

权利要求书

1、一种传输校验方法，所述方法包括：

SERDES 发送端向 SERDES 接收端发送第一同步帧，接收到所述 SERDES 接收端发送的第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态；

所述 SERDES 发送端向所述 SERDES 接收端发送第三同步帧。

2、根据权利要求 1 所述的方法，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

3、一种传输校验方法，其中，所述方法包括：

SERDES 接收端接收到 SERDES 发送端发送的第一同步帧后，向所述 SERDES 发送端发送第二同步帧；

所述 SERDES 接收端接收到所述 SERDES 发送端发送的第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路处于正常状态。

4、根据权利要求 3 所述的方法，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

5、一种传输校验方法，所述方法包括：

SERDES 发送端向 SERDES 接收端发送第一同步帧；

所述 SERDES 接收端接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；

所述 SERDES 发送端接收到所述第二同步帧后，所述 SERDES 发送端确定自身的发送通路和接收通路均处于正常状态，并向所述 SERDES 接收

端发送第三同步帧，

所述 SERDES 接收端接收到所述第三同步帧后，所述 SERDES 接收端确定自身的发送通路和接收通路均处于正常状态。

6、根据权利要求 5 所述的方法，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

7、根据权利要求 5 所述的方法，其中，所述 SERDES 发送端向 SERDES 接收端发送第一同步帧，包括：所述 SERDES 发送端间隔发送多个第一同步帧和 K 码；

相应的，所述 SERDES 接收端基于是否解码出 K 码判定接收通道是否处于正常状态。

8、一种 SERDES 发送端，所述 SERDES 发送端包括：第一发送单元和第一接收单元；其中，

所述第一发送单元，配置为向 SERDES 接收端发送第一同步帧；还配置为所述第一接收到单元接收到所述第二同步帧后，向所述 SERDES 接收端发送第三同步帧；

所述第一接收单元，配置为接收所述 SERDES 接收端发送的第二同步帧。

9、根据权利要求 8 所述的 SERDES 发送端，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

10、一种 SERDES 接收端，所述 SERDES 接收端包括：第二发送单元和第二接收单元；其中，

所述第二接收单元，配置为接收到 SERDES 发送端发送的第一同步帧；还配置为接收到所述 SERDES 发送端发送的第三同步帧；

所述第二发送单元，配置为所述第二接收单元接收到所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧。

- 5 11、根据权利要求 10 所述的 SERDES 接收端，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

- 10 12、一种传输校验系统，所述系统包括：SERDES 发送端和 SERDES 接收端；其中，

所述 SERDES 发送端，配置为向 SERDES 接收端发送第一同步帧；还配置为接收到所述 SERDES 接收端所述第二同步帧后，确定自身的发送通路和接收通路均处于正常状态；向所述 SERDES 接收端发送第三同步帧；

- 15 所述 SERDES 接收端，配置为接收到所述 SERDES 发送端发送的所述第一同步帧后，向所述 SERDES 发送端发送第二同步帧；还配置为接收到所述 SERDES 发送端发送的所述第三同步帧后，确定自身的发送通路和接收通路均处于正常状态。

- 20 13、根据权利要求 12 所述的传输校验系统，其中，所述第一同步帧、所述第二同步帧和所述第三同步帧的帧头中均设置有第一标识位和第二标识位；所述第一标识位置于预设数值时表征本端接收通道处于正常状态；所述第二标识位置于预设数值时表征对端接收通道处于正常状态。

14、根据权利要求 12 所述的传输校验系统，其中，所述 SERDES 发送端，配置为间隔发送多个第一同步帧和 K 码；

- 25 所述 SERDES 接收端，配置为基于是否解码出 K 码判定接收通道是否处于正常状态。

15、一种计算机存储介质，所述计算机存储介质中存储有计算机可执行指令，所述计算机可执行指令用于执行权利要求 1 或 2 所述的传输校验方法。

5 16、一种计算机存储介质，所述计算机存储介质中存储有计算机可执行指令，所述计算机可执行指令用于执行权利要求 3 或 4 所述的传输校验方法。

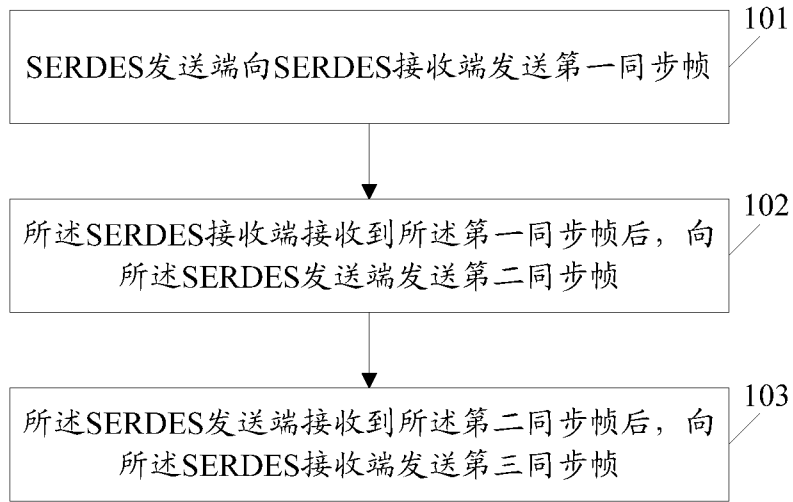


图 1

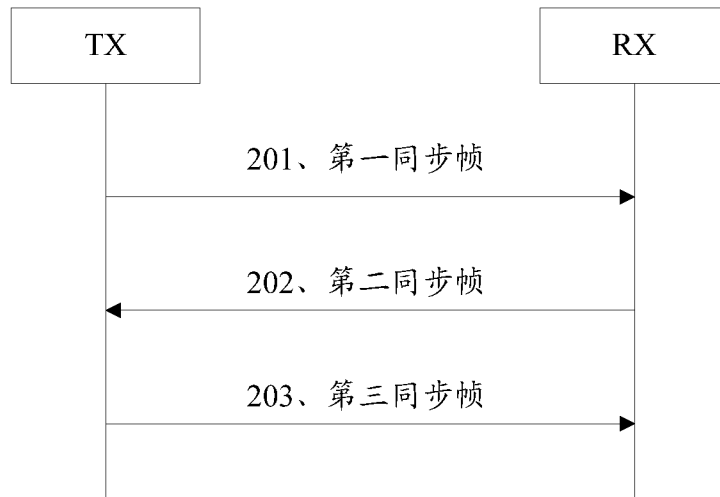


图 2

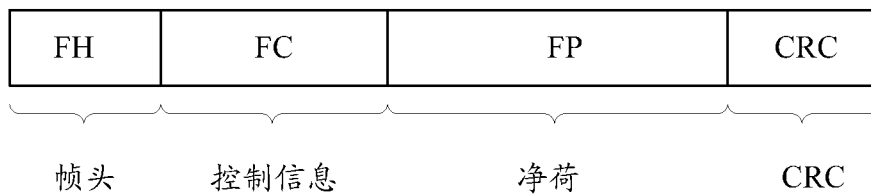


图 3

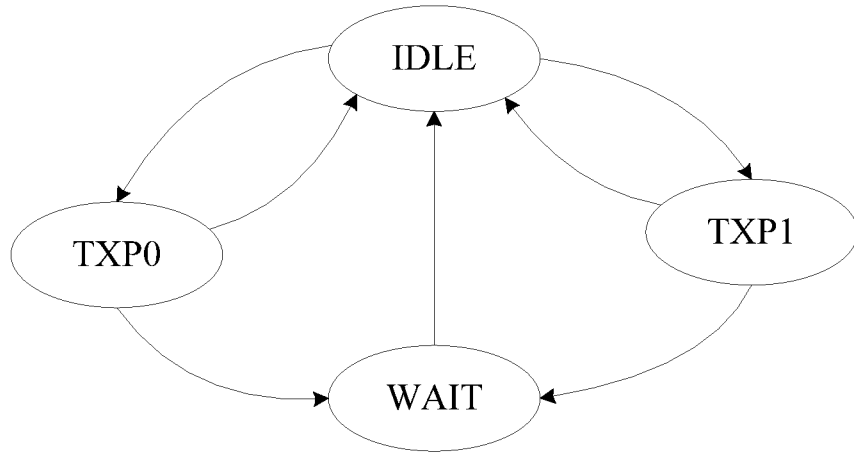


图 4

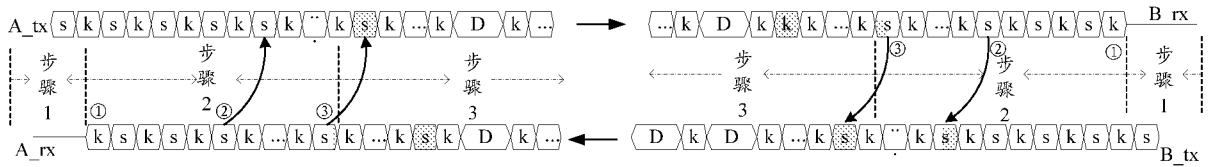


图 5



图 6



图 7



图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/084314

A. CLASSIFICATION OF SUBJECT MATTER

H04B 17/30 (2015.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04W H04L H04B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC; SERDES, SERializer, DESializer, high speed, delay, synchronization, state, normal, work, third, time, hand, output, send, receive, input, check, insure, test, channel, road, frame, signal, message

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102594484 A (ZTE CORP.) 18 July 2012 (18.07.2012) description, paragraphs [0028]-[0036]	1-16
A	CN 1859358 A (HUAWEI TECHNOLOGY CO., LTD.) 08 November 2006 (08.11.2006) the whole document	1-16
A	CN 101448029 A (HUAWEI TECHNOLOGY CO., LTD.) 03 June 2009 (03.06.2009) the whole document	1-16
A	US 2006268723 A1 (VOGEL, DANNY) 30 November 2006 (30.11.2006) the whole document	1-16
A	US 2006184831 A1 (LESARTRE, GREGG BERNARD) 17 August 2006 (17.08.2006) the whole document	1-16

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&”document member of the same patent family</p>
---	--

Date of the actual completion of the international search
31 July 2016

Date of mailing of the international search report
26 August 2016

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
CHEN, Gang
Telephone No. (86-10) 010-62413331

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/084314

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102594484 A	18 July 2012	None	
CN 1859358 A	08 November 2006	None	
CN 101448029 A	03 June 2009	None	
US 2006268723 A1	30 November 2006	None	
US 2006184831 A1	17 August 2006	CN 1703027 A	30 November 2005

国际检索报告

国际申请号

PCT/CN2016/084314

<p>A. 主题的分类</p> <p>H04B 17/30(2015.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H04W H04L H04B</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNPAT, CNKI, WPI, EPODOC;SERDES, SERializer, DESializer, 串行器/解串行器, 高速串行, 延时, 不稳定, 同步, 正常, 工作, 状态, 三次握手, 握手, 输出, 发送, 接收, 输入, 判断, 检测, 确定, 测试, 校验, 通路, 路径, 信路, 通道, 帧, 信号, high speed, delay, synchronization, state, normal, work, third, time, hand, output, send, receive, input, check, insure, test, channel, road, frame, signal, message</p>																				
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 102594484 A (中兴通讯股份有限公司) 2012年 7月 18日 (2012 - 07 - 18) 说明书第[0028]-[0036]段</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 1859358 A (华为技术有限公司) 2006年 11月 8日 (2006 - 11 - 08) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 101448029 A (华为技术有限公司) 2009年 6月 3日 (2009 - 06 - 03) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2006268723 A1 (VOGEL, DANNY等) 2006年 11月 30日 (2006 - 11 - 30) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2006184831 A1 (LESARTRE, GREGG BERNARD等) 2006年 8月 17日 (2006 - 08 - 17) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 102594484 A (中兴通讯股份有限公司) 2012年 7月 18日 (2012 - 07 - 18) 说明书第[0028]-[0036]段	1-16	A	CN 1859358 A (华为技术有限公司) 2006年 11月 8日 (2006 - 11 - 08) 全文	1-16	A	CN 101448029 A (华为技术有限公司) 2009年 6月 3日 (2009 - 06 - 03) 全文	1-16	A	US 2006268723 A1 (VOGEL, DANNY等) 2006年 11月 30日 (2006 - 11 - 30) 全文	1-16	A	US 2006184831 A1 (LESARTRE, GREGG BERNARD等) 2006年 8月 17日 (2006 - 08 - 17) 全文	1-16
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 102594484 A (中兴通讯股份有限公司) 2012年 7月 18日 (2012 - 07 - 18) 说明书第[0028]-[0036]段	1-16																		
A	CN 1859358 A (华为技术有限公司) 2006年 11月 8日 (2006 - 11 - 08) 全文	1-16																		
A	CN 101448029 A (华为技术有限公司) 2009年 6月 3日 (2009 - 06 - 03) 全文	1-16																		
A	US 2006268723 A1 (VOGEL, DANNY等) 2006年 11月 30日 (2006 - 11 - 30) 全文	1-16																		
A	US 2006184831 A1 (LESARTRE, GREGG BERNARD等) 2006年 8月 17日 (2006 - 08 - 17) 全文	1-16																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																				
<p>国际检索实际完成的日期</p> <p>2016年 7月 31日</p>	<p>国际检索报告邮寄日期</p> <p>2016年 8月 26日</p>																			
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>	<p>受权官员</p> <p>陈刚</p> <p>电话号码 (86-10)010-62413331</p>																			

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/084314

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102594484	A	2012年 7月 18日	无			
CN	1859358	A	2006年 11月 8日	无			
CN	101448029	A	2009年 6月 3日	无			
US	2006268723	A1	2006年 11月 30日	无			
US	2006184831	A1	2006年 8月 17日	CN	1703027	A	2005年 11月 30日

表 PCT/ISA/210 (同族专利附件) (2009年7月)