

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



PCT



(10) 国际公布号

WO 2012/024918 A1

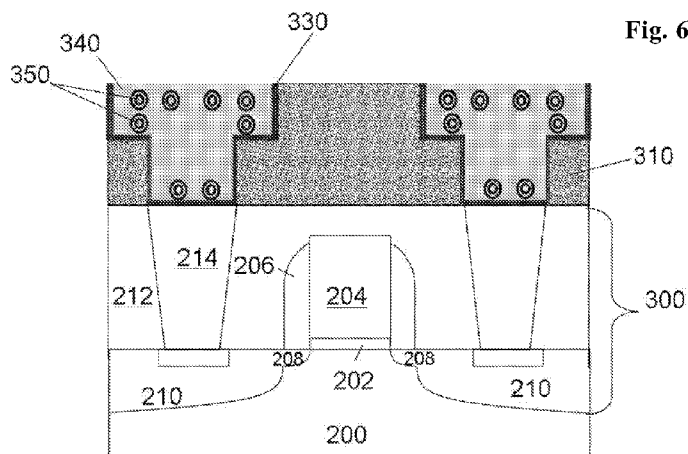
(43) 国际公布日
2012 年 3 月 1 日 (01.03.2012)

- (51) 国际专利分类号:
H01L 21/768 (2006.01) H01L 23/532 (2006.01)
H01L 23/522 (2006.01)
- (21) 国际申请号: PCT/CN2011/071345
- (22) 国际申请日: 2011 年 2 月 26 日 (26.02.2011)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201010264536.6 2010 年 8 月 26 日 (26.08.2010) CN
- (71) 申请人 (对除美国外的所有指定国): 中国科学院
微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES)
[CN/CN]; 中国北京市朝阳区北土城西路 3#, Beijing 100029 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 钟汇才 (ZHONG, Huicai) [CN/CN]; 中国北京市朝阳区北土城西路 3#, Beijing 100029 (CN)。 梁擎擎 (LIANG, Qingqing) [CN/CN]; 中国北京市朝阳区北土城西路 3#, Beijing 100029 (CN)。 骆志炯 (LUO, Zhijiong) [CN/US]; 美国纽约州波基普西市洛克科劳斯特街 11#, New York 12603 (US)。 朱慧珑 (ZHU, Hui-long) [US/US]; 美国纽约州波基普西市奥特姆路 93#, New York 12603 (US)。
- (74) 代理人: 北京汉昊知识产权代理事务所 (普通合伙) (HANHOW INTELLECTUAL PROPERTY PARTNERS); 中国北京市东城区东长安街 1 号东方广场西 1 区 11 层 1111 室朱海波, Beijing 100738 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,

[见续页]

(54) Title: SEMICONDUCTOR STRUCTURE AND MANUFACTURING METHOD THEREOF

(54) 发明名称: 一种半导体结构及其制造方法



(57) Abstract: A semiconductor structure and a manufacturing method thereof are provided. The structure comprises: a semiconductor substrate (200), a device structure (300) formed on the semiconductor substrate (200), a dielectric interlayer (310) formed on the device structure (300), a trench (320) formed in the dielectric interlayer (310), wherein the trench (320) comprises a via hole (320-1) and a conductive wiring trench (320-2), the conductive wiring trench (320-2) is located on the via hole (320-1), a conductive layer is filled in the trench (320), the conductive layer is electrically connected to the device, and wherein, the conductive layer comprises a conductive material (340) and a nanotube/nanowire layer (350) surrounded by the conductive material (340). The structure has better heat-conducting performance, better electrical conducting performance, high mobility resistance, and effectively blocks the metal ions from diffusing out-toward.

[见续页]



CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, **本国际公布:**
TG)。

— 包括国际检索报告(条约第 21 条(3))。

(57) 摘要:

提供一种半导体结构及其制造方法。该结构包括: 半导体衬底(200), 半导体衬底(200)上形成的器件结构(300), 形成于器件结构(300)上的层间介质层(310), 层间介质层(310)中的沟槽(320), 该沟槽(320)包括一体成型的通孔槽(320-1)和导电连线槽(320-2), 导电连线槽(320-2)位于通孔槽(320-1)上, 导电层填充于沟槽(320), 导电层与器件结构(300)电连接, 其中: 导电层中包括导电材料(340)和被导电材料(340)包围的纳米管/线层(350)。该结构的导电层具有良好的导热性、导电性和高抗电迁移率, 能够有效地阻挡金属离子向外扩散。

一种半导体结构及其制造方法

技术领域

本发明通常涉及一种半导体结构及其制造方法，具体来说，涉及一种具有更好性能的互连结构（Interconnect）的半导体结构及其制造方法。

背景技术

随着半导体技术的飞速发展，具有更高性能和更强功能的集成电路要求更大的元件密度，CMOS（互补型金属氧化物半导体）器件和金属连线等部件的尺寸需要进一步缩小，这使得器件的速度越来越快，由于金属连线的尺寸变小同时也导致了金属连线的电阻越来越大，因此出现了金属连线的信号传输速率跟不上器件的速度的问题。

在跨入纳米时代以后，随着器件尺寸的进一步缩小，局部互连结构，包括一体成型的通孔和金属走线，被具有更小电阻率和更高抗电迁移率的金属铜或其他材料取而代之。然而这些金属材料中的金属离子很容易扩散到半导体结构中，导致器件结构的短路或其他性能不良的问题。

因此，有必要提出一种新型的半导体结构及其制造方法，以解决上述互连结构中存在的问题。

发明内容

本发明提供了一种半导体结构的制造方法，所述方法包括：提供半导体衬底，所述半导体衬底上包括器件结构；在所述器件结构上形成层间介质层，以及图形化所述层间介质层以形成沟槽，所述沟槽包括一体成型的通孔槽和导电连线槽，所述导电连线槽位于通孔槽之上；在所述沟槽内形成填满所述沟槽的导电层，所述导电层与所述器件结构电连接；其中，所述导电层中包括导电材料和被所述导电材料包围的纳米管/线层。

本发明还提供了根据上述方法形成的半导体结构，所述结构包括：半导体衬底，所述半导体衬底上包括器件结构；形成于所述器件结构上的层间介质层，所述层间介质层中有沟槽，所述沟槽包括一体成型的通

孔槽和导电连线槽，所述导电连线槽位于通孔槽之上；填充于所述沟槽中的导电层，所述导电层与所述器件结构电连接；其中，所述导电层中包括导电材料和被所述导电材料包围的纳米管/线层。

本发明实施例所述的半导体结构制造方法形成的金属连线和通孔一体成型的互连结构，由包括导电材料和导电材料包围的纳米管/线层形成，由于纳米管/线具有独特的物理结构和物理化学性质，使导电层具有好的导热性、导电性及高抗电迁移率，进而提高导电层的信号传输速率，使其信号传输速率与不断提高的器件速度相匹配。此外由于碳纳米管/线为单层碳原子或金属原子形成的结构，有利于阻挡导电材料中的金属或其他离子向半导体结构中的其他位置扩散，能够得到优质的互连接触，减少半导体结构中的短路现象。

附图说明

图 1 示出了根据本发明的实施例的半导体结构的制造方法流程图；

图 2-14 示出了根据本发明的实施例的半导体结构的各个制造阶段对应的截面示意图；

图 15 示出了本发明实施例中竖直方向的纳米管/线的示意图；

图 16 示出了本发明实施例中水平方向的纳米管/线的示意图；

图 17 示出了本发明实施例中纳米管/线网的示意图。

具体实施方式

本发明通常涉及制造半导体结构的方法。下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施例和/或设置之间的关系。此外，本发明提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的可应用于性和/或其他材料的使用。另外，以下描述的第一特征在第二特征之

“上”的结构可以包括第一和第二特征形成直接接触的实施例，也可以包括另外的特征形成在第一和第二特征之间的实施例，这样第一和第二特征可能不是直接接触。

参考图 1，图 1 示出了根据本发明的实施例的半导体结构的制造方法的流程图。在步骤 S01，参考图 2，提供半导体衬底 200，所述半导体衬底 200 上包括器件结构 300，参考图 3。衬底 200 包括位于晶体结构中的硅衬底（例如晶片），还可以包括其他基本半导体或化合物半导体，例如 Ge、SiGe、GaAs、InP、Si:C 或金刚石等。根据现有技术公知的设计要求（例如 p 型衬底或者 n 型衬底），衬底 200 可以包括各种掺杂配置。此外，可选地，衬底 200 可以包括外延层，可以被应力改变以增强性能，以及可以包括绝缘体上硅（SOI）结构。

所述器件结构可以包括晶体管、二极管或其他半导体组件、以及其他电学器件或互连结构等。参考图 2，图 2 示出了本发明的器件结构的一个实施例半导体器件 300。所述半导体器件 300 的形成方法可以包括，首先在半导体衬底 200 上依次形成栅介质层 202 以及栅电极 204。而后，进行倾角离子注入，在半导体衬底 200 内形成源/漏延伸区 208，或者可以进一步形成晕环（Halo）注入区。而后，环绕所述栅介质层 202 和栅电极 204 的外侧壁形成侧墙 206，并以栅电极 204 和侧墙 206 为掩膜，进行离子注入，在栅电极 204 两侧的半导体衬底内形成源/漏区 210，并退火以激活注入的离子，从而在栅电极 204 两侧的半导体衬底内形成源/漏区 210。而后，覆盖所述器件形成层间介质层 212，以及在位于源/漏区 210 的层间介质层 212 内形成接触 214，上述半导体衬底上的半导体器件 300 的结构和形成方法仅是示例，还可以是其他的器件结构，还可以包括其他的半导体部件以及其他介质层、其他的互连结构等，此处仅为示例，对本发明并不做任何限定。

在步骤 S02，在所述器件结构 300 上形成层间介质层 310，以及图形化所述层间介质层 310 以形成沟槽 320，所述沟槽 320 包括一体成型的通孔槽 320-1 和导电连线槽 320-2，参考图 2。可以通过大马士革工艺（Damascene），图形化所述层间介质层 310，在其内形成包括通孔槽 320-1

和导电连线槽 320-2 的沟槽 320，可以先形成通孔槽 320-1 而后形成导电连线槽 320-2，也可以先形成导电连线槽 320-2，而后形成通孔槽 320-1。

从图 2 中也可以看出，通孔槽与器件结构之间相通，从而在填充了导电材料之后，能够与器件结构之间实现电连接。

可选地，在形成沟槽 320 后，可以在其侧壁上形成绝缘层（图中未示出），所述绝缘层包括氮化物、氧化物或其他合适的材料，以防止之后形成的导电层中的金属离子扩散至半导体结构中。

优选地，在形成沟槽 320 或绝缘层后，可以在所述沟槽 320 的底部和侧壁形成阻挡层 330，参考图 2。可以通过传统的沉积工艺，例如 PVD 的方法，在所述沟槽 320 内壁沉积阻挡层 330，阻挡层由包括 TaN、TiN、Ta、Ti、TiSiN、TaSiN、TiW、WN 或 Ru 中的任一种或多种的组合形成。所述阻挡层起到防止之后形成的导电层中的金属离子扩散至半导体结构中的作用。

在步骤 S03，在所述沟槽 320 内形成填满所述沟槽 320 的导电层，其中所述导电层包括导电材料 340 和被导电材料 340 包围的纳米管/线层 350。

具体来说，首先，可以通过例如 CVD 的方法，在所述阻挡层 330 上沉积导电材料，可以是金属材料，例如铜种子层 340，金属材料还可以包括铝、钨或其他合适的材料，而后在铜种子层 340 上形成碳纳米管/线层 350，以所述沟槽 320 底部平面的方向为水平方向的参考方向，在一个实施例中，碳纳米管/线层 350 可以是水平方向的纳米管/线，参考图 3，在另外的实施例中，还可以是竖直方向的纳米管/线，参考图 7，在又一个实施例中，还可以是纳米管/线网，参考图 11，其中纳米线可以是金属纳米线，例如 Au、Ta、Cu 等，其中纳米管可以为碳纳米管或其他导体纳米管，例如金属纳米管。图 15、16、17 分别示出了本发明实施例中竖直方向的纳米管/线、水平方向的纳米管/线以及纳米管/线网的示意图。纳米管/线也可以与所述半导体衬底成任意倾斜角度。

形成导电材料的方法可以是 PVD、CVD、ALD、PLD、MOCVD、PEALD、溅射、分子束淀积（MBE）等。形成所述碳纳米管/线可以通过

例如用化学气相沉积方法、电弧放电方法或激光烧灼法或其他合适的方法来形成，所述金属纳米管/线可以通过例如硬/软模板法、光/电化学还原法、种子生长合成法或其他合适的方法来形成。具体的碳纳米管/线的形成方法可以参考现有技术，这里不再赘述。

而后，接着在纳米管线网上形成金属材料 340，例如金属铜、铝、钨，在一个实施例中，例如电镀的方法，使铜填充部分沟槽，参考图 4、图 8 和图 12。

而后，再在金属材料上形成另一碳纳米管/线层 350，同上一碳纳米管/线层一样，碳纳米管/线层 350 可以是竖直方向的纳米管/线、水平方向的纳米管/线及纳米管/线网，并在其上填充金属材料 340，例如铜，可以根据需要反复形成碳纳米管/线层及填充金属材料 340，直至金属材料 340 填满所述沟槽 320，参考图 5、图 9 和图 13，上述图示仅为示例，对每一次形成的碳纳米管/线都可以是竖直方向的纳米管/线、水平方向的纳米管/线及纳米管/线网。

而后，对金属材料进行平坦化，例如 CMP 的方法，使导电层与所述层间介质层大致相平，参考图 6、图 10 和图 14。从附图中可以看出，沟槽的底部较窄，内部的金属材料做为通孔中的金属塞；沟槽的上部较宽，内部的金属材料作为金属连线使用，从而实现与其他半导体结构的互连。

而后可以根据需要进行后续的工艺步骤，例如在其上形成另一互连结构，以及另一层间介质层或其他部件。

本发明的实施例半导体结构的制造方法，除了用于制造第一金属层，同样也可以用于制造后道工艺中其他层的金属层。以上实施例并不用于限定本发明。

根据上述方法，本发明还提供了通过上述方法形成的半导体结构，参考图 6、图 10 和图 14，所述结构包括：半导体衬底 200，所述衬底上包括以及其上的器件结构 300；形成于所述器件结构 300 上的层间介质层 310，所述层间介质层中有沟槽 320，所述沟槽 320 包括一体成型的通孔槽 320-1 和导电连线槽 320-2，所述导电连线槽 320-2 位于通孔槽 320-1 之上；填充于所述沟槽 320 的导电层，所述导电层与所述器件结构电连

接；其中，所述导电层中包括导电材料 340 和被所述导电材料 340 包围的纳米管/线层 350。其中所述纳米管/线层 350 至少为一层，所述导电材料 340 至少为两层，所述纳米管/线层以以下任一种或多种的组合的形式排列在所述导电层中：与所述半导体衬底平行，与所述半导体衬底垂直，与所述半导体衬底成倾斜角度，或者形成纳米管/线网结构，所述纳米管/线层包括碳纳米管线、金属纳米管/线，或其组合。其中形成所述导电层的材料可以为金属，例如可以包括：铜、铝、钨。所述纳米管/线层 350 包括碳纳米管/线、金属纳米管/线，或其组合。优选地，所述结构还包括形成于所述沟槽侧壁及底部与导电层之间的阻挡层。可选地，所述结构还包括形成于所述沟槽侧壁与导电层之间的绝缘层。所述绝缘层和阻挡层起到防止导电层中的金属离子扩散至半导体结构中的作用。

所述器件结构可以包括晶体管、二极管或其他半导体组件、以及其他电学器件或互连结构等。参考图 2，图 2 示出了本发明的器件结构的一个实施例，本发明以半导体器件 300 为例，该半导体器件 300 包括：半导体衬底 200 上的栅介质层 202 和栅电极 204，以及环绕所述栅介质层 202 和栅电极 204 形成的侧墙 206，以及形成于所述栅电极 204 两侧的衬底 200 内的源/漏延伸区 208 和源/漏区 210，可选地，还可以进一步包括晕环（Halo）注入区，以及覆盖源/漏区的层间介质层 212，以及位于源/漏区 210 上、层间介质层 212 内的接触 214。所述半导体器件 300 的结构仅是示例，还可以是其他的集成电路元件，还可以包括其他的半导体部件以及其他介质层、其他的互连结构等，此处仅为示例，对本发明并不做任何限定。

本发明的实施例的半导体结构，可以用于第一金属层，也可以用于后续的金属层。图 2 中的实施例并不用于限定本发明。

以上对具有纳米管/线层的一体成型的互连结构的半导体结构及其制造方法进行了详细描述，通过形成由包括金属材料 and 被金属材料包围的纳米管/线层的导电层，即互连结构，而由于纳米管/线具有独特的电子物理结构和物理化学性质，使导电层具有更好的导热性、导电性及高抗电迁移率，进而提高导电层的信号传输速率，使其信号传输速率与不断提

高的器件速度相匹配。此外由于碳纳米管/线为单层 C 原子或金属原子形成的结构，很有利于阻挡导电材料中的金属或其他离子向半导体结构中的其他位置扩散，能够得到优质的互连接触，避免半导体结构中的器件短路。

虽然关于示例实施例及其优点已经详细说明，应当理解在不脱离本发明的精神和所附权利要求限定的保护范围的情况下，可以对这些实施例进行各种变化、替换和修改。对于其他例子，本领域的普通技术人员应当容易理解在保持本发明保护范围内的同时，工艺步骤的次序可以变化。

此外，本发明的应用范围不局限于说明书中描述的特定实施例的工艺、机构、制造、物质组成、手段、方法及步骤。从本发明的公开内容，作为本领域的普通技术人员将容易地理解，对于目前已存在或者以后即将开发出的工艺、机构、制造、物质组成、手段、方法或步骤，其中它们执行与本发明描述的对应实施例大体相同的功能或者获得大体相同的结果，依照本发明可以对它们进行应用。因此，本发明所附权利要求旨在将这些工艺、机构、制造、物质组成、手段、方法或步骤包含在其保护范围内。

权 利 要 求

1、一种半导体结构的制造方法，所述方法包括：

提供半导体衬底，所述衬底上包括器件结构；

在所述器件结构上形成层间介质层，以及图形化所述层间介质层以形成沟槽，所述沟槽包括一体成型的通孔槽和导电连线槽，所述导电连线槽位于通孔槽之上；

在所述沟槽内形成填满所述沟槽的导电层，所述导电层与所述器件结构电连接；

其中，所述导电层中包括导电材料和被所述导电材料包围的纳米管/线层。

2、根据权利要求 1 所述的方法，其中在所述沟槽内形成填满所述沟槽的导电层的步骤包括：

a、在所述沟槽内形成导电材料，并在其上形成纳米管/线层；

b、在所述纳米管/线层上形成导电材料；

c、重复进行步骤 a、b，直至导电材料填满所述沟槽。

3、根据权利要求 2 所述的方法，其中，步骤 a 之前，所述方法进一步包括：

在所述沟槽的底部和侧壁形成阻挡层。

4、根据权利要求 1 所述的方法，其中，在所述沟槽内形成填满所述沟槽的导电层的步骤之前，所述方法进一步包括：

在所述沟槽的侧壁形成绝缘层。

5、根据权利要求 1 至 4 中任一项所述的方法，其中所述纳米管/线层包括碳纳米管/线、金属纳米管/线，或其组合。

6、根据权利要求 1 至 4 中任一项所述的方法，所述纳米管/线层通过以下任一种或多种的组合的形式排列在所述导电层中：与所述半导体衬底平行，与所述半导体衬底垂直，与所述半导体衬底成倾斜角度，或者形成纳米管/线网结构。

7、根据权利要求 1 至 4 中任一项所述的方法，其中所述导电材料包

括：铜、铝、钨，或其组合。

8、一种半导体结构，包括：

半导体衬底，所述半导体衬底上包括器件结构；

形成于所述器件结构上的层间介质层，所述层间介质层中有沟槽，所述沟槽包括一体成型的通孔槽和导电连线槽，所述导电连线槽位于通孔槽之上；

填充于所述沟槽中的导电层，所述导电层与所述器件结构电连接；

其中，所述导电层中包括导电材料和被所述导电材料包围的纳米管/线层。

9、根据权利要求 8 所述的结构，其中所述纳米管/线层至少为一层，所述导电材料至少为两层。

10、根据权利要求 8 所述的结构，还包括形成于所述沟槽侧壁及底部与导电层之间的阻挡层。

11、根据权利要求 8 所述的结构，还包括形成于所述沟槽侧壁与导电层之间的绝缘层。

12、根据权利要求 8 至 11 中任一项所述的结构，其中所述纳米管/线层通过以下任一种或多种的组合的形式排列在所述导电层中：与所述半导体衬底平行，与所述半导体衬底垂直，与所述半导体衬底成倾斜角度，或者形成纳米管/线网结构。

13、根据权利要求 8 至 11 中任一项所述的结构，其中所述导电材料包括：铜、铝、钨，或其组合。

14、根据权利要求 8 至 11 中任一项所述的结构，其中所述纳米管/线层包括碳纳米管/线、金属纳米管/线，或其组合。

附 图

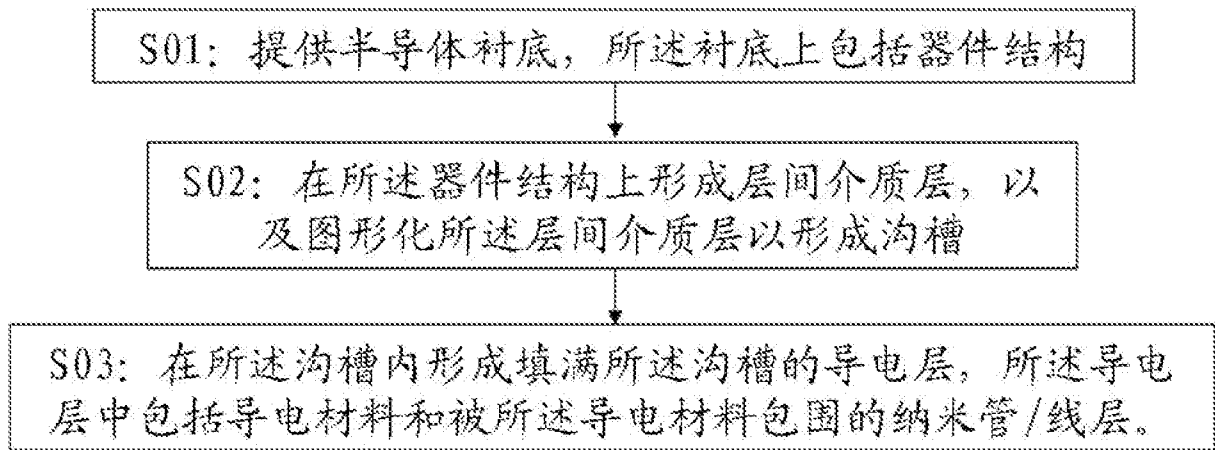


Fig. 1

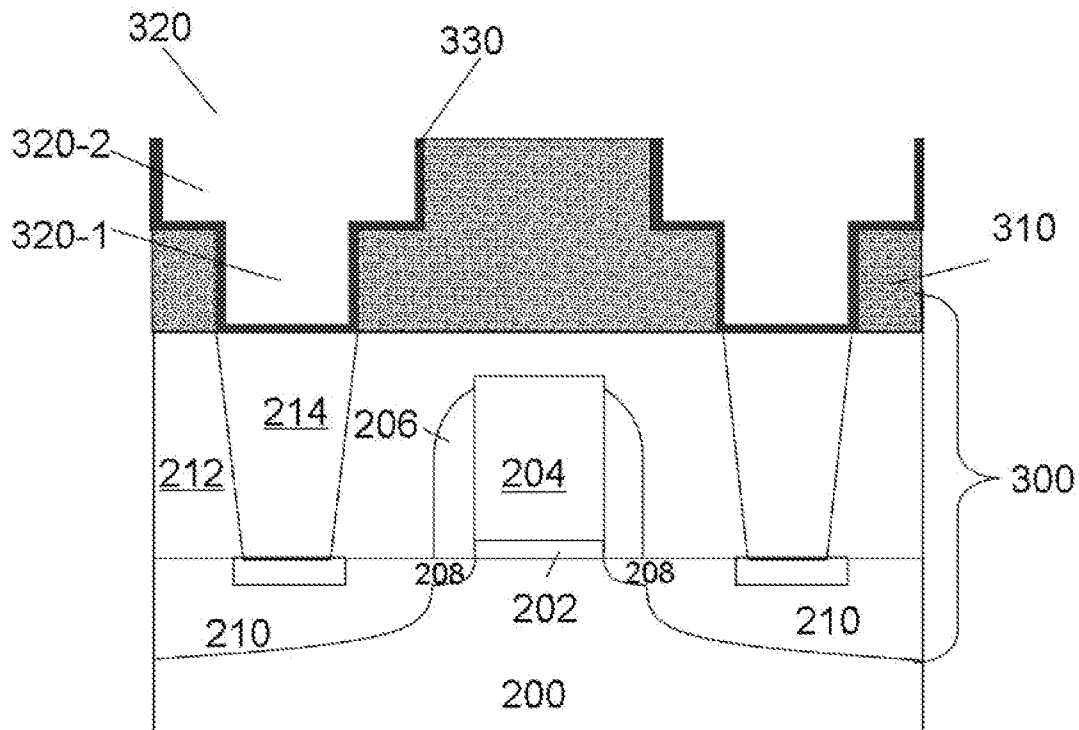


Fig. 2

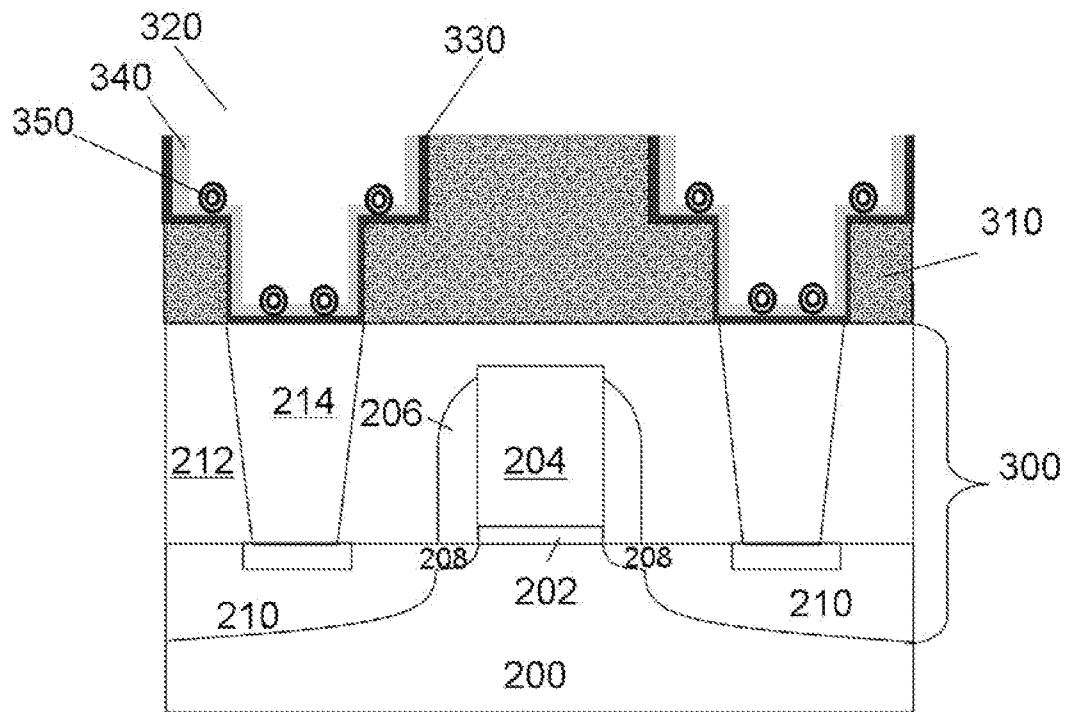


Fig. 3

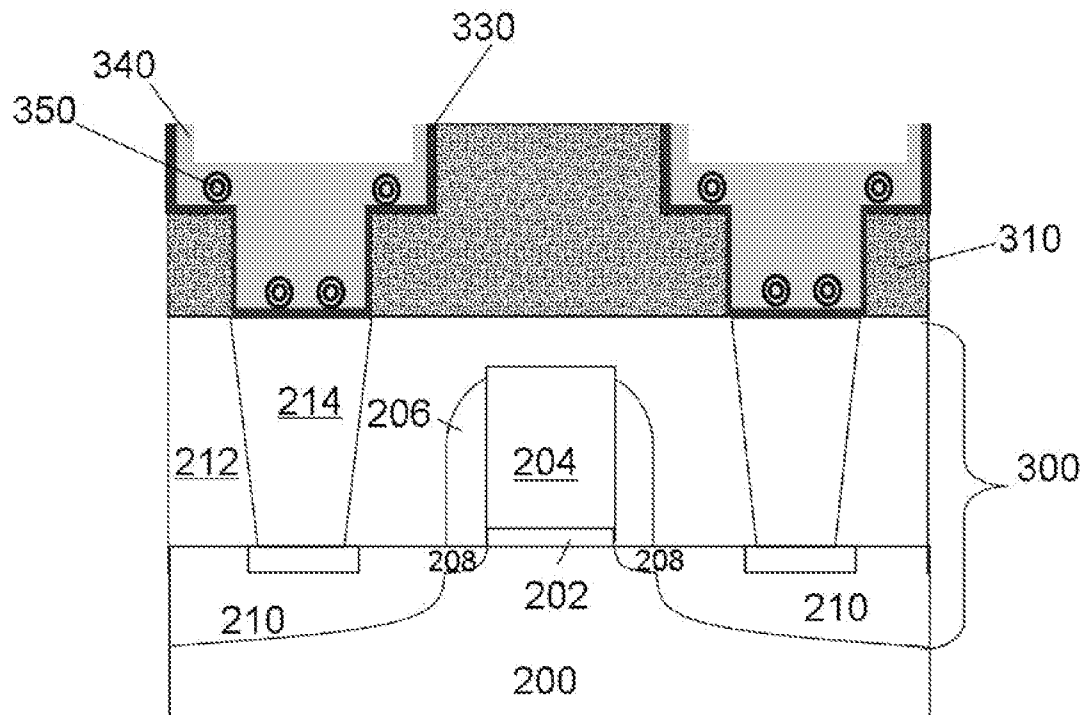
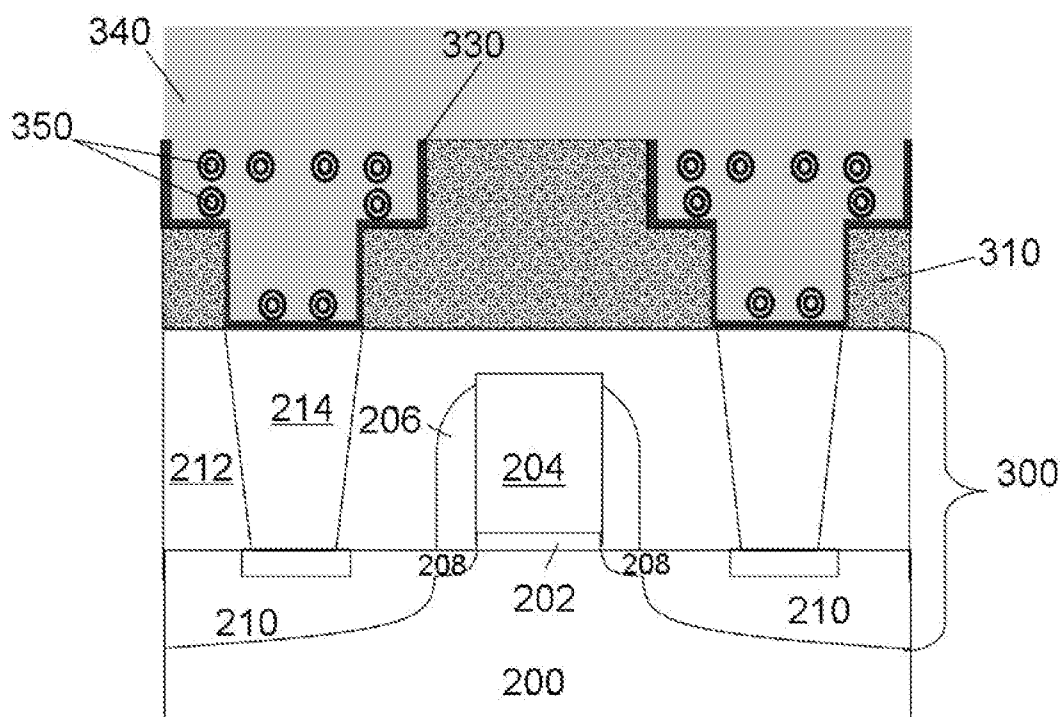
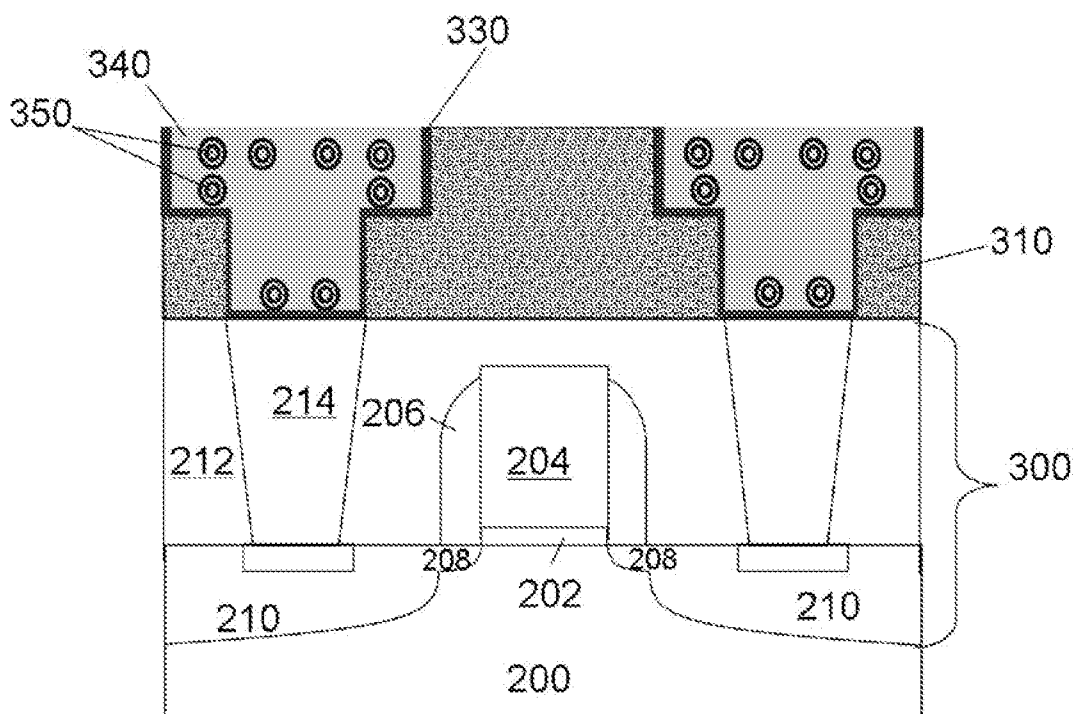


Fig. 4

**Fig. 5****Fig. 6**

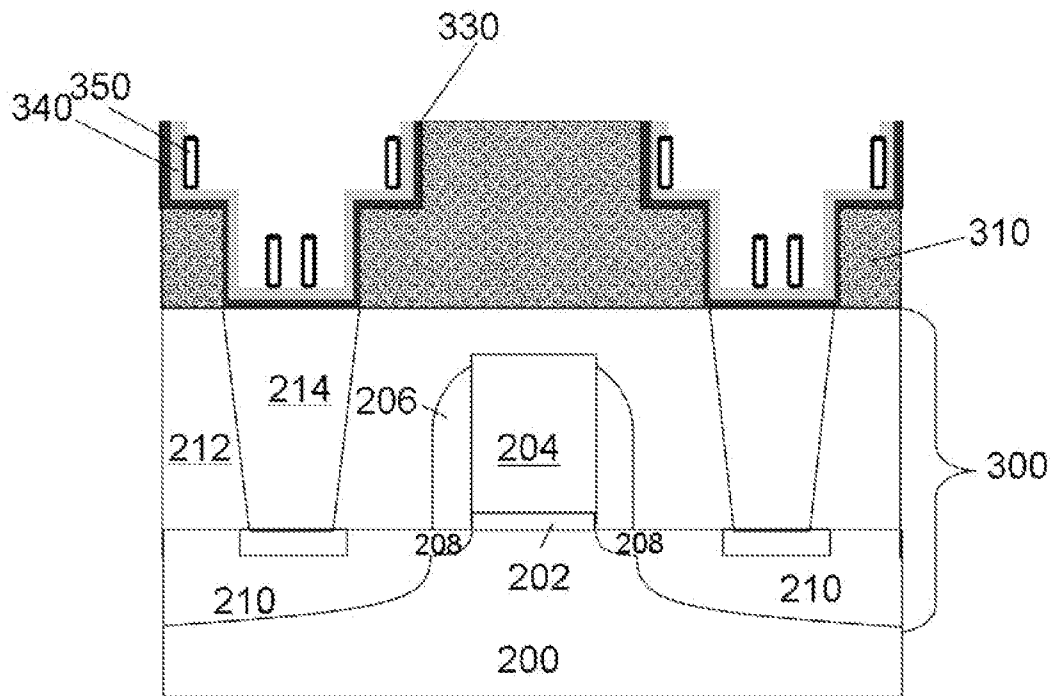


Fig. 7

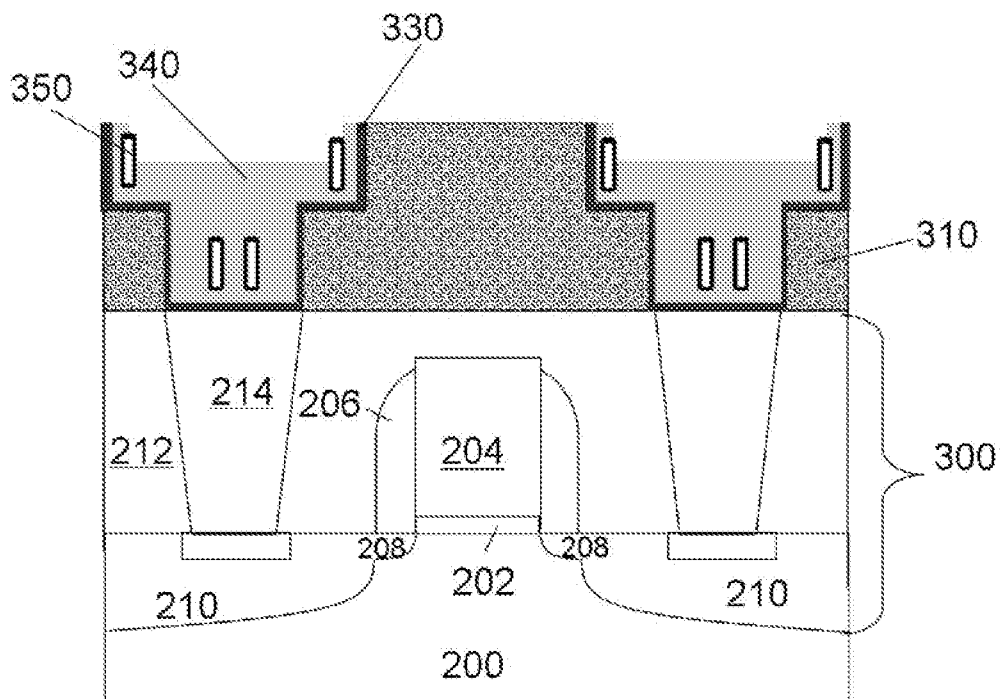


Fig. 8

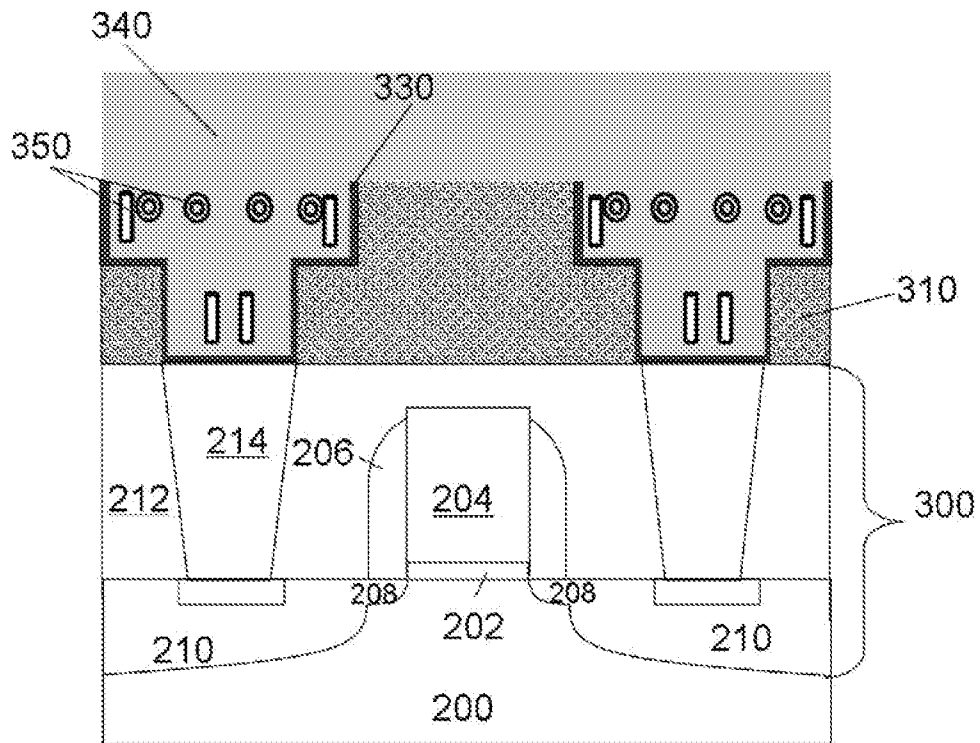


Fig. 9

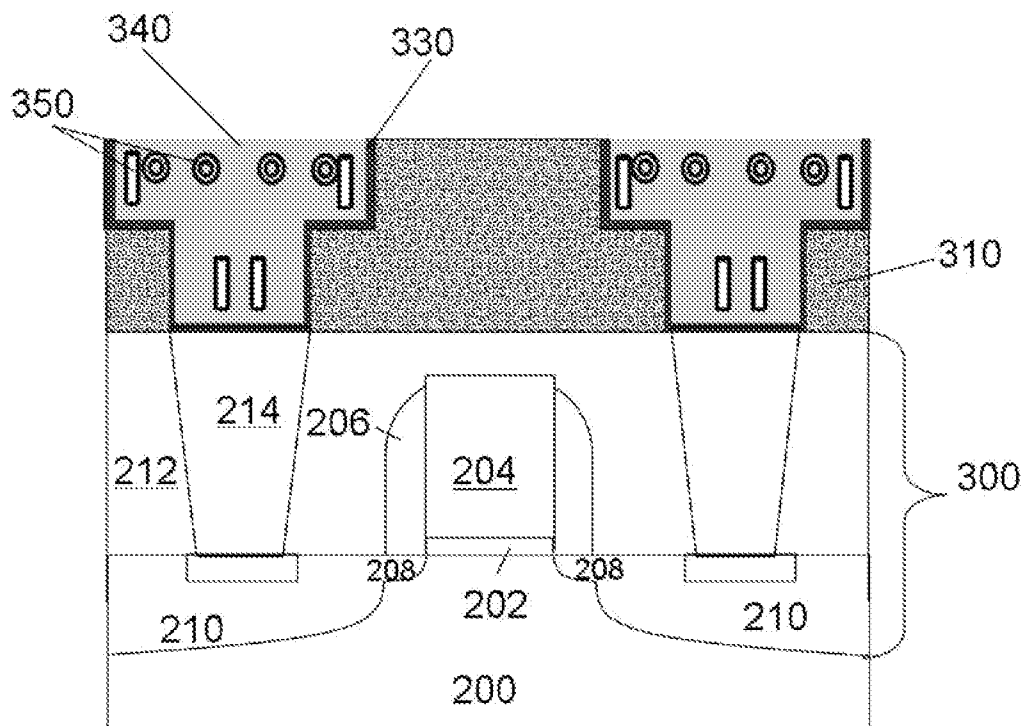


Fig. 10

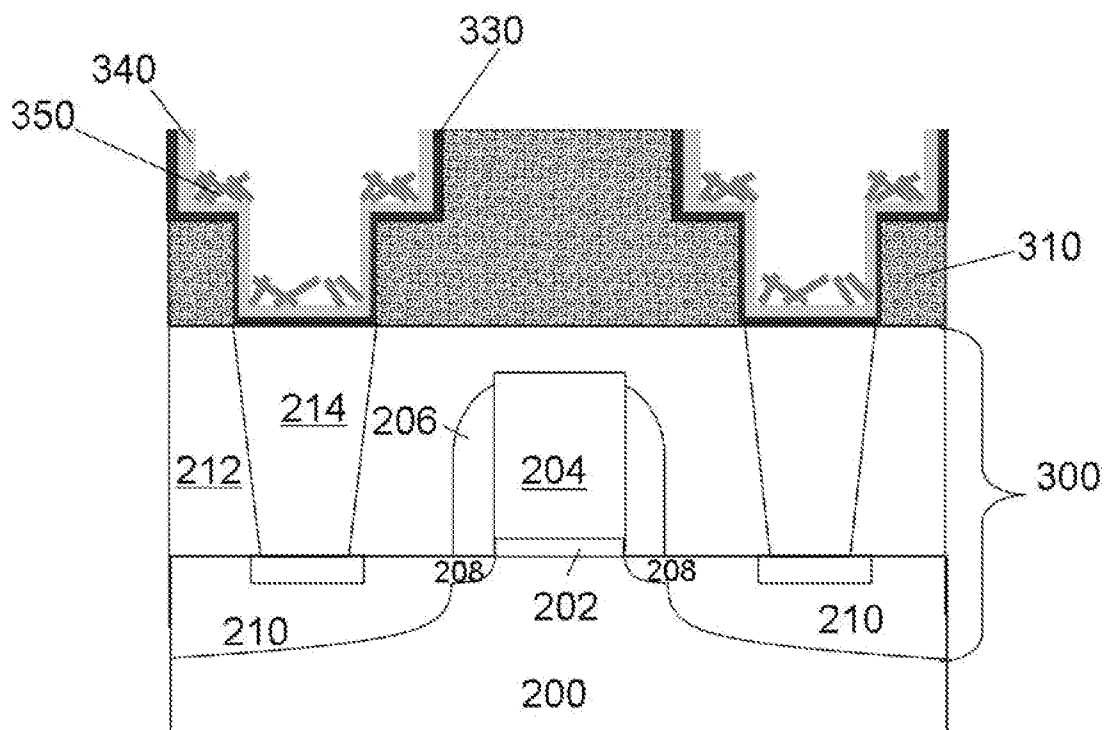


Fig. 11

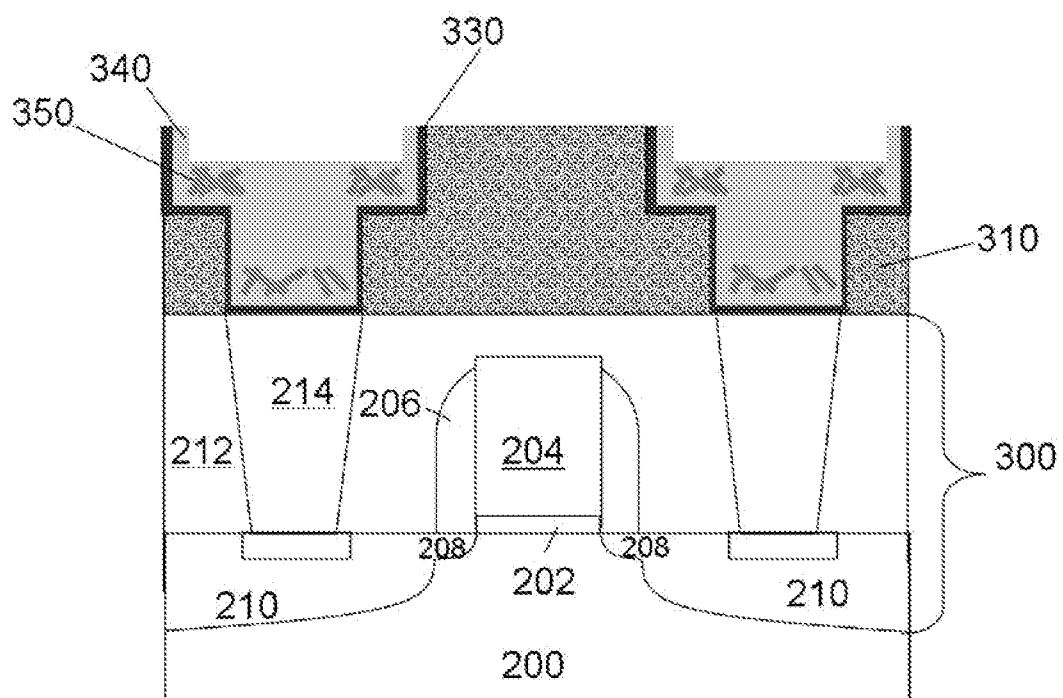


Fig. 12

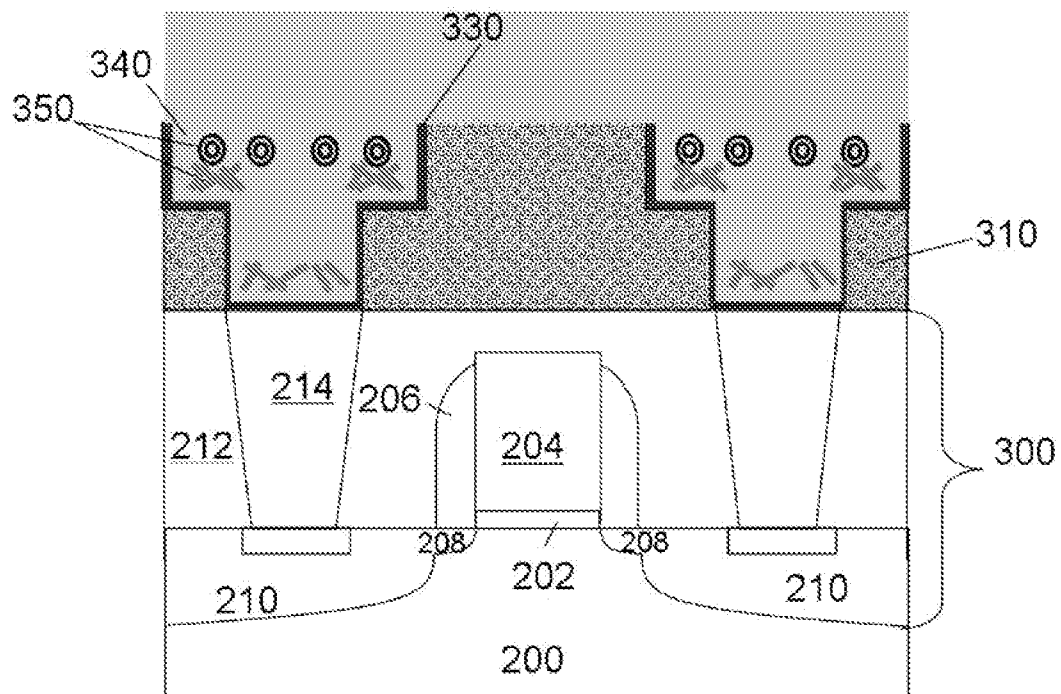


Fig. 13

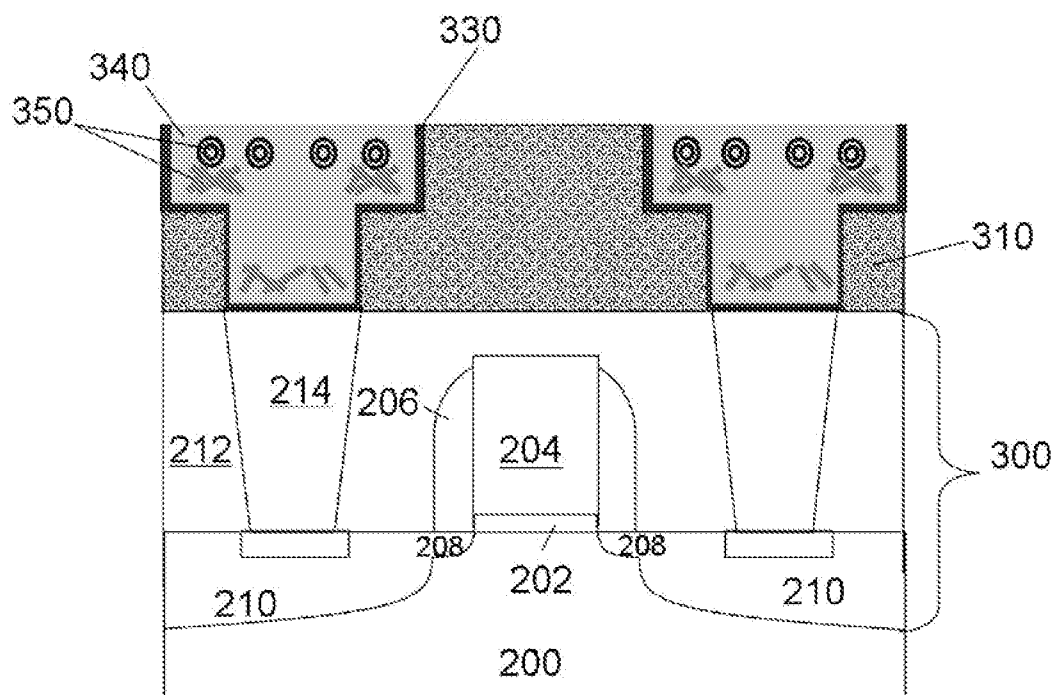


Fig. 14

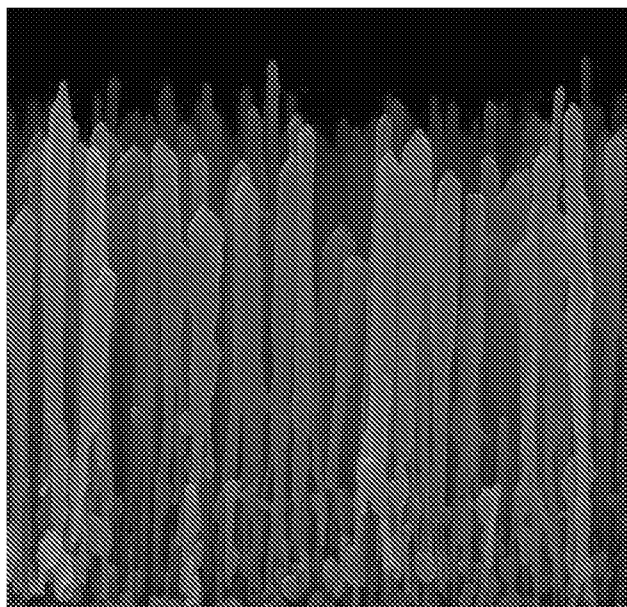


Fig. 15

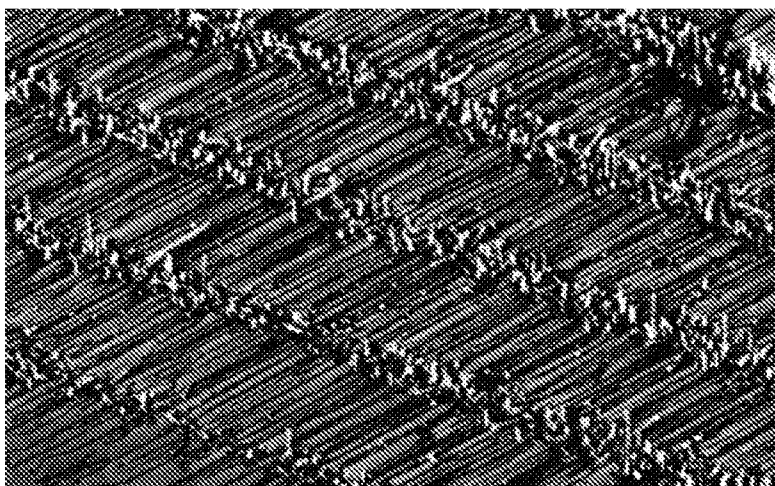


Fig. 16



Fig. 17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/071345

A. CLASSIFICATION OF SUBJECT MATTER

See extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI,EPDOC,CPRS,CNKI: nanotube nanowire conductive mobility trench groove

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN101211822A (DONGBU HITEK CO LTD) 02 Jul.2008 (02.07.2008) Pages 2-4 of description, figs.1-6	1-14
Y	CN101208793A (INTEL CORP) 25 Jun.2008 (25.06.2008) Pages 4-5 of description, figs.3A-3C,4A-4C	1-14
Y	CN101803014A (INTEL CORP) 11 Aug.2010 (11.08.2010) Claim 1, page 3 of description, fig.2a	1-14

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04 May 2011 (04.05.2011)	Date of mailing of the international search report 26 May 2011 (26.05.2011)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer ZHONG Yi Telephone No. (86-10)62411594

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/071345

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN1191621C (IBM CORP) 02 Mar.2005 (02.03.2005) Pages 8-9 of description, figs.1, 3A-3E	1-14
Y	US2010130005A1 (LEE et al.) 27 May 2010 (27.05.2010) Figs.6-7	1-14

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/071345

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN101211822A	02.07.2008	US2008157375A1	03.07.2008
		DE102007035897A1	10.07.2008
		JP2008166691A	17.07.2008
		KR20080060928A	02.07.2008
		KR100845715B1	10.07.2008
		KR20080061033A	02.07.2008
		KR100909530B1	27.07.2009
CN101208793A	25.06.2008	US2006281306A1	14.12.2006
		WO2006133318A1	14.12.2006
		GB2442634A	09.04.2008
		DE112006001397T5	08.05.2008
		KR20080009325A	28.01.2008
		JP2008544495T	04.12.2008
		TW200710258A	16.03.2007
CN101803014A	11.08.2010	US2009065932A1	12.03.2009
		WO2009035882A1	19.03.2009
		TW200926364A	16.06.2009
		KR20100050553A	13.05.2010
CN1191621C	02.03.2005	US7781260B2	24.08.2010
		WO0108213A1	01.02.2001
		US6342733B1	29.01.2002
		EP1210732A1	05.06.2002
		US2002098681A1	25.07.2002
		KR20020021394A	20.03.2002
		CN1364311A	14.08.2002
		TW483137A	11.04.2002
		JP2003505882T	12.02.2003
		US2005266673A1	01.12.2005
		KR100496711B	23.06.2005
		US7468320B2	23.12.2008

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/071345

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US2010130005A1	27.05.2010	US2009142924A1	04.06.2009
		JP2007063116A	15.03.2007
		CN1937172A	28.03.2007
		KR100663076B1	02.01.2007
		CN100433251C	12.11.2008
		JP4350732B2	21.10.2009
		US7744947B2	29.06.2010

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/071345

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/768 (2006.01) i

H01L23/522 (2006.01) i

H01L23/532 (2006.01) i

A. 主题的分类

见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CPRS, CNKI: 沟槽 纳米管 纳米线 导电 抗 迁移率 trench groove nanotube nanowire
conduct+ mobility resistance**C. 相关文件**

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN101211822A (东部高科股份有限公司) 02.7 月 2008 (02.07.2008) 说明书第 2-4 页, 附图 1-6	1-14
Y	CN101208793A (英特尔公司) 25.6 月 2008 (25.06.2008) 说明书第 4 页-第 5 页, 附图 3A-3C, 4A-4C	1-14
Y	CN101803014A (英特尔公司) 11.8 月 2010 (11.08.2010) 权利要求 1, 说明书第 3 页, 附图 2a	1-14
Y	CN1191621C (国际商业机器公司) 02.3 月 2005 (02.03.2005) 说明书第 8-9 页, 附图 1, 3A-3E	1-14
Y	US2010130005A1 (LEE 等) 27.5 月 2010 (27.05.2010) 附图 6-7	1-14



其余文件在 C 栏的续页中列出。



见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇
引用文件的公布日而引用的或者因其他特殊理由而引
用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了
理解发明之理论或原理的在后文件“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的
发明不是新颖的或不具有创造性“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件
结合并且这种结合对于本领域技术人员为显而易见时,
要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

04.5 月 2011 (04.05.2011)

国际检索报告邮寄日期

26.5 月 2011 (26.05.2011)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

钟翊

电话号码: (86-10) 62411594

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/071345

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN101211822A	02.07.2008	US2008157375A1	03.07.2008
		DE102007035897A1	10.07.2008
		JP2008166691A	17.07.2008
		KR20080060928A	02.07.2008
		KR100845715B1	10.07.2008
		KR20080061033A	02.07.2008
		KR100909530B1	27.07.2009
CN101208793A	25.06.2008	US2006281306A1	14.12.2006
		WO2006133318A1	14.12.2006
		GB2442634A	09.04.2008
		DE112006001397T5	08.05.2008
		KR20080009325A	28.01.2008
		JP2008544495T	04.12.2008
		TW200710258A	16.03.2007
CN101803014A	11.08.2010	US2009065932A1	12.03.2009
		WO2009035882A1	19.03.2009
		TW200926364A	16.06.2009
		KR20100050553A	13.05.2010
		US7781260B2	24.08.2010
		WO0108213A1	01.02.2001
		US6342733B1	29.01.2002
CN1191621C	02.03.2005	EP1210732A1	05.06.2002
		US2002098681A1	25.07.2002
		KR20020021394A	20.03.2002
		CN1364311A	14.08.2002
		TW483137A	11.04.2002
		JP2003505882T	12.02.2003
		US2005266673A1	01.12.2005
US2010130005A1	27.05.2010	KR100496711B	23.06.2005
		US7468320B2	23.12.2008
		US2009142924A1	04.06.2009
		JP2007063116A	15.03.2007
		CN1937172A	28.03.2007
		KR100663076B1	02.01.2007
		CN100433251C	12.11.2008
		JP4350732B2	21.10.2009
		US7744947B2	29.06.2010

A. 主题的分类

H01L21/768 (2006.01) i

H01L23/522 (2006.01) i

H01L23/532 (2006.01) i