

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H03M 1/12

[12] 发明专利申请公开说明书

[21] 申请号 01111823.7

[43] 公开日 2001 年 10 月 17 日

[11] 公开号 CN 1317880A

[22] 申请日 2001.3.13 [21] 申请号 01111823.7

[30] 优先权

[32] 2000.3.14 [33] US [31] 09/524,152

[71] 申请人 朗迅科技公司

地址 美国新泽西州

[72] 发明人 阿里尔德·T·科尔斯拉德

[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所

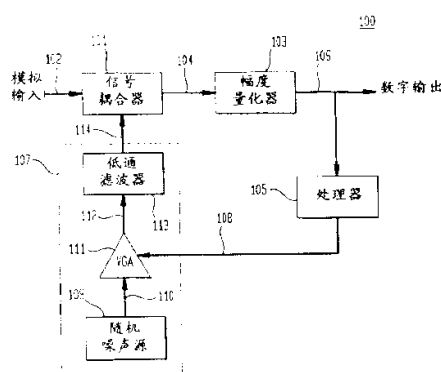
代理人 王茂华

权利要求书 3 页 说明书 6 页 附图页数 3 页

[54] 发明名称 用于模拟 - 数字变换的依赖于载波的抖动

[57] 摘要

一个模拟 - 数字转换器(ADC)包括一个抖动信号发生器,它被构造成在数字化(即量化)之前将一个模拟抖动信号附加到该 ADC 的模拟输入信号中。基于出现在将 ADC 设计为可工作于其中的带宽内的一个或多个载波功率电平,选择该抖动信号的幅度。将抖动信号附加到模拟域的输入信号中可以减小诸如由于 ADC 转换函数中的非线性所导致的变换尖峰这样的量化噪声。



ISSN 1008-4274

权 利 要 求 书

1. 一种集成电路，包含有用于将模拟输入信号转换为数字输出信号的模拟-数字转换器（ADC），该 ADC 包括：

（a）一个抖动信号发生器，它被构造为能产生一个模拟抖动信号；

（b）一个信号耦合器，被构造为能够将该模拟抖动信号附加到模拟输入信号中以产生一个抖动的模拟信号；

（c）一个幅度量化器，被构造为能将这个抖动模拟信号数字化从而产生数字输出信号；以及

（d）一个处理器，被构造为能分析该数字输出信号从而产生一个用于控制由抖动信号发生器所产生的抖动信号的幅度的控制信号，其中，该处理器在这个模拟输入信号中的一个或多个载波功率电平总瞬时检测值的基础上产生控制信号。

2. 根据权利要求 1 的集成电路，其中抖动信号发生器包括：

（1）一个随机噪声源，被构造来产生一个随机噪声信号；以及

（2）一个可变增益放大器（VGA），被构造为在来自处理器的控制信号的基础上放大来自随机噪声源的随机噪声信号从而产生一个模拟抖动信号。

3. 根据权利要求 2 的集成电路，其中，该抖动信号发生器进一步包括一个低通滤波器，该低通滤波器被构造为在信号耦合器中附加模拟输入信号之前将该模拟抖动信号滤波。

4. 根据权利要求 1 的集成电路，其中，该处理器表现出每个单独载波的瞬时功率电平特性，然后将这些单独载波的瞬时功率电平求和从而产生总的瞬时功率电平。

5. 根据权利要求 4 的集成电路，其中，处理器通过将在对应于各个载波的频率范围内的若干频率处的功率电平求和从而体现出单独载波的瞬时功率电平特性。

6. 根据权利要求 1 的集成电路，其中，处理器周期性地重复分析数字输出信号以修正控制信号。

7. 一种用于将模拟输入信号转换为数字输出信号的模拟-数字转换器 (ADC), 包括:

(a) 一个抖动信号发生器, 它被构造为能产生一个模拟抖动信号;
(b) 一个信号耦合器, 被构造为能够将该模拟抖动信号附加到模拟输入信号中以产生一个抖动的模拟信号;

(c) 一个幅度量化器, 被构造为能将这个抖动模拟信号数字化从而产生数字输出信号; 以及

(d) 一个处理器, 被构造为能分析该数字输出信号从而产生一个用于控制由抖动信号发生器所产生的模拟抖动信号幅度的控制信号, 其中, 该处理器在这个模拟输入信号中的一个或多个载波功率电平总瞬时检测值的基础上产生控制信号。

8. 根据权利要求 7 的模拟-数字转换器, 其中抖动信号发生器包括:

(1) 一个随机噪声源, 被构造为产生一个随机噪声信号; 以及

(2) 一个可变增益放大器 (VGA), 被构造为在来自处理器的控制信号的基础上放大来自随机噪声源的随机噪声信号从而产生一个模拟抖动信号。

9. 根据权利要求 8 的模拟-数字转换器, 其中, 该抖动信号发生器进一步包括一个低通滤波器, 该低通滤波器被构造为在信号耦合器中附加模拟输入信号之前将该模拟抖动信号滤波。

10. 根据权利要求 7 的模拟-数字转换器, 其中, 该处理器表现出每个单独载波的瞬时功率电平特性, 然后将这些单独载波的瞬时功率电平求和从而产生总的瞬时功率电平。

11. 根据权利要求 10 的模拟-数字转换器, 其中, 处理器通过将在对应于各个载波的频率范围内的若干频率处的功率电平求和从而体现出单独载波的瞬时功率电平特性。

12. 根据权利要求 7 的模拟-数字转换器, 其中, 处理器周期性地重复分析数字输出信号以修正控制信号。

13. 一种用于将模拟输入信号转换为数字输出信号的方法, 包括

步骤:

- (a) 产生一个模拟抖动信号;
- (b) 将该模拟抖动信号附加到模拟输入信号中以产生一个抖动的模拟信号;
- (c) 将这个抖动模拟信号数字化从而产生数字输出信号; 以及
- (d) 分析该数字输出信号从而产生一个用于控制抖动信号的幅度的控制信号, 其中, 该控制信号基于这个模拟输入信号中的一个或多个载波功率电平总瞬时检测值。

14. 根据权利要求 13 的方法, 其中步骤 (a) 包括步骤:

- (1) 产生一个随机噪声信号; 以及
- (2) 在控制信号的基础上放大该随机噪声信号从而产生模拟抖动信号。

15. 根据权利要求 14 的方法, 其中步骤 (a) 进一步包括在附加模拟输入信号之前将该模拟抖动信号进行低通滤波的步骤。

16. 根据权利要求 13 的方法, 其中步骤 (d) 包括体现每个单独载波的瞬时功率电平特性以及随后将这些单独载波的瞬时功率电平求和以产生总的瞬时功率电平的步骤。

17. 根据权利要求 16 的方法, 其中步骤 (d) 包括通过将在对应于各个载波的频率范围内的若干频率处的功率电平求和从而体现出单独载波的瞬时功率电平特性的步骤。

18. 根据权利要求 13 的方法, 其中周期性地重复步骤 (d) 以修正该控制信号。

说 明 书

用于模拟-数字变换的依赖于载波的抖动

本发明一般涉及模拟-数字转换器，并更特别地，涉及一种用于改进模拟-数字转换器精度的技术。

随着数字硬件逐渐变得更为快速、更复杂以及更加集成化，模拟信号的数字化处理变为一种逐步增加其吸引力的替换方法来代替模拟处理。并且一般而言，与模拟系统相比，数字系统其本质上更为灵活并且对时间和温度波动的敏感度较小。其结果，人们已经将较大努力投入到这种用于将模拟信号转换为能代表具有不断增加的精度、速度以及清晰度信号的数字信号的模拟-数字转换器（ADC）的开发中。

模拟-数字转换器包括幅度量化，其中，一个可以连续在一个有限幅度范围内变化的模拟输入信号被以相同的采样速率所采样从而将该模拟输入信号变换为具有有限数量的离散幅度。一个 ADC 输入信号的动态范围被分成具有特定数量的可能的离散幅度（即，量化电平），其中离散幅度电平的数量确定了该 ADC 的分辨率。例如，具有 2^m 量化电平的 ADC 能产生一个 m 位的数字输出信号，其中 m 的值确定了这个 ADC 的分辨率。

ADC 的另一个重要特性是其线性度（或精度），这个线性度是对于来自 ADC 转换函数的直线中的变化的测量，即，输入信号相对于相应输出信号的特性映射。ADC 转换函数中的非线性一般导致转换尖峰（spur），这是出现在具有与纯线性响应的偏离有关的不连续性的信号频域（例如，在快速傅立叶变换（FFT）分析中）中的虚构信号。用于增加 ADC 精度的现有大多数技术都依赖于模拟域方法来使由于内部和外部噪声源的出现而导致的误差为最小，并且使 ADC 中的模拟元件的精度、时间和温度稳定性最佳。

对于许多应用而言，诸如电信这样的应用，在没有输入信号的稳定状态情况中能具有低噪声，并且当包含一个或多个载波的输入信号

出现在 ADC 中时具有高的信噪比，这些都是非常重要的。因此，能提供一种能减小与 ADC 转换函数非线性有关的变换尖峰的改进的 ADC 将是非常有用的。

本发明涉及一种能增加 ADC 精度的技术。根据本发明的一些实施例，在进行幅度量化之前，将一个模拟抖动信号加到该模拟输入信号中。本发明中的这个抖动信号具有一个由处理器控制的可变幅度，该处理器能分析代表抖动输入信号的被量化数字从而确定用于这个被加到模拟输入信号中的抖动信号的一个合适幅度。该抖动信号的幅度是以出现在这个模拟输入信号中的一个或多个载波的功率电平为基础的。加入这个抖动信号减小了由 ADC 转换函数中的非线性所引起的所不希望的变换尖峰。

在一个实施例中，本发明是一个用于将一个模拟输入信号转换为一个数字输出信号的模拟-数字转换器（ADC），它包括（a）一个抖动信号发生器，它被构造为能产生一个模拟抖动信号；（b）一个信号耦合器，被构造为能够将该模拟抖动信号附加到模拟输入信号中以产生一个抖动的模拟信号；（c）一个幅度量化器，被构造为能将这个抖动模拟信号数字化从而产生数字输出信号；以及（d）一个处理器，被构造为能分析该数字输出信号从而产生一个用于控制由抖动信号发生器所产生的抖动信号的幅度，其中，该处理器在这个模拟输入信号中的一个或多个载波功率电平的总瞬时检测值的基础上产生控制信号。

在另一个实施例中，本发明是一种用于将一个模拟输入信号转换为一个数字输出信号的方法，它包括步骤：（a）产生一个模拟抖动信号；（b）将该模拟抖动信号附加到模拟输入信号中以产生一个抖动的模拟信号；（c）将这个抖动模拟信号数字化从而产生数字输出信号；以及（d）分析该数字输出信号从而产生一个用于控制抖动信号的幅度的控制信号，其中，该控制信号基于在这个模拟输入信号中的一个或多个载波功率电平的总瞬时检测值。

从随后详细的描述、后面所附的权利要求以及附图中，可以使本发明的其他方面、特征以及优点变得更为显著，其中：

图 1 是根据本发明一个实施例的模拟 - 数字转换器的框图,

图 2 示出了根据本发明的一个实施例通过图 1 中的处理器来实现的处理流程图, 该处理过程产生了用于控制抖动信号幅度的 VGA 控制信号; 以及

图 3A 和 3B 示范性地示出了显示本发明如何促使减小 ADC 转换函数中的非线性影响的检测结果。

参考图 1, 模拟 - 数字转换器(ADC)100 包括一个信号耦合器 101、一个幅度量化器 103、一个处理器 105、以及一个抖动信号发生器 107。一般地, ADC 100 将一个模拟输入信号 102 转换为一个数字输出信号 106。尤其是, 信号耦合器 101 将由抖动信号发生器 107 所产生的模拟抖动信号 114 附加到这个模拟输入信号 102 中。所得到的抖动的模拟信号 104 由幅度量化器 103 量化从而产生数字输出信号 106。处理器 105 分析这个数字输出信号 106 从而产生一个用于控制由抖动信号发生器 107 所产生的这个模拟抖动信号 114 的幅度的控制信号 108。附加这个抖动信号 114 的目的在于确保所得到的这个抖动模拟信号 104 是一个非相关信号从而使该数字输出信号 106 减小由于 ADC 转换函数中的非线性所导致的变换尖峰。

信号耦合器 101 可以是用于将该模拟抖动信号 114 附加到模拟输入信号 102 中的任何一种合适的元件, 诸如, 类似于电阻或 Wilkinson 功率分配器或定向或混合耦合器这样的无源器件, 或类似于双栅极 FET 或其它基于晶体管的加法器这样的有源器件。幅度量化器 103 可以是任何一种用于量化高频模拟信号的合适元件。该幅度量化器 103 的采样频率应该至少是 ADC 工作带宽高频限制的两倍。处理器 105 是任何一种合适的数字处理器, 诸如数字信号处理器 (DSP) 或可编程逻辑器件 (PLD)。在一个最佳实施例中, 将 ADC 100 实现为一种单独的集成电路, 尽管还可以是分离元件的实现方式。

如图 1 所示, 抖动信号发生器 107 包括随机噪声源 109、可变增益放大器 (VGA) 111、以及一个低通滤波器 113。随机噪声源 109 产生一个模拟随机噪声信号 110。根据该实现方式, 随机噪声源 109 可

以基于由一个或多个数字电路所控制的一个或多个伪随机噪声发生器来产生数字化噪声，或者可以基于一个诸如噪声二极管这样的模拟噪声源。在这两种情况的任一种中，VGA 111 放大来自随机噪声源 109 的模拟随机噪声信号 110 从而产生被放大的模拟噪声信号 112。通过来自处理器 105 的控制信号 108 来控制 VGA 111 的增益。

低通滤波器 113 将来自 VGA 111 的放大模拟噪声信号 112 滤波以产生将输入到信号耦合器 101 中的模拟抖动信号 114。根据这种实现方式，低通滤波器 113 最好能将该模拟抖动信号的频率限制为用于 ADC 100 带宽的奈奎斯特音调 (tone) 的一小部分。例如，当 ADC 100 被设计为工作于从大约 10-20MHZ 直到大约 500MHZ (或更高) 的范围内时，低通滤波器 113 限制该模拟抖动信号 114 的频率使其低于大约 1MHZ (即，ADC 工作带宽的低频限制的大约 1/20 到 1/10)。

处理器 105 处理数字输出信号 106 中的每个第 n 值从而确定并特性化出现在模拟输入信号 102 中的载波以便于产生 VGA 控制信号 108，其中 n 是一个正整数。抖动信号 114 的幅度最好对应于 ADC 工作带宽内出现的一个或多个载波功率电平的和。

图 2 示出了根据本发明的一个实施例通过图 1 中的处理器 105 来实现的处理流程图，该处理过程产生了用于控制 VGA 111 的控制信号 108。处理器 105 将数字输出信号 106 进行采样 (图 2 中的步骤 201) 并对采样的数字输出信号进行傅立叶分析 (例如，FFT) (步骤 203)。从 FFT 中所得到的低频部分 (bins) 对应于抖动信号 114，而高频 FFT 部分对应于输入信号 102。处理器 105 将保留在高频 FFT 部分中这些值的幅度中的显著较大的峰值作为输入信号 102 中的每个载波而将其识别出 (步骤 205)。该识别包括对相应于每个载波低频和高频限制的 FFT 部分的识别，例如，通过该部分幅度电平限制在一个特定幅度电平上或限制在该载波峰值幅度电平的百分比上。

处理器 105 使用 FFT 分析结果来计算输入信号 102 中被识别出的载波的总瞬时功率电平以及抖动信号 114 的总瞬时功率电平 (分别为步骤 207 和 209)。通过下列方程 (1) 给出输入信号 102 中的载波的

总瞬时载波功率电平 $S_T(t)$:

$$S_T(t) = \sum_{i=1}^N \int_{f_{low}}^{f_{high}} S_i(f) df \quad (1)$$

其中;

N 是识别出的不同的载波数 (即, 高频 FFT 部分中显著的较大峰值数);

f_{low} 是用于第 i 载波的低频限制;

f_{high} 是用于第 i 载波的高频限制; 以及

$S_i(f)$ 是频率 f 处的第 i 载波的幅度 (即, 相应 FFT 部分中值的大小)。

同样地, 由下列方程 (2) 给出抖动信号功率 D (t) 的总瞬时值:

$$D(t) = \int_0^{f_{LPF}} d(f) df \quad (2)$$

其中:

f_{LPF} 是低通滤波器 113 的截止频率; 以及

$d(f)$ 是频率 f 处的抖动信号 114 的幅度 (即, 相应 FFT 部分中的值的大小)。

处理器 105 产生用于控制信号 108 的一个值以便于设置 VGA 111 的增益从而可以例如均衡总瞬时抖动信号功率电平 D (t) 和总瞬时载波功率电平 $S_T(t)$ (步骤 211)。附加这种抖动信号 114 可以确保: 在输入端幅度均衡器 103 可以得到一个相当不相干的信号功率从而将可以减少由于 ADC 转换函数的非线性所引起的变换尖峰。通过在频率间隔处重复处理器 105 的操作过程, 可以将抖动信号 114 的幅度修正为能保持 ADC 数字输出信号 106 的品质。

图 3A 和 3B 示出了可示范的测试结果, 这些测试结果显示了本发明的抖动信号如何促使减小 ADC 转换函数中的非线性影响。图 3A 示出了由用于具有两个不同载波 (一个为大约 3MHZ 而另一个为大约 15MHZ) 并且没有附加任何抖动信号的一个模拟输入信号的 ADC 所产生的数字输出信号的 32k 快速傅立叶变换 (FFT) 分析。图 3B 示出了由用于相同模拟输入信号的 ADC 所产生的数字输出信号的 32k 快

速傅立叶变换 (FFT) 分析, 其中, 在量化过程之前, 附加根据本发明的抖动信号。如图所示, 抖动信号的附加消除了图 3A 中明显的变换尖峰, 如图 3B 所示, 这与改进的数字化输出频谱的品质相对应。

可以将本发明用于各种应用中, 包括用于具有一个或多个包含具有相关或不相关数据的 RF 载波的输入信号的 ADC 的各种应用, 诸如, TDMA、GSM、或 CDMA 应用。根据实现方式, 在这些应用中, 抖动信号可以具有与 RF 载波相比相对小的幅度。

可以理解的是, 上述描述是说明了本发明的最佳示范性实施例, 并且本发明不局限于所示的特定形式。在不脱离后面所附的权利要求所表达的本发明实质的情况下, 可以在最佳实施例的设计以及元件安排上进行各种其它替换、变型、改变以及删除。

说明书附图

图1

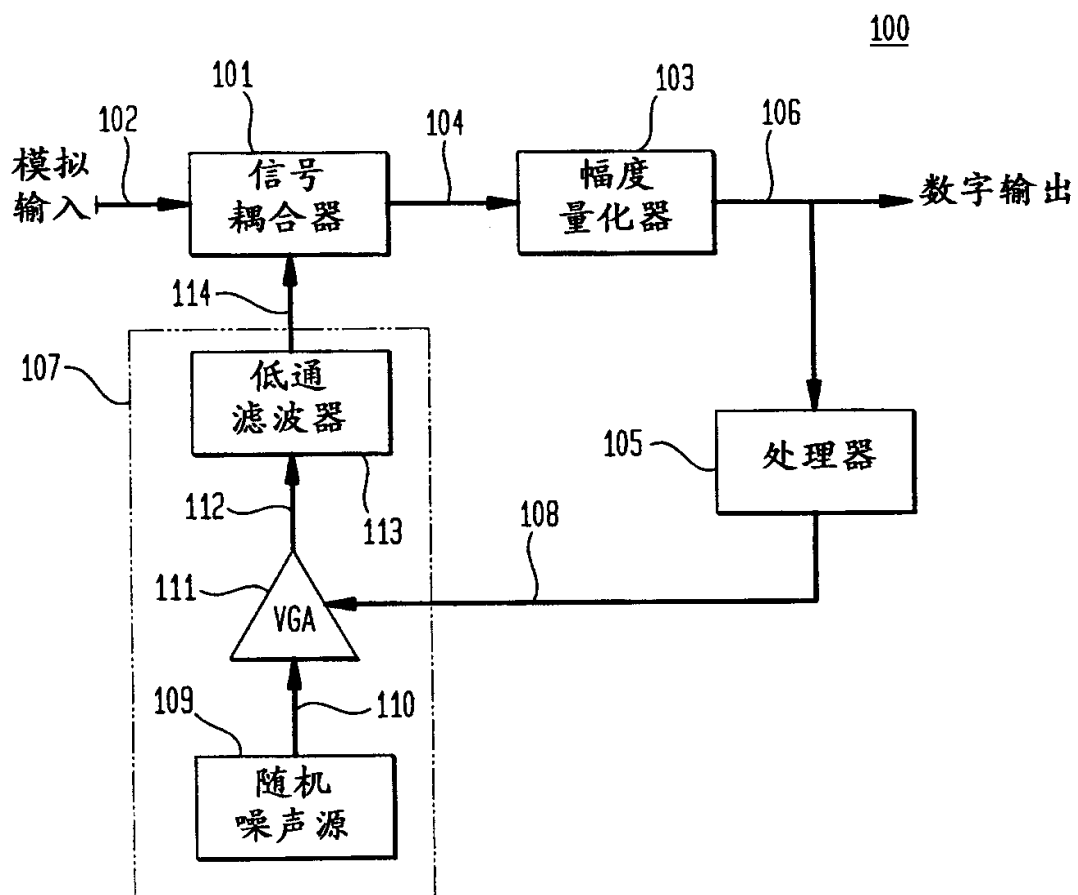


图 2

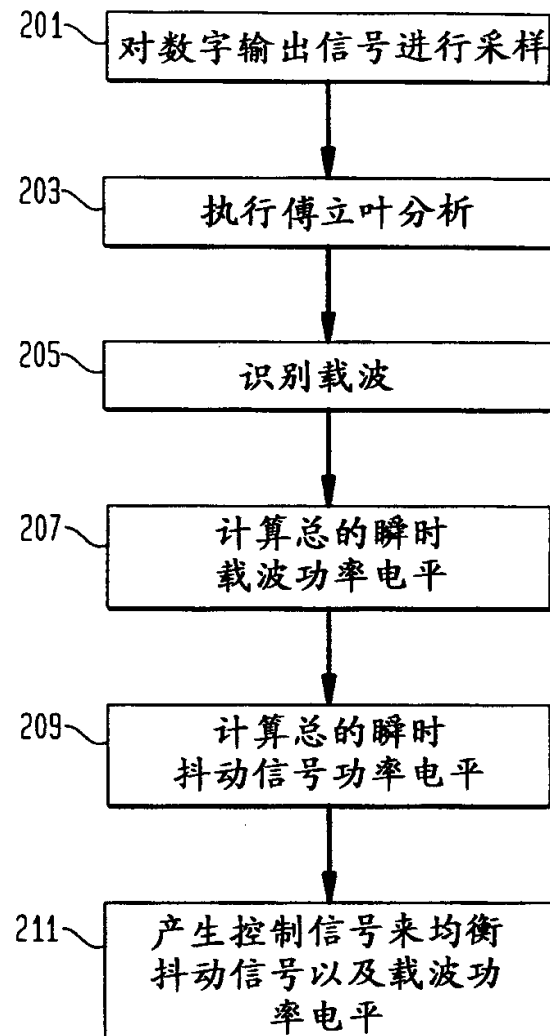


图 3A

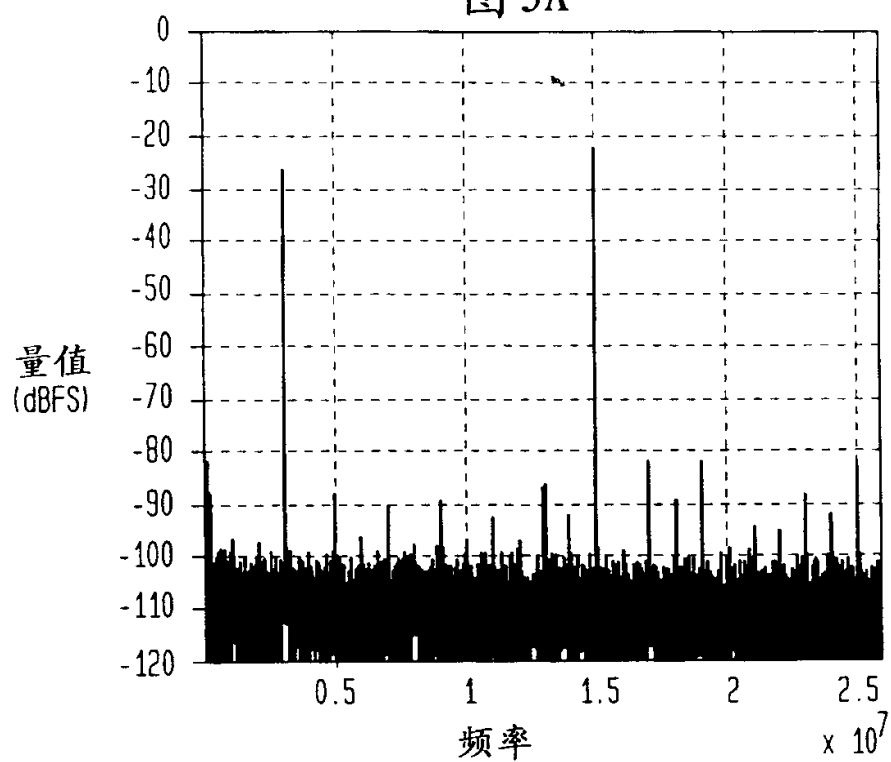


图 3B

