



(12) 发明专利

(10) 授权公告号 CN 102637407 B

(45) 授权公告日 2014. 11. 05

(21) 申请号 201210109159. 8

(22) 申请日 2006. 12. 01

(30) 优先权数据

2005-349165 2005. 12. 02 JP

(62) 分案原申请数据

200610163620. 2 2006. 12. 01

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 木村肇

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 王永刚

(51) Int. Cl.

G09G 3/32 (2006. 01)

H01L 27/32 (2006. 01)

(56) 对比文件

JP 2005202255 A, 2005. 07. 28, 说明书第

[0011] 段至第 [0014] 段、附图 3-5.

US 2005067970 A1, 2005. 03. 31,

JP 2003271095 A, 2003. 09. 25,

CN 1573886 A, 2005. 02. 02,

JP 2005189643 A, 2005. 07. 14,

审查员 顾洪

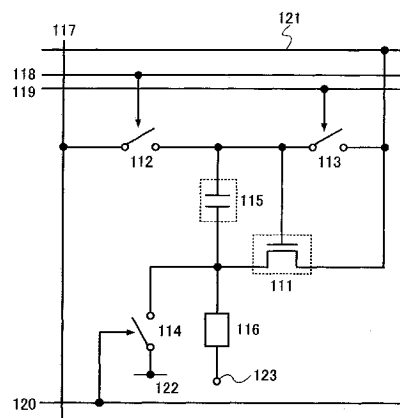
权利要求书2页 说明书40页 附图51页

(54) 发明名称

半导体器件、显示装置和电子装置

(57) 摘要

本公开涉及半导体器件、显示装置和电子装置。本发明提供了负载、控制供应给负载的电流值的晶体管、电容器、电源线和第一至第三开关。在由电容器保持晶体管的阈值电压后,输入根据视频信号的电势,并且保持阈值电压和所述电势的和。因此,可以抑制由于晶体管阈值电压的变化而引起的电流值的变化。因此,可以向诸如发光元件的负载供应所需的电流。另外,通过改变电源线的电势可以提供具有高占空率的显示装置。



1. 一种半导体器件,包括像素,所述像素包含第一晶体管、第二晶体管、第三晶体管、第四晶体管和开关,

其中所述第一晶体管的源电极和漏电极中的一个通过所述开关与像素电极电连接,所述第二晶体管的源电极和漏电极中的一个与所述第一晶体管的栅电极电连接,所述第三晶体管的源电极和漏电极中的一个与所述像素电极电连接,并且所述第四晶体管的源电极和漏电极中的一个与所述第一晶体管的栅电极电连接。

2. 根据权利要求 1 所述的半导体器件,

其中所述第一晶体管的源电极和漏电极中的另一个与电源线电连接。

3. 根据权利要求 2 所述的半导体器件,

其中所述第三晶体管的源电极和漏电极中的另一个与电势供应线电连接。

4. 根据权利要求 3 所述的半导体器件,

其中输入到所述电源线的电势具有两个值 $V1$ 和 $V2$,

$V1$ 是在 $V2$ 和输入到所述电势供应线的电势之间的电势,并且

$V1$ 和输入到所述电势供应线的电势之间的差大于所述第一晶体管的阈值电压的绝对值。

5. 根据权利要求 4 所述的半导体器件,

其中 $V1$ 是比输入到所述电势供应线的电势高的电势,并且

$V2$ 高于 $V1$ 。

6. 根据权利要求 4 所述的半导体器件,

其中 $V1$ 是比输入到所述电势供应线的电势低的电势,并且

$V2$ 小于 $V1$ 。

7. 根据权利要求 2 所述的半导体器件,

其中所述第二晶体管的源电极和漏电极中的另一个与所述电源线电连接。

8. 根据权利要求 1 所述的半导体器件,还包括电容器,

其中所述电容器的第一电极与所述第一晶体管的源电极和漏电极中的所述一个电连接,并且

所述电容器的第二电极与所述第一晶体管的栅电极电连接。

9. 根据权利要求 8 所述的半导体器件,

其中所述第一晶体管是 n -沟道晶体管。

10. 一种包含根据权利要求 1-9 中任一项所述的半导体器件的显示装置。

11. 一种在显示部分包含根据权利要求 10 所述的显示装置的电子装置。

12. 一种半导体器件,包括像素,所述像素包含第一晶体管、第二晶体管、第三晶体管和第四晶体管,

其中所述第一晶体管的源电极和漏电极中的一个与像素电极电连接,

所述第二晶体管的源电极和漏电极中的一个与所述第一晶体管的栅电极电连接,并且

所述第三晶体管的源电极和漏电极中的一个与所述像素电极电连接,并且

所述第四晶体管的源电极和漏电极中的一个与所述第一晶体管的栅电极电连接。

13. 根据权利要求 12 所述的半导体器件,

其中所述第四晶体管的源电极和漏电极中的另一个与信号线电连接。

14. 根据权利要求 12 所述的半导体器件，
其中所述第一晶体管的源电极和漏电极中的另一个与电源线电连接。
15. 根据权利要求 14 所述的半导体器件，
其中所述第三晶体管的源电极和漏电极中的另一个与电势供应线电连接。
16. 根据权利要求 15 所述的半导体器件，
其中输入到所述电源线的电势具有两个值 $V1$ 和 $V2$ ，
 $V1$ 是在 $V2$ 和输入到所述电势供应线的电势之间的电势，并且
 $V1$ 和输入到所述电势供应线的电势之间的差大于所述第一晶体管的阈值电压的绝对值。
17. 根据权利要求 16 所述的半导体器件，
其中 $V1$ 是比输入到所述电势供应线的电势高的电势，并且
 $V2$ 高于 $V1$ 。
18. 根据权利要求 16 所述的半导体器件，
其中 $V1$ 是比输入到所述电势供应线的电势低的电势，并且
 $V2$ 小于 $V1$ 。
19. 根据权利要求 14 所述的半导体器件，
其中所述第二晶体管的源电极和漏电极中的另一个与所述电源线电连接。
20. 根据权利要求 12 所述的半导体器件，还包括电容器，
其中所述电容器的第一电极与所述第一晶体管的源电极和漏电极中的所述一个电连接，并且
所述电容器的第二电极与所述第一晶体管的栅电极电连接。
21. 根据权利要求 20 所述的半导体器件，
其中所述第一晶体管是 n -沟道晶体管。
22. 一种包含根据权利要求 12-21 中任一项所述的半导体器件的显示装置。
23. 一种在显示部分包含根据权利要求 22 所述的显示装置的电子装置。

半导体器件、显示装置和电子装置

[0001] 本申请是申请日为 2006 年 12 月 1 日、申请号为 200610163620.2、发明名称为“半导体器件、显示装置和电子装置”的中国发明专利申请的分案申请。

技术领域

[0002] 本发明涉及用来通过晶体管控制向负载提供的电流的半导体器件,以及包括使用亮度根据信号改变的电流驱动显示元件形成的像素的显示装置,以及驱动像素的信号线驱动电路和扫描线驱动电路。本发明还涉及其驱动方法。此外,本发明涉及在显示部分具有显示装置的电子装置。

背景技术

[0003] 最近几年,在像素中使用诸如电致发光 (EL) 元件的发光元件的自发光显示装置,即所谓的发光元件引起注意。作为用于这种自发光显示装置的发光元件,有机发光二极管 (OLED) 和 EL 元件已经引起注意并且已经用于 EL 显示器等。因为这些发光元件自身发光,它们具有优于液晶显示器的优点,如更高的像素、不需要背光和更高的响应速度。注意许多发光元件的亮度由流向发光元件的电流值控制。

[0004] 另外,已经发展了每个像素配备控制发光元件发光的晶体管的有源矩阵显示装置。期望有源矩阵显示装置能进入实际使用,因为不仅它实现了无源矩阵显示装置难以实现的高的清晰度和大屏幕显示,而且它具有比无源矩阵显示装置更低的功耗。

[0005] 图 46 中显示了传统的有源矩阵显示装置的像素结构 (参考文献 1:日本出版的专利申请第 H8-234683 号)。图 46 中显示的像素包括薄膜晶体管 (TFTs) 11 和 12、电容器 13 和发光元件 14,并且与信号线 15 和扫描线 16 连接。注意 TFT 12 的源电极或者漏电极以及电容器 13 的任一个电极提供有电源电势 V_{dd} ,并且发光元件 14 的对电极提供有接地电势。

[0006] 此时,当将无定形硅用于控制供应给发光元件的电流值的 TFT12 的半导体层,即驱动 TFT 时,由于退化等引起阈值电压 (V_{th}) 的改变。在此情况下,尽管通过信号线 15 向不同的像素施用相同的电势,流向发光元件 14 的电流从像素到像素不同并且显示亮度在非像素之间变得不均匀。注意也存在于将多晶硅用于驱动 TFT 的半导体层的情况中,晶体管的特性退化或者发生其它变化。

[0007] 参考文献 2 中建议了使用图 47 的像素的操作方法来改善上述问题 (参考文献 2:日本出版的专利申请第 2004-295131 号)。图 47 中所示的像素包括晶体管 21、控制向发光元件 24 供应的电流值的驱动晶体管 22、电容器 23 和发光元件 24,并且所述像素与信号线 25 和扫描线 26 连接。注意驱动晶体管 22 是 NMOS 晶体管;驱动晶体管 22 的源电极或漏电极提供有接地电势;并且发光元件 24 的对电极提供有 V_{ca} 。

[0008] 图 48 中显示了表示该像素工作的时序图。在图 48 中,将一个帧周期分成初始化周期 31、阈值 (V_{th}) 写入周期 32、数据写入周期 33 和发光周期 34。注意一个帧周期对应于对显示一个屏幕图像的周期,并且将初始化周期、阈值 (V_{th}) 写入周期和数据写入周期统称为地址周期。

[0009] 首先,在阈值写入周期 32 中,将驱动晶体管 22 的阈值电压写入电容器中。此后,在数据写入周期 33 中,将表示像素亮度的数据电压 (Vdata) 写入电容器,并因此在电容器中累积 $V_{data}+V_{th}$ 。然后,在发光周期 34 中,开启驱动晶体管 22,从而发光元件 24 在通过改变 V_{ca} 而在由数据电压指定的亮度下发光。这种操作降低了由于驱动晶体管阈值电压波动引起的亮度变化。

[0010] 参考文献 3 还公开了与驱动 TFT 的数据电势和阈值电压的和对应的电压是栅-源电压并且甚至当改变 TFT 的阈值电压时流向 TFT 的电流也不会改变(参考文献 3: 日本出版的专利申请第 2004-280059 号)。

[0011] 在参考文献 2 和 3 描述的任一种操作方法中,通过在每个帧周期中改变电势 V_{ca} 几次来进行上述的初始化、阈值电压的写入和发光。在这些像素中,在像素区的上方完全形成供应 V_{ca} 的发光元件的一个电极,即对电极。因此,甚至如果有一个像素除了初始化和阈值电压的写入外还进行数据写入操作,发光元件不会发光。因此,如图 49 所示,降低了发光周期与一个帧周期的比率(即占空率)。

[0012] 低的占空率需要向发光元件或驱动晶体管供应高的电流值,这就导致供应给发光元件的电压和功耗的增加。另外,发光元件或驱动晶体管变得容易退化,因此获得与退化前相等的亮度需要更多的功率。

[0013] 此外,因为对电极与所有像素连接,所以发光元件起着大电容的元件的作用。因此,改变对电极的电势需要消耗更多功率。

发明内容

[0014] 鉴于上述问题,本发明的目的是提供一种消耗更低功率并具有高占空率的显示装置。本发明的另一个目的是获得亮度与数据电势指定偏差不大的像素结构、半导体器件和显示装置。

[0015] 注意本发明的范围不局限于具有发光元件的器件,并且本发明的目的是抑制由于晶体管阈值电压的变化而引起的电流值的变化。因此,提供由驱动晶体管控制的电流的目标单元不局限于发光元件。

[0016] 本发明的一方面提供了一种具有像素的半导体器件,其包括晶体管、第一开关和第二开关,其中晶体管的源电极或漏电极之一通过第一开关与晶体管的栅电极电连接,晶体管的源电极或漏电极的另一个与像素电极电连接,晶体管的源电极或漏电极的另一个与第二开关电连接,并且向晶体管的栅电极输入根据像素灰度级水平的信号。

[0017] 本发明的一方面提供了一种半导体器件,其包括存储电容器、晶体管、第一开关、第二开关和第三开关,其中晶体管的源电极或漏电极之一与第一导线电连接,晶体管的源电极或漏电极的另一个与像素电极电连接,晶体管的源电极或漏电极的另一个通过第三开关与第二导线电连接,晶体管的栅电极通过第一开关与第三导线电连接,晶体管的该栅电极通过第二开关与第一导线电连接,并且晶体管的源电极或漏电极的另一个通过存储电容器与栅电极电连接。

[0018] 本发明的一方面提供了一种半导体器件,其包括电容器、晶体管、第一开关、第二开关和第三开关,其中晶体管的源电极或漏电极之一与第一导线电连接,晶体管的源电极或漏电极的另一个与像素电极电连接,晶体管的源电极或漏电极的另一个通过第三开关与

第二导线电连接,晶体管的栅电极通过第一开关与第三导线电连接,晶体管的该栅电极通过第二开关与第一导线电连接,并且晶体管的源电极或漏电极的另一个通过电容器与栅电极电连接。

[0019] 本发明的一方面提供了一种半导体器件,其包括晶体管、电容器、第一开关、第二开关、第三开关和第四开关,其中晶体管的源电极或漏电极之一通过第四开关与第一导线电连接,晶体管的源电极或漏电极的另一个与像素电极电连接,晶体管的源电极或漏电极的另一个通过第三开关与第二导线电连接,晶体管的栅电极通过第一开关与第三导线电连接,晶体管的该栅电极通过第二开关与第一导线电连接,并且晶体管的源电极或漏电极的另一个通过电容器与栅电极电连接。

[0020] 本发明的一方面提供了一种半导体器件,其包括晶体管、电容器、第一开关、第二开关、第三开关和第四开关,其中晶体管的源电极或漏电极之一与第一导线电连接,晶体管的源电极或漏电极的另一个通过第四开关与像素电极电连接,晶体管的源电极或漏电极的另一个通过第四开关和第三开关与第二导线电连接,晶体管的栅电极通过第一开关与第三导线电连接,晶体管的该栅电极通过第二开关与第一导线电连接,并且晶体管的源电极或漏电极的另一个通过第四开关和电容器与栅电极电连接。

[0021] 第二导线可以与控制第三开关的导线相同。

[0022] 第二导线可以是控制前一行或后一行的第一至第三开关的任意扫描线。

[0023] 晶体管可以是 n- 沟道晶体管。另外,晶体管的半导体层可以由非晶半导体膜形成。此外,晶体管的半导体层可以由无定形硅形成。

[0024] 晶体管的半导体层可以由晶体半导体膜形成。

[0025] 在上面的发明中,输入到第一导线的电势可以具有两个值 V_1 和 V_2 ,当第一至第三开关处于关断状态时电势可以是 V_2 , V_1 可以是比输入到第二导线的电势高的电势, V_1 和 V_2 之间的差可以大于晶体管的阈值电压,并且 V_2 可以高于 V_1 。

[0026] 另外,晶体管可以是 p- 沟道晶体管。在此情况下,在上面的发明中,输入到第一导线的电势可以具有两个值 V_1 和 V_2 ,当第一至第三开关处于关断状态时电势可以是 V_2 , V_1 可以是比输入到第二导线的电势低的电势, V_1 和 V_2 之间的差可以大于晶体管阈值电压的绝对值,并且 V_2 可以低于 V_1 。

[0027] 本发明的一方面提供了一种半导体器件,其包括晶体管,其源电极或漏电极之一与第一导线电连接并且其源电极或漏电极的另一个第二导线电连接;保持晶体管栅-源电压的电容器;通过向晶体管的栅电极施加输入到第一导线的第一电势并且向晶体管的源电极施加输入到第二导线的第二电势而在存储电容器中保持第一电压的装置;将存储电容器的电压降低至第二电压的装置;通过向晶体管的栅电极施加作为第一电势和第三电压的之和的电势而在存储电容器中保持作为第二电压和第四电压的之和的第五电压的装置;以及通过向第一导线输入与第一电势不同的第三电势而向负载供应对晶体管设置的电流的装置。

[0028] 本发明的一方面提供了一种半导体器件,其包括晶体管,其源电极或漏电极之一与第一导线电连接并且其源电极或漏电极的另一个第二导线电连接;保持晶体管栅-源电压的电容器;通过向晶体管的栅电极施加输入到第一导线的第一电势并且向晶体管的源电极施加输入到第二导线的第二电势而在存储电容器中保持第一电压的装置;将存储电容器的电压释放降低至晶体管阈值电压的装置;通过向晶体管的栅电极施加作为第一电势和第

二电压的的和的电势而保持作为晶体管阈值电压和第三电压的的和的第四电压的装置 ;以及通过向第一导线输入与第一电势不同的第三电势而向负载供应对晶体管设置的电流的装置。

[0029] 晶体管可以是 n- 沟道晶体管。另外,晶体管的半导体层可以由非晶半导体膜形成。此外,晶体管的半导体层可以由无定形硅形成。

[0030] 替代地,晶体管的半导体层可以由晶体半导体膜形成。

[0031] 在上面的发明中,第一电势可以是高于第二电势的电势,第一电势和第二电势的差可以大于晶体管的阈值电压,并且第一电势可以低于第三电势。

[0032] 此外,晶体管可以是 p- 沟道晶体管。在此情况下,在本发明中,第一电势可以是低于第二电势的电势,第一电势和第二电势的差可以大于晶体管阈值电压的绝对值,并且第一电势可以高于第三电势。

[0033] 本发明的一方面提供一种包括上述半导体器件的显示装置。另外,本发明还提供了在显示部分具有所述显示装置电子装置。

[0034] 注意本说明书中描述的开关没有特别的限制并且只要它可以控制电流流动即可,可以是电开关或者机械开关。开关可以是晶体管、二极管或者它们组合的逻辑电路。在使用晶体管作为开关的情况中,晶体管仅作为开关操作。因此,晶体管的极性没有特别限制。但是,希望使用具有低关断电流极性(导电类型)的晶体管。作为具有低关断电流的晶体管,可以使用具有 LDD 区的晶体管、具有多栅极结构等的晶体管等。另外,当要作为开关操作的晶体管在其源电极电势接近低电势侧电源(如 V_{ss} 、GND 或 0V) 的状态下操作时,希望使用 n- 沟道晶体管,而晶体管在其源电极电势接近高电势侧电源(如 V_{dd}) 的状态下操作时,希望使用 p- 沟道晶体管。这是因为可以增加栅-源电压的绝对值,从而晶体管容易作为开关操作。注意开关可以是使用 n- 沟道晶体管和 p- 沟道晶体管两者的 CMOS 型。

[0035] 注意本发明中的术语“与..... 连接”和“与..... 电连接”是同义的。因此,可以插入其它元件、开关等。

[0036] 注意负载可以是任意的。例如,可以使用其对比度由电磁行为改变的显示介质,如液晶元件或电子墨水,以及发光元件,如 EL 元件(有机 EL 元件、无机 EL 元件或者包含有机材料和无机材料的 EL 元件)或者电子发射元件。注意可以给出场发射显示器(FED)、SED 平板显示器(SED:表面传导电子发射显示器)等作为使用电子发射元件的显示装置的实例。另外,可以给出电子纸作为使用电子墨水的显示装置的实例。

[0037] 在本发明中,对可应用的晶体管的类型没有限制,并且使用晶体半导体膜的薄膜晶体管(TFT)、使用以无定形硅膜或多晶硅膜为代表的非单晶半导体膜的薄膜晶体管、使用半导体衬底或 SOI 衬底形成的晶体管、MOS 晶体管、结晶体管或者双极晶体管、使用有机半导体或碳纳米管的晶体管,或者其它晶体管都可以使用。另外,对于布置晶体管的衬底的种类没有限制,并且晶体管可以位于单晶衬底、SOI 衬底、玻璃衬底、塑料衬底等上。

[0038] 注意如上所述,本发明的晶体管可以是任意类型的并且在任意类型衬底上方形成的。因此,所有电路都可以在玻璃衬底、塑料衬底、单晶衬底、SOI 衬底或者任意其它类型衬底上方形成。替代地,一部分电路可以在一种衬底上方形成,并且另一部分电路可以在另一种衬底上方形成。换句话说,所有电路不一定在相同的衬底上形成。例如,可以在使用 TFTs 的玻璃衬底上方形成一部分电路,可以在单晶衬底上方形成另一部分作为 IC 芯片的电路,并且 IC 芯片可以通过 COG(玻璃上芯片)连接到玻璃衬底上。替代地,IC 芯片可以通过

TAB(带式自动结合)或者使用印刷线路板连接到玻璃衬底上。

[0039] 在本说明书中,一个像素意指一个彩色元件。因此,在包括R(红色)、G(绿色)和B(蓝色)彩色元件的全色显示装置的情况中,一个像素意指R、G和B彩色元件中的任意一种。

[0040] 注意本说明书中的术语“排列成矩阵的像素”包括当用三种彩色元件(如RGB)实施全色显示时,构成最小图像单元的三种彩色元件的像素以所谓的 Δ 图案排列的情况,以及像素以通过组合垂直带和水平带形成的网格图案排列的情况。另外,像素的尺寸从彩色元件到彩色元件可能不同。

[0041] 注意本说明书中的术语“半导体器件”意指包括包括半导体元件(如晶体管或二极管)的电路的器件。另外,术语“显示装置”不仅包括显示板的主体,其中在衬底上方形成了包括负载和用于驱动像素的外围驱动电路的许多像素,而且包括具有柔性印刷电路(FPC)或印刷线路板(PWB)的显示板。

[0042] 根据本发明,可以抑制由于晶体管阈值变化引起的电流值的变化。因此,可以向如发光元件的负载供应所需的电流。特别是当使用发光元件作为负载时,可以提供亮度不太变化并且占空率高的显示装置。

附图说明

[0043] 图1是说明在实施方案1中说明的像素结构的图。

[0044] 图2是解释图1中所示像素的操作的时序图。

[0045] 图3A-3D是说明图1中所示像素的操作的图。

[0046] 图4是说明在实施方案1中说明的像素结构的图。

[0047] 图5是根据沟道长度调制的电压-电流特性的模型图。

[0048] 图6是说明实施方案1中说明的显示装置的图。

[0049] 图7是说明在实施方案3中说明的像素结构的图。

[0050] 图8是说明在实施方案3中说明的像素结构的图。

[0051] 图9是说明在实施方案3中说明的像素结构的图。

[0052] 图10是说明在实施方案4中说明的像素结构的图。

[0053] 图11是说明在实施方案4中说明的像素结构的图。

[0054] 图12是说明在实施方案5中说明的像素结构的图。

[0055] 图13是解释图12中所示像素的操作的时序图。

[0056] 图14是说明在实施方案7中说明的像素结构的图。

[0057] 图15是解释图14中所示像素的操作的时序图。

[0058] 图16A-16D是说明图14中所示像素的操作的图。

[0059] 图17是在实施方案8中说明的像素的部分截面图。

[0060] 图18A和18B是说明实施方案8中所示的发光元件的图。

[0061] 图19A-19C是说明实施方案8中说明的提取方向的图。

[0062] 图20A和20B是在实施方案8中说明的像素的部分截面图。

[0063] 图21A和21B是在实施方案8中说明的像素的部分截面图。

[0064] 图22A和22B是在实施方案8中说明的像素的部分截面图。

- [0065] 图 23 是在实施方案 8 中说明的像素的部分截面图。
- [0066] 图 24 是在实施方案 8 中说明的像素的部分截面图。
- [0067] 图 25A 和 25B 是说明实施方案 9 中说明的显示装置的图。
- [0068] 图 26A 和 26B 是说明实施方案 9 中说明的显示装置的图。
- [0069] 图 27A 和 27B 是说明实施方案 9 中说明的显示装置的图。
- [0070] 图 28 是在实施方案 9 中说明的像素的部分截面图。
- [0071] 图 29 是说明在实施方案 6 中说明的像素结构的图。
- [0072] 图 30 是说明在实施方案 6 中说明的像素结构的图。
- [0073] 图 31 是说明在实施方案 6 中说明的像素结构的图。
- [0074] 图 32 是说明在实施方案 7 中说明的像素结构的图。
- [0075] 图 33A-33H 是说明可以应用本发明的电子装置的图。
- [0076] 图 34 是说明蜂窝电话结构实例的图。
- [0077] 图 35 是说明 EL 模块实例的图。
- [0078] 图 36 是说明 EL 电视接收机主要元件的方框图。
- [0079] 图 37 是说明在实施方案 6 中说明的像素结构的图。
- [0080] 图 38 是图 4 中所示像素的俯视图。
- [0081] 图 39A 和 39B 是说明实施方案 2 中说明的像素结构的图。
- [0082] 图 40 是说明实施方案 1 中说明的显示装置的写入操作的图。
- [0083] 图 41 是说明在实施方案 5 中说明的像素结构的图。
- [0084] 图 42 是说明组合了数字灰度级方法和时间灰度级方法的驱动方法的图。
- [0085] 图 43 是说明在实施方案 6 中说明的像素结构的图。
- [0086] 图 44 是说明在实施方案 6 中说明的像素结构的图。
- [0087] 图 45 是说明在实施方案 1 中说明的像素结构的图。
- [0088] 图 46 是说明传统技术的像素结构的图。
- [0089] 图 47 是说明传统技术的像素结构的图。
- [0090] 图 48 是操作在背景技术中说明的像素的时序图。
- [0091] 图 49 是说明当使用传统技术时发光周期与一个帧周期的比率的图。

具体实施方式

[0092] 下文将解释本发明的实施方式。注意本领域技术人员容易理解本发明可以以许多不同的实施方式体现，并且可以对本发明的实施方式和细节进行各种改变而不会背离本发明的精神和范围。因此，本发明没有解释为局限于实施方式的说明。注意在下面要说明的本发明的结构中使用相同的附图标记来表示不同附图中的相同元件。

[0093] (实施方式 1)

[0094] 参考图 1 解释本发明的像素的基本结构。图 1 中所示的像素包括晶体管 111、第一开关 112、第二开关 113、第三开关 114、电容器 115 和发光元件 116。注意像素与信号线 117、第一扫描线 118、第二扫描线 119、第三扫描线 120、电源线 121 和电势供应线 122 连接。在本实施方式中，晶体管 111 是 n- 沟道晶体管并且当其栅 - 源电压 (V_{gs}) 超过阈值电压 (V_{th}) 时开启。另外，发光元件 116 的像素电极是阳极并且对电极 123 是阴极。注意将晶体

管的栅-源电压称为 V_{gs} ;漏-源电压为 V_{ds} ;阈值电压为 V_{th} ;电容器中累积的电压为 V_{cs} ;并且也将电源线 121、电势供应线 122 和信号线 117 分别称为第一导线、第二导线和第三导线。

[0095] 晶体管 111 的第一电极(源电极或漏电极之一)与发光元件 116 的像素电极连接;其第二电极(源电极或漏电极的另一个)与电源线 121 连接;并且其栅电极通过第二开关 113 与电源线 121 连接。另外,晶体管 111 的栅电极也通过第一开关 112 与信号线 117 连接,并且其第一电极通过第三开关 114 与电势供应线 122 连接。

[0096] 此外,在晶体管 111 的栅电极和第一电极之间连接电容器 115。换句话说,电容器 115 的第一电极与晶体管 111 的栅电极连接,并且电容器 115 的第二电极与晶体管 111 的第一电极连接。可以通过在导线、半导体层和电极之间夹入绝缘膜来形成电容器 115,或者通过使用晶体管 111 的栅电容可以省略电容器。将这种保持电压的装置称作存储电容器。

[0097] 注意通过分别向第一扫描线 118、第二扫描线 119 和第三扫描线 120 输入信号来控制第一开关 112、第二开关 113 和第三开关 114 的开启和关断。

[0098] 向信号线 117 输入根据像素灰度级水平的信号,其与视频信号,即根据亮度数据的电势对应。

[0099] 接着,参考图 2 和图 3A-3D 中的时序图解释图 1 中所示的像素的操作。注意在图 2 中将与显示一个屏幕图像的周期对应的一个帧周期分成初始化周期、阈值写入周期、数据写入周期和发光周期。将初始化周期、阈值写入周期和数据写入周期统称为地址周期。一个帧周期的长度没有特别限制,但是优选为 1/60 秒或更短,从而图像观察者不会感觉到闪烁。

[0100] 注意向发光元件 116 的对电极 123 输入电势 V_1 并且向电势供应线 122 输入电势 $V_1 - V_{th} - \alpha$ (α :任意的正数)。另外,向电源线 121 中,在地址周期输入电势 V_1 并且在发光周期中输入电势 V_2 。注意 $V_2 > V_1$ 。

[0101] 此处,为了解释操作,在地址周期中发光元件 116 的对电极 123 的电势等于电源线 121 的电势。但是,当将发光元件 116 发光所需的最小电势差称作 V_{EL} 时,只要对电极 123 的电势高于电势 $V_1 - V_{th} - \alpha - V_{EL}$ 就是可接受的。另外,只要发光周期中电源线 121 的电势 V_2 高于对电极 123 的电势和发光元件 116 发光所需的最小电势差 (V_{EL}) 的和就是可接受的。但是,因为此处为了解释的目的,对电极 123 的电势是 V_1 ,所以只要 V_2 高于 $V_1 + V_{EL}$ 就是可接受的。

[0102] 首先,在如图 2 和图 3A 中所示的初始化周期中关断第一开关 112 并且开启第二开关 113 和第三开关 114。此时,晶体管 111 的第一电极用作源电极并且其电势等于电势供应线 122 的电势, $V_1 - V_{th} - \alpha$ 。另一方面,晶体管 111 栅电极的电势是 V_1 。因此,晶体管 111 的栅-源电压 V_{gs} 是 $V_{th} + \alpha$,并因此晶体管 111 开启。然后,由在晶体管 111 的栅电极和第一电极之间提供的电容器 115 保持 $V_{th} + \alpha$ 。换句话说,只要电势供应线 122 具有开启晶体管 111 的电势并且第三开关 114 用来选择是否向第一电极供应该电势以开启晶体管 111 就是可接受的。

[0103] 接着,在如图 2 和图 3B 所示的阈值写入周期中关断第三开关 114。因此,晶体管 111 的第一电极,即源电极的电势逐渐上升并且当其达到 $V_1 - V_{th}$ 时,换句话说当晶体管 111 的栅-源电压 V_{gs} 达到阈值电压 (V_{th}) 时,关断晶体管 111。因此,由电容器 115 保持的电

压是 V_{th} 。

[0104] 在如图 2 的 (C) 和图 3C 中所示的后续数据写入周期中, 开启第一开关 112 并且在关断第二晶体管 113 后从信号线 117 输入根据亮度数据的电势 ($V_1 + V_{data}$)。此时, 由电容器 115 保持的电压 V_{cs} 可以由公式 (1) 表示, 其中将电容器 115 和发光元件 116 的电容分别称为 C_1 和 C_2 。

$$[0105] \quad V_{cs} = V_{th} + V_{data} \times \frac{C_2}{C_1 + C_2} \quad \dots\dots\dots(1)$$

[0106] 注意因为发光元件 116 比电容器 115 更薄并具有更大的电极面积, 所以 $C_2 \gg C_1$ 。因此, 从 $C_2 / (C_1 + C_2) \approx 1$, 由电容器 115 保持的电压 V_{cs} 由公式 (2) 表示, 并且晶体管 111 开启。注意当输入电势 $V_{data} \leq 0$, 晶体管 111 可能关断, 从而发光元件 116 不发光。

$$[0107] \quad V_{cs} = V_{th} + V_{data} \dots\dots\dots(2)$$

[0108] 接下来, 在图 2 中的 (D) 和图 3D 中所示的发光周期中, 关断第一开关 112 并且将电源线 121 的电势设置为 V_2 。此时, 晶体管 111 的栅-源电压 V_{gs} 等于 $V_{th} + V_{data}$, 并且根据该 V_{gs} 的电流流向晶体管 111 和发光元件 116, 从而发光元件 116 发光。

[0109] 注意当晶体管 111 在饱和区工作时流向发光元件的电流 I 由公式 (3) 表示。

$$[0110] \quad I = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (V_{gs} - V_{th})^2$$

$$[0111] \quad = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (V_{th} + V_{data} - V_{th})^2$$

$$[0112] \quad = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (V_{data})^2 \quad \dots\dots\dots(3)$$

[0113] 当晶体管 111 在线性区工作时流向发光元件的电流 I 由公式 (4) 表示。

$$[0114] \quad I = \left(\frac{W}{L} \right) \mu C_{ox} [(V_{gs} - V_{th})V_{ds} - \frac{1}{2}V_{ds}^2]$$

$$[0115] \quad = \left(\frac{W}{L} \right) \mu C_{ox} [(V_{th} + V_{data} - V_{th})V_{ds} - \frac{1}{2}V_{ds}^2]$$

$$[0116] \quad = \left(\frac{W}{L} \right) \mu C_{ox} [(V_{data})V_{ds} - \frac{1}{2}V_{ds}^2] \quad \dots\dots\dots(4)$$

[0117] 此处, W 代表晶体管 111 的沟道宽度; L , 沟道长度; μ , 迁移率; 并且 C_{ox} , 存储电容。

[0118] 根据公式 (3) 和 (4), 无论晶体管 111 的工作区是饱和区还是线性区, 流向发光元件 116 的电流都不取决于晶体管 111 的阈值电压 (V_{th})。因此, 可以抑制由晶体管 111 阈值电压的变化而引起的电流变化并且可以向发光元件 116 供应根据亮度数据的电流值。

[0119] 因此, 可以抑制由晶体管 111 阈值电压的变化而引起的亮度变化。另外, 因为用固定在恒电势下的对电极进行工作, 所以可以降低功耗。

[0120] 此外, 当晶体管 111 在饱和区中工作时, 还可以抑制亮度因发光元件 116 的退化而变化。当发光元件 116 退化时, 发光元件 116 的 V_{EL} 增加并且第一电极, 即晶体管 111 的源电极的电势上升。此时, 晶体管 111 的源电极与电容器 115 的第二电极连接; 晶体管 111 的栅电极与电容器 115 的第一电极连接; 并且栅电极侧处于浮置状态。因此, 根据源电势的上

升,晶体管 111 的栅电势也增加与源电势的上升相同的量。因此,晶体管 111 的 V_{gs} 不会改变。因此,即使发光元件退化也不会影响流向晶体管 111 和发光元件 116 的电流。注意在公式 (3) 中还发现流向发光元件的电流 I 不取决于源电势和漏电势。

[0121] 因此,当晶体管 111 在饱和区中工作时,可以抑制晶体管 111 阈值电压的变化和由于发光元件 116 的退化引起的流向晶体管 111 的电流变化

[0122] 注意在晶体管 111 在饱和区中工作的情况中,因为沟道 L 是更短的,所以当雪崩击穿显著增加了漏电压时趋向于流动更大量的电流。

[0123] 当漏电极增加超过夹断电压 (pinch off voltage) 时,夹断点向源侧移动并且降低了实质上用作沟道的有效沟道长度。这就增加了电流值。将这种现象称作沟道长度调制。注意夹断点是沟道消失并且栅极以下的沟道厚度为 0 的边界部分,并且夹断电压指当夹断点处于漏极边缘处时的电压。当沟道长度 L 是更短的时,这种现象更容易发生。例如,在图 5 中显示了根据沟道长度调制的电压 - 电流特性的模型图。注意图 5 中晶体管的沟道长度 $L(a)$ 、 (b) 、 (c) 满足 $(a) > (b) > (c)$ 。

[0124] 因此,在晶体管 111 在饱和区中工作的情况中,考虑如果相对于漏 - 源电压 V_{ds} 电流 I 恒定时,如上所述可以降低发光元件 116 退化的影响,相对于漏 - 源电压 V_{ds} 的电流 I 优选尽可能是恒定的。因此,晶体管 111 的沟道长度 L 优选是更长的。例如,晶体管的沟道长度 L 优选大于沟道宽度 W 。另外,沟道长度 L 优选为 $10\mu m$ - $50\mu m$,包括边界值,并且更优选为 $15\mu m$ - $40\mu m$,包括边界值。但是,沟道长度 L 和沟道宽度 W 不局限于此。

[0125] 另外,因为在初始化周期中向发光元件 116 施加反向偏置电压,所以可以使发光元件中的短路部分绝缘并且可以抑制发光元件的退化。因此,可以延长发光元件的寿命。

[0126] 注意因为可以抑制由晶体管阈值电压的变化引起的电流值的变化,所以由晶体管控制的电流的供应目标单元没有特别限制。因此,可以使用 EL 元件 (有机 EL 元件、无机 EL 元件、或者包含有机材料和无机材料的 EL 元件)、电子发射元件、液晶元件、电子墨水等作为图 1 中所示的发光元件 116。

[0127] 另外,只要晶体管 111 用来控制供应给发光元件 116 的电流值就是可接受的,并且晶体管的种类没有特别限制。因此,使用晶体半导体膜的薄膜晶体管 (TFT)、使用以无定形硅膜或多晶硅膜为代表的非单晶半导体膜的薄膜晶体管、使用半导体衬底或 SOI 衬底形成的晶体管、MOS 晶体管、结晶体管、双极晶体管、使用有机半导体或碳纳米管的晶体管,或者其它晶体管都可以使用。

[0128] 第一开关 112 选择向电容器输入根据像素灰度级水平的信号的定时并且控制供应给晶体管 111 栅电极的信号。第二开关 113 选择向晶体管 111 栅电极供应预定的电势的定时并且控制是否向晶体管 111 栅电极供应预定的电势。第三开关 114 选择供应用来初始化写入电容器 115 中的电势的预定电势的定时并且降低晶体管 111 第一电极的电势。因此,只要第一开关 112、第二开关 113 和第三开关 114 具有上面的功能,对它们没有特别的限制。例如,每个开关都可以是晶体管、二极管、或者作为其组合的逻辑电路。注意如果可以在上面的定时向像素施加信号或电势,第一至第三开关不是必需的。例如,当可以向晶体管 111 的栅电极输入根据像素灰度级水平的信号时,如图 45 中所示不必提供第一开关 112。图 45 中所示的像素包括晶体管 111、第二开关 113、第三开关 114 和像素电极 4540。晶体管 111 的第一电极 (源电极或者漏电极之一) 与像素电极 4540 和第三开关 114 连接,并且晶体管

111 的栅电极通过第二开关 113 与晶体管 111 的第二电极连接。注意使用晶体管 111 的栅电容 4515 作为存储电容器,因此不一定需要提供图 1 中的电容器 115。通过根据图 2 中所示的时序图操作每个开关并且向每个电极供应所需的电势,这种像素也能抑制由于晶体管 111 阈值电压的变化引起电流变化。因此,可以向像素电极 4540 供应所需的电流。

[0129] 接下来,在图 4 中显示了使用 n-沟道晶体管作为第一开关 112、第二开关 113 和第三开关 114 的情况。注意与图 1 中共享的共同附图标记表示共同的元件并且省略了它们的解释。

[0130] 第一开关晶体管 412 对应于第一开关 112;第二开关晶体管 413 对应于第二开关 113 并且第三开关晶体管 414 对应于第三开关 114。注意晶体管 111 的沟道长度优选大于第一开关晶体管 412、第二开关晶体管 413 和第三开关晶体管 414 中任意一个的沟道长度。

[0131] 第一开关晶体管 412 的栅电极与第一扫描线 118 连接,其第一电极与信号线 117 连接;并且其第二电极与电容器 115 的第一电极和晶体管 111 的栅电极连接。

[0132] 另外,第二开关晶体管 413 的栅电极与第二扫描线 119 连接,其第一电极与电容器 115 的第一电极和晶体管 111 的栅电极连接;并且其第二电极与电源线 121 和晶体管 111 的第二电极连接。

[0133] 第三开关晶体管 414 的栅电极与第三扫描线 120 连接,其第一电极与电容器 115 的第二电极、晶体管 111 的第一电极和发光元件 116 的像素电极连接;并且其第二电极与电势供应线 122 连接。

[0134] 当输入每个扫描线的信号处于 H 电平时开启开关晶体管,并且当输入的信号处于 L 电平时关断。

[0135] 图 38 中显示了图 4 中所示的像素俯视图的一种模式。导电层 3810 包括用作第一扫描线 118 和第一开关晶体管 412 的栅电极的部分,并且导电层 3811 包括用作信号线 117 和第一开关晶体管 412 的第一电极的部分。另外,导电层 3812 包括用作第一开关晶体管 412 的第二电极的部分、用作电容器 115 的第一电极的部分以及用作第二开关晶体管 413 的第一电极的部分。导电层 3813 包括用作第二开关晶体管 413 的栅电极的部分并且通过导线 3814 与第二扫描线 119 连接。导电层 3822 包括用作第二开关晶体管 413 的第二电极的部分和用作晶体管 111 的第二电极的部分并且通过导线 3815 与电源线 121 连接。导电层 3816 包括用作晶体管 111 的第一电极的部分并且与发光元件的像素电极 3844 连接。导电层 3817 包括用作晶体管 111 的栅电极的部分并且通过导线 3818 与导线层 3812 连接。导线层 3819 包括用作第三扫描线 120 和第三开关晶体管 414 的栅电极的部分。导电层 3820 包括用作第三开关晶体管 414 的第一电极的部分并且与像素电极 3844 连接。导电层 3821 包括用作第三开关晶体管 414 的第二电极的部分并且通过导线 3823 与电势供应线 122 连接。

[0136] 注意在上面的导电层中,用作第一开关晶体管 412 的栅电极、第一电极和第二电极的部分是形成为与半导体层 3833 重叠的部分;用作第二开关晶体管 413 的栅电极、第一电极和第二电极的部分是形成为与半导体层 3834 重叠的部分;用作第三开关晶体管 414 的栅电极、第一电极和第二电极的部分是形成为与半导体层 3835 重叠的部分。另外,用作晶体管 111 的栅电极、第一电极和第二电极的部分是形成为与半导体层 3836 重叠的导电层部分。在导电层 3812 和像素电极 3844 重叠的部分形成电容器 115。

[0137] 通过与图 1 相似的操作方法,图 4 中的像素结构也可以抑制由晶体管阈值电压的变化引起的电流值的变化。因此,可以向发光元件 116 中供应根据亮度的电流,并且可以抑制亮度变化。当晶体管 111 在饱和区中工作时,也可以抑制由于发光元件 116 的退化而引起的亮度变化。

[0138] 此外,因为可以只使用 n- 沟道晶体管形成像素,所以可以简化制造过程。另外,诸如无定形半导体或半无定形半导体(也称作微晶半导体)的非晶半导体可以用于像素中包括的每个晶体管的半导体层。例如,可以使用无定形硅(a-Si:H)作为无定形半导体。通过使用这些非晶半导体可以进一步简化制造过程。因此,可以实现制造成本的降低和产率的提高。

[0139] 注意第一开关晶体管 412、第二开关晶体管 413 和第三开关晶体管 414 仅作为开关使用。因此,对晶体管的极性(导电类型)没有特别限制。但是,希望使用具有低关断电流极性的晶体管。可以使用具有 LDD 区的晶体管、具有多栅极结构的晶体管等作为具有低关断电流的晶体管。替代地,所述开关可以是使用 n- 沟道晶体管和 p- 沟道晶体管两者的 CMOS 型。

[0140] 接下来,参考图 6 解释包括本发明的像素的显示装置。

[0141] 显示装置包括信号线驱动电路 611、扫描线驱动电路 612 和像素部分 613,并且像素部分 613 包括在列的方向从信号线驱动电路 611 延伸排列的多根信号线 S1-Sm;在行的方向从扫描线驱动电路 612 排列的多根第一扫描线 G1_1-Gn_1、第二扫描线 G1_2-Gn_2、第三扫描线 G1_3-Gn_3 和电源线 P1_1-Pn_1;以及根据信号线 S1-Sm 排列成矩阵的多个像素 614。另外,像素部分 613 包括与第一扫描线 G1_1-Gn_1 平行的多根电势供应线 P1_2-Pn_2。此外,每个像素 614 与信号线 Sj(信号线 S1-Sm 之一)、第一扫描线 Gi_1(扫描线 G1_1-Gn_1 之一)、第二扫描线 Gi_2、第三扫描线 Gi_3、电源线 Pi_1 和电势供应线 Pi_2 连接。

[0142] 注意信号线 Sj、第一扫描线 Gi_1、第二扫描线 Gi_2、第三扫描线 Gi_3、电源线 Pi_1 和电势供应线 Pi_2 分别对应于信号线 117、第一扫描线 118、第二扫描线 119、第三扫描线 120、电源线 121 和电势供应线 122。

[0143] 根据从扫描线驱动电路 612 输出的信号,选择要操作的像素行,并且同时在属于该行的每个像素中进行图 2 中所示的操作。注意在图 2 的数据写入周期中,将从信号线驱动电路 611 输出的视频信号写入所选行的每个像素中。此时,将根据像素亮度数据的电势输入到信号线 S1-Sm 中。

[0144] 如图 40 所示,在完成例如第 i 行的数据写入周期后,在属于第 i+1 行的像素中写入信号。注意为了显示每行的数字写入周期,图 40 只显示了可以精确显示周期的图 2 的第一开关 112 的操作。另外,第 i 行中已经完成了数据写入周期的像素进行至发光周期并且根据写入像素中的信号发光。

[0145] 因此,除非各行中的数据写入周期重叠,可以在各行中自由设置初始化起动时间。另外,因为每个像素除了在其地址周期外可以发光,所以发光周期与一个帧周期的比例(即占空率)可以是非常高的并且可以大约为 100%。因此,可以提供亮度变化较小并且占空率高的显示装置。

[0146] 另外,因为可以将阈值写入周期设置成长的,所以可以更准确地将晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0147] 注意图 6 中所示的显示装置的结构是一个实例,并且本发明不局限于此。例如,电势供应线 $P1_2-Pn_2$ 不一定排列成与第一扫描线 $G1_1-Gn_1$ 平行,并且可以排列成与信号线 $S1-Sm$ 平行。

[0148] 另外,阈值电压的变化包括每个晶体管的阈值电压随时间的波动以及像素晶体管中阈值电压的差异。此外,晶体管中阈值电压的差异包括在制造晶体管时晶体管特性的差异。注意此处晶体管指用来向如发光元件的负载供应电流的晶体管。

[0149] (实施方式 2)

[0150] 在本实施方式中,参考图 39A 和 39B 解释具有与实施方式 1 不同结构的像素。注意使用共同的附图标记来表示与实施方式 1 相似的元件,并且省略了相同部分或者具有相似功能的部分的详细解释。

[0151] 图 39A 中显示的像素包括晶体管 111、第一开关 112、第二开关 113、整流器元件 3914、电容器 115 和发光元件 116。注意像素与信号线 117、第一扫描线 118、第二扫描线 119、第三扫描线 3920 和电源线 121 连接。图 39A 中显示的像素具有使用整流器元件 3914 作为图 1 中第三开关 114 的结构,并且电容器 115 的第二电极、晶体管 111 的第一电极和发光元件 116 的像素电极通过整流器元件 3914 与第三扫描线 3920 连接。换句话说,连接整流器元件 3914,使电流从晶体管 111 的第一电极流向第三扫描线 3920。不用说可以使用晶体管等作为如实施方式 1 中所述的第一开关 112 和第二开关 113。另外,对于整流器元件 3914,可以使用图 39B 中显示的肖特基二极管 3951、PIN 二极管 3952 或者 PN 二极管 3953 或者二极管连接的晶体管 3954 或 3955。注意至于晶体管 3954 和 3955,根据电流流向需要适当选择晶体管的极性。

[0152] 当向第三扫描线 3920 输入 H 电平信号时电流不流向整流器元件 3914,并且当输入 L 电平信号时电流流向整流器元件 3914。因此,当按照与图 1 中相似的方式操作图 39A 中的像素时,在初始化周期中向第三扫描线 3920 输入 L 电平信号,并且在其它周期中输入 H 电平信号。注意因为它不仅需要电流流向整流器元件 3914 而且需要将电容器 115 第二电极的电势降低至 $V1-V_{th}-\alpha$ (α :任意的正数),所以将 L 电平信号的电势看作 $V1-V_{th}-\alpha-\beta$ (α :任意正数)。注意 β 表示在正向中整流器元件 3914 的阈值电压。

[0153] 考虑上述情况,通过按照与图 1 中相似的方式操作像素,图 39A 和 39B 的像素结构也能抑制由于晶体管 111 阈值电压的变化而引起的电流值的变化。因此,可以向发光元件 116 中供应根据亮度数据的电流,并且可以抑制亮度的变化。另外,在饱和区中操作晶体管 111 的情况中,还可以抑制由于发光元件 116 的退化引起的亮度变化。此外,使用整流器元件 3914 可以减少导线的数量并且提高宽高比。

[0154] 此外,可以向图 6 的显示装置应用在本实施方式中说明的像素。与实施方式 1 相似,除非各行中的数据写入周期重叠,可以在各行中自由设置初始化起动时间。另外,因为每个像素除了在其地址周期外可以发光,所以发光周期与一个帧周期的比例(即占空率)可以是非常高的并且可以大约为 100%。因此,可以提供亮度变化较小并且占空率高的显示装置。

[0155] 另外,因为可以将阈值写入周期设置成长的,所以可以更准确地将控制流向发光元件中的电流值的晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0156] 本实施方式可以与其它实施方式以及上述图 1 中说明的像素结构自由组合。换句

话说,可以对其它实施方式中说明的像素应用整流器元件 3914。

[0157] (实施方式 3)

[0158] 在本实施方式中,参考图 7-9 解释具有与实施方式 1 不同结构的像素。注意使用共同的附图标记来表示与实施方式 1 相似的元件,并且省略了相同部分或者具有相似功能的部分的详细解释。

[0159] 图 7 中显示的像素 700 包括晶体管 111、第一开关 112、第二开关 113、第三开关 114、电容器 115 和发光元件 116。注意像素 700 与信号线 117、第一扫描线 718、第二扫描线 119、第三扫描线 120、电源线 121 和后一行的第一像素线 718 连接。

[0160] 在实施方式 1 中说明的图 1 的像素中,晶体管 111 的第一电极通过第三开关 114 与电势供应线 122 连接,而在图 7 中它可以与后一行中的第一扫描线 718 连接。这是因为可以用在初始化周期中向晶体管 111 的第一电极供应预定电势的任意结构来代替电势供应线 112。因此,只要导线在初始化周期中可以向晶体管 111 的第一电极供应预定的电势,供应导线并不总是需要处于恒定的电势。因此,可以使用后一行的第一扫描线 718 代替电势供应线。通过如上所述与后一行共享导线,可以减少导线数量并且可以提高孔径比 (aperture ratio)。

[0161] 注意通过按照与实施方式 1 中相似的方式操作像素,图 7 中显示的像素结构也能抑制由于晶体管 111 阈值电压的变化而引起的电流值的变化。因此,可以向发光元件 116 中供应根据亮度数据的电流,并且可以抑制亮度的变化。另外,因为使用固定在恒电势下的对电极进行操作,所以可以降低功耗。注意尽管晶体管 111 的工作区没有特别限制,但是在饱和区中可以获得更显著的效果。此外,当晶体管 111 在饱和区中工作时,可以抑制由于发光元件 116 的退化引起的流向晶体管 111 的电流变化。

[0162] 注意从第一扫描线 718 供应的关断第一开关 112 的信号的电势是 $V_1 - V_{th} - \alpha$ (α :任意的正数)。因此,需要使用用电势 $V_1 - V_{th} - \alpha$ (α :任意的正数) 关断的第一开关 112。还需要进行操作,从而像素 700 所属行的初始化周期不会与共享导线行的数据写入周期重叠。

[0163] 注意在将 n- 沟道晶体管用于第三开关 114 的情况中,从第三扫描线 120 供应的关断第三开关 114 的电势可以低于电势 $V_1 - V_{th} - \alpha$, 即从第一扫描线 718 供应的关断第一开关 112 的信号的电势。在此情况下,关断晶体管的栅 - 源电压可以是负值。因此,可以降低关断第三开关 114 时的漏电流。

[0164] 另外,如图 8 的像素 800 中所示,也可以使用后一行的第二扫描线 819 作为图 1 的电势供应线 122。像素 800 也可以进行与实施方式 1 相似的操作。注意从第二扫描线 819 供应的关断第二开关 113 的信号的电势是 $V_1 - V_{th} - \alpha$ (α :任意的正数)。因此,需要使用用电势 $V_1 - V_{th} - \alpha$ (α :任意的正数) 关断的第二开关 113。还需要进行操作,从而像素 800 所属行的初始化周期不会与共享导线行的阈值写入周期重叠。

[0165] 注意在将 n- 沟道晶体管用于第三开关 114 的情况中,从第三扫描线 120 供应的关断第三开关 114 的电势可以低于电势 $V_1 - V_{th} - \alpha$, 即从第二扫描线 819 供应的关断第二开关 113 的信号的电势。在此情况下,可以降低关断第三开关 114 时的漏电流。

[0166] 另外,如图 9 的像素 900 中所示,也可以使用图 1 的电势供应线 122 作为前一行的第三扫描线 920。像素 900 也可以进行与实施方式 1 相似的操作。注意从第三扫描线 920

供应的关断第三开关 114 的信号的电势是 $V1-V_{th}-\alpha$ (α :任意的正数)。因此,需要使用用电势 $V1-V_{th}-\alpha$ (α :任意的正数) 关断的第三开关 114。还需要进行操作,从而像素 900 所属行的初始化周期不会与共享导线行的初始化周期重叠。但是,当将初始化周期设置成比数据写入周期短时不会有特别的问题。

[0167] 注意尽管本实施方式说明了也使用图 1 的电势供应线 122 作为后或前一行的扫描线的情况,但是只要它能在初始化周期中供应电势 $V1-V_{th}-\alpha$ (α :任意的正数),可以使用其它导线。

[0168] 此外,可以向图 6 的显示装置应用在本实施方式中说明的像素。注意在对图 7-9 中显示的每个像素的操作有限制并且各行中数据写入周期不会重叠的范围内,可以在显示装置的各行中自由设置初始化起动时间。另外,因为每个像素除了在其地址周期外可以发光,所以发光周期与一个帧周期的比例(即占空率)可以是非常高的并且可以大约为 100%。因此,可以提供亮度变化较小并且占空率高的显示装置。

[0169] 另外,因为可以将阈值写入周期设置成长的,所以可以更准确地将控制流向发光元件中的电流值的晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0170] 本实施方式可以与上述图 1 以外的实施方式 1 和 2 中说明的任意像素结构自由组合。

[0171] (实施方式 4)

[0172] 在本实施方式中,参考图 10 解释具有与实施方式 1 不同结构的像素。注意使用共同的附图标记来表示与实施方式 1 相似的元件,并且省略了相同部分或者具有相似功能的部分的详细解释。

[0173] 图 10 中显示的像素包括晶体管 1011、第一开关 112、第二开关 113、第三开关 114、电容器 115 和发光元件 116。注意像素与信号线 117、第一扫描线 118、第二扫描线 119、第三扫描线 120、电源线 121 和电势供应线 122 连接。

[0174] 本实施方式中的晶体管 1011 是串联连接了两个晶体管并且提供在与实施方式 1 中晶体管 111 相同的位置中的多栅极晶体管。注意串联连接的晶体管的数量没有特别限制。

[0175] 通过按照与实施方式 1 相似的方式操作图 10 显示的像素,可以抑制由于晶体管 1011 阈值电压的变化而引起的电流值的变化。因此,可以向发光元件 116 中供应根据亮度数据的电流,并且可以抑制亮度的变化。另外,因为使用固定在恒电势下的对电极进行操作,所以可以降低功耗。注意尽管晶体管 1011 的工作区没有特别限制,但是在饱和区中可以获得更显著的效果。

[0176] 此外,当晶体管 1011 在饱和区中工作时,可以抑制由于发光元件 116 的退化引起的流向晶体管 1011 的电流变化。

[0177] 当串联连接的两个晶体管的沟道宽度彼此相等时,本实施方式中的晶体管 1011 的沟道宽度 L 等于各个晶体管的沟道长度的和。因此,不管漏-源电压 V_{ds} 如何,在饱和区中都能获得接近恒定值的电流值。特别是当难以制造具有长沟道长度 L 的晶体管时,晶体管 1011 是有效的。注意两个晶体管的连接部分起着电阻的作用。

[0178] 注意,只要晶体管 1011 用来控制供应给发光元件 116 的电流值就是可接受的,并且晶体管的种类没有特别限制。因此,使用晶体半导体膜的薄膜晶体管(TFT)、使用以无定

形硅膜或多晶硅膜为代表的非单晶半导体膜的薄膜晶体管、使用半导体衬底或 SOI 衬底形成的晶体管、MOS 晶体管、结晶体管、双极晶体管、使用有机半导体或碳纳米管的晶体管,或者其它晶体管都可以使用。

[0179] 在图 10 中显示的像素中,与图 1 中显示的像素相似,可以将晶体管用于第一开关 112、第二开关 113 和第三开关 114。

[0180] 此外,可以向图 6 的显示装置应用在本实施方式中说明的像素。与实施方式 1 相似,除非各行中的数据写入周期重叠,可以在各行中自由设置初始化起动时间。另外,因为每个像素除了在其地址周期外可以发光,所以发光周期与一个帧周期的比例(即占空率)可以是非常高的并且可以大约为 100%。因此,可以提供亮度变化较小并且占空率高的显示装置。

[0181] 另外,因为可以将阈值写入周期设置成长的,所以可以更准确地将控制流向发光元件中的电流值的晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0182] 注意晶体管 1011 的结构不局限于串联连接的晶体管的结构,并且可以像图 11 中显示的晶体管 1111 一样是并联连接的晶体管。晶体管 1111 可以向发光元件 116 供应更大的电流。另外,因为晶体管的特性被两个并联连接的晶体管平均,所以可以降低晶体管 1111 中包括的晶体管原始特性的变化。当降低了所述变化时,通过图 2 中显示的操作可以更容易地抑制晶体管阈值电压变化引起的电流值的变化。

[0183] 本实施方式还可以应用于其它实施方式以及上述图 1 中说明的任意像素结构。

[0184] (实施方式 5)

[0185] 在本实施方式中,参考图 12 解释通过周期性开关控制供应给本发明像素中发光元件的电流值的晶体管而使晶体管的退化对时间平均的像素结构。

[0186] 图 12 中显示的像素包括第一晶体管 1201、第二晶体管 1202、第一开关 1212、第二开关 1213、第三开关 1214、第四开关 1203、第五开关 1204、电容器 1215 和发光元件 1216。注意像素与信号线 1217、第一扫描线 1218、第二扫描线 1219、第三扫描线 1220、电源线 1221 和电势供应线 1222 连接。另外,尽管图 12 中未显示,但是像素还与控制第四开关 1203 和第五开关 1204 开启和关断的第四和第五扫描线连接。在本实施方式中,第一晶体管 1201 和第二晶体管 1202 都是 n- 沟道晶体管并且当其栅-源电压 (V_{gs}) 超过阈值电压 (V_{th}) 时每个晶体管开启。另外,发光元件 1216 的像素电极是阳极并且其对电极 1223 是阴极。注意将晶体管的栅-源电压称为 V_{gs} 并且电容器中累积的电压称为 V_{cs} 。将第一晶体管 1201 的阈值电压称为 V_{th1} 并且将第二晶体管 1202 的阈值电压称为 V_{th2} 。将电源线 1221、电势供应线 1222 和信号线 1217 分别称为第一导线、第二导线和第三导线。

[0187] 第一晶体管 1201 的第一电极通过第四开关 1203 与发光元件 1216 的像素电极连接;其第二电极与电源线 1221 连接;并且其栅电极通过第二开关 1213 与电源线 1221 连接。另外,第一晶体管 1201 的栅电极也通过第一开关 1212 与信号线 1217 连接,并且第一晶体管 1201 的第一电极通过第四开关 1203 和第三开关 1214 与电势供应线 1222 连接。

[0188] 第二晶体管 1202 的第一电极通过第五开关 1204 与发光元件 1216 的像素电极连接;其第二电极与电源线 1221 连接;并且其栅电极通过第二开关 1213 与电源线 1221 连接。第二晶体管 1202 的栅电极也通过第一开关 1212 与信号线 1217 连接,并且第二晶体管 1202 的第一电极也通过第五开关 1204 和第三开关 1214 与电势供应线 1222 连接。注意第一晶体

管 1201 和第二晶体管 1202 的栅电极彼此连接;第一晶体管 1201 和第二晶体管 1202 的第二电极彼此连接;并且第一晶体管 1201 和第二晶体管 1202 的第一电极通过第四开关 1203 和第五开关 1204 彼此连接。

[0189] 此外,第一晶体管 1201 和第二晶体管 1202 连接的栅电极通过电容器 1215 和第四开关 1203 与第一晶体管 1201 的第一电极连接,并且还通过电容器 1215 和第五开关 1204 与第二晶体管 1202 的第一电极连接。换句话说,通过各自的开关,电容器 1215 的第一电极与第一晶体管 1201 和第二晶体管 1202 的栅电极连接,并且电容器 1215 的第二电极与第一晶体管 1201 和第二晶体管 1202 的第一电极连接。注意可以通过在导线、半导体层和电极之间夹入绝缘膜来形成电容器 1215,或者通过使用第一晶体管 1201 和第二晶体管 1202 的栅电容可以省略该电容器。

[0190] 注意通过分别向第一扫描线 1218、第二扫描线 1219 和第三扫描线 1220 输入信号来控制第一开关 1212、第二开关 1213 和第三开关 1214 开启和关断。在图 12 中,省略了控制第四开关 1203 和第五开关 1204 开启和关断的扫描线。

[0191] 向信号线 1217 输入根据像素灰度级水平的信号,其与视频信号,即根据亮度数据的电势对应。

[0192] 接着,参考图 13 的时序图解释图 12 中所示的像素的操作。注意将在图 13 中与显示一个屏幕图像的周期对应的一个帧周期分成初始化周期、阈值写入周期、数据写入周期和发光周期。

[0193] 注意向发光元件 1216 的对电极 1223 输入电势 V_1 ,并且当将 V_{th1} 和 V_{th2} 中更高的值称作 V_{th} 时,向电势供应线 1222 输入电势 $V_1 - V_{th} - \alpha$ (α :任意的正数)。另外,分别在地址周期和发光周期向电源线 1221 供应电势 V_1 和电势 V_2 。注意 $V_2 > V_1$ 。

[0194] 此处,为了解释操作,在地址周期中发光元件 1216 的对电极 1223 的电势等于电源线 1221 的电势。但是,当将发光元件 1216 发光所需的最小电势差称作 V_{EL} 时,只要对电极 1223 的电势高于电势 $V_1 - V_{th} - \alpha - V_{EL}$ 就是可接受的。另外,只要发光周期中电源线 1221 的电势 V_2 高于对电极 1223 的电势和发光元件 1216 发光所需的最小电势差 (V_{EL}) 的和就是可接受的。但是,因为此处为了解释的目的,对电极 1223 的电势是 V_1 ,所以只要 V_2 高于 $V_1 + V_{EL}$ 就是可接受的。

[0195] 首先,在图 13 的 (A) 中所示的初始化周期中,关断第一开关 121 和第五开关 1204 并且开启第二开关 1213、第三开关 1214 和第四开关 1203。此时,第一晶体管 1201 的第一电极用作源电极并且其电势为 $V_1 - V_{th} - \alpha$ 。另一方面,第一晶体管 1201 栅电极的电势是 V_1 。因此,第一晶体管 1201 的栅-源电压 V_{gs} 是 $V_{th} + \alpha$,并因此第一晶体管 1201 开启。然后,由在第一晶体管 1201 的栅电极和第一电极之间提供的电容器 1215 保持 $V_{th} + \alpha$ 。

[0196] 接着,在图 13 的 (B) 中所示的阈值写入周期中关断第三开关 1214。因此,第一晶体管 1201 的第一电极,即源电极的电势逐渐上升并且当其达到 $V_1 - V_{th1}$ 时,关断第一晶体管 1201。因此,由电容器 1215 保持的电压是 V_{th1} 。

[0197] 在图 13 的 (C) 中所示的数据写入周期中,开启第一开关 1212 并且在关断第二晶体管 1213 后从信号线 1217 输入根据亮度数据的电势 ($V_1 + V_{data}$)。此时,由电容器 1215 保持的电压 V_{cs} 是 $V_{th1} + V_{data}$,并因此第一晶体管 1201 开启。注意当输入电势 $V_{data} \leq 0$,第一晶体管 1201 可以关断,从而发光元件 1216 不发光。

[0198] 接着,在图 13 的 (D) 中所示的发光周期中,关断第一开关 1212 并且将电源线 1221 的电势设置为 V_2 。此时,第一晶体管 1201 的栅-源电压 V_{gs} 等于 $V_{th1}+V_{data}$,并且根据该 V_{gs} 的电流流向第一晶体管 1201 和发光元件 1216,从而发光元件 1216 发光。

[0199] 根据这种操作,无论第一晶体管 1201 的工作区是饱和区还是线性区,流向发光元件 1216 的电流都不取决于第一晶体管 1201 的阈值电压 (V_{th1})。

[0200] 此外,在图 13 中的 (E) 显示的后一帧周期中的初始化周期中,关断第四开关 1203 并且开启第二开关 1213、第三开关 1214 和第五开关 1204。此时,第二晶体管 1202 的第一电极用作源电极并且其电势为 $V_1-V_{th}-\alpha$ 。另一方面,第二晶体管 1202 栅电极的电势是 V_1 。因此,第二晶体管 1202 的栅-源电压 V_{gs} 是 $V_{th}+\alpha$,并因此第二晶体管 1202 开启。然后,由在第二晶体管 1202 的栅电极和第一电极之间提供的电容器 1215 保持 $V_{th}+\alpha$ 。

[0201] 接着,在图 13 的 (F) 中所示的阈值写入周期中关断第三开关 1214。因此,第二晶体管 1202 的第一电极,即源电极的电势逐渐上升并且当其达到 V_1-V_{th2} 时,关断第二晶体管 1202。因此,由电容器 1215 保持的电压是 V_{th2} 。

[0202] 在图 13 的 (G) 中所示的数据写入周期中,开启第一开关 1212 并且在关断第二晶体管 1213 后从信号线 1217 输入根据亮度数据的电势 (V_1+V_{data})。此时,由电容器 1215 保持的电压 V_{cs} 是 $V_{th2}+V_{data}$,并因此第二晶体管 1202 开启。

[0203] 接着,在图 13 的 (H) 中所示的发光周期中,关断第一开关 1212 并且将电源线 1221 的电势设置为 V_2 。此时,第二晶体管 1202 的栅-源电压 V_{gs} 等于 $V_{th2}+V_{data}$,并且根据该 V_{gs} 的电流流向第二晶体管 1202 和发光元件 1216,从而发光元件 1216 发光。

[0204] 无论第二晶体管 1202 的工作区是饱和区还是线性区,流向发光元件 1216 的电流都不取决于第二晶体管 1202 的阈值电压 (V_{th2})。

[0205] 因此,通过使用第一晶体管 1201 或者第二晶体管 1202 控制供应给发光元件的电流,可以抑制由晶体管阈值电压的变化而引起的电流值变化并且可以向发光元件 1216 供应根据亮度数据的电流值。注意通过在第一晶体管 1201 和第二晶体管 1202 之间开关而降低对每个晶体管的负载,可以减小晶体管阈值电压随时间的变化。

[0206] 因此,可以抑制由第一晶体管 1201 和第二晶体管 1202 阈值电压的变化而引起的亮度变化。另外,因为对电极的电势是固定的,所以可以降低功耗。

[0207] 此外,当在饱和区中操作第一晶体管 1201 和第二晶体管 1202 的情况中,也可以抑制流向每个晶体管的电流因发光元件 1216 的退化而变化。

[0208] 注意在饱和区中操作第一晶体管 1201 和第二晶体管 1202 的情况中,这些晶体管的沟道长度 L 优选是长的。

[0209] 另外,因为在初始化周期中向发光元件 1216 施加反向偏置电压,所以可以使发光元件中的短路部分绝缘并且可以抑制发光元件的退化。因此,可以延长发光元件的寿命。

[0210] 注意因为可以抑制由晶体管阈值电压的变化引起的电流值的变化,所以由晶体管控制的电流的供应目标单元没有特别限制。因此,可以使用 EL 元件 (有机 EL 元件、无机 EL 元件、或者包含有机材料和无机材料的 EL 元件)、电子发射元件、液晶元件、电子墨水等作为图 12 中所示的发光元件 1216。

[0211] 另外,只要第一晶体管 1201 和第二晶体管 1202 用来控制供应给发光元件 1216 的电流值就是可接受的,并且晶体管的种类没有特别限制。因此,使用晶体半导体膜的薄膜晶

体管 (TFT)、使用以无定形硅膜或多晶硅膜为代表的非单晶半导体膜的薄膜晶体管、使用半导体衬底或 SOI 衬底形成的晶体管、MOS 晶体管、结晶体管、双极晶体管、使用有机半导体或碳纳米管的晶体管, 或者其它晶体管都可以使用。

[0212] 第一开关 1212 选择向电容器输入根据像素灰度级水平的信号的定时。第二开关 1213 选择向第一晶体管 1201 或第二晶体管 1202 的栅电极供应预定的电势的定时。第三开关 1214 选择供应用来初始化写入电容器 1215 中的电势的预定电势的定时。因此, 只要第一开关 1212、第二开关 1213 和第三开关 1214 具有上面的功能, 它们没有特别的限制。例如, 每个开关都可以是晶体管、二极管、或者作为其组合的逻辑电路。注意如果可以在上面的定时向像素施加信号或电势, 第一至第三开关不是必需的。此外, 第四开关 1203 和第五开关 1204 也没有特别限制, 其中每一个例如可以是晶体管、二极管、或者作为其组合的逻辑电路。

[0213] 在将 n- 沟道晶体管用于第一开关 1212、第二开关 1213、第三开关 1214、第四开关 1203 和第五开关 1204 的情况中, 因为可以只使用 n- 沟道晶体管形成像素, 所以可以简化制造过程。另外, 诸如无定形半导体或半无定形半导体 (也称作微晶半导体) 的非晶半导体可以用于像素中包括的每个晶体管的半导体层。例如, 可以使用无定形硅 (a-Si:H) 作为无定形半导体。通过使用这些非晶半导体可以进一步简化制造过程。因此, 可以实现制造成本的降低和产率的提高。

[0214] 注意在将晶体管用于第一开关 1212、第二开关 1213、第三开关 1214、第四开关 1203 和第五开关 1204 的情况中, 晶体管的极性 (导电类型) 没有特别限制。但是, 希望使用具有低关断电流极性的晶体管。

[0215] 另外, 如图 41 中所示, 第一晶体管 1201 和第四开关 1203、以及第二晶体管 1202 和第五开关 1204 是相互可交换的。换句话说, 第一晶体管 1201 和第二晶体管 1202 的第一电极通过电容器 1215 与第一晶体管 1201 和第二晶体管 1202 的栅电极连接。第一晶体管 1201 的第二电极通过第四开关 1203 与电源线 1221 连接, 并且第二晶体管 1202 的第二电极通过第五开关 1204 与电源线 1221 连接。

[0216] 图 12 和 41 显示了并联设置的元件数量是两个的情况, 其中使用晶体管和开关作为一组, 即使用第一晶体管 1201 和第四开关 1203 作为一组、以及第二晶体管 1202 和第五开关 1204 作为一组。但是, 并联设置的元件数量没有特别限制。

[0217] 通过向图 6 的显示装置应用本实施方式中说明的像素, 除非各行中的数据写入周期重叠, 可以与实施方式 1 相似地在各行中自由设置初始化起动时间。另外, 因为每个像素除了在其地址周期外可以发光, 所以发光周期与一个帧周期的比例 (即占空率) 可以是非常高的并且可以大约为 100%。因此, 可以提供亮度变化较小并且占空率高的显示装置。

[0218] 另外, 因为可以将阈值写入周期设置成长的, 所以可以更准确地将控制流向发光元件中的电流值的晶体管的阈值电压写入电容器中。因此, 提高了显示装置的可靠性。

[0219] 注意电势供应线 1222 也可以用作与实施方式 3 相似的另一行的导线。另外, 与实施方式 4 相似, 对于第一晶体管 1201 和第二晶体管 1202 中每一个, 可以使用晶体管串联连接, 或者并联设置的多栅极晶体管。另外, 本实施方式可以应用于实施方式 1-4 中说明的任意像素结构。

[0220] (实施方式 6)

[0221] 在本实施方式中,说明具有与实施方式 1 不同结构的像素。使用共同的附图标记来表示与实施方式 1 相似的元件,并且省略了相同部分或者具有相似功能的部分的详细说明。注意按照与实施方式 1 相似的方法操作这些部分。

[0222] 在本实施方式中,解释强迫阻止电流流向发光元件 116 的像素结构。换句话说,本实施方式旨在获得几乎看不见余像并且通过强迫使发光元件进行不发光状态使移动图像特性优异的显示装置。

[0223] 图 29 中显示了一个这种像素结构。图 29 中显示的像素除了图 1 像素中包括的晶体管 111、第一开关 112、第二开关 113、第三开关 114、电容器 115 和发光元件 116 外还包括第四开关 2901。除了信号线 117、第一扫描线 118、第二扫描线 119、第三扫描线 120、电源线 121 和电势供应线 122 外,像素还与第四扫描线 2902 连接。

[0224] 在图 29 中,第四开关 2901 与电容器 115 并联连接。因此,当开启第四开关 2901 时,晶体管 111 的栅电极和第一电极短路。然后,因为电容器 115 保持的晶体管 111 的栅-源电压可能是 0V,所以关断晶体管 111 并且可以使发光元件 116 进入不发光状态。注意通过使用输入到第四扫描线 2902 的信号逐行扫描像素,可以控制开启和关断第四开关 2901。

[0225] 根据这种操作,擦除写入像素中的信号。因此,提供迫使发光元件进入不发光状态的擦除周期,直至下一个初始化周期。换句话说,插入黑色显示。因此,余像变得不太看见并且可以改善移动图像特性。

[0226] 同时,作为表达灰度级的显示装置的驱动方法,有模拟灰度级方法和数字灰度级方法。模拟灰度级方法包括以模拟的方式控制发光元件发光强度的方法和以模拟的方式控制发光元件发射时间的方法。在两者间,通常使用以模拟的方式控制发光元件发射强度的方法。另一方面,在数字灰度级方法中,通过以数字方式控制以表达灰度级来开启/关断发光元件。数字灰度级方法因为使用数字信号进行处理而具有高的抗噪性。但是,仅有两种状态,即发光状态和不发光状态,从而只能表达两个灰度级。因此,结合使用其它的方法尝试多级灰度级显示。作为多级灰度级显示技术,有加权像素的发光面积并选择来进行灰度级显示的面积灰度级方法和加权发光时间并选择来进行灰度级显示的时间灰度级方法。

[0227] 在结合数字灰度级方法和时间灰度级方法的情况中,如图 42 中所示,将一个帧周期分成多个子帧周期(SFn)。每个子帧周期包括地址周期(Ta)(包括初始化周期、阈值写入周期和数据写入周期和发光周期(Ts)。注意在一个帧周期中提供其数量与显示位数 n 对应的子帧周期。另外,设置各个子帧周期中发光周期的长度比满足 $2^{n-1} : 2^{n-2} : \dots : 2 : 1$; 在每个发光周期中选择发光元件发光或不发光;并且使用一个帧周期中发光元件发光的总时间的差异表达灰度级。当一个帧周期中发光的总时间长时,亮度是高的,并且当其短时,亮度是低的。注意图 42 显示了 4 位灰度级的实例,其中将一个帧周期分成四个子帧周期并且通过发光周期的组合来表达 $2^4 = 16$ 个灰度级。注意当发光周期的长度比不是 2 的幂指数时,也可以表达灰度级。此外,可以再分割子帧周期。

[0228] 注意在使用如上所述的时间灰度级方法尝试多级灰度级显示的情况中,低指数位的发光周期长度是短的。因此,当在前一子帧周期的发光周期结束后,立即起动数据写入操作时,它与前一子帧周期的数据写入操作重叠,并且因此不能进行正常的操作。因此,通过在子帧周期中提供如上所述的擦除周期,可以表达比所有行所需的数据写入周期短的发光。换句话说,可以自由设置发光周期。

[0229] 在显示模拟灰度级方法中,本发明是特别有效的。此外,因为在结合数字灰度级方法和时间灰度级方法的方法中也可以自由设置发光周期,所以提供擦除周期是有效的。

[0230] 可以通过在电流通过晶体管 111 从电源线 121 流向发光元件 116 的像素电极的路径中提供另一个开关并且通过逐行扫描像素关断开关,可以提供擦除周期。

[0231] 图 30 中显示了一个这种结构。在图 30 中,除了图 1 所示的像素结构外,在晶体管 111 的第二电极和电源线 121 之间连接了第四开关 3001。通过输向第四扫描线 3002 的信号开启或关断第四开关 3001。

[0232] 当将晶体管 111 的第一电极的连接点和发光元件 116 的像素电极称作节点 3003 时,如图 37 中所示,第四开关 3701 可以连接在节点 3003 和晶体管 111 的第一电极之间。通过输入第四扫描线 3702 的信号控制第四开关 3701 开启和关断。

[0233] 因此,通过关断第四开关可以提供擦除周期。另外,当与实施方式 1 相似地操作如图 30 和 37 中显示的像素时,通过在初始化周期中关断第四开关可以降低功耗。

[0234] 注意通过如图 43 以及图 30 和 37 中所示,在节点 3003 和发光元件 116 的像素电极连接第四开关 4301 可以提供擦除周期。替代地,如图 44 中所示,通过在晶体管 111 第二电极和第二开关 113 的连接点与电源线 121 之间连接第四开关 4401 可以提供擦除周期。

[0235] 此外,通过向晶体管 111 的栅电极输入电势来强迫提供擦除周期。

[0236] 图 31 中显示了一个这种结构。图 31 的结构除了图 1 的像素结构外还包括整流器元件 3101,并且晶体管 111 的栅电极和第四扫描线 3102 通过整流器元件 3101 彼此连接。注意当晶体管 111 是 n- 沟道晶体管时,连接整流器元件 3101,使电流从晶体管 111 的栅电极流向第四扫描线 3102。至于第四扫描线 3102,仅当强迫关断晶体管 111 时输入 L 电平信号,否则输入 H 电平信号。然后,当第四扫描线处于 H 电平时电流不流向整流器元件 3101,并且当处于 L 电平时电流从晶体管 111 流向第四扫描线 3102。通过如上所述使电流流向第四扫描线 3102,将电容器 115 保持的电压降低至晶体管 111 的阈值电压 (V_{th}) 或更低,并且强迫关断晶体管 111。注意需要确定 L 电平电势,从而晶体管 111 栅电极的电势不会变成等于或者低于某一电势,该电势比 L 电平电势高整流器元件 3101 的正向阈值电压。另外,在使用对第一开关 112 和第二开关 113 每个采用 L 电平电势关断的开关的情况中,可以用第一扫描线 118 或第二扫描线 119 代替第四扫描线 3102。

[0237] 注意因为只要像素结构包括强迫使发光元件进入不发光状态的装置,就可以通过插入黑色显示使余像不太可见,所以像素结构没有特别限制于上面的结构。

[0238] 注意图 39B 显示的肖特基势垒二极管、PIN 二极管、PN 二极管、二极管连接的晶体管等都可以用于整流器元件 3101。

[0239] 注意可以将在本实施方式中说明的提供擦除周期的开关应用于在任意其它实施方式以及上述图 1 中的像素结构。

[0240] 在不提供这种开关下,通过设置长的初始化周期,初始化周期也可以用作擦除周期。因此,通过设置为了使余像不太可见而希望进行黑色显示的周期长度等于操作实施方式 1-5 中说明的任意像素时的初始化周期,可以改善运动图像特性。此外,通过在发光周期中使电源线 121 的电势与对电极 123 的电势相等,可以插入黑色显示。

[0241] 注意当在图 30 显示的像素结构中在数据写入周期中开启晶体管 111 时,通过关断第四开关 3001 可以阻断流向晶体管 111 的电流。因此,因为可以抑制与晶体管 111 的源

电极连接的电容器 115 的第二电极电势的变化,所以可以更准确地由电容器 115 保持电压 $V_{th}+V_{data}$ 。结果,可以向发光元件 116 供应根据亮度数据的更准确的电流。

[0242] 另外,因为图 37 中显示的像素结构通过在数据写入周期中关断第四开关 3701 也可以抑制电容器 115 第二电极的电势变化,并且可以更准确地由电容器 115 保持电压 $V_{th}+V_{data}$ 。因此,可以向发光元件 116 供应根据亮度数据的更准确的电流。

[0243] 注意本实施方式中说明的像素可以应用于实施方式 1 中描述的显示装置。因此,可以获得亮度变化较小并且运动图像特性优异的显示装置。

[0244] (实施方式 7)

[0245] 在本实施方式中,参考图 14 解释将 p-沟道晶体管应用于控制供应给发光元件的电流值的晶体管的情况。

[0246] 图 14 中所示的像素包括晶体管 1411、第一开关 1412、第二开关 1413、第三开关 1414、电容器 1415 和发光元件 1416。注意像素与信号线 1417、第一扫描线 1418、第二扫描线 1419、第三扫描线 1420、电源线 1421 和电势供应线 1422 连接。在本实施方式中,晶体管 1411 是 p-沟道晶体管并且当其栅-源电压绝对值 ($|V_{gs}|$) 超过阈值电压的绝对值 ($|V_{th}|$) 时(当 V_{gs} 低于 V_{th} 时)开启。另外,发光元件 1416 的像素电极是阴极并且其对电极 1423 是阳极。注意用 ($|V_{gs}|$) 表示晶体管栅-源电压的绝对值;用 $|V_{th}|$ 表示阈值电压的绝对值;并且也将电源线 1421、电势供应线 1422 和信号线 1417 分别称为第一导线、第二导线和第三导线。

[0247] 晶体管 1411 的第一电极(源电极或漏电极之一)与发光元件 1416 的像素电极连接;晶体管 1411 的第二电极(源电极或漏电极中另一个)与电源线 1421 连接;并且晶体管 1411 的栅电极通过第二开关 1413 与电源线 1421 连接。另外,晶体管 1411 的栅电极也通过第一开关 1412 与信号线 1417 连接,并且其第一电极通过第三开关 1414 与电势供应线 1422 连接。

[0248] 此外,在晶体管 1411 的栅电极和第一电极之间连接电容器 1415。换句话说,电容器 1415 的第一电极与晶体管 1411 的栅电极连接,并且其第二电极与晶体管 1411 的第一电极连接。注意可以通过在导线、半导体层和电极之间夹入绝缘膜来形成电容器 1415,或者通过使用晶体管 1411 的栅电容可以省略电容器。

[0249] 注意通过分别向第一扫描线 1418、第二扫描线 1419 和第三扫描线 1420 输入信号来控制第一开关 1412、第二开关 1413 和第三开关 1414 的开启和关断。

[0250] 向信号线 1417 输入根据像素灰度级水平的信号,其与视频信号,即根据亮度数据的电势对应。

[0251] 接着,参考图 15 和图 16A-16D 中的时序图解释图 14 中所示的像素的操作。注意在图 14 中将与显示一个屏幕图像的周期对应的一个帧周期分成初始化周期、阈值写入周期、数据写入周期和发光周期。将初始化周期、阈值写入周期和数据写入周期统称为地址周期。一个帧周期的长度没有特别限制,但是优选为 1/60 秒或更短,从而图像观察者不会感觉到闪烁。

[0252] 注意向发光元件 1416 的对电极 1423 输入电势 V_1 并且向电势供应线 1422 输入电势 $V_1+|V_{th}|+\alpha$ (α :任意的正数)。另外,向电源线 1421 中在地址周期输入 V_1 并且在发光周期中输入电势 V_2 。注意 $V_2 < V_1$ 。

[0253] 此处,为了解释操作,在地址周期中发光元件 1416 的对电极 1423 的电势等于电源线 1421 的电势。但是,当将发光元件 1416 发光所需的最小电势差称作 V_{EL} 时,只要对电极 1423 的电势等于或高于 V_1 并且小于电势 $V_1 + |V_{th}| + \alpha + V_{EL}$ 就是可接受的。另外,只要发光周期中电源线 1421 的电势 V_2 低于从对电极 1423 的电势中减去发光元件 1416 发光所需的最小电势差 (V_{EL}) 所获得的值就是可接受的。但是,因为此处为了解释的目的,对电极 1423 的电势是 V_1 ,所以只要 V_2 小于 $V_1 - V_{EL}$ 就是可接受的。

[0254] 首先,在如图 15 中的 (A) 和图 16A 中所示的初始化周期中关断第一开关 1412 并且开启第二开关 1413 和第三开关 1414。此时,晶体管 1411 的第一电极用作源电极并且其电势等于电势供应线 1422 的电势,即 $V_1 + |V_{th}| + \alpha$ 。另一方面,晶体管 1411 栅电极的电势是 V_1 。因此,晶体管 1411 的栅-源电压的绝对值 $|V_{gs}|$ 是 $|V_{th}| + \alpha$,并因此晶体管 1411 开启。然后,由在晶体管 1411 的栅电极和第一电极之间提供的电容器 1415 保持 $|V_{th}| - \alpha$ 。

[0255] 接着,在如图 15 中的 (B) 和图 16B 所示的阈值写入周期中关断第三开关 1414。因此,晶体管 1411 的第一电极,即源电极的电势逐渐下降并且当其达到 $V_1 + |V_{th}|$ 时,关断晶体管 1411。因此,由电容器 1415 保持的电压是 $|V_{th}|$ 。

[0256] 在如图 15 中的 (C) 和图 16C 中所示的后续数据写入周期中,开启第一开关 1412 并且在关断第二晶体管 1413 后从信号线 1417 输入根据亮度数据的电势 ($V_1 - V_{data}$)。此时,由电容器 1415 保持的电压 V_{cs} 可以由公式 (5) 表示,其中将电容器 1415 和发光元件 1416 的电容分别称为 C_1 和 C_2 。

$$[0257] \quad V_{cs} = \left| -|V_{th}| - V_{data} \times \frac{C_2}{C_1 + C_2} \right| \dots\dots\dots (5)$$

[0258] 注意因为发光元件 1416 比电容器 1415 更薄并具有更大的电极面积,所以 $C_2 \gg C_1$ 。因此,从 $C_2 / (C_1 + C_2) \approx 1$,由电容器 1415 保持的电压 V_{cs} 由公式 (6) 表示,并且晶体管 1411 开启。

$$[0259] \quad V_{cs} = -|V_{th}| - V_{data} \dots\dots\dots (6)$$

[0260] 接下来,在图 15 的 (D) 和图 16D 中所示的发光周期中,关断第一开关 1412 并且将电源线 1421 的电势设置为 V_2 。此时,晶体管 1411 的栅-源电压 V_{gs} 等于 $-V_{data} - |V_{th}|$,并且根据该 V_{gs} 的电流流向晶体管 1411 和发光元件 1416,从而发光元件 1416 发光。

[0261] 注意当晶体管 1411 在饱和区工作时流向发光元件的电流 I 由公式 (7) 表示。

$$[0262] \quad I = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (V_{gs} - V_{th})^2$$

$$[0263] \quad \dots\dots\dots (7)$$

$$[0264] \quad = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (-V_{data} - |V_{th}| - V_{th})^2$$

[0265] 因为晶体管 1411 是 p- 沟道晶体管,所以 V_{th} 小于 0。因此,公式 (7) 可以转变成公式 (8)。

$$[0266] \quad I = \frac{1}{2} \left(\frac{W}{L} \right) \mu C_{ox} (-V_{data})^2 \dots\dots\dots (8)$$

[0267] 另外,当晶体管 1411 在线性区工作时流向发光元件的电流 I 由公式 (9) 表示。

$$[0268] \quad I = \left(\frac{W}{L} \right) \mu C_{ox} [(V_{gs} - V_{th})V_{ds} - \frac{1}{2}V_{ds}^2]$$

[0269] (9)

$$[0270] \quad = \left(\frac{W}{L} \right) \mu C_{ox} [(-V_{data} - |V_{th}| - V_{th})V_{ds} - \frac{1}{2}V_{ds}^2]$$

[0271] 从 $V_{th} < 0$, 公式 (9) 可以转变成公式 (10)。

$$[0272] \quad I = \left(\frac{W}{L} \right) \mu C_{ox} [(-V_{data})V_{ds} - \frac{1}{2}V_{ds}^2] \quad \text{.....(10)}$$

[0273] 此处, W 代表晶体管 1411 的沟道宽度; L , 沟道长度; μ , 迁移率; 并且 C_{ox} , 存储电容。

[0274] 根据公式 (8) 和 (10), 无论晶体管 1411 的工作区是饱和区还是线性区, 流向发光元件 1416 的电流都不取决于晶体管 1411 的阈值电压 (V_{th})。因此, 可以抑制由晶体管 1411 阈值电压的变化而引起的电流变化并且可以向发光元件 1416 供应根据亮度数据的电流值。

[0275] 因此, 可以抑制由晶体管 1411 阈值电压的变化引起的亮度变化。另外, 因为用固定在恒电势下的对电极进行工作, 所以可以降低功耗。

[0276] 此外, 当晶体管 1411 在饱和区中工作时, 还可以抑制亮度因发光元件 1416 的退化而变化。当发光元件 1416 退化时, 发光元件 1416 的 V_{EL} 增加并且晶体管 1411 的第一电极, 即源电极的电势降低。此时, 晶体管 1411 的源电极与电容器 1415 的第二电极连接; 晶体管 1411 的栅电极与电容器 1415 的第一电极连接; 并且栅电极侧处于浮置状态。因此, 根据源电势的降低, 晶体管 1411 的栅电势也降低与源电势的降低相同的量。因此, 晶体管 1411 的 V_{gs} 不会改变。因此, 即使发光元件退化也不会影响流向晶体管 1411 和发光元件 1416 的电流。注意在公式 (8) 中还发现流向发光元件的电流 I 不取决于源电势和漏电势。

[0277] 因此, 当晶体管 1411 在饱和区中工作时, 可以抑制由晶体管 1411 阈值电压的变化引起的亮度变化和发光元件 1416 的退化。

[0278] 注意在饱和区中操作晶体管 1411 的情况中, 晶体管 111 的沟道长度 L 优选是长的, 从而抑制由于雪崩击穿和沟道长度调制引起的电流量的增加。

[0279] 另外, 因为在初始化周期中向发光元件 1416 施加反向偏置电压, 所以可以使发光元件中的短路部分绝缘并且可以抑制发光元件的退化。因此, 可以延长发光元件的寿命。

[0280] 注意图 14 中显示的发光元件 1416 没有特别限制, 并且可以使用 EL 元件 (有机 EL 元件、无机 EL 元件、或者包含有机材料和无机材料的 EL 元件)、电子发射元件、液晶元件、电子墨水等。

[0281] 另外, 只要晶体管 1411 用来控制供应给发光元件 1416 的电流值就是可接受的, 并且晶体管的种类没有特别限制。因此, 使用晶体半导体膜的薄膜晶体管 (TFT)、使用以无定形硅膜或多晶硅膜为代表的非单晶半导体膜的薄膜晶体管、使用半导体衬底或 SOI 衬底形成的晶体管、MOS 晶体管、结晶体管、双极晶体管、使用有机半导体或碳纳米管的晶体管, 或者其它晶体管都可以使用。

[0282] 第一开关 1412 选择向电容器输入根据像素灰度级水平的信号的时序。第二开关 1413 选择向晶体管 1411 栅电极供应预定的电势的定时。第三开关 1414 选择供应用来初始

化写入电容器 1415 中的电势的预定电势的定时。因此,只要第一开关 1412、第二开关 1413 和第三开关 1414 具有上面的功能,它们没有特别的限制。每个开关都可以是晶体管、二极管、或者作为其组合的逻辑电路。

[0283] 注意在使用晶体管的情况下,其极性(导电类型)没有特别限制。但是,希望使用具有低关断电流极性的晶体管。可以给出具有 LDD 区的晶体管、具有多栅极结构的晶体管等作为具有低关断电流极性的晶体管的实例。所述开关可以是使用 n- 沟道晶体管和 p- 沟道晶体管两者的 CMOS 型。

[0284] 例如,在对第一开关 1412、第二开关 1413 和第三开关 1414 应用 p- 沟道晶体管的情况下,当需要开启开关时向控制每个开关开启/关断的扫描线输入 L 电平信号,或者当需要关断开关时输入 H 电平信号。

[0285] 在此情况下,因为可以只使用 p- 沟道晶体管形成像素,所以可以简化制造过程。

[0286] 此外,可以将本实施方式中说明的像素应用于图 6 的显示装置。与实施方式 1 中相似,除非各行中的数据写入周期重叠,可以在各行中自由设置初始化起动时间。另外,因为每个像素除了在其地址周期外可以发光,所以发光周期与一个帧周期的比例(即占空率)可以是非常高的并且可以大约为 100%。因此,可以提供亮度变化较小并且占空率高的显示装置。

[0287] 另外,因为可以设置长的阈值写入周期,所以可以更准确地将控制流向发光元件的电流值的晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0288] 注意与实施方式 3 相似,电势供应线 1422 也可以用作另一行的导线。另外,实施方式 4 和 5 中说明的晶体管的任何结构都可以应用于晶体管 1411。另外,还可以应用实施方式 6 中说明的结构和操作。另外,可以将晶体管 1411 应用于实施方式 1-6 中说明的像素结构中。

[0289] 注意在使用整流器元件提供擦除周期的情况下,需要根据控制流向发光元件的电流的晶体管的极性改变流向整流器元件的电流方向。参考图 32 解释这一点。

[0290] 当晶体管 1411 是 p- 沟道晶体管时,连接整流器元件 3201,从而电流从第四扫描线 3202 流向晶体管 1411 的栅电极。至于第四扫描线 3202,仅当强迫关断晶体管 1411 时输入 H 电平信号,否则输入 L 电平信号。然后,当第四扫描线 3202 处于 L 电平时电流不流向整流器元件 3201,并且当处于 H 电平时电流从晶体管 1411 流向第四扫描线 3202。通过如上所述使电流流向第四扫描线 3202,将电容器 1415 保持的电势降低至晶体管 1411 的阈值电压的绝对值($|V_{th}|$)或更低,并因此强迫关断晶体管 1411。注意需要确定 H 电平电势,从而晶体管 1411 栅电极的电势不会变成等于或者高于某一电势,该电势比 H 电平电势高整流器元件 3201 的正向阈值电压。根据这种操作,插入黑色显示;余像变得不太可见;并且可以改善运动图像特性。

[0291] (实施方式 8)

[0292] 在本实施方式中,参考图 17 解释本发明像素部分截面图的一种模式。注意本实施方式部分截面图中显示的晶体管是用来控制向发光元件供应电流值的晶体管。

[0293] 首先,在具有绝缘表面的衬底 1711 上方形成基底膜 1712。作为具有绝缘表面的衬底 1711,可以使用绝缘衬底,如玻璃衬底、石英衬底、塑料衬底(聚酰亚胺、丙烯酸、聚对苯二甲酸乙二醇酯、聚碳酸酯、多芳基化合物、聚醚砜等)、或者陶瓷衬底;或者表面上形成了

绝缘膜的金属衬底（钽、钨、钼等）、半导体衬底等。注意需要使用能够至少耐受工艺期间产生的热量的衬底。

[0294] 使用一层或多层（两层或更多层）绝缘膜，如氧化硅膜、氮化硅膜或者氧氮化硅（ SiO_xN_y ）膜来形成基底膜 1712。注意可以使用溅射方法、CVD 方法等形成基底膜 1712。尽管在本实施方式中基底膜 1712 是单层，但是不用说它可以是多层（两层或更多层）。

[0295] 接着，在基底膜 1712 上方形成晶体管 1713。晶体管 1713 至少包括半导体层 1714、在半导体层 1714 上方形成的栅绝缘膜 1715 和在半导体层 1714 上方形成的并且其间插有栅绝缘膜 1715 的栅电极 1716。半导体层 1714 具有源区和漏区。

[0296] 可以使用具有选自包含硅、硅锗（SiGe）等的无定形半导体以及无定形硅（a-Si:H）作为其主要组分的非晶态（即非晶半导体膜）、混合无定形态和晶体态的半无定形半导体、在无定形半导体内可以观察到 0.5nm–20nm 的晶粒的微晶半导体的薄膜、或者多晶硅（p-Si:H）等形成半导体层 1714。注意将可以观察到 0.5nm–20nm 的晶粒的微晶状态称作微晶。注意当使用非晶半导体膜时，可以使用溅射方法、CVD 方法等形成半导体层 1714，并且当使用晶体半导体膜时，例如可以通过形成非晶半导体膜然后使非晶半导体膜结晶来形成半导体层 1714。如果需要，为了控制晶体管的阈值电压，除了上面的主要组分外，半导体层 1714 中可以包含微量的杂质元件（如磷、砷或硼）。

[0297] 接着，形成栅绝缘膜 1715 来覆盖半导体层 1714。由例如使用氧化硅、氮化硅、氮化硅氧化物等的单层或多层堆叠的膜形成栅绝缘膜 1715。注意可以使用溅射方法、CVD 方法等作为膜形成方法。

[0298] 然后，在半导体层 1714 上方形成栅电极 1716 并且其间插有栅绝缘膜 1715。栅电极 1716 可以由单层形成或者通过堆叠多层金属膜来形成。注意可以使用选自钽（Ta）、钨（W）、钛（Ti）、钼（Mo）、铝（Al）、铜（Cu）和铬（Cr）中的金属元素或者包含所述元素作为其主要组分的合金或化合物材料来形成栅电极。例如，栅电极可以包括使用氮化钽（Ta₂N₅）作为第一导电层和钨（W）作为第二导电层的第一导电膜和第二导电膜。

[0299] 接着，使用栅电极 1716 或者形成所需形状的抗蚀剂作为掩模，向半导体层 1714 中选择性地添加赋予 n- 型或 p- 型导电性的杂质。如此，在半导体层 1714 中形成了沟道形成区和杂质区（包括源区、漏区、GOLD 区和 LDD 区）。另外，取决于要添加的杂质元素的导电类型，晶体管 1713 被形成成为 n- 沟道晶体管或者 p- 沟道晶体管。

[0300] 注意为了在图 17 中以自对准的方式形成 LDD 区 1720，形成硅化合物，例如氧化硅膜、氮化硅膜或者氧氮化硅膜来覆盖栅电极 1716，然后回蚀刻（etched back）形成侧壁 1717。此后，可以通过向半导体层 1714 中添加赋予导电性的杂质来形成源区 1718、漏区 1719 和 LDD 区 1720。因此，LDD 区 1720 位于侧壁 1717 的下方。注意提供侧壁 1717，从而以自对准的方式形成 LDD 区 1720，并且不一定需要提供侧壁。注意使用磷、砷或硼等作为赋予导电性的杂质。

[0301] 接着，通过堆叠第一绝缘膜 1721 和第二绝缘膜 1722 形成第一层间绝缘膜 1730 来覆盖栅电极 1716。作为第一绝缘膜 1721 和第二绝缘膜 1722，可以使用无机绝缘膜，如氧化硅膜、氮化硅膜或者氧氮化硅（ SiO_xN_y ）膜，或者具有低介电常数的有机树脂膜（光敏或非光敏的有机树脂膜）。替代地，可以使用含有硅氧烷的膜。注意硅氧烷是通过硅（Si）和氧（O）的键形成骨架，并且使用有机基团（如烷基或芳香烃）作为取代基的材料。此外，可以

包含氟基作为取代基。

[0302] 注意可以使用由相同材料组成的绝缘膜作为第一绝缘膜 1721 和第二绝缘膜 1722。在本实施方式中,第一层间绝缘膜 1730 具有两层的堆叠结构;但是它可以是单层或者具有三层或更多层的堆叠结构。

[0303] 注意第一绝缘膜 1721 和第二绝缘膜 1722 可以使用溅射方法、CVD 方法、旋涂方法等来形成,并且在使用有机树脂膜或包含硅氧烷的膜的情况中通过涂布方法来形成。

[0304] 此后,在第一层间绝缘膜 1730 的上方形成源和漏电极 1723。注意源和漏电极 1723 通过接触孔分别与源区 1718 和漏区 1719 连接。

[0305] 注意可以使用金属,如银 (Ag)、金 (Au)、铜 (Cu)、镍 (Ni)、铂 (Pt)、钯 (Pd)、铱 (Ir)、铑 (Rh)、钨 (W)、铝 (Al)、钽 (Ta)、钼 (Mo)、镉 (Cd)、锌 (Zn)、铁 (Fe)、钛 (Ti)、硅 (Si)、锗 (Ge)、锆 (Zr)、或者钡 (Ba)、其合金、其金属氮化物、或者其叠膜来形成源和漏电极 1723。

[0306] 接着,形成第二层间绝缘膜 1731 覆盖源和漏电极 1723。作为第二层间绝缘膜 1731,可以使用无机绝缘膜、树脂膜、或者其叠层。可以使用氮化硅膜、氧化硅膜、氧氮化硅膜或者其叠层作为无机绝缘膜。对于树脂膜,可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧等。

[0307] 在第二层间绝缘膜 1731 上方形成像素电极 1724。接着,形成绝缘体 1725 以覆盖像素电极 1724 的端部。为了在后面有利地形成包含发光物质的层 1726,将绝缘体 1725 形成成为具有在其上端或者下端弯曲的曲面。例如,在使用正光敏丙烯酸作为绝缘体 1725 的材料的情况中,优选将绝缘体 1725 形成为具有仅在上端具有曲率半径 ($0.2\ \mu\text{m}$ – $3\ \mu\text{m}$) 的曲面。可以使用通过光辐照在蚀刻剂中不可溶的负抗蚀剂或者通过光辐照在蚀刻剂中可溶的正抗蚀剂作为绝缘体 1725。此外,可以使用如氧化硅或氧氮化硅的无机材料以及有机材料作为绝缘体 1725 的材料。

[0308] 接着,在像素电极 1724 和绝缘体 1725 的上方形成包含发光物质的层 1726 和对电极 1727。

[0309] 接着,在包含发光物质的层 1726 夹在像素电极 1724 和对电极 1727 之间的区域中形成发光元件 1728。

[0310] 接着,参考图 18A 和 18B 解释发光元件 1728 的细节。注意图 17 中的像素电极 1724 和对电极 1727 分别对应于图 18A 和 18B 中的像素电极 1801 和对电极 1802。在图 18A 中,像素电极是阳极并且对电极是阴极。

[0311] 如图 18A 所示,在像素电极 1801 和对电极 1802 之间提供空穴注入层 1811、空穴传输层 1812、电子传输层 1814、电子注入层 1815 等以及发光层 1813。堆叠这些层,使得当施加电压将像素电极 1801 的电势设置成高于对电极 1802 的电势时,从像素电极 1801 侧注入空穴并且从对电极 1802 侧注入电子。

[0312] 在这种发光元件中,从像素电极 1801 侧注入的空穴和从对电极 1802 侧注入的电子在发光层 1813 中复合,从而激发光物质。然后,激发的发光物质当返回基态时发光。注意只要发光物质是可以发光(电致发光)的物质就是可以接受。

[0313] 对于形成发光层 1813 的物质没有特别限制,并且发光层可以仅由发光物质组成。但是,当发生浓度淬灭(concentration quenching)时,发光层优选是使用能隙大于发光物质的物质(宿主),其中混合发光物质,从而分散。这就阻止了发光物质的浓度淬灭。注意

能隙指最低未占据分子轨道 (LUMO) 能级和最高占据分子轨道 (HOMO) 能级之间的能量差。

[0314] 另外,对于发光物质没有特别限制,并且可以使用在所需发射波长下发光的物质。例如,为了获得红光发射,可以使用表现出在 600nm-680nm 处具有发射光谱峰的发光的物质,如 4-二氰基亚甲基-2-异丙基-6-[2-(1,1,7,7-四甲基久洛里定-9-基)乙烯基]-4H-吡喃(缩写:DCJTI)、4-二氰基亚甲基-2-甲基-6-[2-(1,1,7,7-四甲基久洛里定-9-基)乙烯基]-4H-吡喃(缩写:DCJT)、4-二氰基亚甲基-2-叔丁基-6-[2-(1,1,7,7-四甲基久洛里定-9-基)乙烯基]-4H-吡喃(缩写:DCJTB)、perifianthene、或者 2,5-二氰基-1,4-二[2-(10-甲氧基-1,1,7,7-四甲基久洛里定-9-基)乙烯基]苯。为了获得绿光发射,可以使用表现出在 500nm-550nm 处具有发射光谱峰的发光的物质,如 N,N'-二甲基喹吡啶酮(缩写:DMQd)、香豆素 6、香豆素 545T、三(8-羟基喹啉)铝(缩写:Alq)、或者 N,N'-二苯基喹吡啶酮(缩写:DPQd)。为了获得蓝光发射,可以使用表现出在 420nm-500nm 处具有发射光谱峰的发光的物质,如 9,10-二(2-萘基)-叔丁基蒽(缩写:t-BuDNA)、9,9'-联蒽、9,10-二苯基蒽(缩写:DPA)、9,10-二(2-萘基)蒽(缩写:DNA)、二(2-甲基-8-羟基喹啉)-4-苯基苯酚氧基-镓(缩写:BGaq)、或者二(2-甲基-8-羟基喹啉)-4-苯基苯酚氧基-铝(缩写:BA1q)。

[0315] 对于用来分散发光物质的物质没有特别限制,并且例如可以使用蒽的衍生物,如 9,10-二(2-萘基)-叔丁基蒽(缩写:t-BuDNA)、咔唑衍生物,如 4,4'-二(N-咔唑基)联苯(缩写:CBP)、金属配合物,如二[2-(2-羟苯基)吡啶]锌(bis[2-(2-hydroxyphenyl)pyridinato]zinc)(缩写:Znpp₂)或者双[2-(2-羟苯基)苯并噁唑]锌(bis[2-(2-hydroxyphenyl)benzoxazolato]zinc)(缩写:ZnBOX)等。

[0316] 尽管形成像素电极 1801 的阳极材料没有特别限制,但是优选使用具有高功函(4.0eV 或更高的功函)的金属、合金、导电化合物、其混合物等。作为这种阳极材料的一个具体实例,可以给出金属材料的氧化物,如氧化铟锡(缩写:ITO)、包含氧化硅的 ITO、或者使用氧化铟与 2 重量%-20 重量%的氧化锌(ZnO)混合的靶形成的氧化铟锌(缩写:IZO)。此外,还可以给出金(Au)、铂(Pt)、镍(Ni)、钨(W)、铬(Cr)、钼(Mo)、铁(Fe)、钴(Co)、铜(Cu)、钯(Pd)、金属材料的氮化物(如 TiN)等。

[0317] 另一方面,作为形成对电极 1802 的物质,可以使用具有低功函(3.8eV 或更低的功函)的金属、合金、导电化合物、其混合物等。作为这种阴极材料的具体实例,可以给出属于周期表第 1 或 2 族的元素,即诸如锂(Li)或铯(Cs)的碱金属、诸如镁(Mg)、钙(Ca)或锶(Sr)的碱土金属、或者包含这些元素的合金(Mg:Ag、Al:Li)。另外,通过在对电极 1802 和发光层 1813 之间提供具有优异的电子注入性质的层,从而与对电极堆叠,各种导电材料,包括作为像素电极 1801 的材料说明的材料,如 Al、Ag、ITO、或者包含氧化硅的 ITO 都可以用于对电极 1802 而与功函的数值无关。替代地,通过使用具有特别优异的电子注入功能材料形成后面所述的电子注入层 1815,可以获得相似的作用。

[0318] 注意为了将光发射提取到外部,优选像素电极 1801 和对电极 1802 任一或者两者都是由 ITO 等制成的透明电极,或者具有几至几十 nm 的厚度从而能够传播可见光。

[0319] 如图 18A 中所示,在像素电极 1801 和发光层 1813 之间提供空穴传输层 1812。空穴传输层是用于将像素电极 1801 注入的空穴传输到发光层 1813 中的层。通过提供空穴传输层 1812 并且使像素电极 1801 和发光层 1813 彼此分开,可以防止发光由于金属而淬灭。

[0320] 注意空穴传输层 1812 优选使用具有优异空穴传输性质的物质,特别是空穴迁移率为 $1 \times 10^{-6} \text{cm}^2/\text{Vs}$ 或更大的物质来形成。注意具有优异空穴传输性质的物质指比电子具有更高空穴迁移率的物质。作为可以用来形成空穴传输层 1812 的物质的具体实例,可以给出 4,4'-二[N-(1-萘基)-N-苯基氨基]-联苯(缩写:NPB)、4,4'-二[N-(3-甲苯基)-N-苯基-氨基]-联苯(缩写:TPD)、4,4',4''-三(N,N-二苯氨基)三苯胺(缩写:TDATA)、4,4',4''-三[N-(3-甲苯基)-N-苯基氨基]三苯胺(缩写:MTDATA)、4,4'-二{N-[4-(N,N-二-间甲苯氨基)苯基]-N-苯基氨基}-联苯(缩写:DNTPD)、1,3,5-三[N,N-二-间甲苯氨基]苯(缩写:m-MTDAB)、4,4',4''-三(N-咔唑基)三苯胺(缩写:TCTA)、酞菁(缩写: H_2PC)、铜酞菁(缩写:CuPC)、钒氧酞菁(缩写:VoPC)等。

[0321] 另外,空穴传输层 1812 可以是具有通过结合由上述物质形成的两层或更多层而形成的多层结构的层。

[0322] 此外,如图 18A 中所示,空穴传输层 1812 可以提供在对电极 1802 和发光层 1813 之间。此处,电子传输层是用来向发光层 1813 传输从对电极 1802 注入的电子的层。通过提供电子传输层 1814 并且使对电极 1802 和发光层 1813 彼此分开,可以防止发光由于金属而淬灭。

[0323] 对于电子传输层 1814 的材料没有特别限制,并且电子传输层 1814 可以由具有喹啉骨架或苯并喹啉骨架的金属配合物形成,如三(8-羟基喹啉)铝(缩写:Alq)、三(5-甲基-8-羟基喹啉)铝(缩写:Almq₃)、二(10-羟基苯并[h]-喹啉)铍(缩写:BeBq₂)或者二(2-甲基-8-羟基喹啉)-4-苯基苯酚氧基-铝(缩写:BA1q)。替代地,它可以由具有噻唑基或噻唑基配体的金属配合物,如双[2-(2-羟苯基)苯并噻唑]锌(缩写:Zn(BOX)₂)或双[2-(2-羟苯基)苯并噻唑]锌(缩写:Zn(BTZ)₂)等形成。此外,它还可以使用 2-(4-联苯基)-5-(4-叔丁苯基)-1,3,4-噻二唑(缩写:PBD)或 1,3-二[5-(对叔丁苯基)-1,3,4-噻二唑-2-基]苯(缩写:OXD-7)、3-(4-叔丁苯基)-4-苯基-5-(4-联苯基)-1,2,4-三唑(缩写:TAZ)、3-(4-叔丁苯基)-4-(4-乙苯基)-5-(4-联苯基)-1,2,4-三唑(缩写:p-EtTAZ)、红菲咯啉(缩写:BPhen)、1,10-菲咯啉(缩写:BCP)等形成。电子传输层 1814 优选使用电子迁移率高于如上所述的空穴迁移率的物质形成。另外,电子传输层 1814 优选使用电子迁移率为 $10^{-6} \text{cm}^2/\text{Vs}$ 或更大的物质来形成。注意电子传输层 1814 可以是具有通过结合由上述物质形成的两层或更多层而形成的多层结构的层。

[0324] 另外,如图 18A 中所示,可以在像素电极 1801 和空穴传输层 1812 之间提供空穴注入层 1811。此处,空穴注入层指用来促进从用作空穴传输层 1812 的阳极的电极中注入空穴的层。

[0325] 对于空穴注入层 1811 的材料没有特别限制,并且可以使用如氧化钼(MoO_x)、氧化钒(VO_x)、氧化钌(RuO_x)、氧化钨(WO_x)或氧化锰(MnO_x)的金属氧化物形成空穴注入层 1811。替代地,空穴注入层 1811 可以由诸如酞菁(缩写: H_2Pc)或酞菁铜(缩写:CuPc)的酞菁基化合物、诸如 4,4'-二{N-[4-(N,N-二-间甲苯氨基)苯基]-N-苯基氨基}-联苯(缩写:DNTPD)的芳香胺基化合物、诸如聚乙烯二氧噻吩/聚苯乙烯磺酸盐水溶液(PEDOT/PSS)的高分子量化合物等形成。

[0326] 另外,可以在像素电极 1801 和空穴传输层 1812 之间提供金属氧化物和具有优异空穴传输性质的物质的混合物。因为这种层甚至在增厚时也不会引起驱动电压的增加,所

以通过调整层的厚度可以进行使用微腔效应或者光干涉效应的光学设计。因此,可以制造出具有优异的色纯度和颜色根据视角变化很少的高质量的发光元件。另外,可以设置膜厚,从而防止由于在像素电极 1801 的表面上形成膜时产生的不均匀和残留在电极表面上的少量残余的影响而引起像素电极 1801 和对电极 1802 的短路。

[0327] 另外,如图 18A 中所示,可以在对电极 1802 和电子传输层 1814 之间提供电子注入层 1815。此处,电子注入层是用来促进从用作电子传输层 1814 阴极的电极处注入电子的层。注意当没有特别提供电子传输层时,可以通过在用作阴极的电极和发光层之间提供电子注入层来支持对发光层的电子注入。

[0328] 对于电子注入层 1815 的材料没有特别限制,并且可以使用碱金属或碱土金属的化合物,如氟化锂 (LiF)、氟化铯 (CsF) 或者氟化钙 (CaF₂) 来形成电子注入层 1815。替代地,具有优异电子传输性质的物质,如 Alq 或 4,4'-二(5-甲基苯并噁唑-2-基)二苯乙烯 (BzOs) 和诸如镁或锂的碱金属或碱土金属的混合物都可以用于电子注入层 1815。

[0329] 注意空穴注入层 1811、空穴传输层 1812、发光层 1813、电子传输层 1814 和电子注入层 1815 都可以通过如蒸发方法、喷墨方法或者涂布方法的任何方法来形成。另外,也可以使用诸如溅射方法或者蒸发方法的任何方法形成像素电极 1801 和对电极 1802。

[0330] 另外,发光元件的层结构不局限于图 18A 中显示的情况,并且如图 18B 中所示可以通过从用作阴极的电极顺序形成层来制造。换句话说,像素电极 1801 可以是阴极,依次在像素电极 1801 上堆叠电子注入层 1815、电子传输层 1814、发光层 1813、空穴传输层 1812、空穴注入层 1811 和对电极 1802。注意对电极 1802 用作阳极。

[0331] 注意描述了发光元件具有一个发光层;但是发光元件可以包括多层发光层。通过提供多个发光层并且混合来自各个发光层的光发射可以获得白光。例如,在包括两个发光层的发光元件的情况中,优选在第一发光层和第二发光层之间提供间隔层以及产生空穴的层和产生电子的层。这种结构能够使从各个发光层向外部发光,在视觉上混合并且作为白光看到。因此,可以获得白光。

[0332] 在图 17 中通过像素电极 1724 和对电极 1727 中任一个或者两者向外部提取发光。因此,像素电极 1724 和对电极 1727 中任一个或者两者由透光物质形成。

[0333] 当只有对电极 1727 由透光物质形成时,如图 19A 所示,通过对电极 1727 从与衬底相对的侧提取发光。当只有像素电极 1724 由透光物质形成时,如图 19B 所示,通过像素电极 1724 从与衬底侧提取发光。当像素电极 1724 和对电极 1727 两者都由透光物质形成时,如图 19C 所示,通过像素电极 1724 和对电极 1727 从衬底侧和相对侧两侧提取发光。

[0334] 接着,解释具有将非晶半导体膜用于晶体管的半导体层 1713 的交错结构 (staggered structure) 的晶体管。图 20A 和 20B 显示了像素的部分截面图。注意在图 20A 和 20B 的情况中,显示了具有交错结构的晶体管并且还解释了像素中包括的电容器。

[0335] 如图 20A 所示,在衬底 2011 上方形成基底膜 2012。此外,在基底膜 2012 上方形成像素电极 2013。另外,第一电极 2014 由与像素电极 2013 相同的材料并且在相同的层中形成。

[0336] 此外,在基底膜 2012 上方形成导线 2015 和导线 2016,并且用导线 2015 覆盖像素电极 2013 的一端。在导线 2015 和导线 2016 的上方形成每个具有 n- 型导电性的 n- 型半导体层 2017 和 n- 型半导体层 2018。另外,在基底膜 2012 上方并且在导线 2015 和导线 2016

之间形成半导体层 2019。延长一部分半导体层 2019,使得与 n- 型半导体层 2017 和 n- 型半导体层 2018 重叠。注意半导体层由通过诸如无定形硅 (a-Si:H) 的无定形半导体、半无定形半导体、微晶半导体等制成的非晶半导体膜形成。另外,在半导体层 2019 的上方形成栅绝缘膜 2020。还在第一电极 2014 的上方形成由与栅绝缘膜 2020 相同的材料并在相同的层中制成的绝缘膜 2021。

[0337] 此外,在栅绝缘膜 2020 的上方形成栅电极 2022;从而形成晶体管 2025。另外,在第一电极 2014 的上方形成由与栅电极 2022 相同的材料并在相同的层中制成的第二电极 2023,其间插入绝缘膜 2021,并且形成电容器 2024,其中绝缘膜 2021 夹在第一电极 2014 和第二电极 2023 之间。形成层间绝缘膜 2026,从而覆盖像素电极 2013 的端部、电容器 2025 和电容器 2024。

[0338] 在层间绝缘膜 2026 的上方形成包含发光物质的层 2027 和对电极 2028,并且像素电极 2013 位于层间绝缘膜 2026 的开口中,并且在包含发光物质的层 2027 夹在像素电极 2013 和对电极 2028 之间的区域中形成发光元件 2029。

[0339] 图 20A 中显示的第一电极 2014 可以由与如图 20B 中所示的导线 2015 和 2016 相同的材料并在相同层中形成,并且可以形成电容器 2031,其中绝缘膜 2021 夹在第一电极 2030 和第二电极 2023 之间。尽管在图 20A 和 20B 中,使用 n- 沟道晶体管作为晶体管 2025,但是可以使用 p- 沟道晶体管。

[0340] 衬底 2011、基底膜 2012、像素电极 2013、栅绝缘膜 2020、栅电极 2022、层间绝缘膜 2026、包含发光物质的层 2027 和对电极 2028 的材料均与图 17 中所示的衬底 1711、基底膜 1712、像素电极 1724、栅绝缘膜 1715、栅电极 1716、层间绝缘膜 1730 和 1731、包含发光物质的层 1726 和对电极 1727 的材料相似。导线 2015 和导线 2016 可以使用与图 17 中的源和源电极 1723 相似的材料形成。

[0341] 接着,作为对半导体层使用非晶半导体膜的晶体管的其它结构,在图 21A 和 21B 中显示了像素的部分截面图,每个像素都具有栅电极夹在衬底和半导体层之间的结构的晶体管,即换句话说栅电极位于半导体层下方的下栅极晶体管。

[0342] 在衬底 2111 上方形成基底膜 2112。在基底膜 2112 上方形成栅电极 2113。另外,第一电极 2114 由与栅电极 2113 相同的材料并在相同的层中形成。栅电极 2113 的材料可以是添加了磷的多晶硅或者作为金属和硅的化合物的硅化物以及用于图 17 中显示的栅电极 1716 的材料。

[0343] 形成栅绝缘膜 2115 来覆盖栅电极 2113 和第一电极 2114。

[0344] 在栅绝缘膜 2115 的上方形成半导体层 2116。在第一电极 2114 的上方形成由与半导体层 2116 相同的材料并在相同的层中制成的半导体层 2117。注意这种半导体层由通过诸如无定形硅 (a-Si:H) 的无定形半导体、半无定形半导体、微晶半导体等制成的非晶半导体膜形成。

[0345] 在半导体层 2116 的上方形成每个都具有 n- 型导电性的 n- 型半导体层 2118 和 n- 型半导体层 2119,并且在半导体层 2117 的上方形成 n- 型半导体层 2120。

[0346] 分别在 n- 型半导体层 2118 和 n- 型半导体层 2119 的上方形成导线 2121 和导线 2122,并且形成晶体管 2129。在 n- 型半导体层 2120 的上方形成与导线 2121 和导线 2122 相同的材料并在相同的层中制成的导电层 2123,并且所述导电层 2123、n- 型半导体层 2120

和半导体层 2117 形成第二电极。注意形成了电容器 2130, 其中栅绝缘膜 2115 夹在所述第二电极和第一电极 2114 之间。

[0347] 延长导线 2121 的一端, 并且在导线 2121 的延长部分上形成像素电极 2124。

[0348] 形成绝缘体 2125 来覆盖像素电极 2124 的一端、晶体管 2129 和电容器 2130。

[0349] 在像素电极 2124 和绝缘体 2125 的上方形成包含发光物质的层 2126 和对电极 2127, 并且在包含发光物质的层 2126 夹在像素电极 2124 和对电极 2127 之间的区域中形成发光元件 2128。

[0350] 不是特别需要提供用作电容器 2130 的第二电极一部分的半导体层 2117 和 n- 型沟道半导体层 2120。换句话说, 可以形成电容器, 其中导电层 2123 用作第二电极并且栅绝缘膜 2115 夹在第一电极 2114 和导电层 2123 之间。

[0351] 尽管使用 n- 沟道晶体管作为晶体管 2129, 但是可以使用 p- 沟道晶体管。

[0352] 注意也可以通过在形成图 21A 中的导线 2121 前形成像素电极 2124 来形成具有如下结构的电容器 2132, 其中栅绝缘膜 2115 夹在第一电极 2114 和第二电极 2131 之间, 所述第二电极由与图 21B 中所示的像素电极 2124 相同的材料并且在相同的层中制成。

[0353] 尽管说明了具有沟道蚀刻结构的倒置交错晶体管, 但是不用说可以使用具有沟道保护结构的晶体管。接着, 参考图 22A 和 22B 解释具有沟道保护结构的晶体管的情况。注意在图 22A 和 22B 中使用共同附图标记来表示与图 21A 和 21B 中相似的元件。

[0354] 图 22A 中显示的具有沟道保护结构的晶体管 2201 与图 21A 中显示的具有沟道蚀刻结构的晶体管 2129 不同, 其中在形成沟道的半导体层 2116 的区域上方提供了用作蚀刻掩模的绝缘体 2202。

[0355] 相似地, 图 22B 中显示的具有沟道保护结构的晶体管 2201 与图 21A 中显示的具有沟道蚀刻结构的晶体管 2129 不同, 其中在形成沟道的半导体层 2116 的区域上方提供了用作蚀刻掩模的绝缘体 2202。

[0356] 通过将非晶半导体膜用于本发明像素中包括的晶体管的半导体层可以降低制造成本。注意可以使用参考图 17 解释的材料作为各种材料。

[0357] 晶体管和电容器的结构不局限于上述情况, 并且可以使用具有各种结构的晶体管和电容器。

[0358] 由多晶硅 (p-Si:H) 等制成的晶体半导体膜以及由诸如无定形硅 (a-Si:H) 的无定形半导体、半无定形半导体、微晶半导体等制成的非晶半导体膜都可以用于晶体管的半导体层。

[0359] 图 23 显示了下面解释的包括对半导体层使用晶体半导体膜的晶体管的像素的部分截面图。注意图 23 中显示的晶体管 2318 是图 10 中显示的多栅极晶体管。

[0360] 如图 23 中所示, 在衬底 2301 上方形成基底膜 2302, 并且在其上方形成半导体层 2303。注意通过将晶体半导体膜形成所需的形状来形成半导体层 2303。

[0361] 下面说明制造晶体半导体膜的方法的实例。首先, 通过溅射方法、CVD 方法等在衬底 2301 上方形成无定形硅膜。膜形成材料不必局限于无定形硅膜, 并且由无定形半导体、半无定形半导体、微晶半导体等组成的非晶半导体膜是可接受的。另外, 可以使用具有诸如无定形硅锗膜的无定形结构的化合物半导体膜。

[0362] 然后, 使用热结晶方法、激光结晶方法、使用诸如镍的催化元素的热结晶方法等,

以使所得的无定形硅膜结晶,从而获得晶体半导体膜。注意可以通过这些结晶方法的组合来进行结晶。

[0363] 在形成通过热结晶方法形成晶体半导体膜的情况中,可以使用加热炉、激光辐照、RTA(快速热退火)、或者其组合。

[0364] 当通过激光结晶方法形成晶体半导体膜时,可以使用连续波激光束(CW激光束)或者脉冲激光束。作为此处可使用的激光束,可以使用从气体激光器,如Ar激光器、Kr激光器或者准分子激光器;使用单晶YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、或者GdVO₄、或者多晶(陶瓷)YAG、Y₂O₃、YVO₄、YAlO₃、或者用Nd、Yb、Cr、Ti、Ho、Er、Tm和Ta中一种或多种作为掺杂剂掺杂的GdVO₄作为介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸气激光器和金蒸气激光器中的一种或多种发射的激光束。通过用上述激光束的基波或者所述激光束的二次谐波到四次谐波辐照可以获得具有大晶粒直径的晶体。例如,可以使用Nd:YVO₄激光(基波:1064nm)的二次谐波(532nm)或者三次谐波(355nm)。此时,要求激光的能量密度大约为0.01MW/cm²~100MW/cm²(优选0.1MW/cm²~10MW/cm²)。对于辐照,扫描速率设置为大约10cm/sec~2000cm/sec的。

[0365] 注意使用单晶YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、或者GdVO₄、或者多晶(陶瓷)YAG、Y₂O₃、YVO₄、YAlO₃、或者用Nd、Yb、Cr、Ti、Ho、Er、Tm和Ta中一种或多种作为掺杂剂掺杂的GdVO₄作为介质的激光器;Ar离子激光器;Ti:蓝宝石激光器都可以是CW激光器。替代地,可以通过进行Q-开关操作、模式锁定等以10MHz或更大的重复速率使激光束脉冲化。当在10MHz或更大的重复速率下脉冲激光束时,在由前面的激光熔化后并且在固化前,用下面的脉冲激光辐照半导体膜。因此,与使用具有低重复速率的脉冲激光的情况不同,可以在半导体膜中连续地移动固相和液相,从而可以获得在扫描方向中连续生长的晶粒。

[0366] 在通过使用诸如镍的催化元素的热结晶方法形成晶体半导体膜的情况中,优选进行吸附处理(gettering treatment),从而在结晶后除去诸如镍的催化元素。

[0367] 通过上述的结晶,在一部分无定形半导体膜中形成结晶区。将这部分结晶的晶体半导体膜图案化成所需的形状,从而形成岛状半导体膜。该半导体膜用于晶体管的半导体层2303。

[0368] 将晶体半导体层用于沟道形成区2304和用作晶体管2318的源区或漏区的杂质区2305,并且还用于半导体层2306和用作电容器2319的下电极的杂质区2308。注意不是特别需要提供杂质区2308。可以对沟道形成区2304和半导体层2306进行沟道掺杂。

[0369] 接着,在半导体层2303和电容器2319的下电极上方形成栅绝缘膜2309。此外,在半导体层2303的上方形成栅电极2310,其间插有栅绝缘膜2309,并且在电容器2319的半导体层2306的上方形成由与栅电极2310相同的材料并且在相同的层中制成上电极2311,其间插有栅绝缘膜2309。如此,制造出晶体管2318和电容器2319。

[0370] 接着,形成层间绝缘膜2312以覆盖晶体管2318和电容器2319,并且在层间绝缘膜2312的上方形成导线2313,从而通过接触孔与杂质区2305接触。然后,与导线2313接触并且在层间绝缘膜2312的上方形成像素电极2314,并且形成绝缘体2315来覆盖像素电极2314的端部和导线2313。此外,在像素电极2314的上方形成包含发光物质的层2316和对电极2317,并且在包含发光物质的层2316夹在像素电极2314和对电极2317之间的区域中形成发光元件2320。

[0371] 图 24 中显示了包括对半导体层使用由多晶硅 (p-Si:H) 等制成的晶体半导体膜的下栅极晶体管的像素的部分截面图。

[0372] 在衬底 2401 的上方形成基底膜 2402, 并且在其上面形成栅电极 2403。另外, 由与栅电极 2403 相同的材料并且在相同的层中形成电容器 2423 的第一电极 2404。

[0373] 形成栅绝缘膜 2405 来覆盖栅电极 2403 和第一电极 2404。

[0374] 在栅绝缘膜 2405 的上方形成半导体层。注意通过使用热结晶方法、激光结晶方法、使用诸如镍的催化元素的热结晶方法等使由无定形半导体、半无定形半导体、微晶半导体等组成的非晶半导体膜结晶, 并且将结晶的半导体膜图案成所需的形状来形成半导体层。

[0375] 注意使用所述半导体层形成沟道形成区 2406、LDD 区 2407 和用作晶体管 2422 的源区或漏区的杂质区 2408、以及用作第二电极的区 2409 和电容器 2423 的杂质区 2410 和 2411。注意不一定需要提供杂质区 2410 和 2411。另外, 可以向沟道形成区 2406 和区 2409 添加杂质。

[0376] 注意电容器 2423 具有栅绝缘膜 2405 夹在第一电极 2404 和包括由半导体层等形成的区 2409 的第二电极之间的结构。

[0377] 接着, 形成第一层间绝缘膜 2412 来覆盖半导体层, 并且在第一层间绝缘膜 2412 的上方形成导线 2413, 从而通过接触孔与杂质区 2408 接触。

[0378] 在第一层间绝缘膜 2412 中形成开口 2415。形成第二层间绝缘膜 2416 来覆盖晶体管 2422、电容器 2423 和开口 2415, 并且在第二层间绝缘膜 2416 的上方形成像素电极 2417, 从而通过接触孔与导线 2413 连接。另外, 形成绝缘体 2418 来覆盖像素电极 2417 的端部。然后, 在像素电极 2417 的上方形成包括发光物质的层 2419 和对电极 2420, 并且在包含发光物质的层 2419 夹在像素电极 2417 和对电极 2420 之间的区域中形成发光元件 2421。注意开口 2415 位于发光元件 2421 的下方。换句话说, 因为第一层间绝缘膜 2412 具有开口 2415, 所以当从衬底侧提取从发光元件 2421 发射的光时, 可以增加透光率。

[0379] 通过对本发明像素中包括的晶体管的半导体层使用晶体半导体膜, 例如在与像素部分 613 相同的衬底上方形成图 6 中的扫描线驱动电路 612 和信号线驱动电路 611 变得容易。

[0380] 注意对半导体层使用晶体半导体膜的结构不局限上述情况, 并且晶体管可以具有各种结构。注意同样适用于电容器。在本实施方式中, 除非另有说明, 可以适当地使用图 17 中的材料。

[0381] 本实施方式中说明的晶体管可以在实施方式 1-7 任一项中说明的像素中用作控制向发光元件供应电流值的晶体管。因此, 通过操作如实施方式 1-7 任一项中所述的像素, 可以抑制由于晶体管阈值电压的变化而引起的电流值的变化。因此, 可以向发光元件中供应根据亮度的电流, 并且可以抑制亮度变化。另外, 因为使用固定在恒电势下的对电极进行操作, 所以可以降低功耗。

[0382] 另外, 因为通过向图 6 的显示装置应用所述像素, 每个像素除了在其地址周期外都可以发光, 所以发光周期与一个帧周期的比例 (即占空率) 可以是非常高的并且可以大约为 100%。因此, 可以提供亮度变化较小并且占空率高的显示装置。

[0383] 另外, 因为可以设置长的阈值写入周期, 所以可以更准确地将控制流向发光元件

中的电流值的晶体管的阈值电压写入电容器中。因此,提高了显示装置的可靠性。

[0384] (实施方式 9)

[0385] 在本实施方式中,参考图 25A 和 25B 解释本发明的显示装置的一种模式。

[0386] 图 25A 是显示了显示装置的俯视图,并且图 25B 是图 25A 的 A-A' 线的截面图(沿着线 A-A' 的截面图)。显示装置在图中由虚线表示的衬底 2510 的上方包括信号线驱动电路 2501、像素部分 2502、第一扫描线驱动电路 2503 和第二扫描线驱动电路 2506。显示装置还包括密封衬底 2504 和密封剂 2505,并且由它们围起的显示装置部分是空间 2507。

[0387] 注意导线 2508 是传送输入到第一扫描线驱动电路 2503、第二扫描线驱动电路 2506 和信号线驱动电路 2501 中信号的导线,并且通过用作外部输入端的 FPC(柔性印刷电路)2509 接收视频信号、时钟信号、起动信号等。通过 COG(玻璃上芯片)等在 FPC 2509 和显示装置的连接部分上安装 IC 芯片(具备存储电路、缓冲电路等的半导体层芯片)2518 和 2519。注意此处仅显示了 FPC,但是印刷线路板(PWB)可以与 FPC 连接。本发明的显示装置不仅包括显示装置的主体,而且包括具有与之连接的 FPC 或 PWB 的显示装置。另外,它还包括上面安装了 IC 芯片等的显示装置。

[0388] 参考图 25B 解释截面结构。在衬底 2510 的上方形成像素部分 2502 及其外围驱动电路(第一扫描线驱动电路 2503、第二扫描线驱动电路 2506 和信号线驱动电路 2501);此处显示了信号线驱动电路 2501 和像素部分 2502。

[0389] 注意信号线驱动电路 2501 包括具有单一极性的晶体管,如 n-沟道晶体管 2520 和 2521。不用说可以使用 p-沟道晶体管,或者可以不仅使用 n-沟道晶体管而且使用 p-沟道晶体管形成 CMOS 电路。在本实施方式中,说明了在与像素部分相同的衬底上方形成外围驱动电路的显示板,但是本发明不局限于此。可以在 IC 芯片等上面形成所有或者部分外围驱动电路,并且通过 COG 等安装。

[0390] 将实施方式 1-7 任一项中所述的像素用于部分 2502。注意图 25B 显示了用作开关的晶体管 2511、控制向发光元件供应的电流值的晶体管 2512 以及发光元件 2528。注意晶体管 2512 的第一电极与发光元件 2528 的像素电极 2513 连接。另外,形成绝缘体 2514 来覆盖像素电极 2513 的端部。此处,使用正光敏丙烯酸树脂膜形成绝缘体 2514。

[0391] 将绝缘体 2514 形成为具有在其上端部或者下端部弯曲的曲面,从而获得有利的覆盖度。例如,在使用正光敏丙烯酸作为绝缘体 2514 的材料的情况中,优选将绝缘体 2514 形成为具有仅在上端部具有曲率半径(0.2 μm -3 μm)的曲面。可以使用通过光辐照在蚀刻剂中不可溶的负抗蚀剂或者通过光辐照在蚀刻剂中可溶的正抗蚀剂作为绝缘体 2514。

[0392] 在像素电极 2513 的上方形成包含发光物质的层 2516 和对电极 2517。只要包含发光物质的层 2516 具有至少一层发光层,对于发光层以外的层没有特别限制,并且可以适当选择。

[0393] 通过使用密封剂 2505 向衬底 2510 上附加密封衬底 2504,获得在由衬底 2510、密封衬底 2504 和密封剂 2505 围成的空间 2507 中提供发光元件 2528 的结构。注意还有除了惰性气体(如氮气或氩气)外用密封剂 2505 填充空间 2507 的情况。

[0394] 注意优选使用环氧基的树脂作为密封剂 2505。该材料优选允许尽可能少的湿气和氧气穿过。作为密封衬底 2504,除了玻璃衬底或石英衬底外还可以使用由 FRP(玻璃纤维增强的塑料)、PVF(聚氟乙烯)、聚酯薄膜(Mylar)、聚酯、丙烯酸等。

[0395] 通过对像素部分 2502 使用并操作实施方式 1-7 中说明的任意像素可以抑制像素中的亮度变化或者像素的亮度随时间的波动,并因此可以获得具有更高占空率和更高质量的显示装置。另外,因为使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。

[0396] 通过在与如图 25A 和 25B 中显示的相同衬底上方形成信号线驱动电路 2501、像素部分 2502、第一扫描线驱动电路 2503 和第二扫描线驱动电路 2506,可以降低显示装置的成本。在此情况下,通过对信号线驱动电路 2501、像素部分 2502、第一扫描线驱动电路 2503 和第二扫描线驱动电路 2506 使用单一极性的晶体管,可以简化制造过程。因此,可以实现进一步的成本降低。

[0397] 如上所述,可以获得本发明的显示装置。注意上述结构是一个实例并且本发明的显示装置的结构不局限于此。

[0398] 注意显示装置的结构可以是如图 26A 所示,在 IC 芯片上形成信号线驱动电路 2601 和通过 COG 等将 IC 芯片安装在显示装置上。注意图 26A 的衬底 2600、像素部分 2602、第一扫描线驱动电路 2603、第二扫描线驱动电路 2604、FPC 2605、IC 芯片 2606、IC 芯片 2607、密封衬底 2608 和密封剂 2609 分别对应于图 25A 中的衬底 2510、像素部分 2502、第一扫描线驱动电路 2503、第二扫描线驱动电路 2506、FPC 2509、IC 芯片 2518、IC 芯片 2519、密封衬底 2504 和密封剂 2505。

[0399] 换句话说,使用 CMOS 等在 IC 芯片上形成需要高速操作的信号驱动电路来降低功耗。另外,通过使用由硅片等制成的半导体芯片作为 IC 芯片可以实现更高速的操作和更低的功耗。

[0400] 注意通过在与像素部分 2602 相同的衬底上方形成第一扫描线驱动电路 2603 和第二扫描线驱动电路 2604 可以实现成本的降低。通过使用具有单一极性的晶体管形成第一扫描线驱动电路 2603、第二扫描线驱动电路 2604 和像素部分 2602 可以实现进一步的成本降低。此时,通过对第一扫描线驱动电路 2603 和第二扫描线驱动电路 2604 使用自举电路 (boot trap circuits) 可以防止输出电势的降低。另外,在对第一扫描线驱动电路 2603 和第二扫描线驱动电路 2604 中包括的晶体管的半导体层使用无定形硅的情况中,每个晶体管的阈值电压由于退化而改变。因此,优选提供校正所述变化的功能。

[0401] 通过对像素部分 2602 使用并操作实施方式 1-7 中说明的任意像素可以抑制像素中的亮度变化或者像素的亮度随时间的波动,并因此可以获得具有更高占空率和更高质量的显示装置。另外,因为使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。另外,通过在 FPC 2605 和衬底 2600 的连接部分上安装具有功能电路 (存储器或缓冲器) 的 IC 芯片,可以高效地使用衬底面积。

[0402] 另外,可以使用如图 26B 中所示的结构,其中在 IC 芯片上形成与图 25A 的信号线驱动电路 2501、第一扫描线驱动电路 2503 和第二扫描线驱动电路 2506 对应的信号线驱动电路 2611、第一扫描线驱动电路 2613 和第二扫描线驱动电路 2614 并且通过 COG 等将 IC 芯片安装在显示装置上。注意图 26B 中的衬底 2610、像素部分 2612、FPC 2615、IC 芯片 2616、IC 芯片 2617、密封衬底 2618 和密封剂 2619 分别对应于图 25A 中的衬底 2510、像素部分 2502、FPC 2509、IC 芯片 2518、IC 芯片 2519、密封衬底 2504 和密封剂 2505。

[0403] 通过对像素部分 2612 的晶体管的半导体层使用非晶半导体膜,例如无定形硅

(a-Si:H) 膜可以实现成本的降低。此外,还可以制造出大尺寸的显示板。

[0404] 此外,在像素的行方向和列方向中不一定提供第一扫描线驱动电路、第二扫描线驱动电路和信号线驱动电路。例如,如图 27A 所示的在 IC 芯片上形成的外围驱动电路 2701 可以具有图 26B 中所示的第一扫描线驱动电路 2613、第二扫描线驱动电路 2614 和信号线驱动电路 2611 的功能。注意图 27A 中的衬底 2700、像素部分 2702、FPC 2704、IC 芯片 2705、IC 芯片 2706、密封衬底 2707 和密封剂 2708 分别对应于图 25A 中的衬底 2510、像素部分 2502、FPC 2509、IC 芯片 2518、IC 芯片 2519、密封衬底 2504 和密封剂 2505。

[0405] 注意图 27B 中表示了显示图 27A 的显示装置的导线连接的示意图。图 27B 显示了衬底 2710、外围驱动电路 2711、像素部分 2712、FPC 2713 和 FPC 2714。

[0406] FPC 2713 和 FPC 2714 从外部向外围驱动电路 2711 输入信号和电源电势。然后,将来自外围驱动电路 2711 的输出输入到与像素部分 2712 中包括的像素连接的行方向和列方向中的导线中。

[0407] 另外,在使用白光发射元件作为发光元件的情况中,通过提供具有滤光片的密封衬底可以实现全色显示。本发明可以应用于这种显示装置。图 28 显示了像素部分的部分截面图的实例。

[0408] 如图 28 中所示,在衬底 2800 上方形成基底膜 2802;在其上面形成控制供应给发光元件的电流值的晶体管 2801;并且形成像素电极 2803 与晶体管 2801 的第一电极接触。在其上面形成包含发光物质的层 2804 和对电极 2805。

[0409] 注意包含发光物质的层 2804 夹在像素电极 2803 和对电极 2805 之间的部分用作发光元件。注意图 28 中发出白光。在发光元件上方提供红色滤光片 2806R、绿色滤光片 2806G 和蓝色滤光片 2806B,分别实现全色显示。另外,提供黑色矩阵(也称作“BM”)来分隔这些滤光片。

[0410] 本实施方式的显示装置可以与实施方式 8 中说明的结构以及实施方式 1-7 中的结构适当地组合。另外,显示装置的结构不局限于上述结构,并且本发明还可以应用于具有其它结构的显示装置。

[0411] (实施方式 10)

[0412] 本发明的显示装置可以应用于各种电子装置。具体地说,它可以用于电子装置的显示部分。注意电子装置的实例如下:诸如摄像机或数字照相机的照相机、护目镜(goggle)型显示器、导航系统、音频再现装置(如汽车音频或音频部件等)、计算机、游戏机、便携式信息终端(如移动计算机、移动电话、移动游戏机、电子书等)、具备记录介质的图像再现装置(具体地说,用来再现诸如数字通用光碟(DVD)的再现记录介质并且具有显示再现的图像的显示器的装置)等等。

[0413] 图 33A 显示了显示器,其包括框架 3301、支持台 3302、显示部分 3303、扬声器部分 3304、视频输入端 3305 等。

[0414] 注意将实施方式 1-7 任一项中所述的像素用于显示部分 3303。根据本发明,可以抑制像素中亮度的变化或者像素的亮度随时间的波动,并且可以获得包括具有更高占空率和更高质量的显示部分的显示器。另外,因为使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。注意所述显示器在分类上包括所有用于显示信息的显示装置,例如用于个人计算机、TV 广播接收器、广告显示器等的显示装置。

[0415] 注意当显示尺寸增加的需求一直增加时,与显示尺寸增加相关的价格的增加已经成为一个问题。因此,必要的任务是降低制造成本并且使高质量产品的价格尽可能低。

[0416] 因为可以使用具有单一极性的晶体管制造本发明的像素,所以可以减少步骤数并且可以降低制造成本。通过对于像素中包括的每个晶体管的半导体层使用例如无定形硅(a-Si:H)的非晶半导体膜,可以简化工艺并且实现进一步的成本降低。在此情况下,优选在IC芯片上形成在像素部分外围上的驱动电路并且通过COG(玻璃上芯片)等方法将IC芯片安装到显示板上。注意在与像素部分相同的衬底上方使用包括具有单一极性的晶体管的电路,可以在IC芯片上形成高操作速度的信号线驱动电路,并且可以形成具有较低操作速度的扫描线驱动电路。

[0417] 图33B显示了照相机,其包括主体3301、显示部分3312、图像接收端口3313、操作键3314、外部连接端口3315、快门按钮3316等。

[0418] 注意将实施方式1-7任一项中所述的像素用于显示部分3312。根据本发明,可以抑制像素中亮度的变化或者像素的亮度随时间的波动,并且可以获得包括具有更高占空率和更高质量的显示部分的照相机。另外,因为使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。

[0419] 另外,在性能改善下已经强化了制造数字照相机等的竞争力。因此,使高性能产品的价格尽可能低是至关重要的。

[0420] 因为可以使用具有单一极性的晶体管制造本发明的像素,所以可以减少步骤数并且可以降低制造成本。通过对于像素中包括的每个晶体管的半导体层使用例如无定形硅(a-Si:H)的非晶半导体膜,可以简化工艺并且实现进一步的成本降低。在此情况下,优选在IC芯片上形成像素部分外围上的驱动电路并且通过COG(玻璃上芯片)等方法将IC芯片安装到显示板上。注意在与像素部分相同的衬底上方使用包括具有单一极性的晶体管的电路,可以在IC芯片上形成高操作速度的信号线驱动电路,并且可以形成具有较低操作速度的扫描线驱动电路。

[0421] 图33C显示了计算机,其包括主体3321、框架3322、显示部分3323、键盘3324、外部连接端口3325、定位鼠标3326等。注意将实施方式1-7任一项中所述的像素用于显示部分3322。根据本发明,可以抑制像素中亮度的变化或者像素的亮度随时间的波动,并且可以获得包括具有更高占空率和更高质量的显示部分的计算机。另外,因为使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层,可以实现成本降低。

[0422] 图33D显示了移动计算机,其包括主体3331、显示部分3332、开关3333、操作键3334、红外端口3335等。注意将实施方式1-7任一项中所述的像素用于显示部分3332。根据本发明,可以抑制像素中亮度的变化或者像素的亮度随时间的波动,并且可以获得包括具有更高占空率和更高质量的显示部分的显示器的移动计算机。另外,使用固定在恒电势下的对电极进行操作,所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层,可以实现成本降低。

[0423] 图33E显示了具备记录介质的便携式图像再现装置(具体地说,DVD播放机),其

包括主体 3341、框架 3342、显示部分 A 3343、显示部分 B 3344、记录介质 (DVD 等) 读出部分 3345、操作键 3346、扬声器部分 3347 等。显示部分 A 3343 主要显示图像信息, 并且显示部分 B 3344 主要显示字符信息。注意将实施方式 1-7 任一项中所述的像素用于显示部分 A 3343 和显示部分 B 3344。根据本发明, 可以抑制像素中亮度的变化或者像素的亮度随时间的波动, 并且可以获得包括具有更高占空率和更高质量的显示部分的图像再现装置。另外, 因为使用固定在恒电势下的对电极进行操作, 所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层, 可以实现成本降低。

[0424] 图 33F 显示了包括主体 3351、显示部分 3352 和臂部分 3353 等的护目镜型显示器。注意将实施方式 1-7 任一项中所述的像素用于显示部分 3352。根据本发明, 可以抑制像素中亮度的变化或者像素的亮度随时间的波动, 并且可以获得包括具有更高占空率和更高质量的显示部分的护目镜型显示器。另外, 因为使用固定在恒电势下的对电极进行操作, 所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层, 可以实现成本降低。

[0425] 图 33G 显示了摄像机, 其包括主体 3361、显示部分 3362、框架 3363、外部连接端口 3364、遥控接收部分 3365、图像接收部分 3366、电池 3367、音频输入部分 3368、操作键 3369、目镜部分 3360 等。注意将实施方式 1-7 任一项中所述的像素用于显示部分 3362。根据本发明, 可以抑制像素中亮度的变化或者像素的亮度随时间的波动, 并且可以获得包括具有更高占空率和更高质量的显示部分的摄像机。另外, 因为使用固定在恒电势下的对电极进行操作, 所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层, 可以实现成本降低。

[0426] 图 33H 显示了移动电话, 其包括主体 3371、框架 3372、显示部分 3373、音频输入部分 3374、音频输出部分 3375、操作键 3376、外部连接端口 3377、天线 3378 等。

[0427] 注意将实施方式 1-7 任一项中所述的像素用于显示部分 3373。根据本发明, 可以抑制像素中亮度的变化或者像素的亮度随时间的波动, 并且可以获得包括具有更高占空率和更高质量的显示部分的移动电话。另外, 因为使用固定在恒电势下的对电极进行操作, 所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层, 可以实现成本降低。

[0428] 如上所述, 本发明可以应用于所有电子装置。

[0429] (实施方式 11)

[0430] 在本实施方式中, 参考图 34 解释包括本发明显示装置的移动电话的示例结构。

[0431] 在外壳 3400 中结合显示板 3410, 使之是可拆卸的。可以根据显示板 3410 的尺寸适当改变外壳 3400 的形状和尺寸。将固定显示板 3410 的外壳 3400 安装在印刷线路板 3401 上并且装配成模块。

[0432] 显示板 3410 通过 FPC 3411 与印刷线路板 3401 连接。印刷线路板 3401 具备扬声器 3402、麦克风 3403、发射 / 接收电路 3404 和包括 CPU、控制器等的信号处理电路 3405。结合该模块、输入装置 3406 和电池 3407 并且存放在框架 3409 和框架 3412 中。注意将显示板 3410 的像素部分设置成从框架 3412 中形成的窗口中可见。

[0433] 在显示板 3410 中, 可以在相同的衬底上使用晶体管形成像素部分和一部分外围

驱动电路（在多个驱动电路中具有低操作频率的驱动电路），并且可以在 IC 芯片上形成另一部分外围驱动电路（在多个驱动电路中具有高操作频率的驱动电路）。可以通过 COG（玻璃上芯片）将 IC 芯片安装到显示板 3410 上。替代地，可以使用 TAB（带式自动结合）或印刷电路板连接 IC 芯片与玻璃衬底。此外，可以在 IC 芯片上形成所有外围驱动电路并且通过 COG 等将 IC 芯片安装到显示板上。

[0434] 注意将实施方式 1-7 任一项中所述的像素用于像素部分。根据本发明，可以抑制像素中亮度的变化或者像素的亮度随时间的波动，并且可以获得包括具有更高占空率和更高质量的显示部分的显示板 3410。另外，因为使用固定在恒电势下的对电极进行操作，所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层，可以实现成本降低。

[0435] 本实施方式中所述的移动电话的结构只是一个实例，并且本发明的显示装置不仅可以应用于具有上述结构的移动电话，而且可以应用于具有各种结构的移动电话。

[0436] （实施方式 12）

[0437] 在本实施方式中，参考图 35 和 36 解释通过结合显示板和电路板获得的 EL 模块。

[0438] 如图 35 中所示，显示板 3501 包括像素部分 3503、扫描线驱动电路 3504 和信号线驱动电路 3505。在电路板 3502 上方，例如形成控制电路 3506、信号分割电路 3507 等。注意显示板 3501 和电路板 3502 通过连接导线 3508 彼此连接。可以使用 FPC 等作为连接导线 3508。

[0439] 在显示板 3501 中，可以在相同的衬底上使用晶体管形成像素部分和一部分外围驱动电路（在多个驱动电路中具有低操作频率的驱动电路），并且可以在 IC 芯片上形成另一部分外围驱动电路（在多个驱动电路中具有高操作频率的驱动电路）。可以通过 COG（玻璃上芯片）将 IC 芯片安装到显示板 3501 上。替代地，可以使用 TAB（带式自动结合）或者印刷电路板连接 IC 芯片与玻璃衬底。此外，可以在 IC 芯片上形成所有外围驱动电路并且通过 COG 等将 IC 芯片安装到显示板上。

[0440] 注意将实施方式 1-7 任一项中所述的像素用于像素部分。根据本发明，可以抑制像素中亮度的变化或者像素的亮度随时间的波动，并且可以获得包括具有更高占空率和更高质量的显示部分的显示板 3501。另外，因为使用固定在恒电势下的对电极进行操作，所以在本发明中可以降低功耗。通过将具有单一极性的晶体管用于像素部分中包括的晶体管并且将非晶半导体膜用于晶体管的半导体层，可以实现成本降低。

[0441] 使用这种 EL 模块可以完成 EL TV 接收机。图 36 是显示了 EL TV 接收机主要结构的方框图。调谐器 3601 接收视频信号和音频信号。由视频信号放大电路 3602 处理视频信号，视频信号处理电路 3603 将从视频信号放大电路 3602 中输出的信号转化成与红、绿和蓝每种颜色对应的颜色信号，并且控制电路 3506 将视频信号转化成满足驱动电路输入规格的信号。控制电路 3506 向扫描线侧和信号线侧输出各种信号。在进行数字驱动的情况中，可以采用在信号线侧提供信号分割电路 3507 来将输入的数字信号分成 m 段的结构。

[0442] 在调谐器 3601 接收信号中的音频信号发送到音频信号放大电路 3604，将其输出通过音频信号处理电路 3605 供应给扬声器 3606。控制电路 3607 从输入端 3608 接收接收站（接收频率）或者音量的控制信息并且将信号发送给调谐器 3601 和音频信号处理电路 3605。

[0443] 通过将图 35 中的 EL 模拟结合入实施方式 10 中所述的图 33A 的框架 3301 中,可以完成 TV 接收机。

[0444] 自然地,本发明不局限于 TV 接收机,并且可以应用于各种用途,特别是作为大尺寸显示介质,如火车站、机场等地的信息显示板,或者街道上的广告显示板、以及个人计算机的监视器。

[0445] 本申请基于 2005 年 12 月 2 日递交给日本专利局的日本专利申请第 2005-349165 号,从而以引用方式结合其内容。

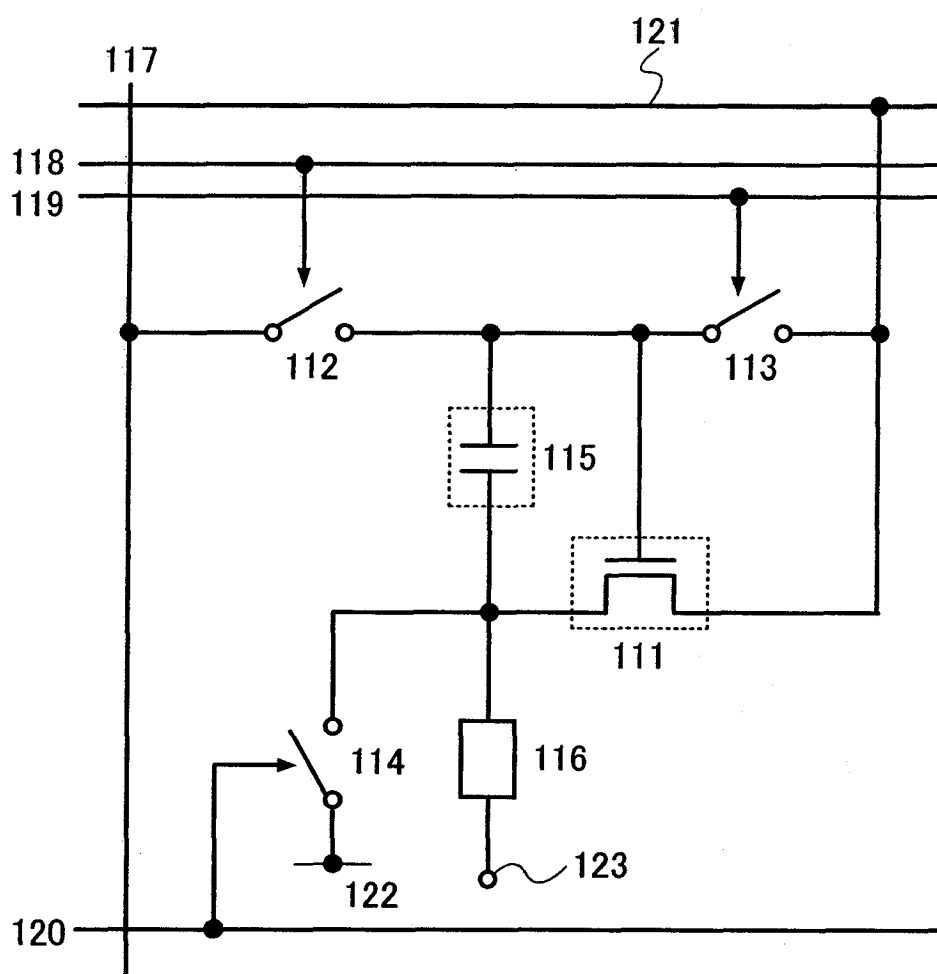


图 1

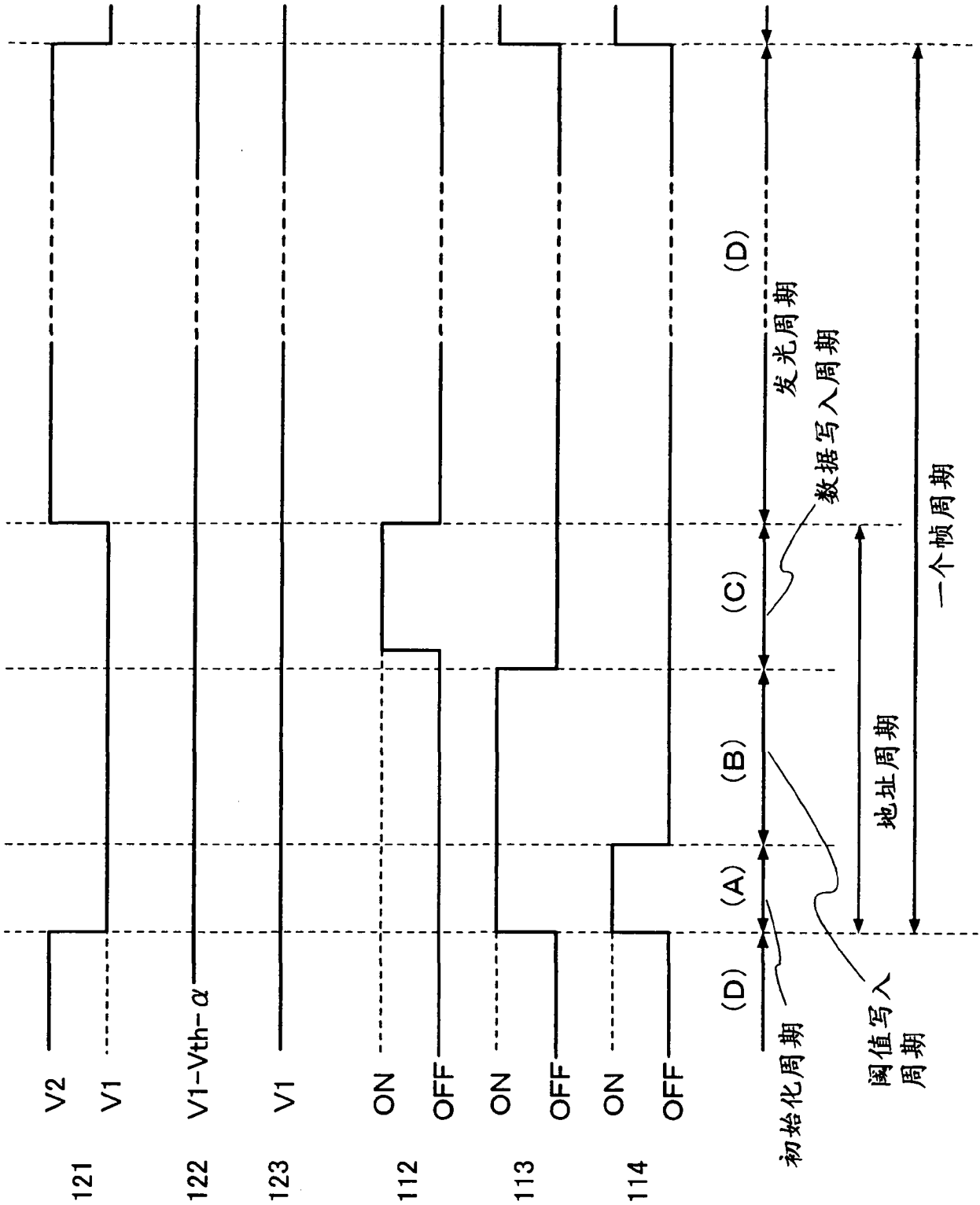


图 2

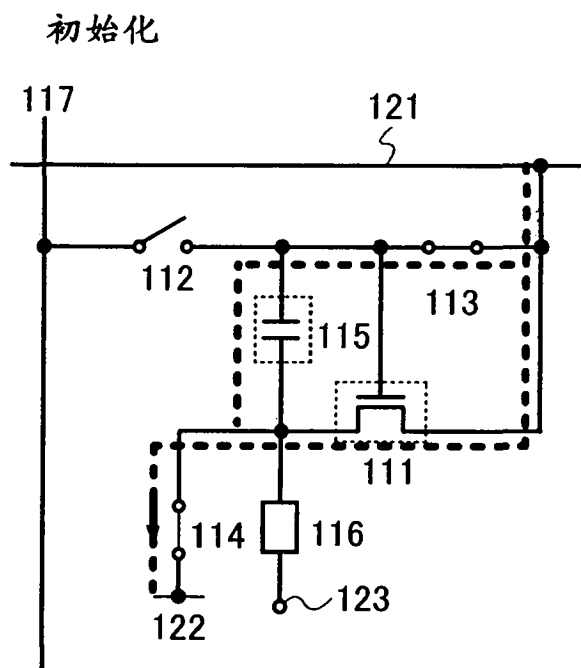


图 3A

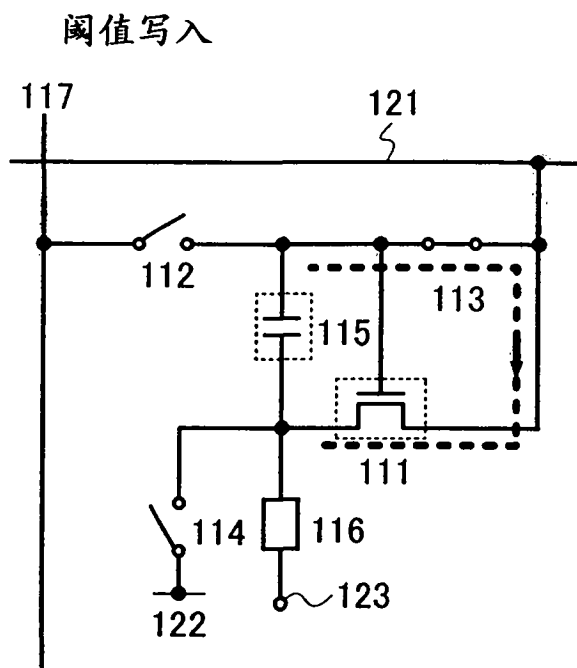


图 3B

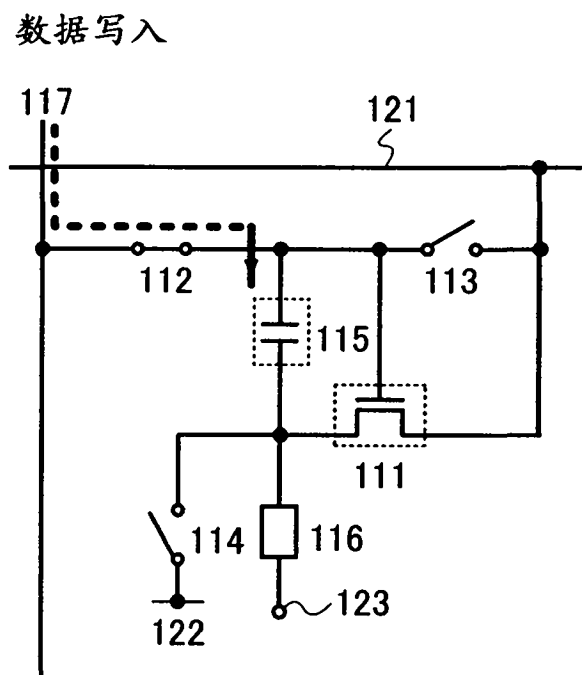


图 3C

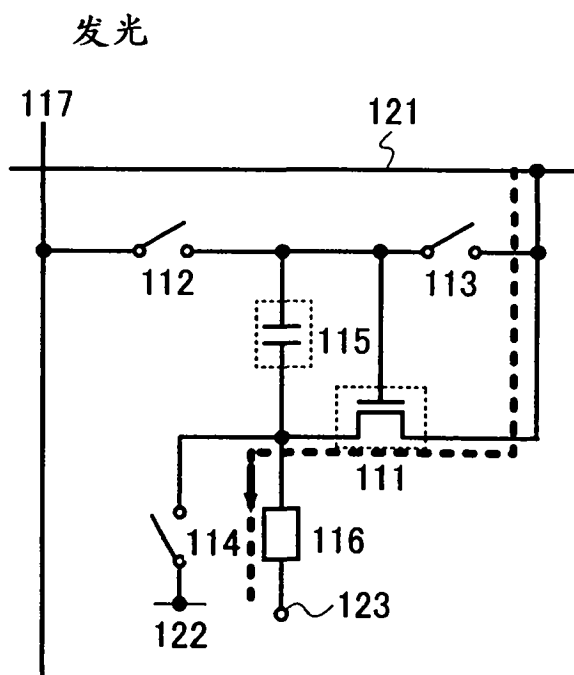


图 3D

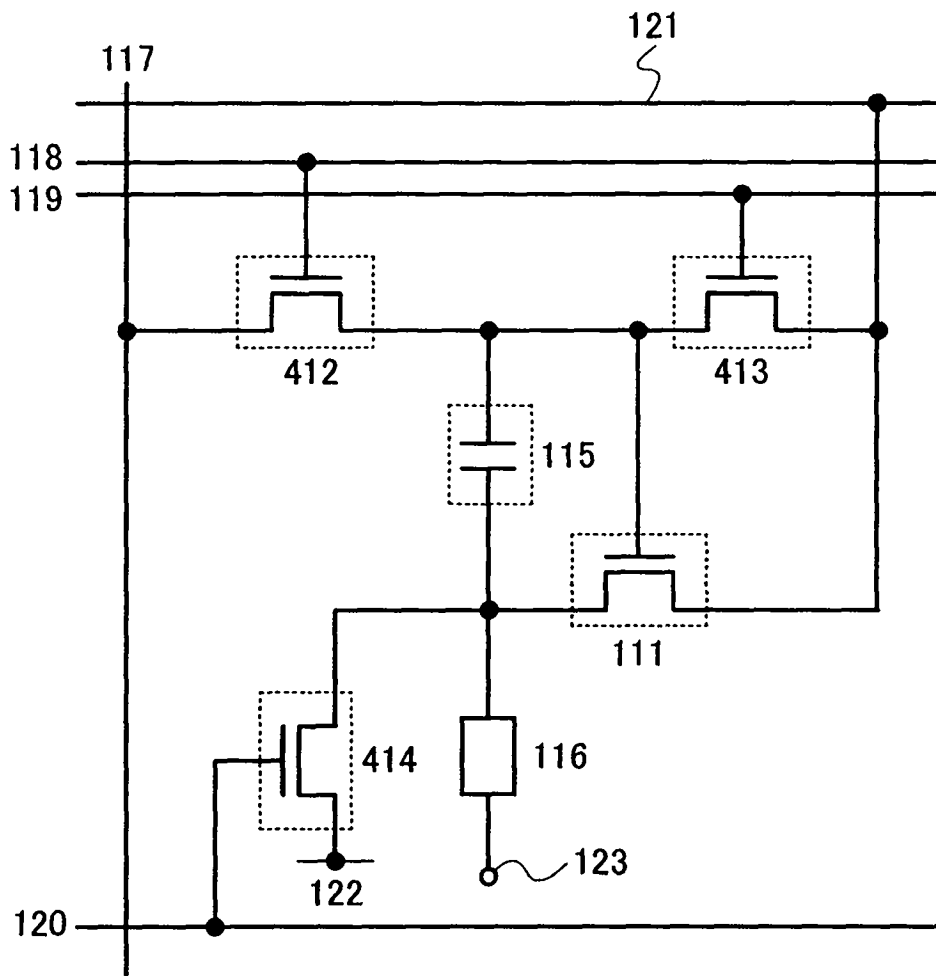


图 4

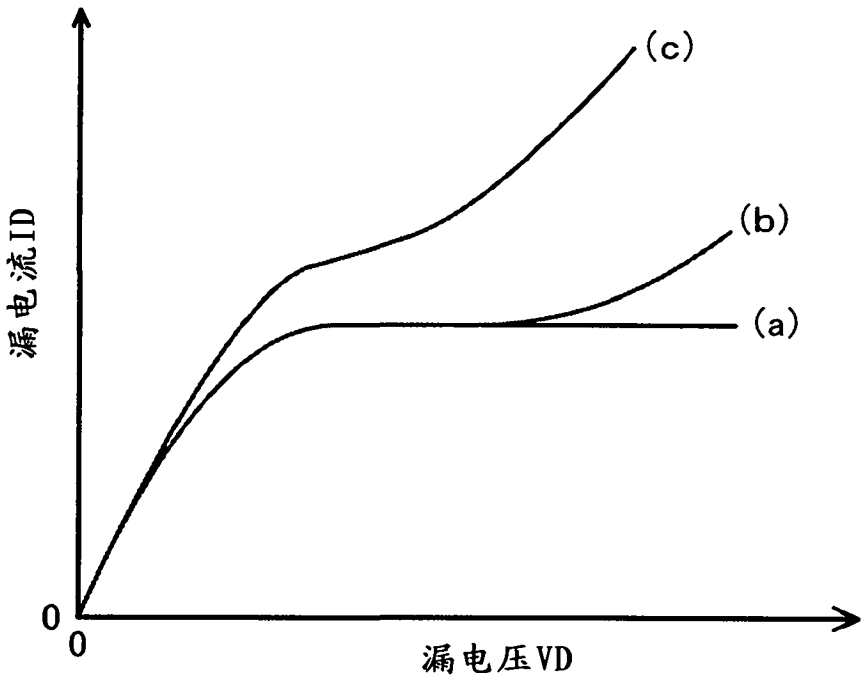


图 5

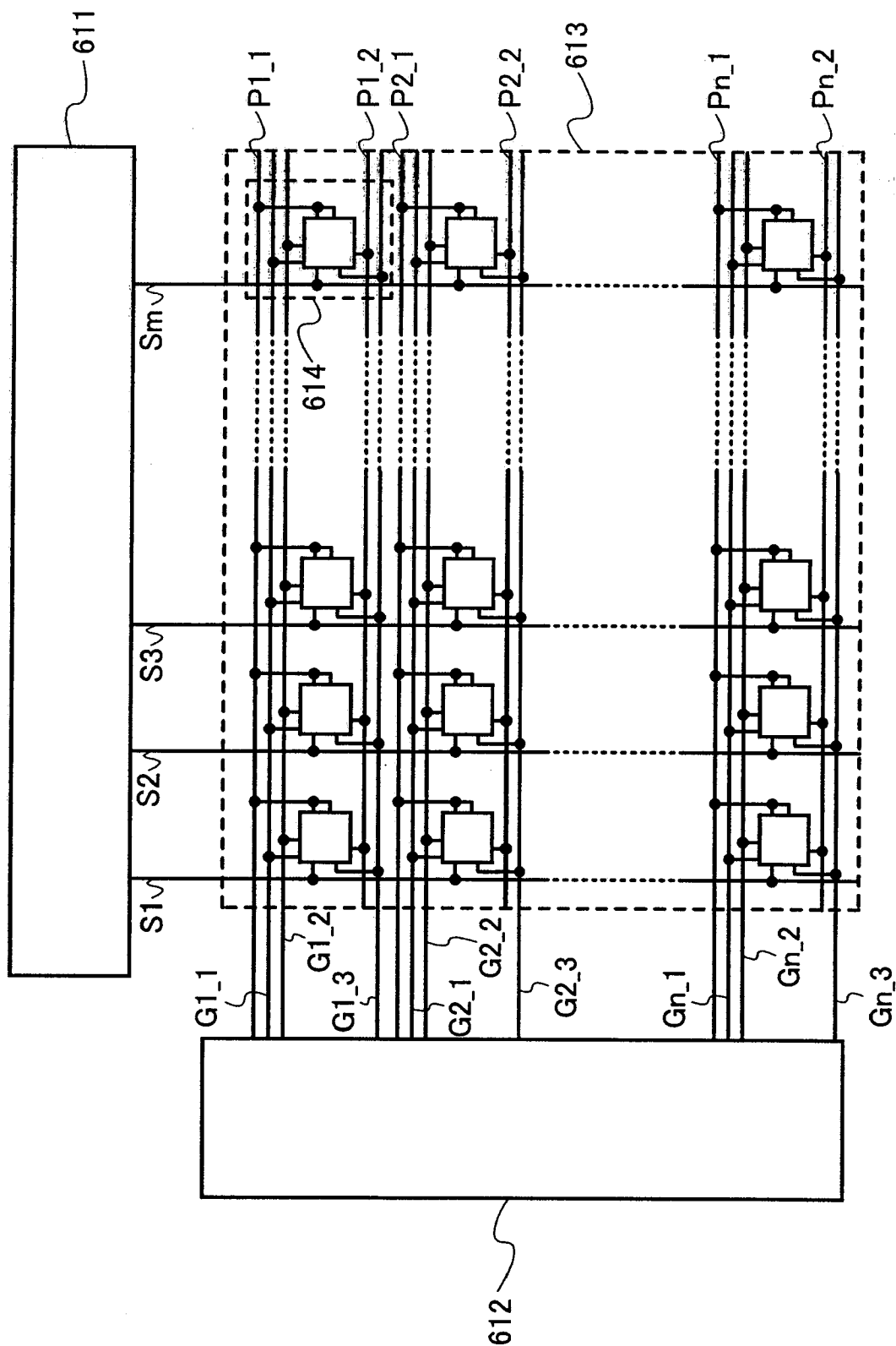


图 6

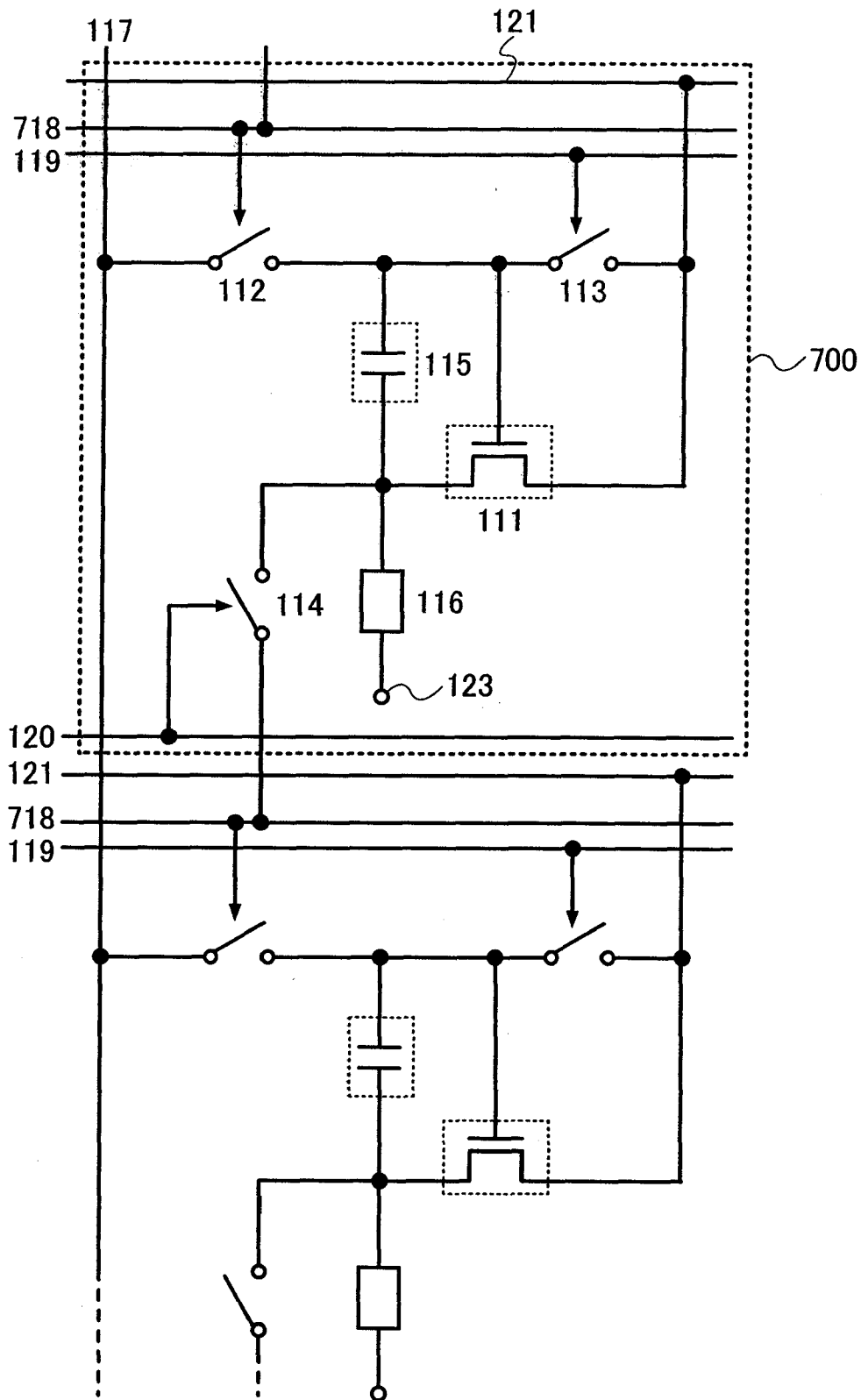


图 7

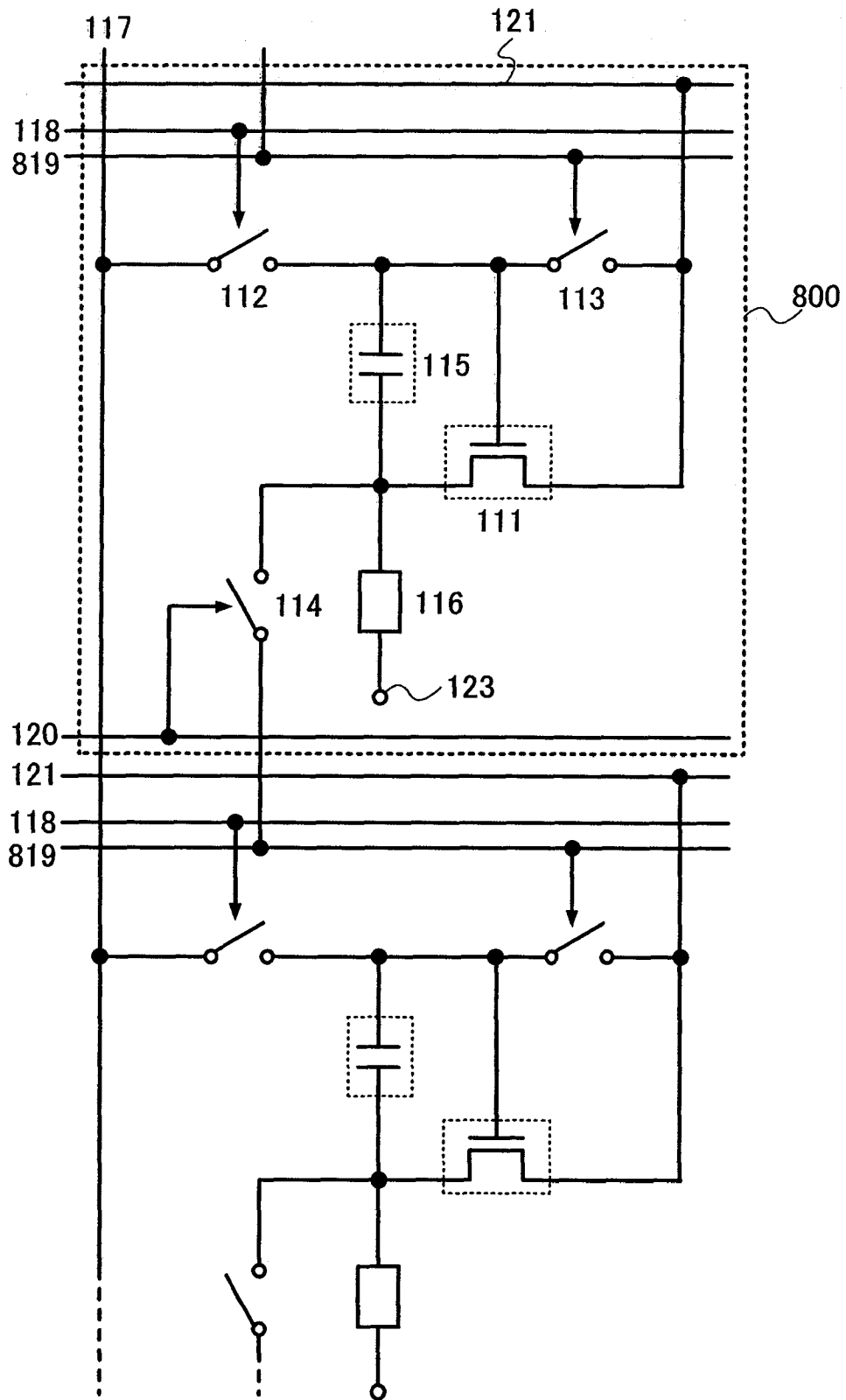


图 8

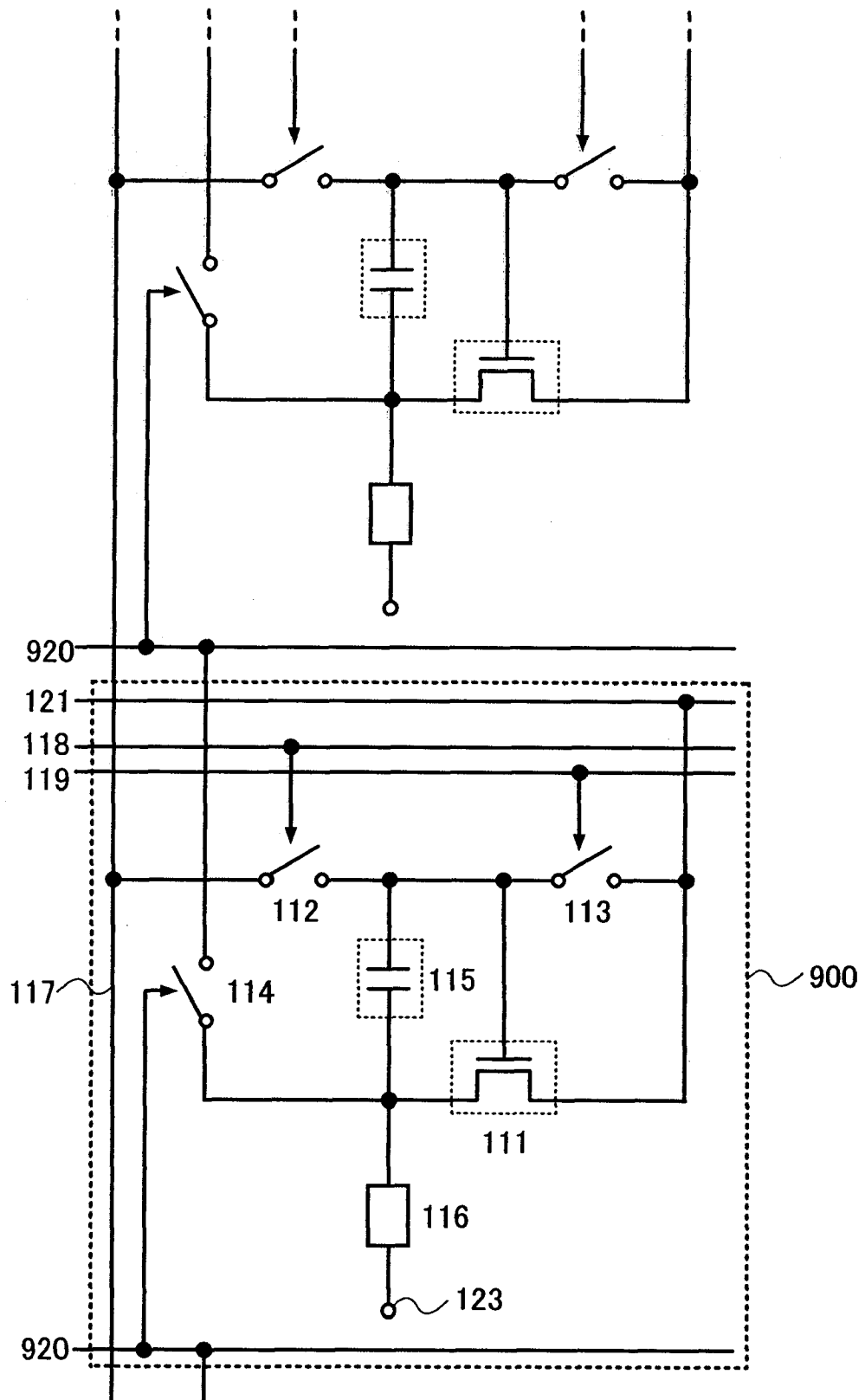


图 9

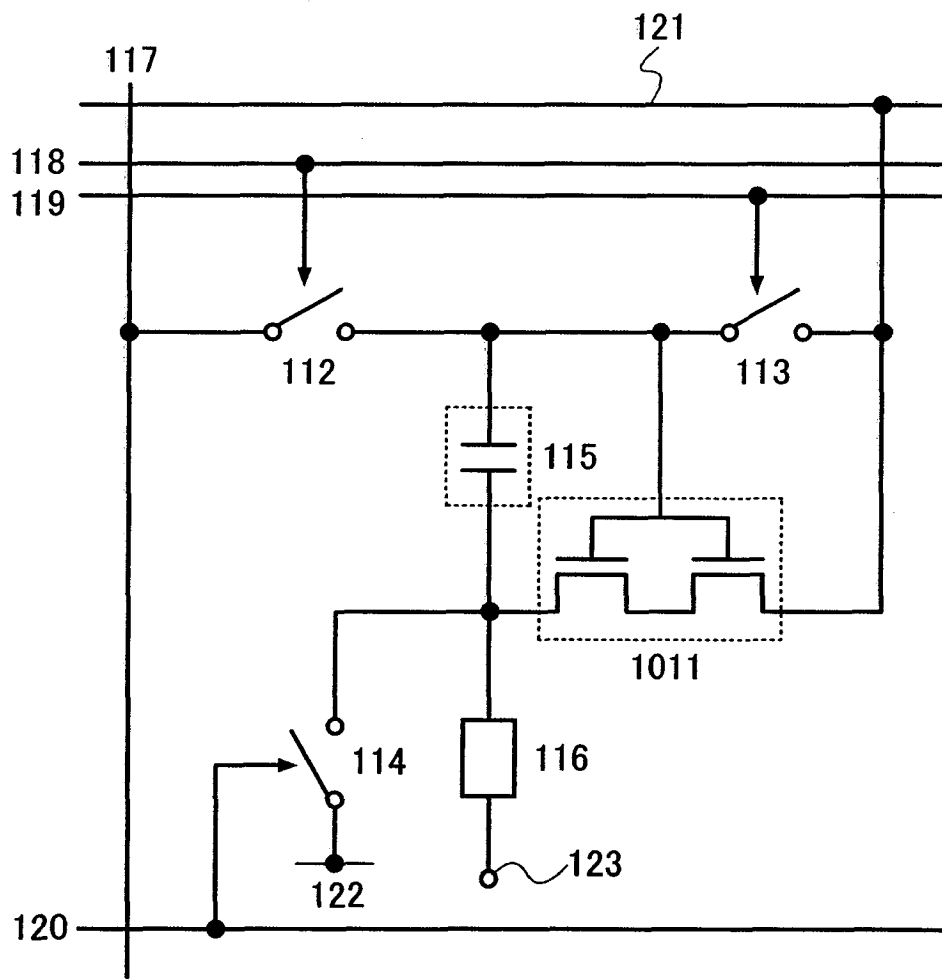


图 10

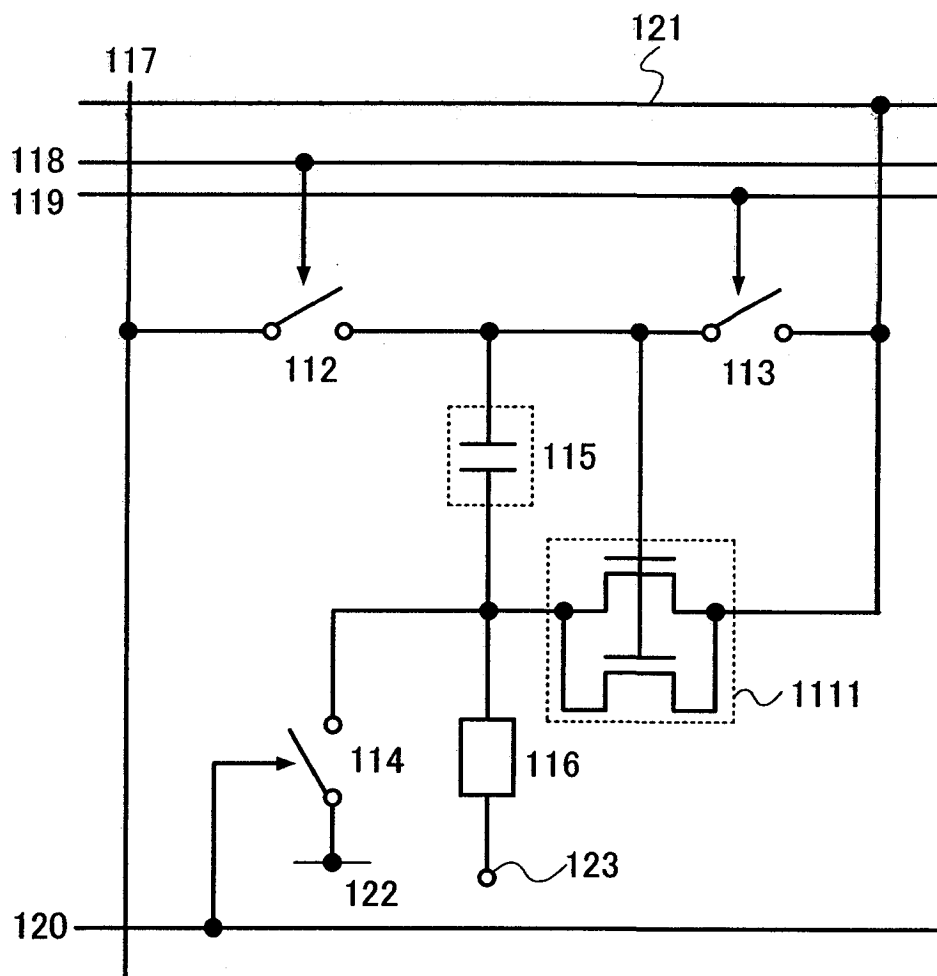


图 11

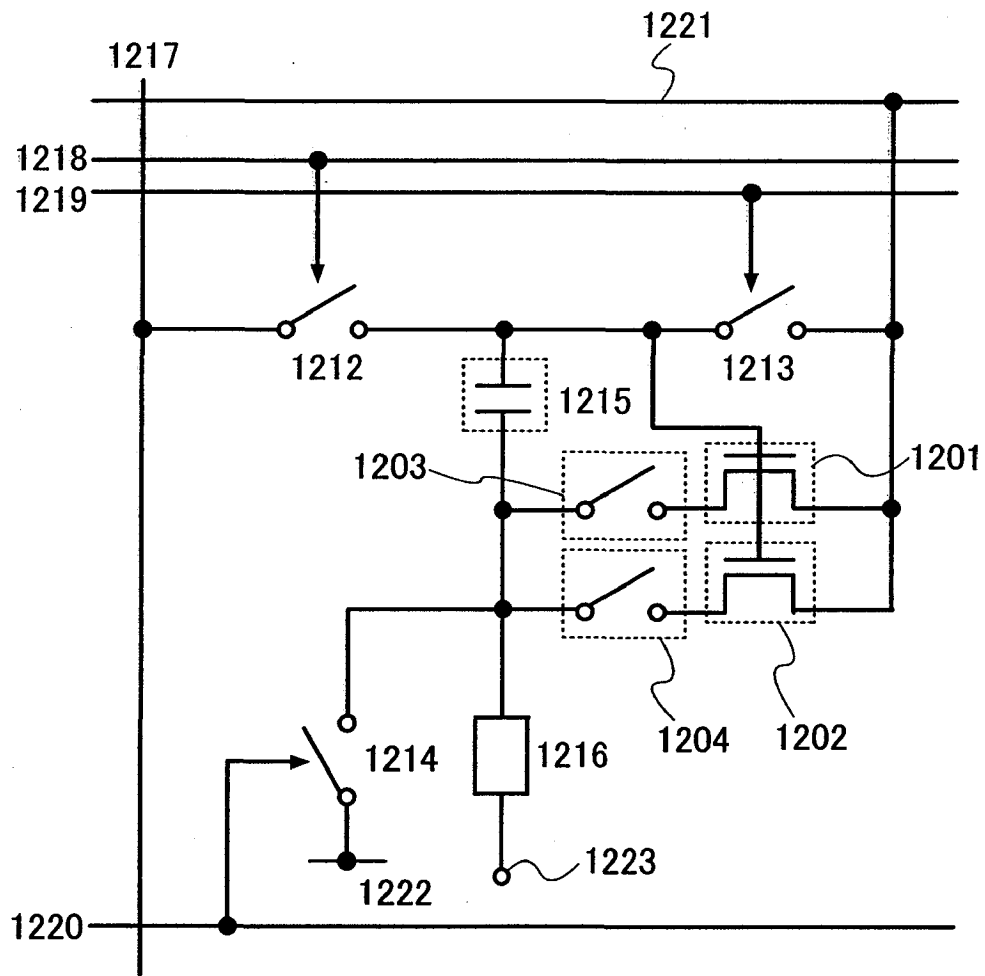


图 12

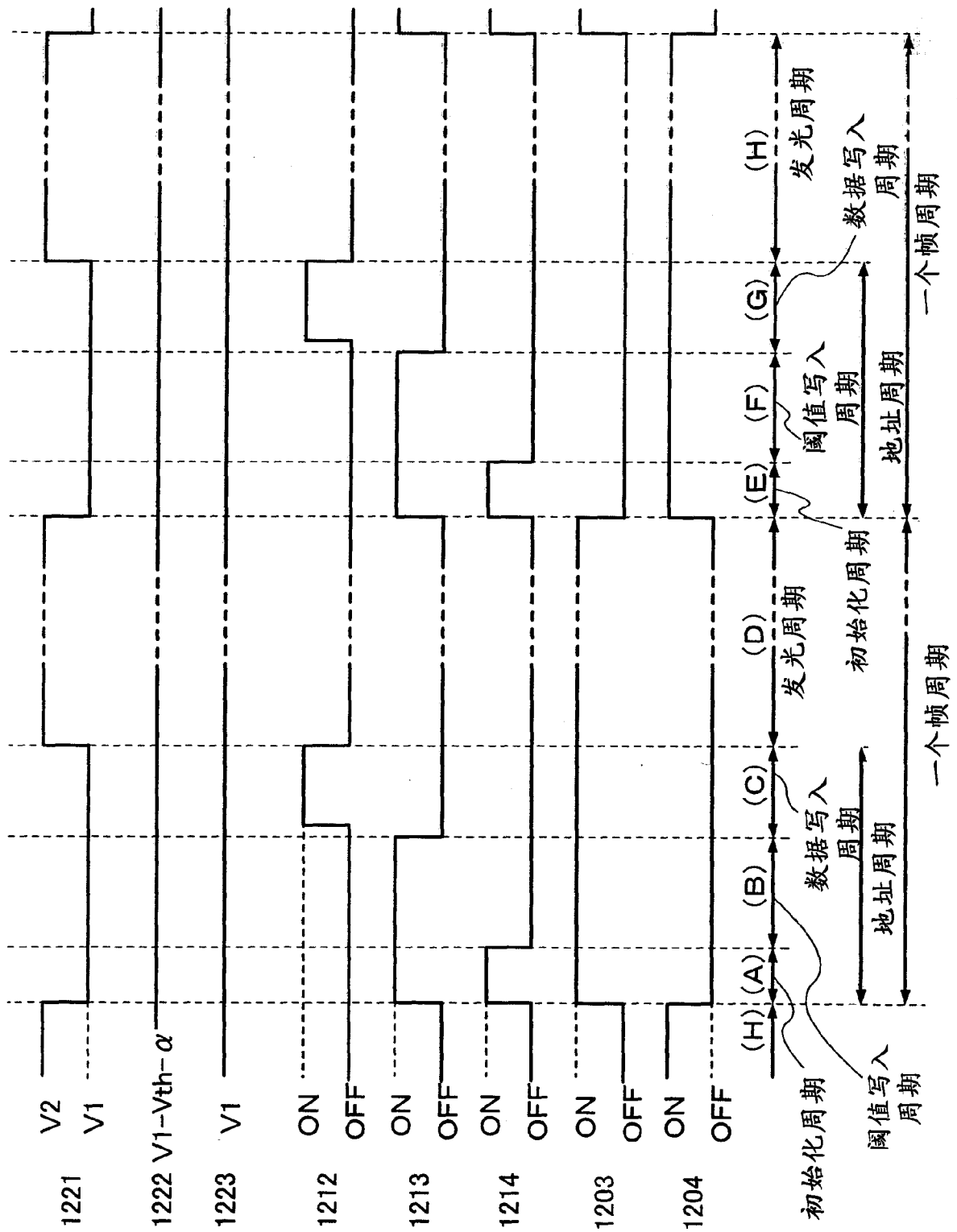


图 13

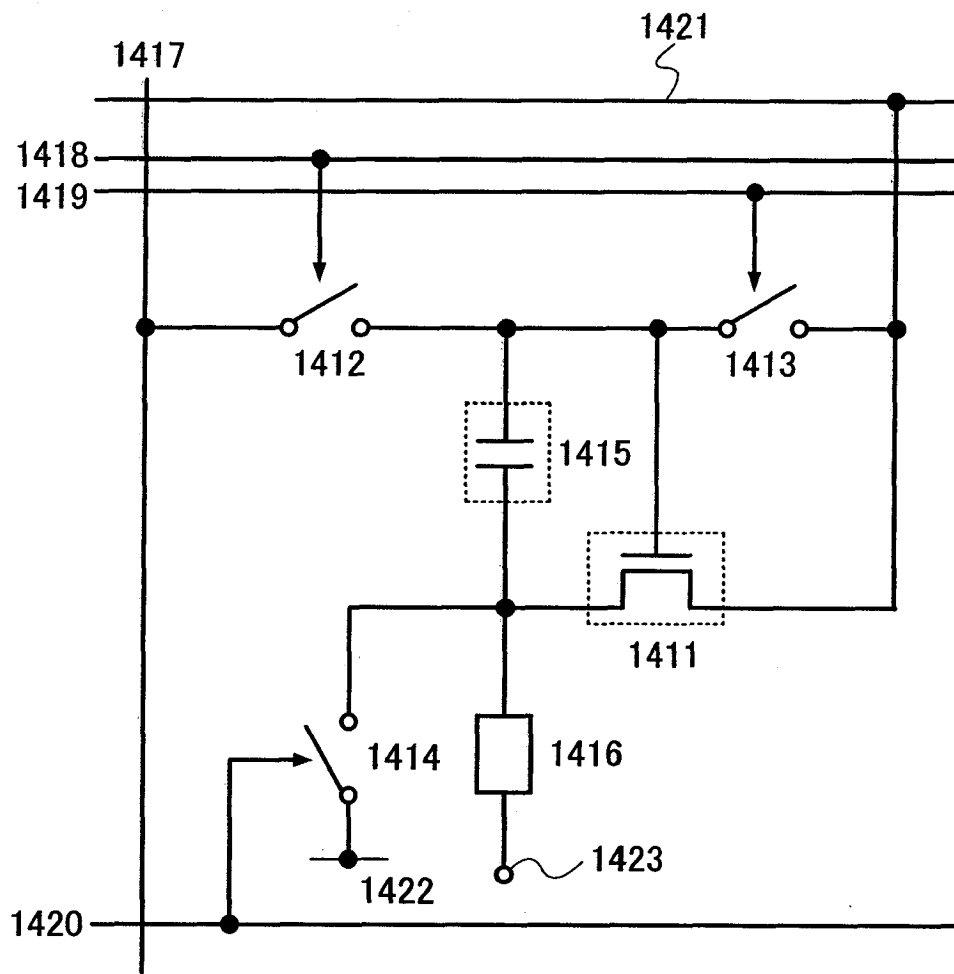


图 14

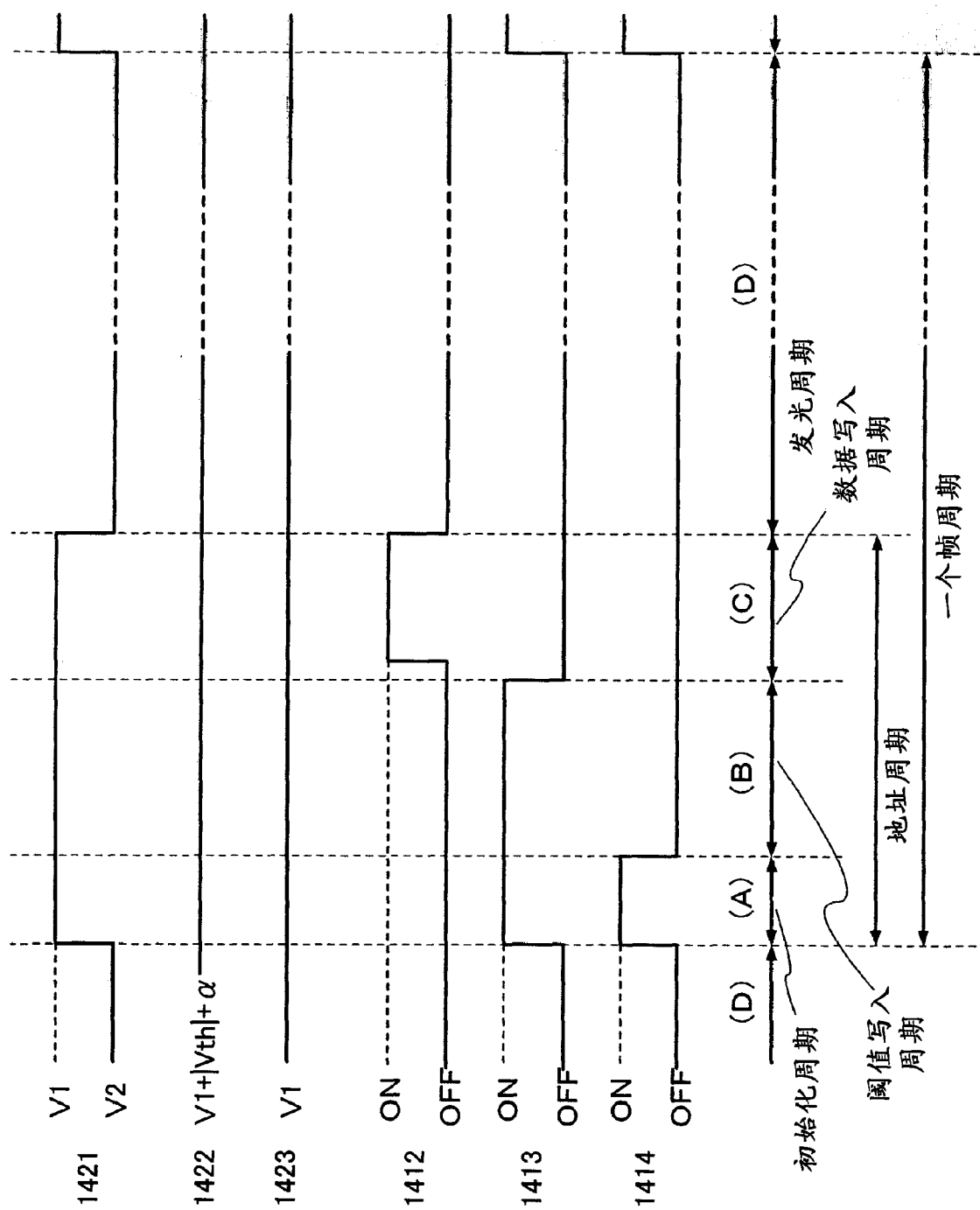


图 15

初始化

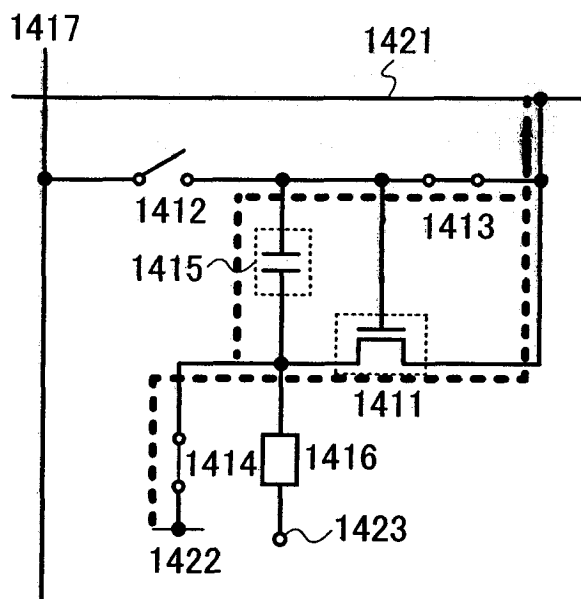


图 16A

阈值写入

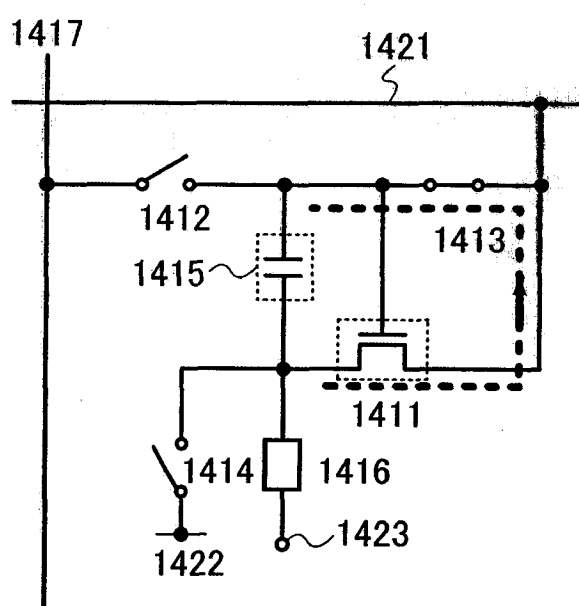


图 16B

数据写入

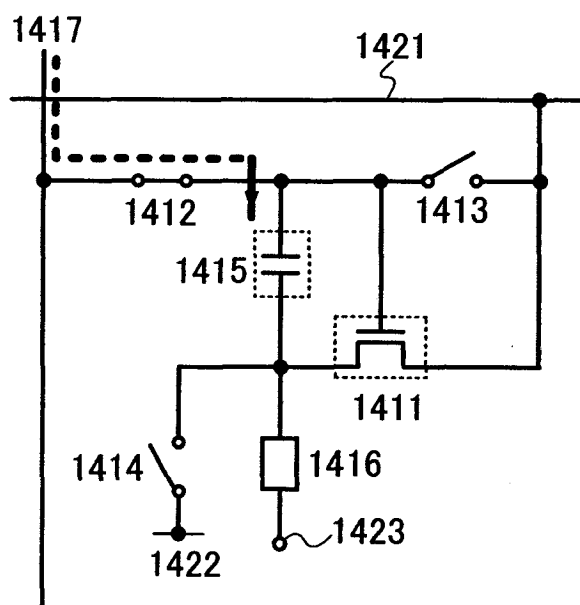


图 16C

发光

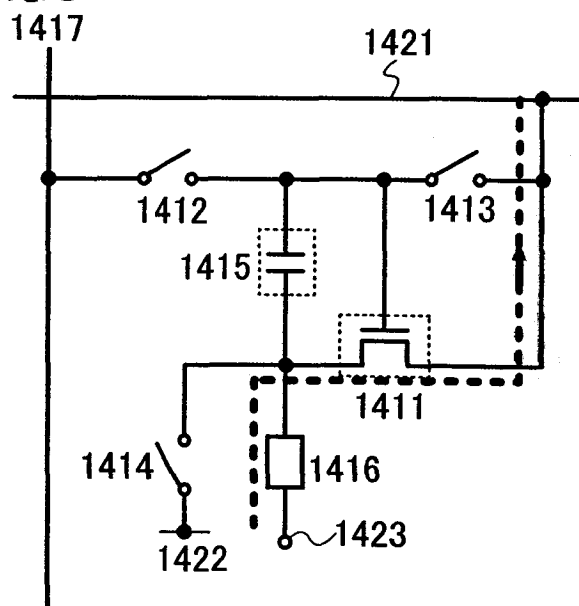


图 16D

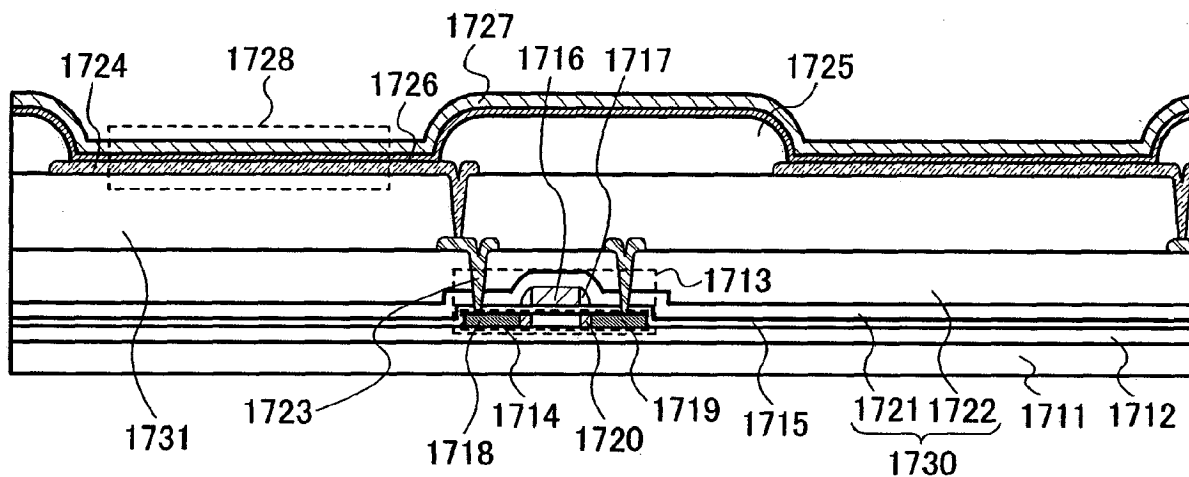


图 17

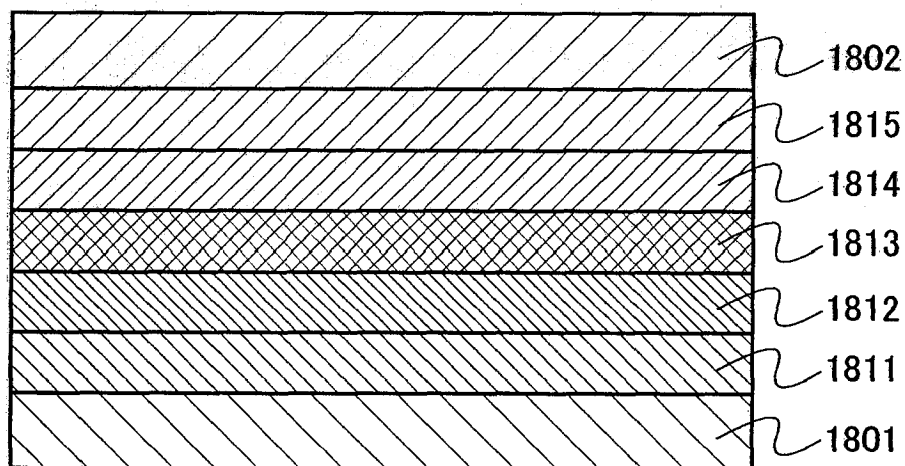


图 18A

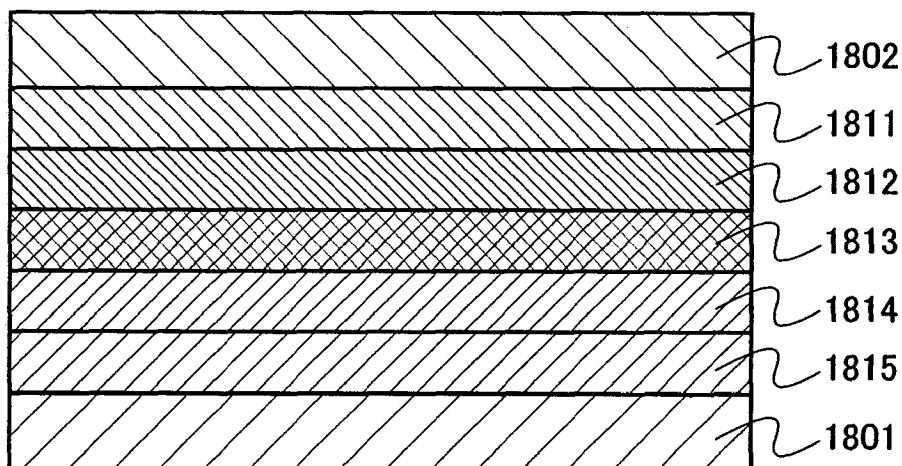


图 18B

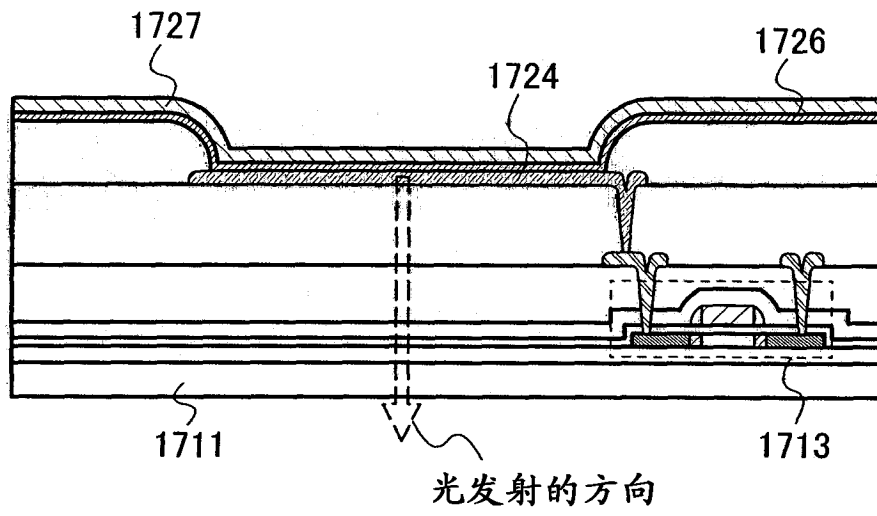


图 19A

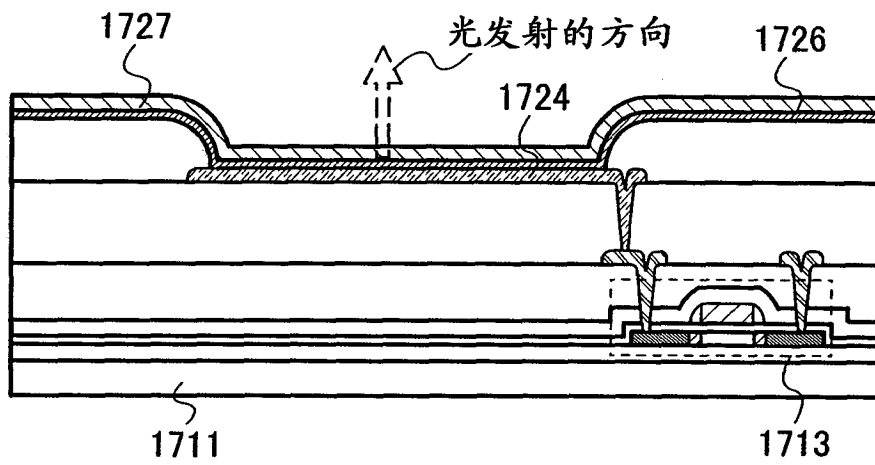


图 19B

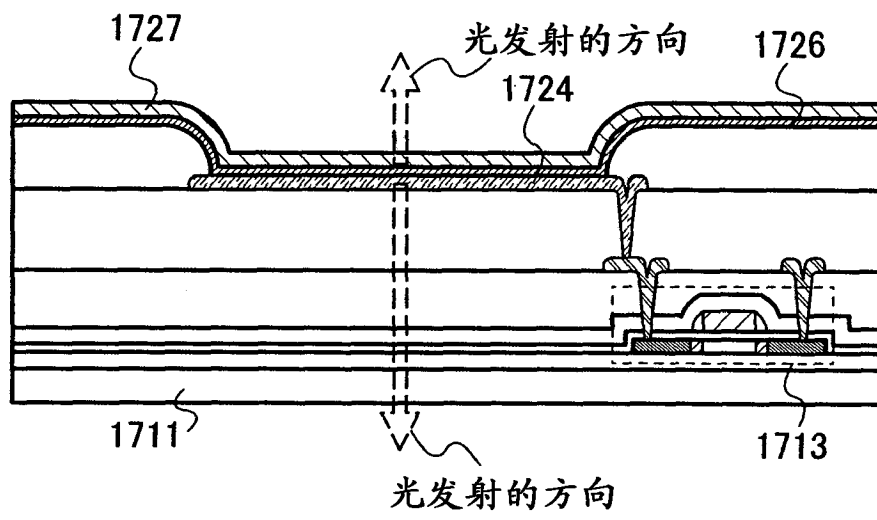


图 19C

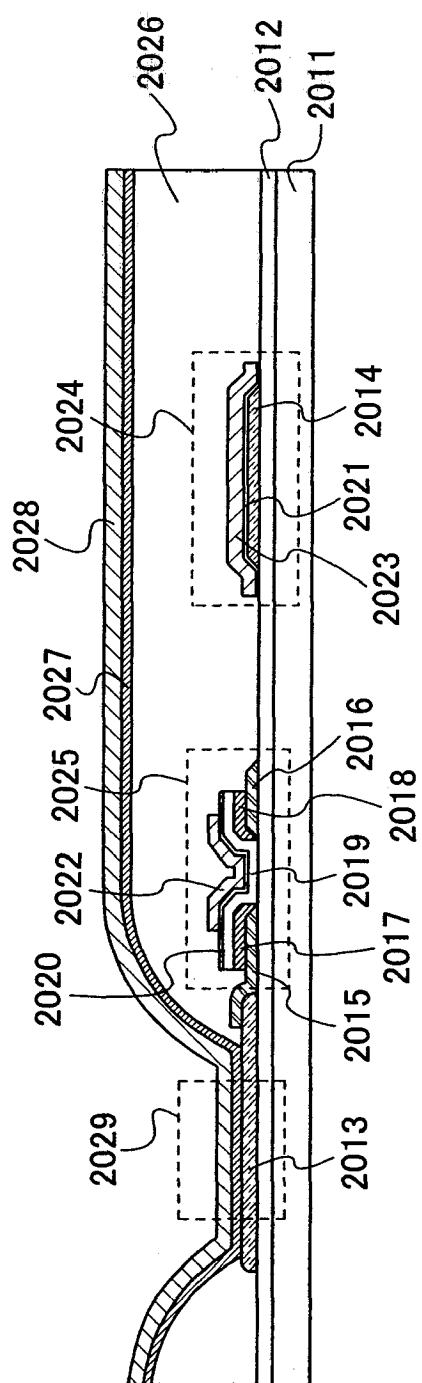


图 20A

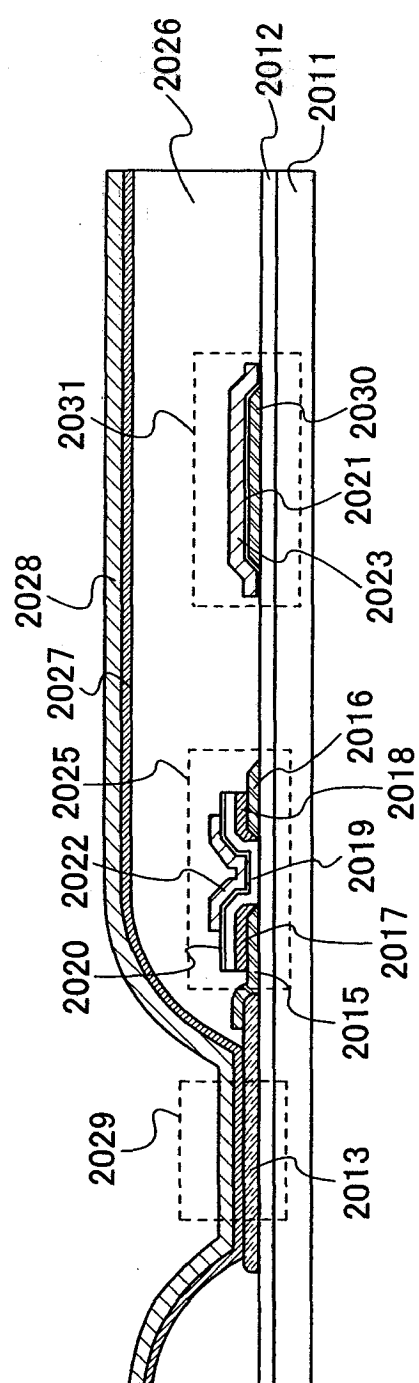


图 20B

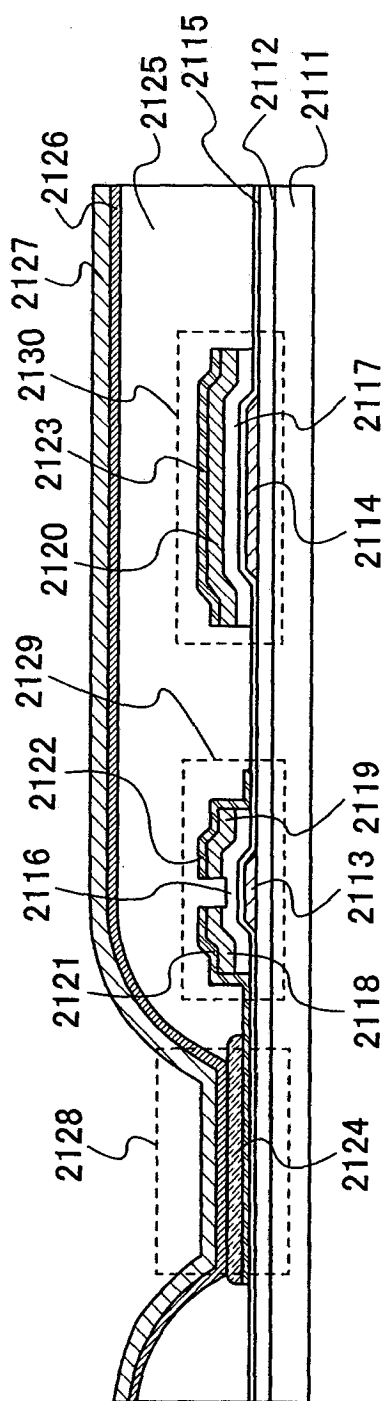


图 21A

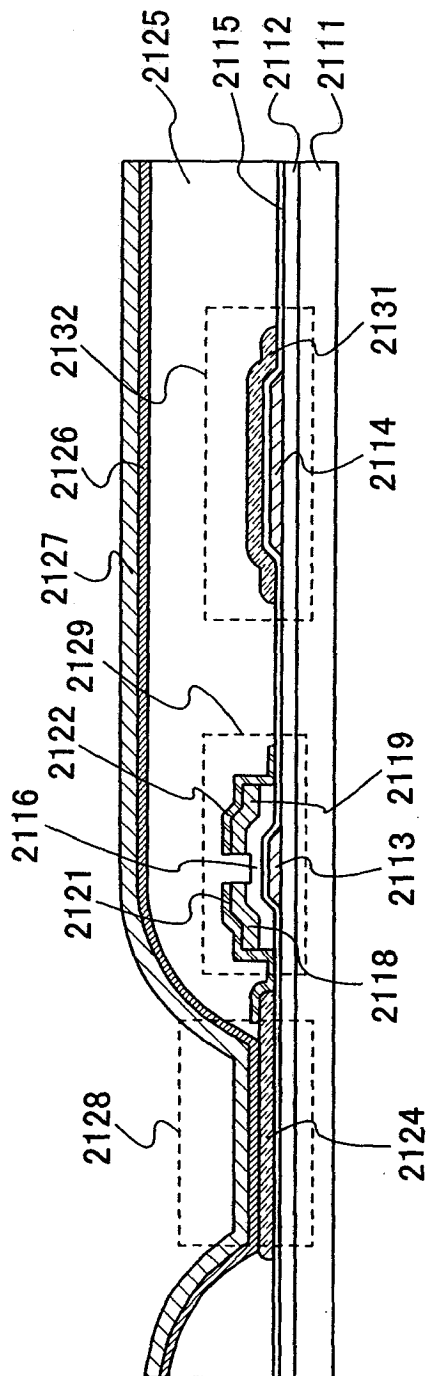


图 21B

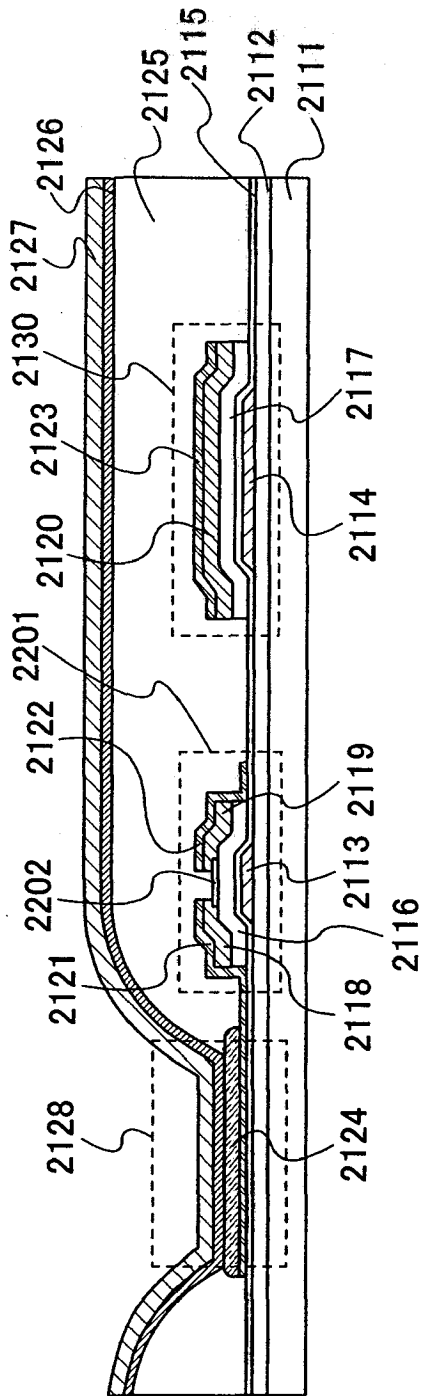


图 22A

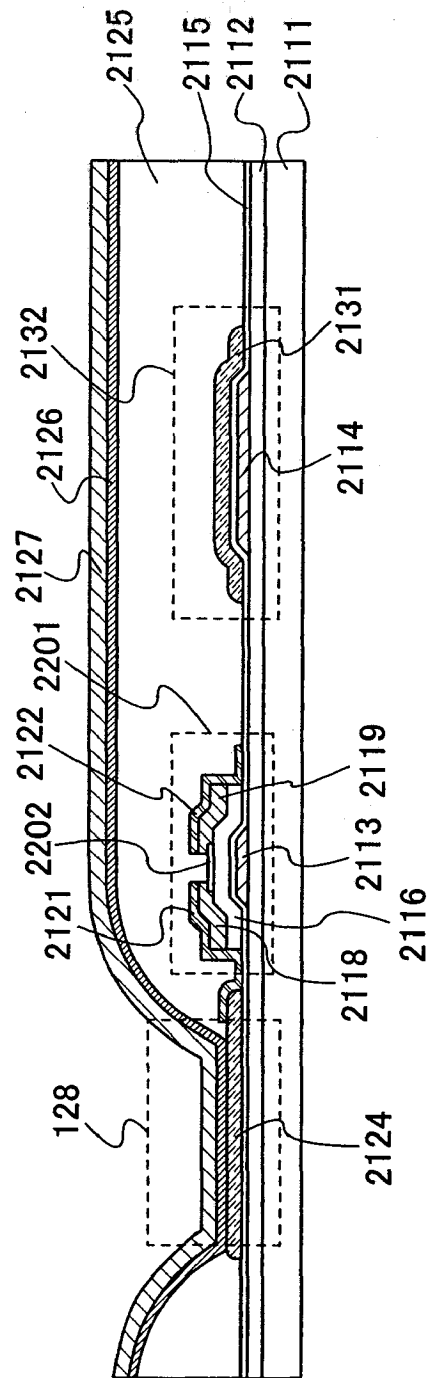


图 22B

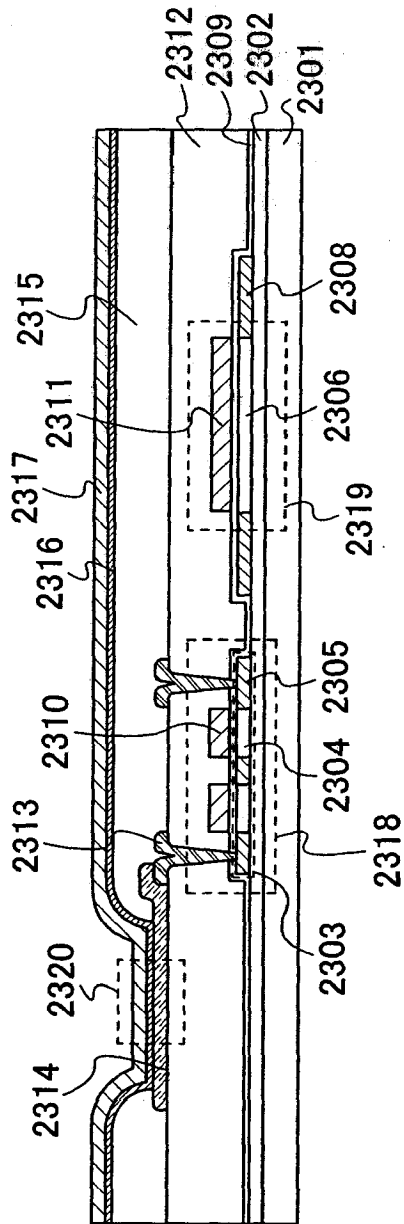


图 23

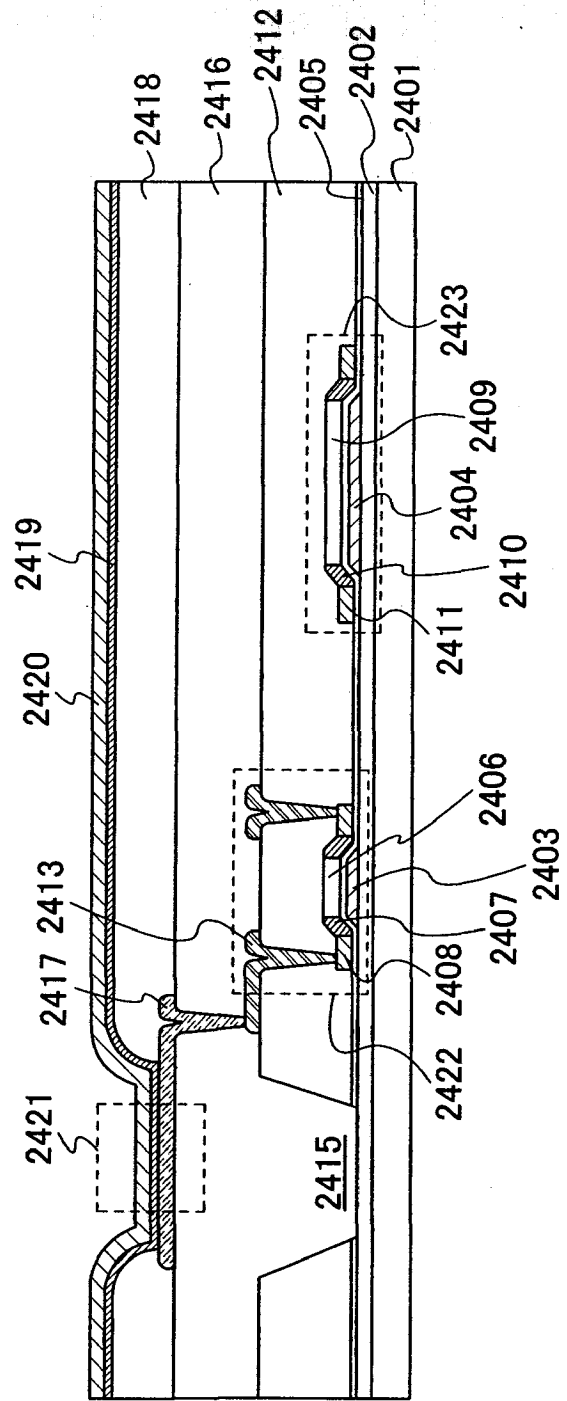


图 24

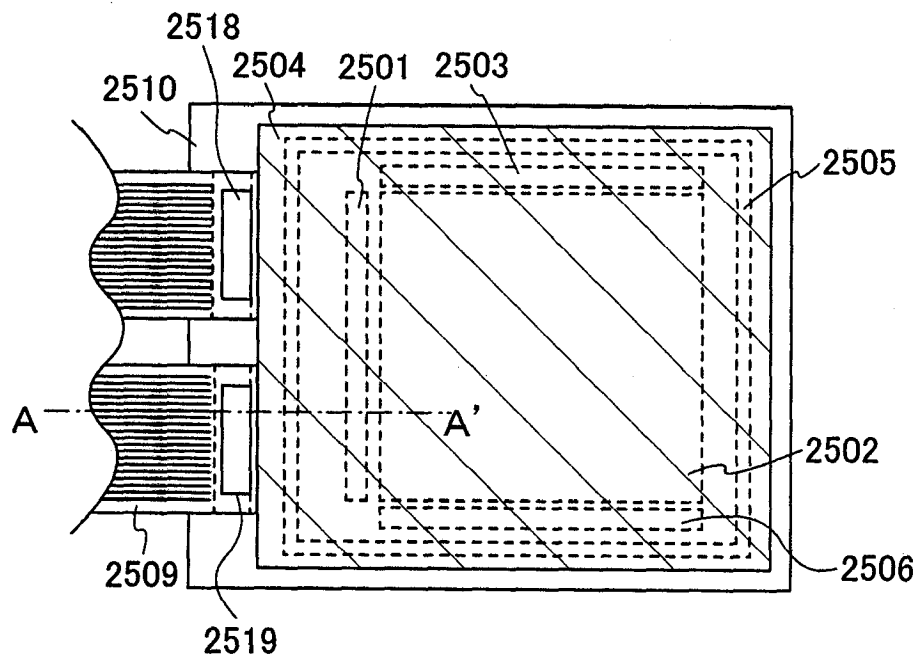


图 25A

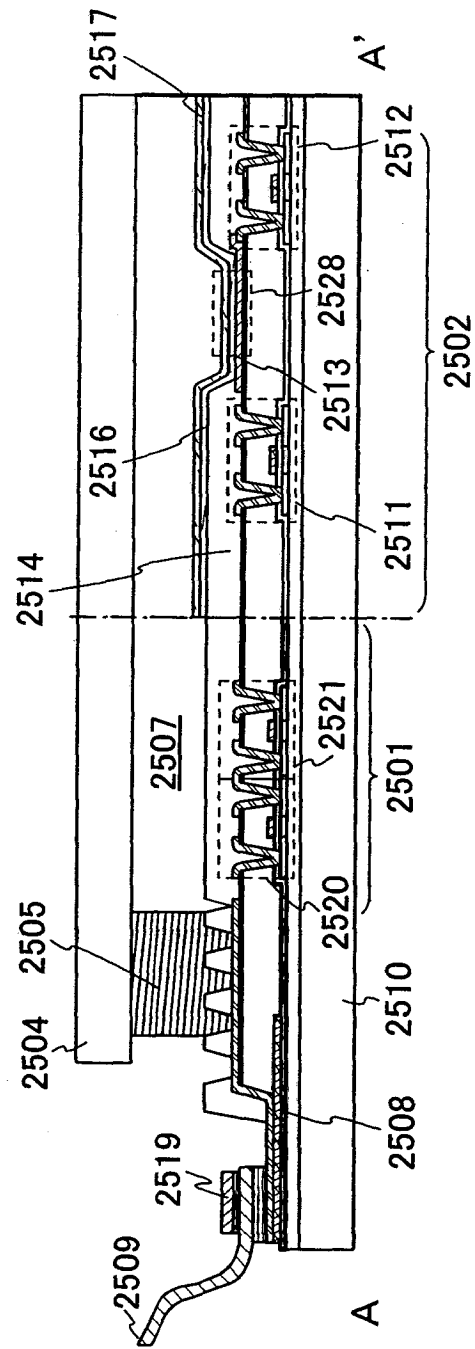


图 25B

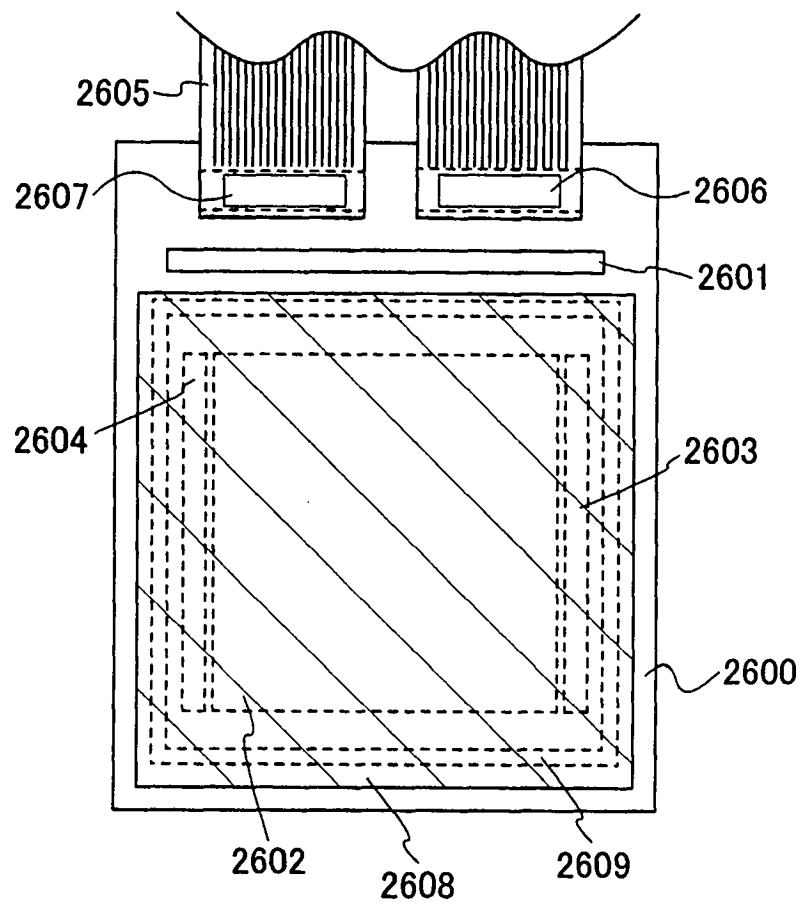


图 26A

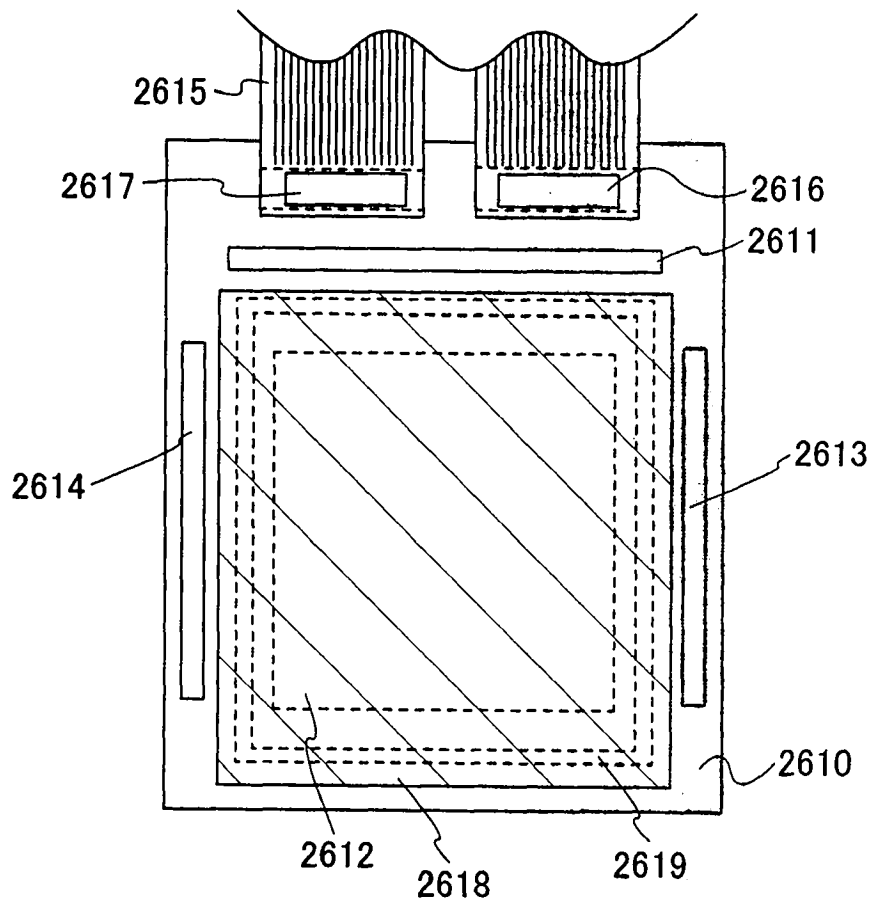


图 26B

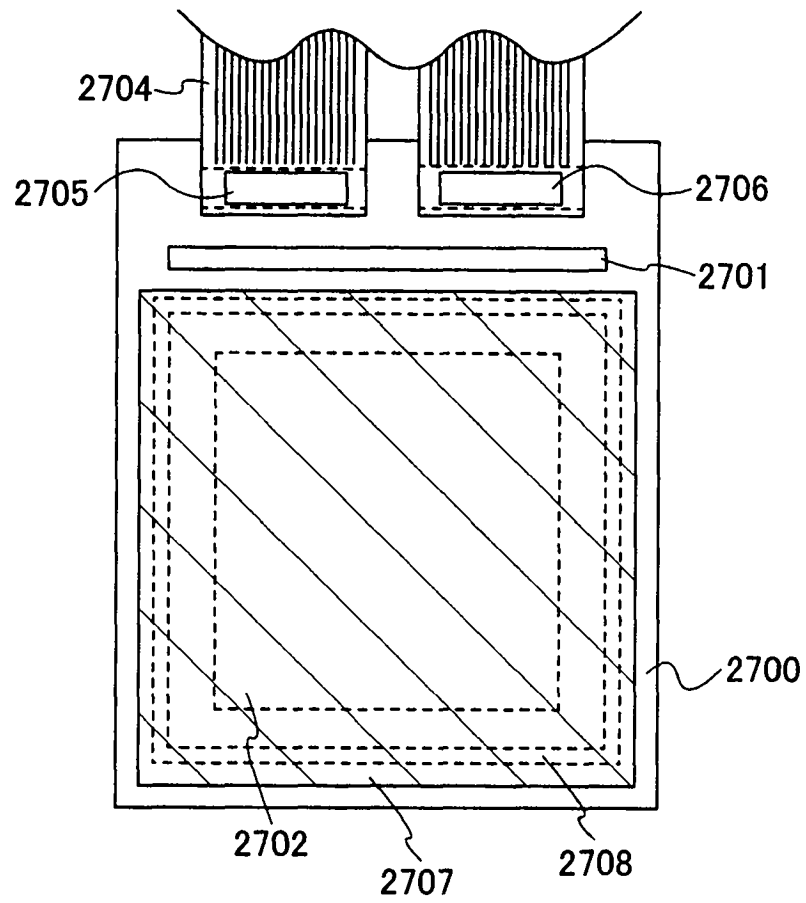


图 27A

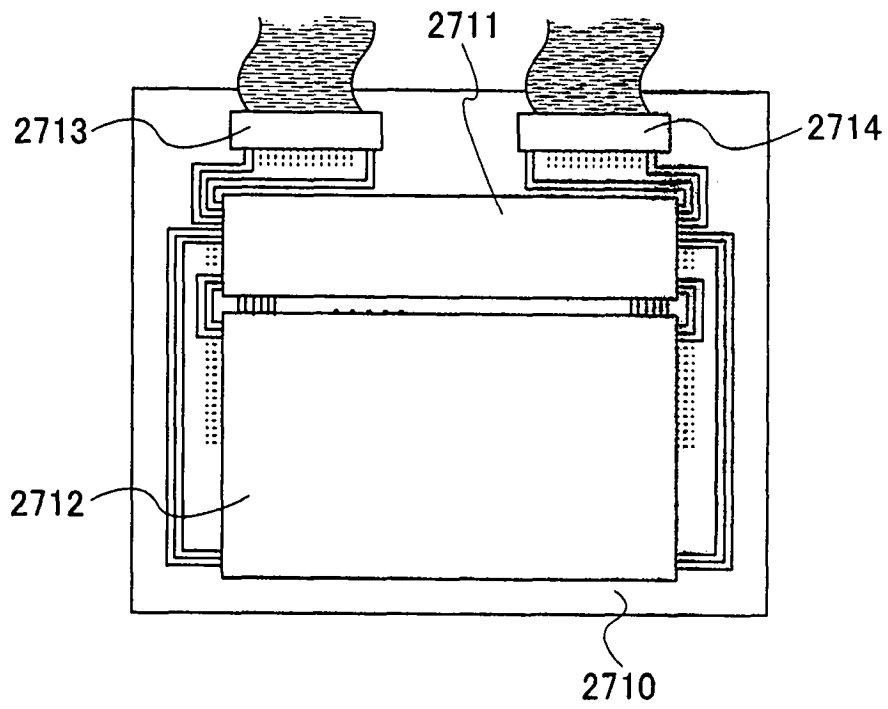


图 27B

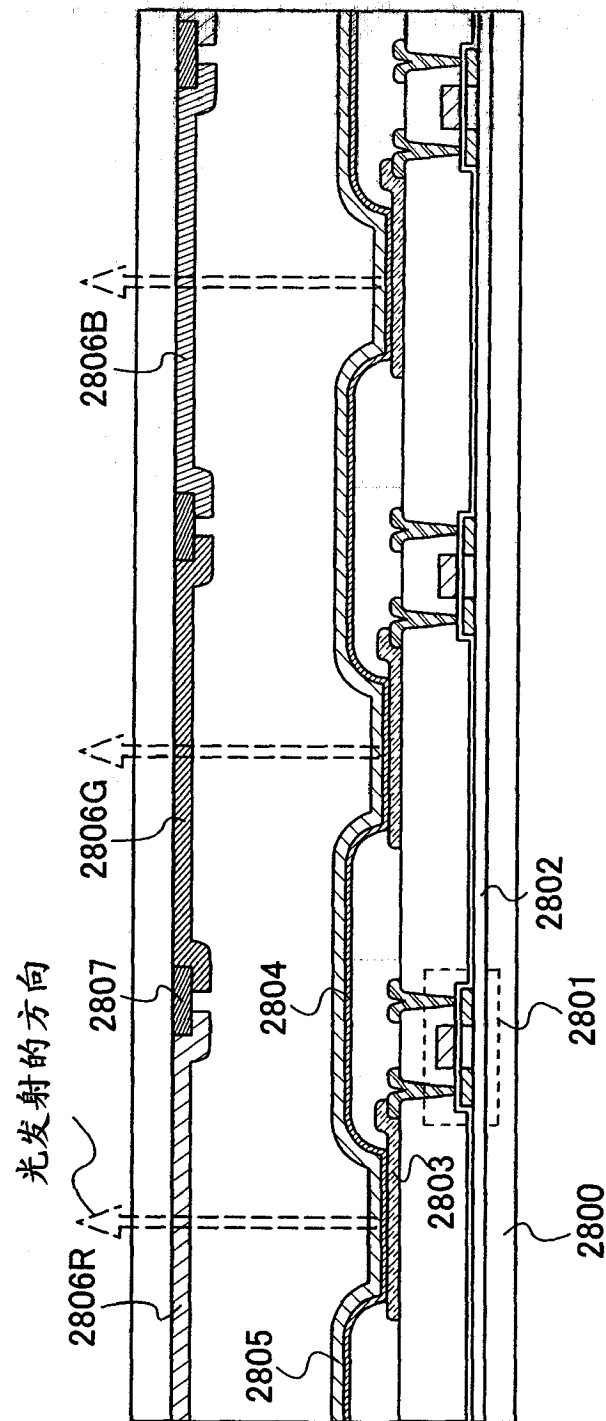


图 28

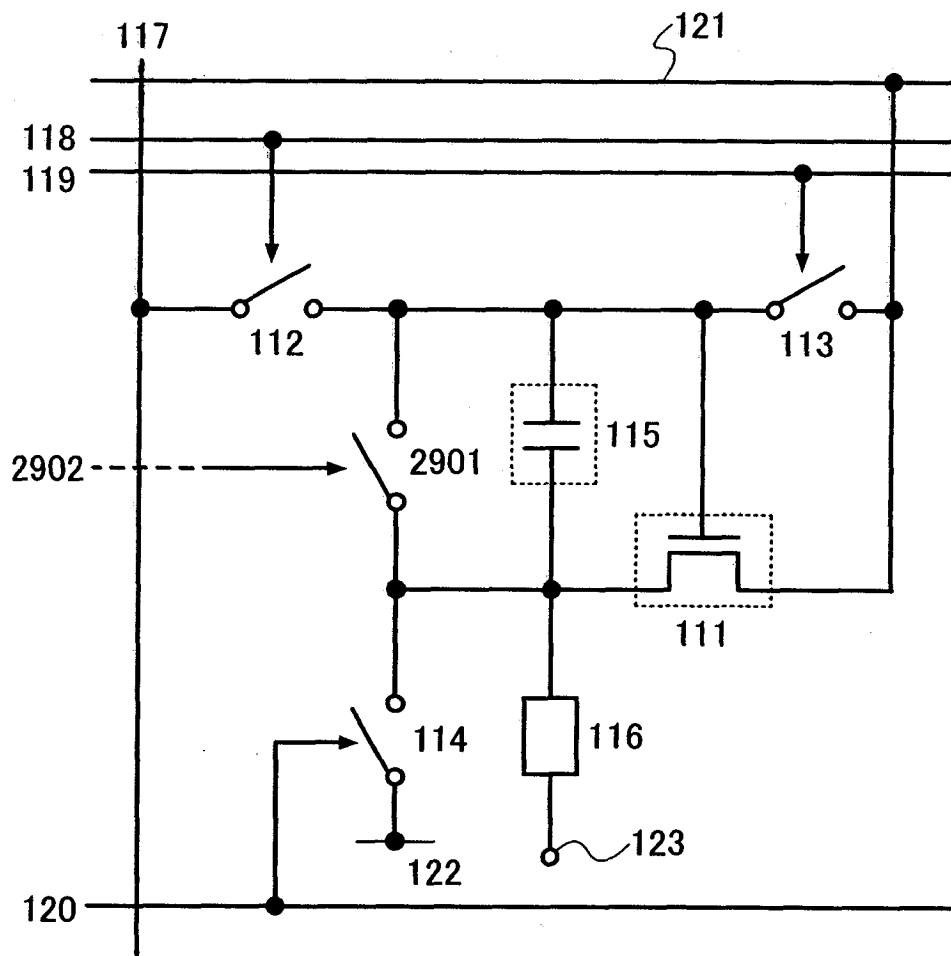


图 29

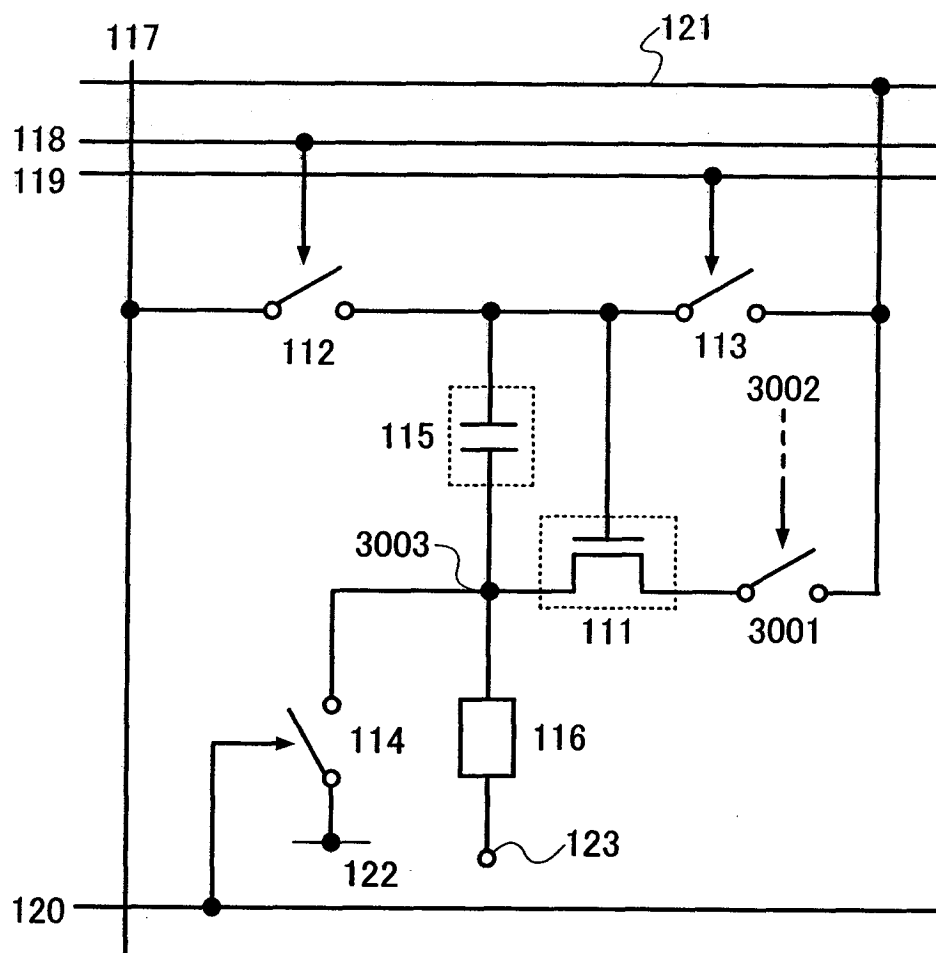


图 30

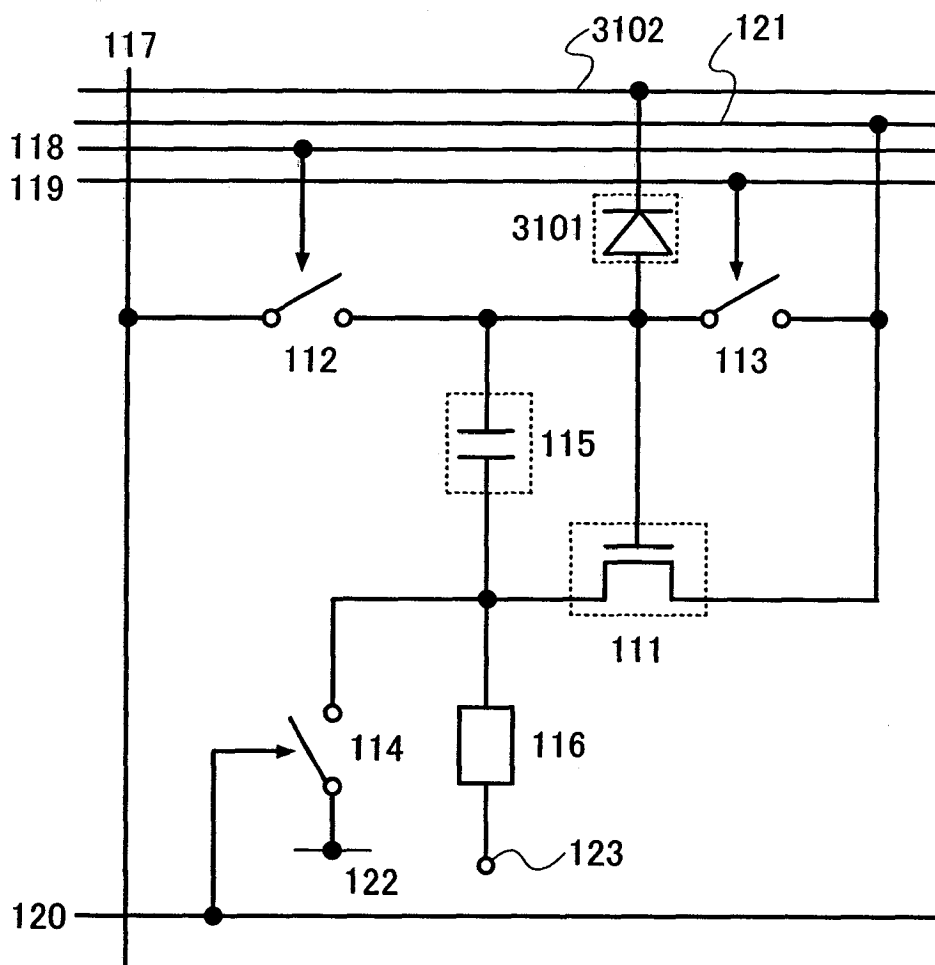


图 31

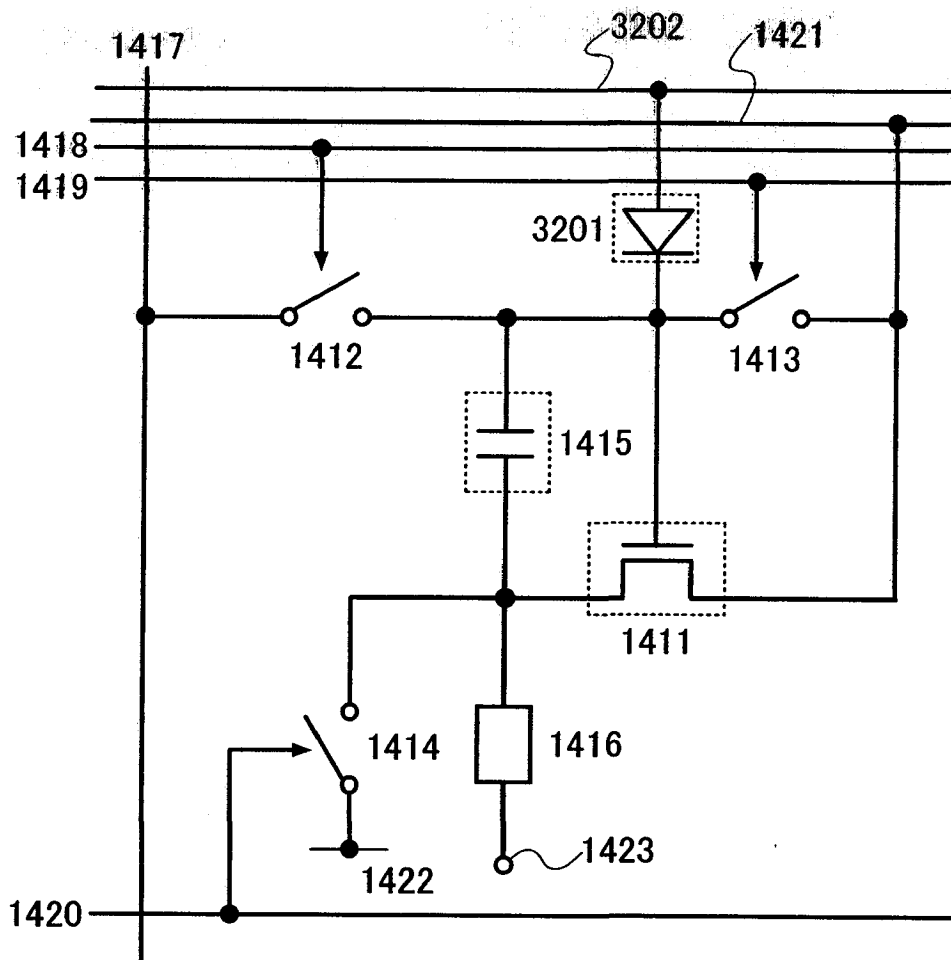


图 32

图 33A

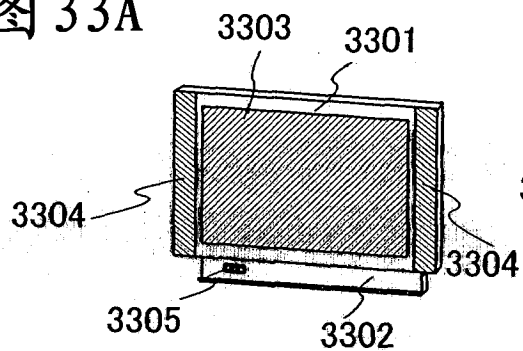
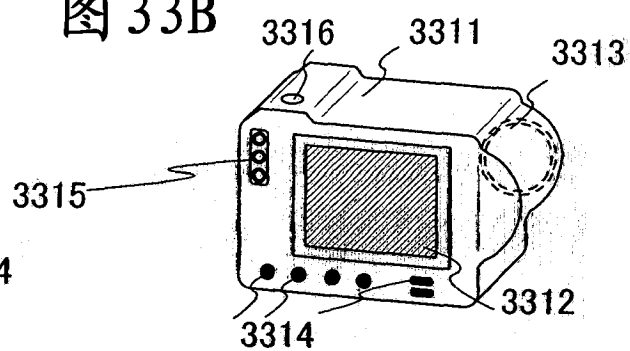


图 33B



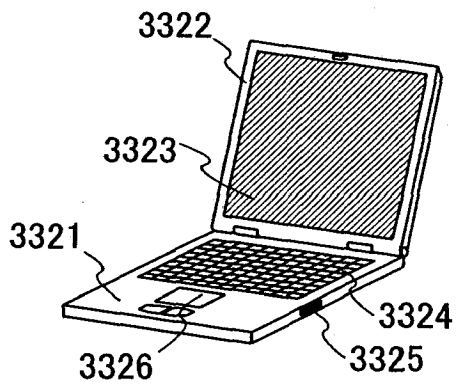


图 33C

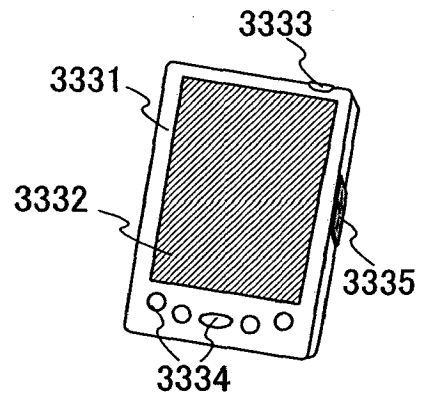


图 33D

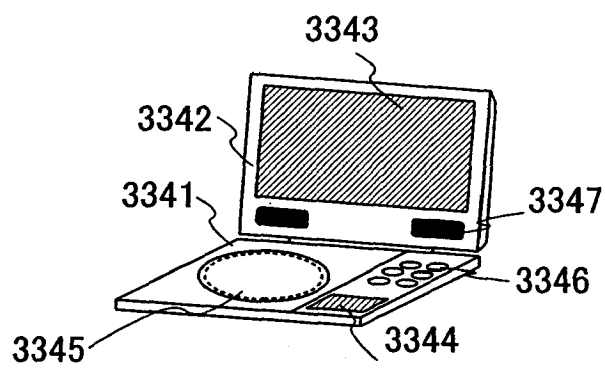


图 33E

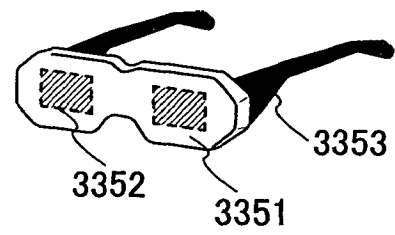


图 33F

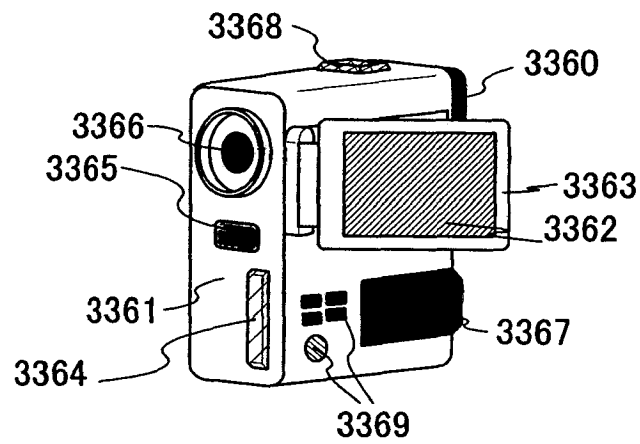


图 33G

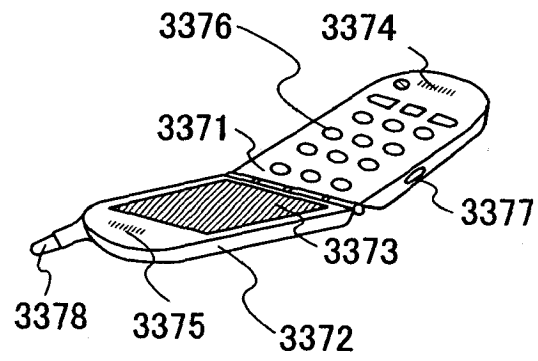


图 33H

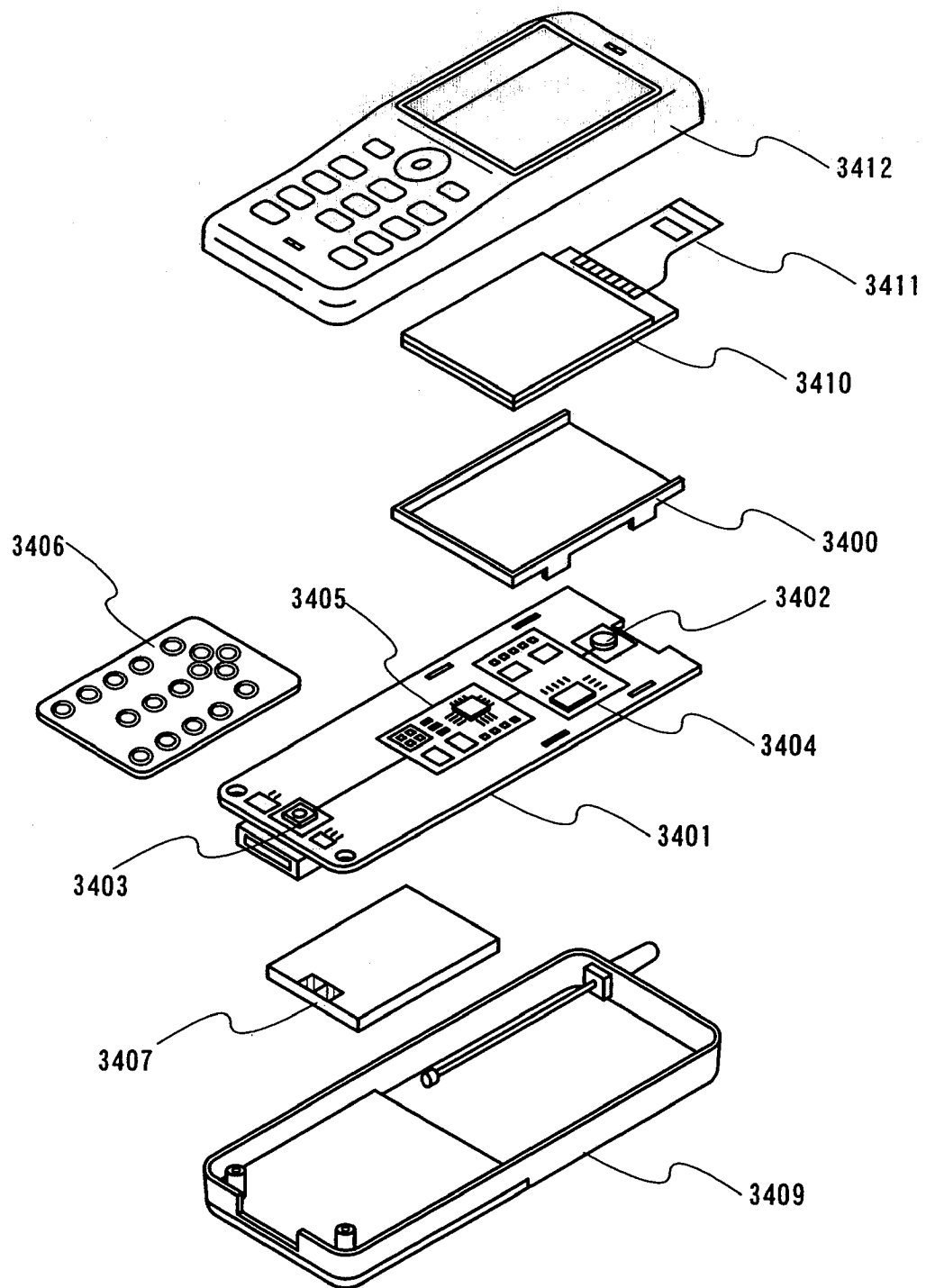


图 34

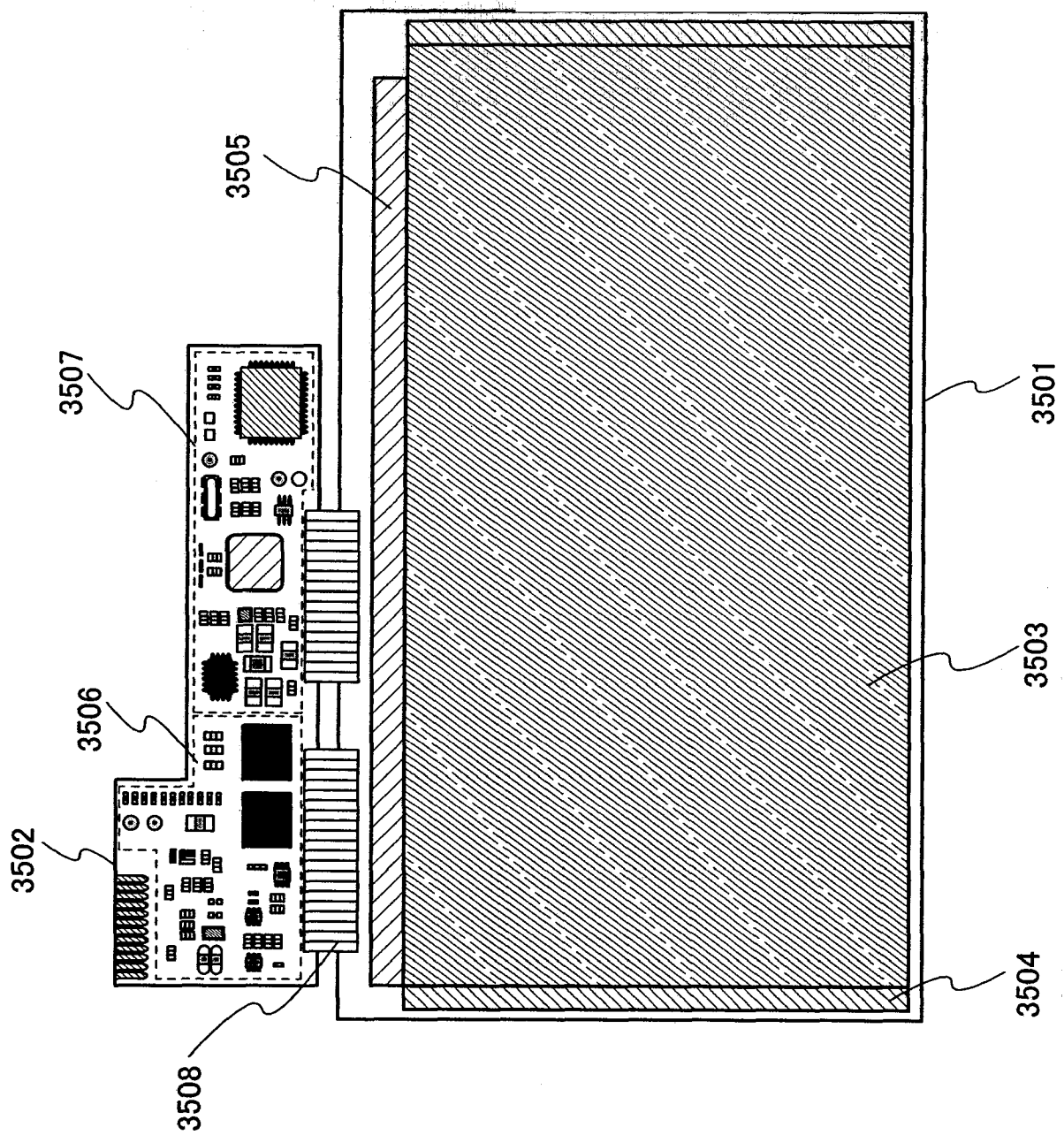


图 35

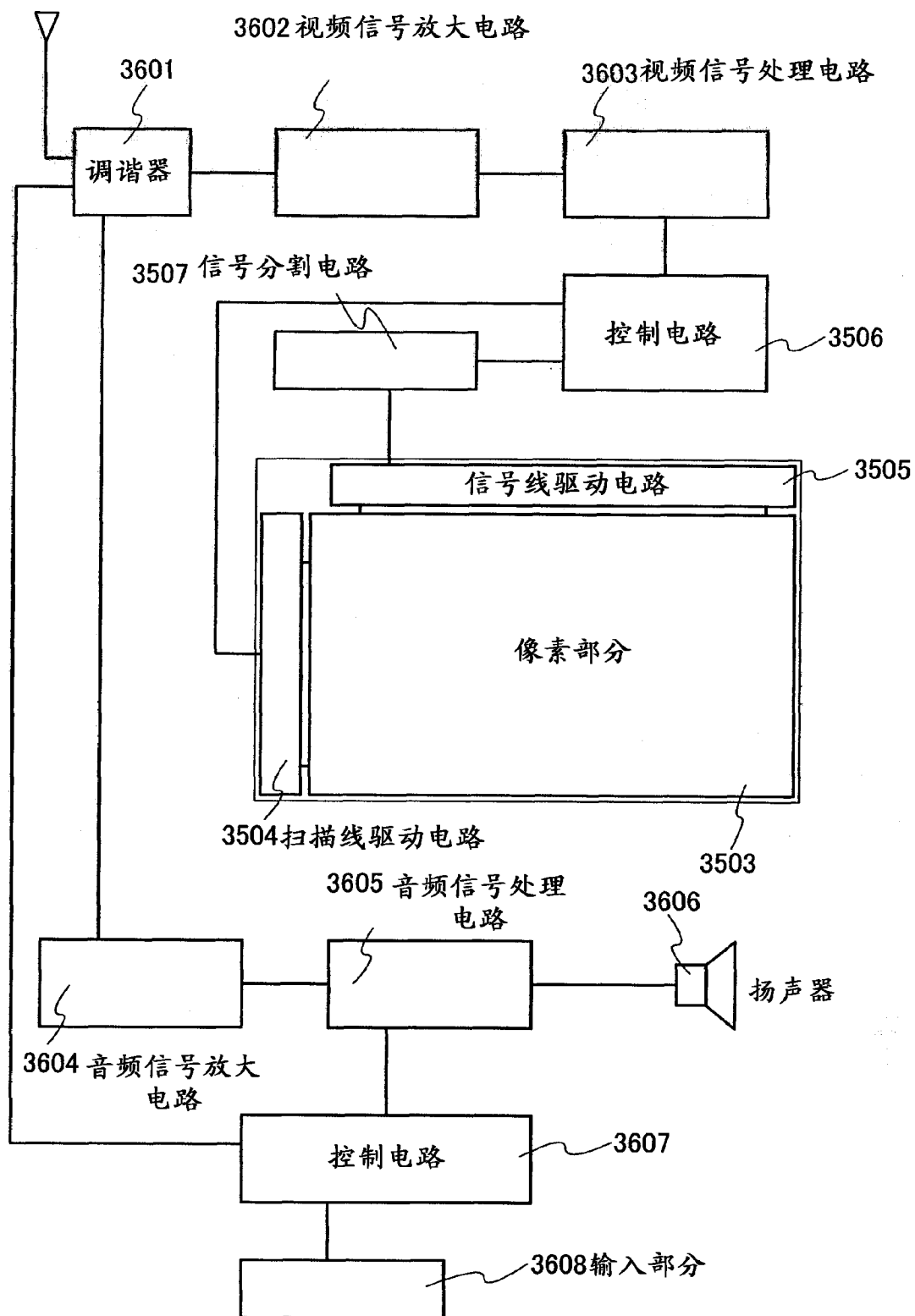


图 36

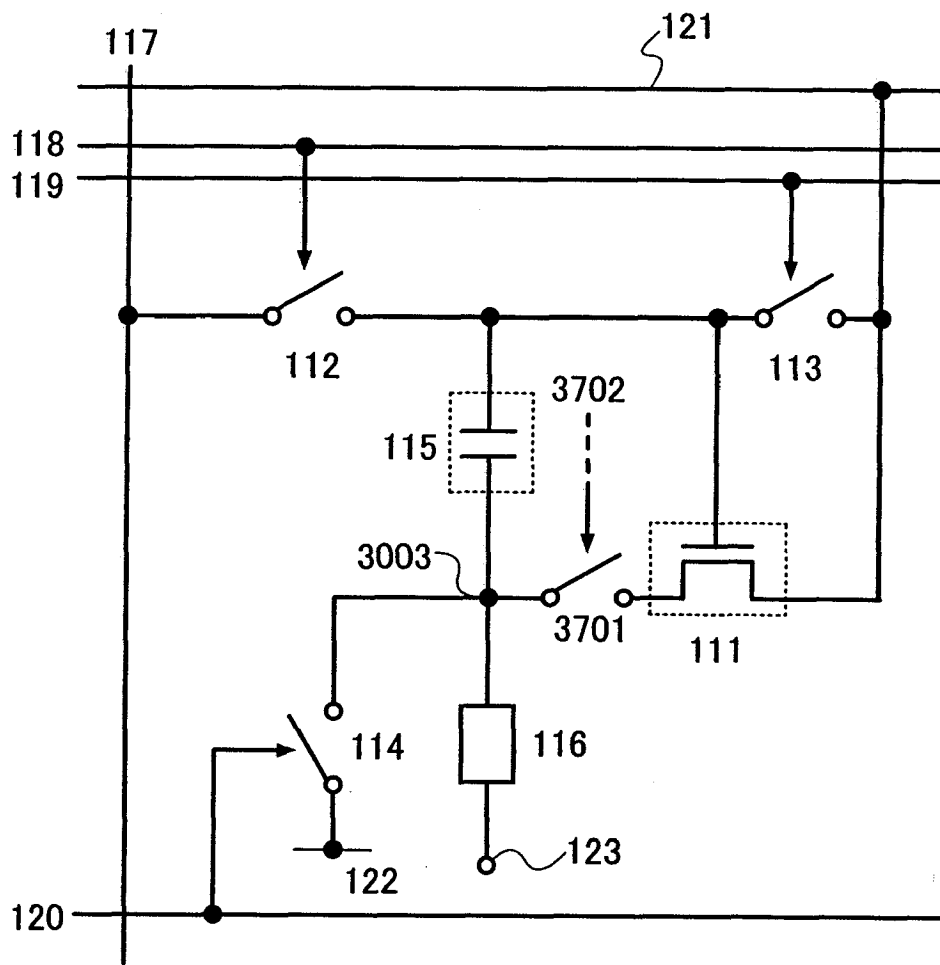


图 37

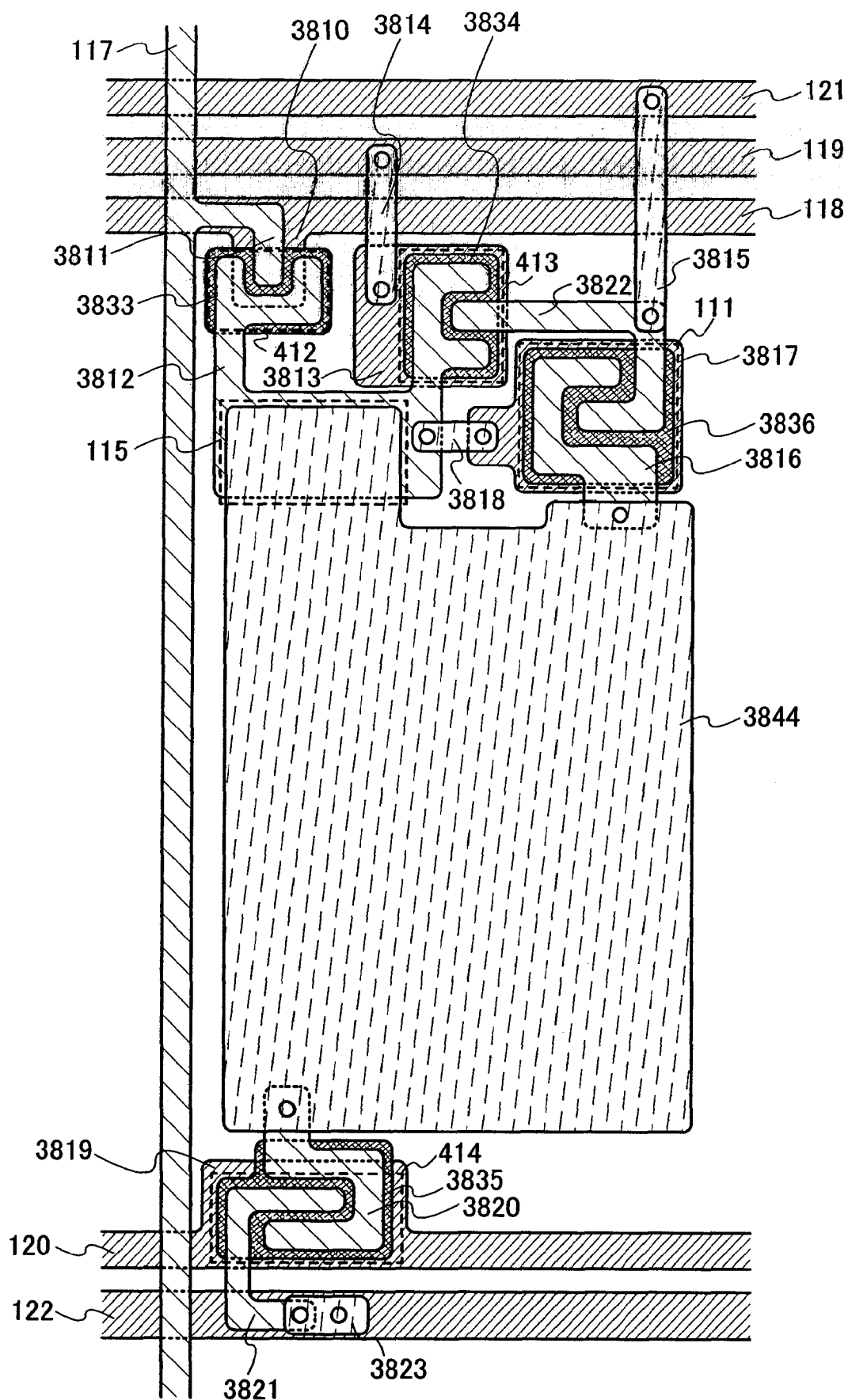


图 38

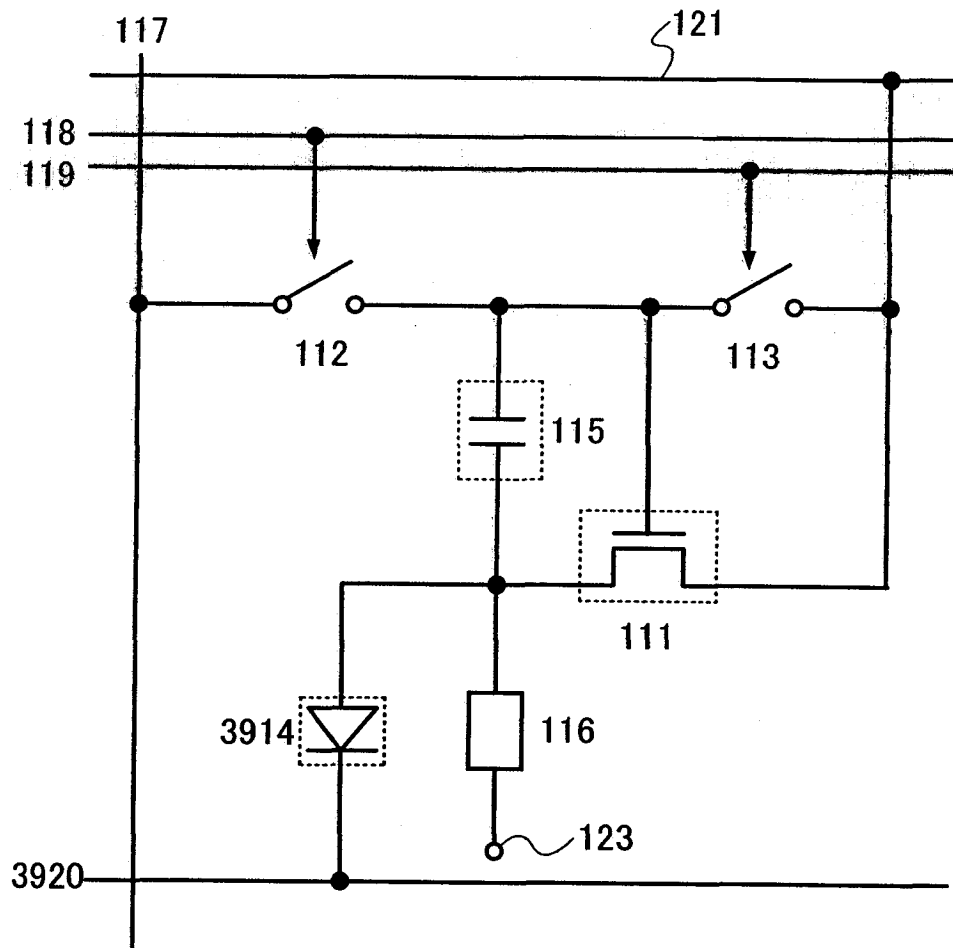


图 39A

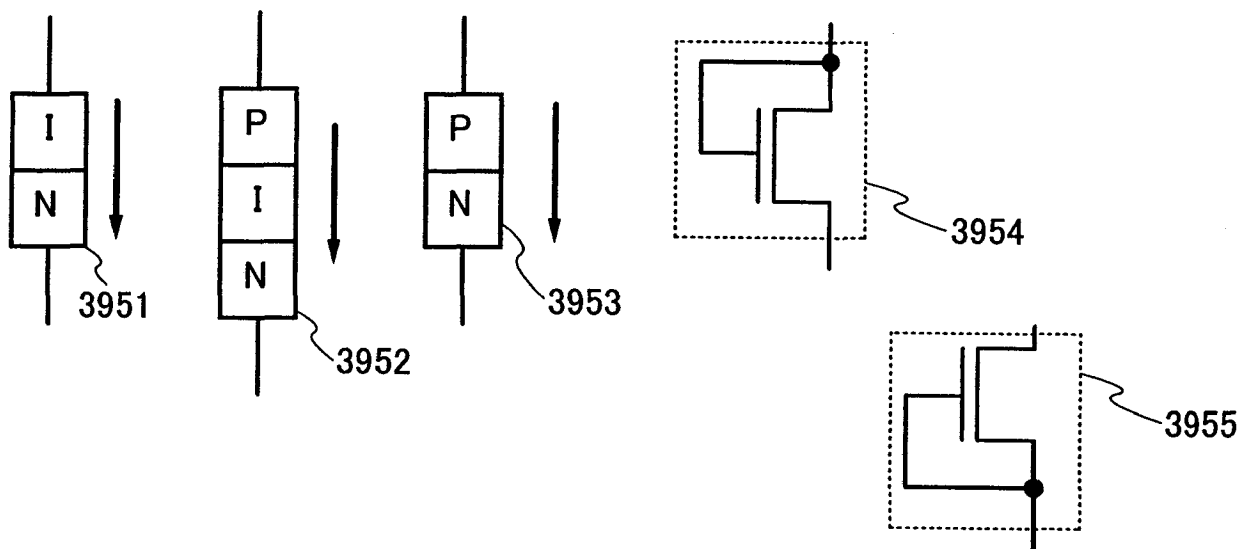


图 39B

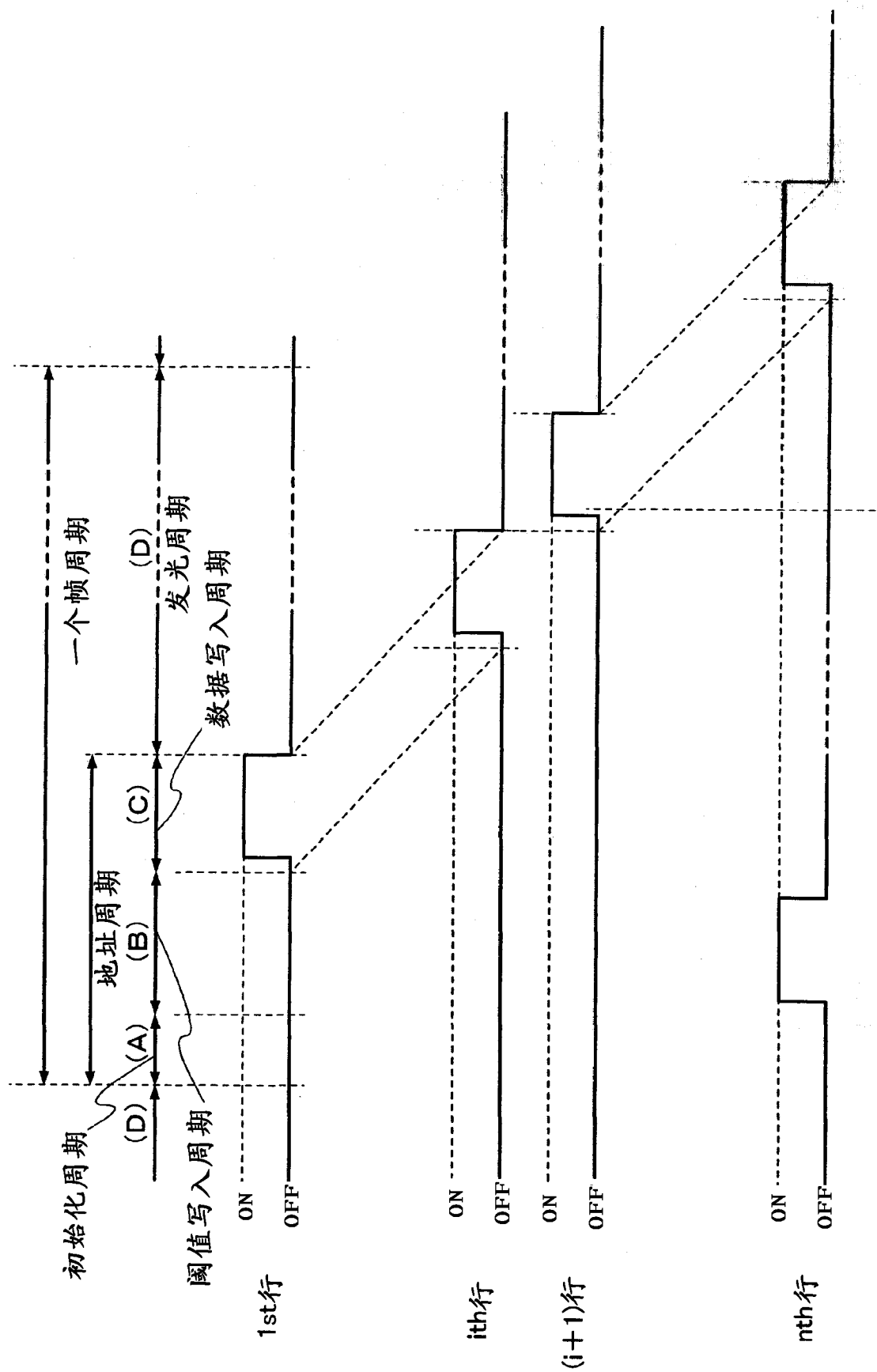


图 40

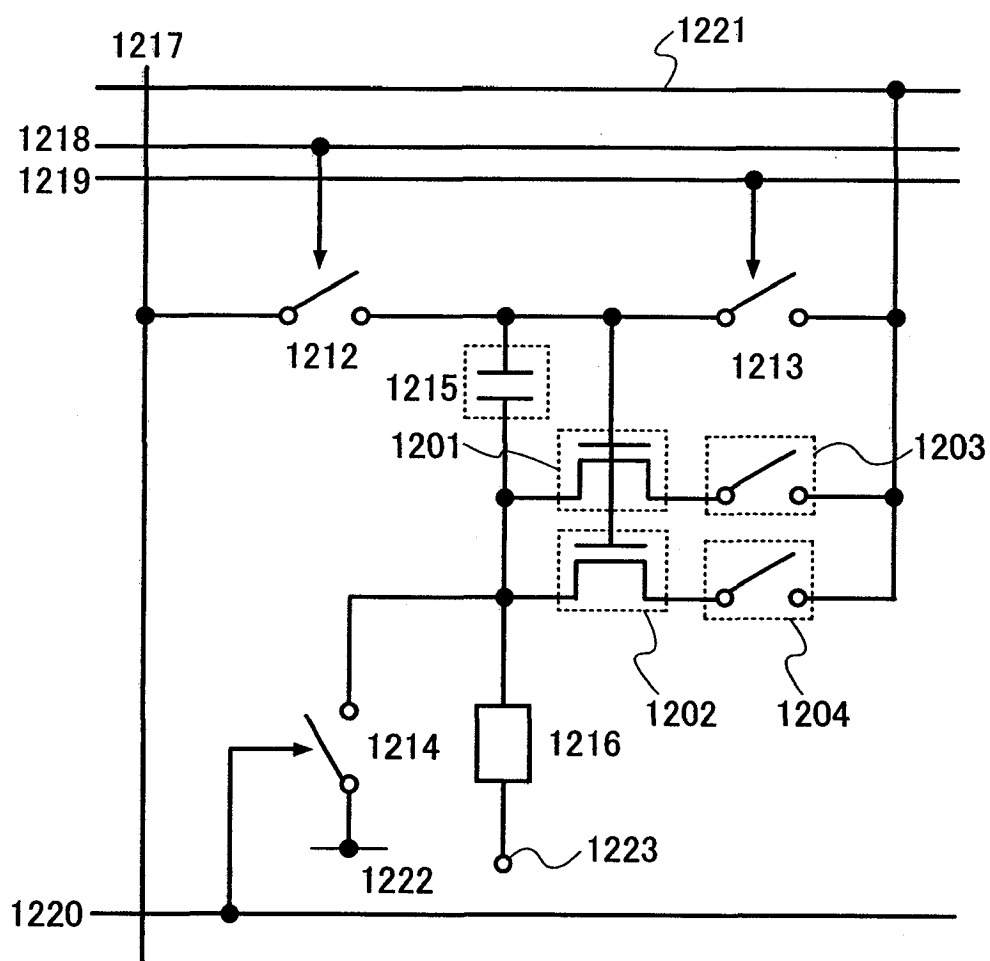


图 41

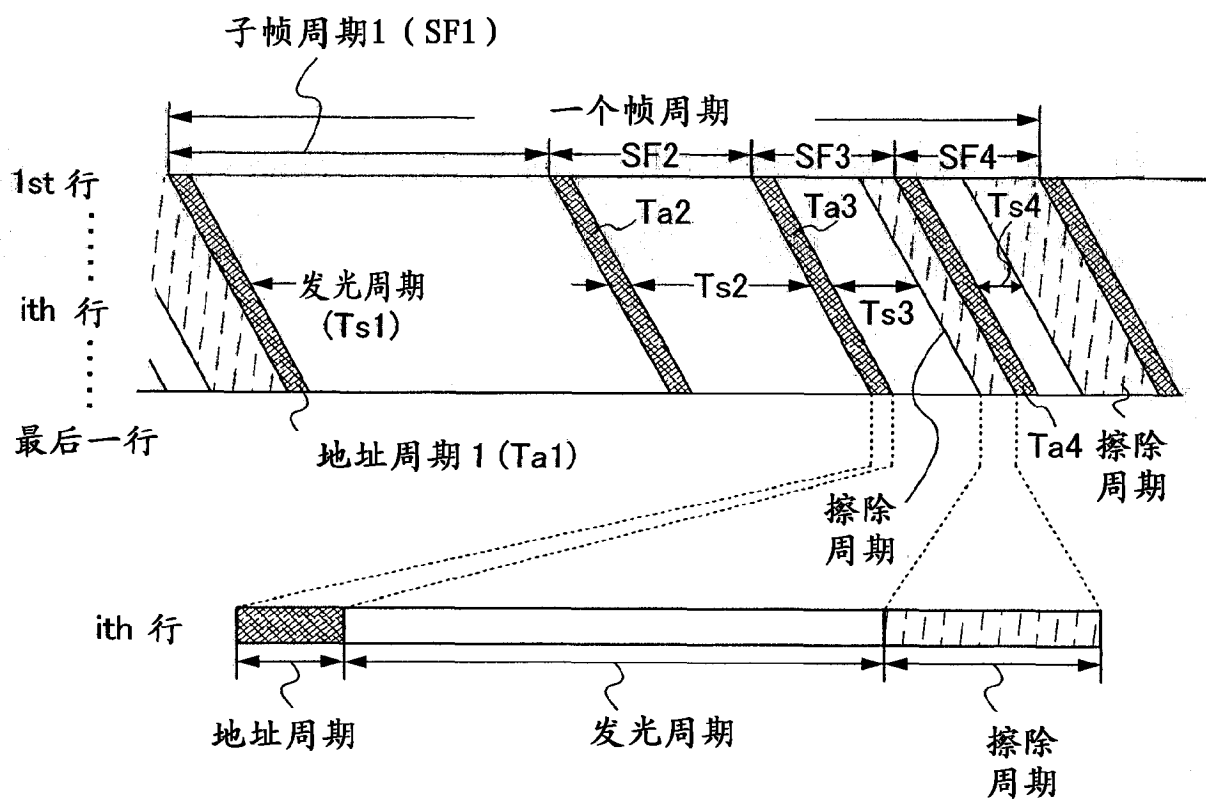


图 42

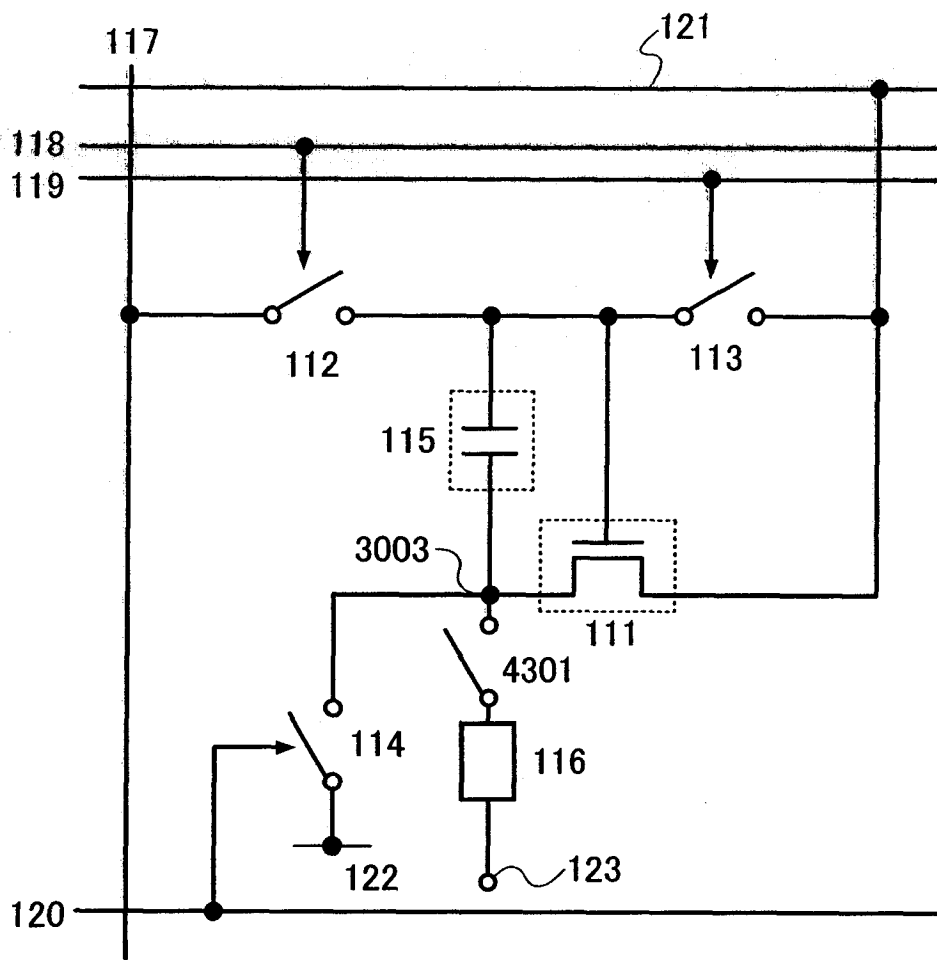


图 43

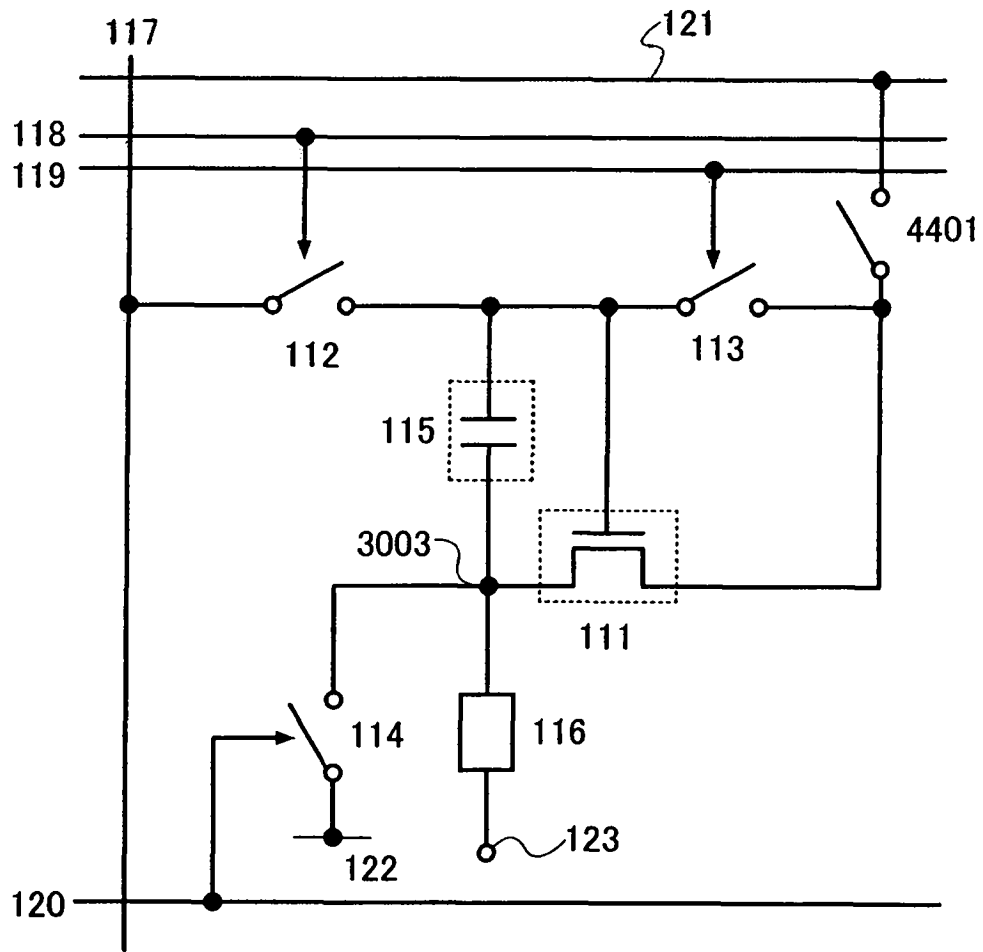


图 44

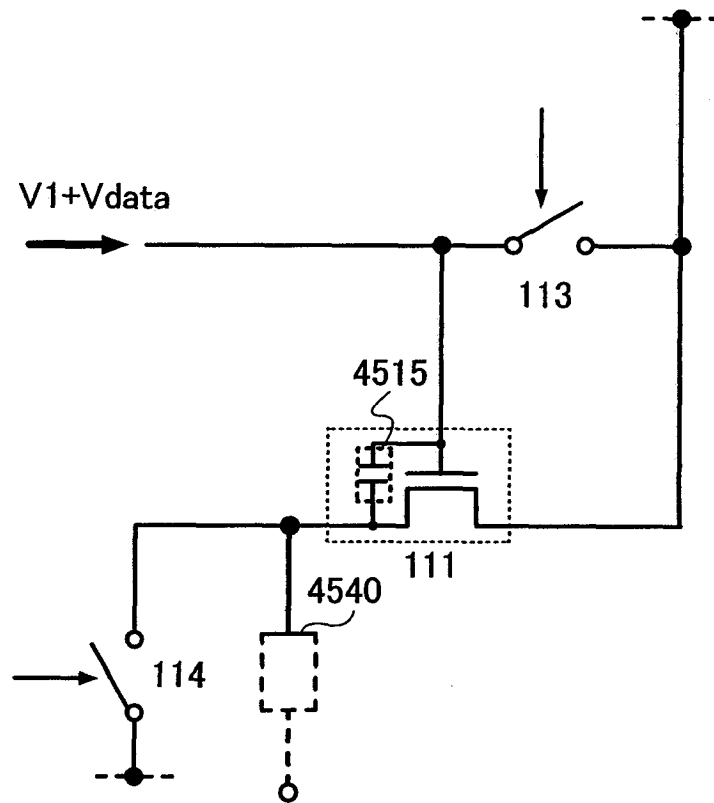


图 45

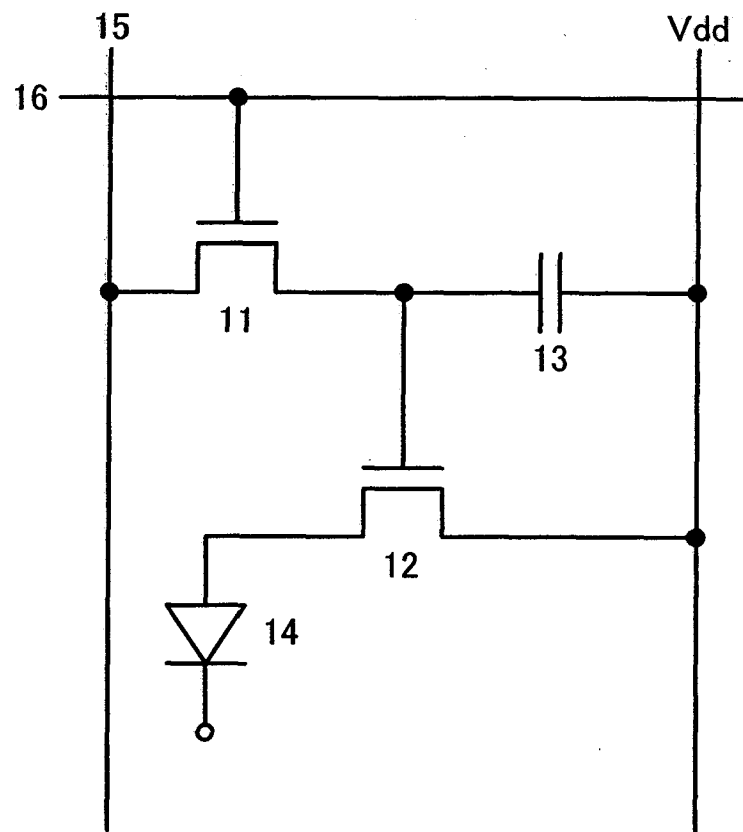


图 46

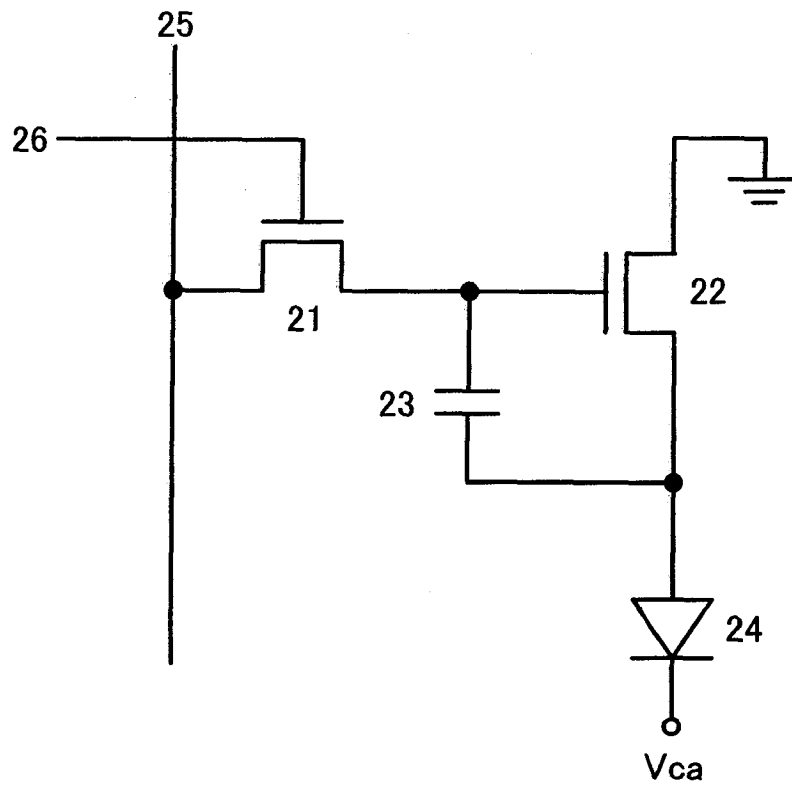


图 47

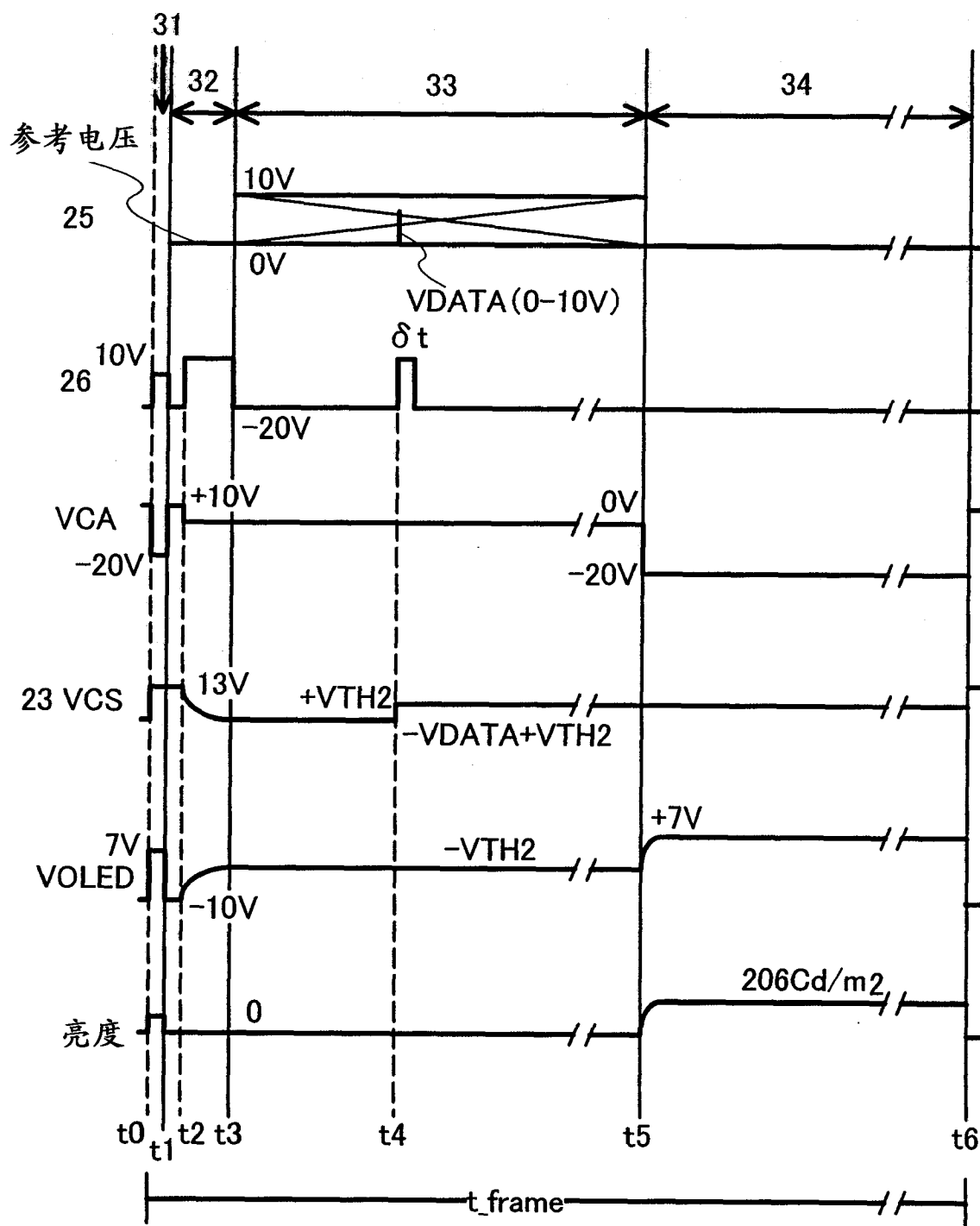


图 48

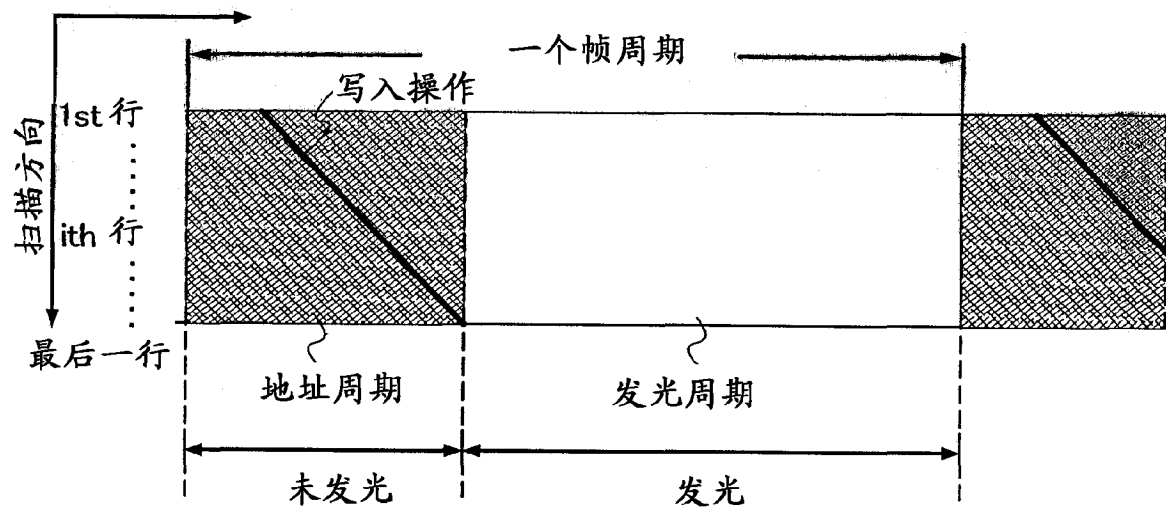


图 49