



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 26.02.79 (21) 2729177/18-24

с присоединением заявки № —

(23) Приоритет —

Опубликовано 23.01.81, Бюллетень № 3

Дата опубликования описания 23.01.81

(11) 798966

(51) М. Кл.³

G 09 G 1/16

(53) УДК 681.327.
.12(088.8)

(72) Авторы
изобретения

А. А. Мороз, Н. М. Маськова и А. С. Деркунов

(71) Заявитель

(54) УСТРОЙСТВО ДЛЯ ОТОБРАЖЕНИЯ ИНФОРМАЦИИ

1

Изобретение относится к автоматике и вычислительной технике и может быть использовано при построении устройства отображения информации, выводимой на телевизионный экран.

Известны устройства отображения знаковой информации, которые используются в качестве цифро-буквенных дисплеев и содержат генератор знаков, два регистра сдвига, подключенных через элемент ИЛИ к видеоконтрольному блоку, блок тактирования и управления.

В таких устройствах телевизионный растр разбивается на строки текста, а каждая строка — на знакоместа [1].

Однако при этом положение знаков на экране оказывается строго фиксированным, что ограничивает область применения указанных устройств.

Наиболее близким к предлагаемому по технической сущности является устройство для отображения информации на экране электроннолучевой трубки, содержащее блок памяти, последовательно подключенные регистр и генератор символов, а также блок растровой памяти, блок тактирования и управления, видеоконтрольный блок [2], 30

2

Однако известное устройство также не позволяет отображать информацию в виде группы символов, произвольно расположенных на экране индикатора.

5 Цель изобретения — расширение области применения устройства за счет возможности отображения групп символов, произвольно расположенных на экране видеоконтрольного блока.

10 Предлагаемая цель достигается тем, что в устройство, содержащее первый блок памяти, первый вход которого является входом устройства, а второй вход соединен с первым выходом 15 первого блока управления, второй выход которого подключен к первому входу первого регистра, первый выход которого соединен с первым входом генератора символов, второй выход которого подключен к третьему выходу 20 первого блока управления, а выход — к первому входу второго блока памяти, выход которого соединен с первыми входами регистров сдвига, вторые входы которых соединены с четвертым выходом первого блока управления, а выходы — с первым и вто- 25 рым входами элемента ИЛИ соответственно, выход которого подключен к первому входу видеоконтрольного

блока, второй вход которого соединен с пятым выходом первого блока управления, введены третий и четвертый блоки памяти, формирователь адреса, второй блок управления и первый блок сравнения, первый вход которого соединен с первым выходом первого блока памяти, второй вход — с шестым выходом первого блока управления, а выход — с первым входом второго блока управления, второй вход которого соединен с седьмым выходом первого блока управления, а выход — с первым входом третьего блока памяти, второй вход которого подключен ко второму выходу первого блока памяти, третий — ко второму выходу первого регистра, а выход — ко второму входу первого регистра, третий выход которого соединен с первым входом формирователя адреса, второй вход которого подключен к восьмому выходу первого блока управления, первый вход четвертого блока памяти соединен с выходом генератора символов, вторые и третьи входы второго и четвертого блоков памяти соединены с первым и вторым выходами формирователя адреса, выход четвертого блока памяти соединен с третьими входами регистров сдвига соответственно, а также тем, что первый блок управления содержит задающий генератор, выход которого соединен со входом делителя частоты, первый выход которого связан со входом первого счетчика строк, а другие выходы соединены со входами формирователя управляющих сигналов, выходы которого и выходы первого счетчика строк и выход задающего генератора являются выходами блока, кроме того тем, что второй блок управления содержит первый счетчик адреса, вход которого является входом блока, а выход соединен со входом второго регистра и с первым входом первого коммутатора, второй и третий входы которого являются входами блока, выход является выходом блока, а четвертый вход подключен к выходу второго счетчика адреса и к первому входу второго блока сравнения, второй вход которого соединен с выходом второго регистра, а выход подключен ко входу второго счетчика адреса, и еще тем, что формирователь адреса содержит третий счетчик адреса, вход которого является входом блока, и выход подключен к третьему и шестому входам второго коммутатора, второй и пятый входы которого, а также четвертый и восьмой входы элемента И соединены с первым выходом триггера, четвертый и восьмой входы второго коммутатора и второй и пятый входы элемента И подключены ко второму выходу триггера, вход которого является входом блока, другие входы второго коммутатора и элемента И яв-

ляются входами блока, а выходы второго коммутатора и элемента И являются выходами блока.

На фиг. 1 представлена функциональная схема предлагаемого устройства; на фиг. 2 — функциональная схема второго блока управления; на фиг. 3 — функциональная схема формирователя адреса растровой памяти; на фиг. 4 — функциональная схема первого блока управления.

Устройство для отображения информации (фиг. 1) содержит блок памяти 1, блок 2 сравнения, блок 3 оперативной памяти, второй блок 4 управления, регистр 5, генератор 6 символов, состоящий из блока 7 постоянной памяти и формирователя 8 растрового слова, два блока 9, 10 растровой памяти, формирователь 11 адреса растровой памяти, два регистра 12, 13 сдвига, элемент ИЛИ 14, блок 15 управления, видеоконтрольный блок 16. Блок 4 управления оперативной памятью (фиг. 2) содержит счетчик 17 адреса записи, счетчик 18 адреса чтения, регистр 19 последнего адреса записи, блок 20 сравнения кодов, коммутатор 21 адреса блока оперативной памяти.

Формирователь 11 адреса растровой памяти (фиг. 3) содержит счетчик 22 адреса чтения, триггер 23, коммутатор 24 адреса, элементы И 25.

Блок 15 управления содержит задающий генератор 26, делитель 27 частоты, формирователь 28 сигналов управления, счетчик 29 строк. Последовательно соединенные блок 1 памяти, блок 2 оперативной памяти, регистр 5, генератор 6 символов подключены к информационным входам блоков 9, 10 растровой памяти, а входы управления блоков 9 и 10 подключены к выходам формирователя 11 адреса растровой памяти. Вход формирователя 11 соединен с третьим выходом регистра 5, второй выход которого подключен к входу блока 3 оперативной памяти. К другому входу блока 3 подключены последовательно соединенные блок 1 памяти, блок 2 сравнения и блок 4 управления оперативной памятью. Выходы блоков 9 и 10 соединены с входами регистров 12 и 13 сдвига, которые через элемент ИЛИ 14 подключены к входу видеоконтрольного блока 16. Блок 15 тактирования и управления подключен к блоку 1 памяти, блоку 2 сравнения, блоку 4 управления оперативной памятью, регистру 5, генератору 6 символов, формирователю 11, регистром 12 и 13 сдвига и видеоконтрольному блоку 16.

Устройство работает следующим образом.

В блоке 1 памяти, которое представляет собой буферное запоминающее устройство, содержится информация одного телевизионного кадра изоб-

ражения, принятая в режиме обмена с информационной системой. Информация закодирована в виде команд отображения. Каждая команда содержит координатную часть и информацию в виде кодов символов. Команды в ячейках блока памяти записаны в порядке отображения их на экране по строкам. В процессе формирования раstra происходит последовательный опрос ячеек памяти и заданный код координаты Y_n поступает на вход блока 2 сравнения. При совпадении кода номера строки начальной точки группы символов Y_n с номером текущей строки развертки, увеличенным на 2 ($Y_T + 2$), определяемым с помощью счетчика 2? строк блока тактирования и управления (фиг. 4), блок 2 сравнения формирует сигнал, который подается на блок 4 управления оперативной памятью. Блок 4 обеспечивает запись команды в блок 3 оперативной памяти. При этом значения счетчика 17 адреса записи (фиг. 2) увеличивается на единицу.

Следующая символьная команда, поступающая из блока 1 памяти, также анализируется и, если соответствует данной строке телевизионного раstra, записывается в блок 3. Таким образом, в блок оперативной памяти переписываются все команды данной строки. После записи последней команды строки, содержимое счетчика 17 адреса записи переписывается в регистр 19 последнего адреса записи, что позволяет судить о заполнении блока оперативной памяти.

Одновременно с записью команд в блок 3, в течение периода строчной развертки, в одном из блоков 9 или 10 растровой памяти формируется видеокод, соответствующий строке расположения изображения следующей за текущей ($Y_T + 1$). Для этого из блока оперативной памяти производится чтение символьных команд, которые записаны в блок 3 на предыдущей строке. Команда, содержащая код горизонтальной координаты начальной точки группы символов X_n , коды символов и разряды, несущие информацию о номере растровой строки группы символов, подается из блока 3 в регистр 5.

Принцип формирования отображаемой информации заключается в том, что каждая строка разбивается на группы элементов раstra, называемые растровыми словами. Телевизионное изображение одной строки формируется упорядоченной последовательностью растровых слов. В связи с этим код координаты X_n разбивается на две составляющие, первая из которых несет информацию о номере растрового слова, отсчитываемого от начала телевизионной строки (старшие разряды кода X_n). Вторая составляющая — номер элемента, отсчитываемого в пре-

делах одного растрового слова (младшие разряды кода X_n).

Первая составляющая кода X_n поступает с регистра 5 через формирователь 11 адреса растровой памяти на тот блок 9 или 10 растровой памяти, который в данный момент работает на запись, и является адресом растрового слова.

Формирование растрового слова происходит следующим образом.

С помощью сигналов блока 15 тактирования и управления разрешается прохождение кода первого символа. По этому коду, являющемуся адресом видеокода символа, хранящегося в блоке 7 постоянной памяти генератора символов, производится считывание видеокода. Код номера растровой строки считываемого символа, поступает из регистра 5 на блок 7. Строчный видеокод выбранного символа, принадлежащий данной растровой строке, проходит на формирователь 8 растрового слова. Формирователь 8 обеспечивает сдвиг видеокода символа на количество элементов, определяемое второй составляющей кода X_n , а также хранение этого видеокода до конца обработки всей символьной команды. Для следующего символа процесс повторяется с тем только отличием, что величина сдвига видеокода будет увеличена на количество элементов одного знакоместа плюс пробел между символами и т.д. Таким образом формируется видеокод растрового слова данной символьной команды отображения. После окончания формирования по сигналам блока 15 видеокод растрового слова записывается в один из блоков растровой памяти по установленному адресу. После этого значение номера растровой строки группы символов изменяется на единицу и анализируется полнота формирования символов. Если обработка не окончена, то символьная команда возвращается в блок 3 оперативной памяти по адресу, который формирует счетчик 17 адреса записи (фиг. 2). Если обработка окончена, то команда в блок 3 не возвращается. Далее производится чтение следующей символьной команды из блока оперативной памяти и запись в регистр 3 на исполнение. Выбор команд отображения из блока 3 осуществляется до тех пор, пока значение счетчика 18 адреса чтения (фиг. 2) не совпадет с кодом регистра 19 последнего адреса записи. При этом блок 20 сравнения кодов сформирует сигнал, который запретит работу счетчика 18 адреса чтения. Это говорит о том, что все символьные команды данной строки выбраны и исполнены.

На фиг. 2 коммутатор 21 адреса блока оперативной памяти обеспечивает обращение к блоку 3 в режиме чте-

ния или записи в зависимости от управляющего сигнала с блока 15. Таким образом, происходит формирование видеокода строки разложения изображения, следующей за текущей.

Блоки 9 и 10 растровой памяти работают на запись и чтение информации поочередно. Управление режимом работы блоков 9 и 10 осуществляет триггер 23 (фиг. 3) который является младшим разрядом счетчика строк 29 (фиг. 4), входящего в состав блока 15 тактирования и управления. Если триггер 23 находится в единичном состоянии, то на блок 9 растровой памяти поступает адрес регистра 5 и импульс записи с блока 15. На блок 10 при этом проходит адрес со счетчика 22 чтения и импульс чтения с блока 15. Триггер 23 управляет работой коммутатора 24 адреса и элементами И 25 (фиг. 3). При переходе триггера 23 в нулевое состояние режим работы блоков 9 и 10 растровой памяти меняется.

Введение второго блока растровой памяти, запоминающего информацию одной телевизионной строки позволяет заполнять растровую память новыми видеокодами при отображении символов, произвольно расположенных на экране индикатора, когда между группами символов отсутствуют интервалы по строкам раstra.

Формирование видеосигнала происходит с помощью двух идентичных регистров сдвига, подключенных через элемент ИЛИ 14 к первому входу видеоконтрольного блока 16, второй вход которого соединен с блоком 15 тактирования и управления. Регистры 12, 13 сдвига работают поочередно. Если в регистр 12 происходит запись растрового слова из блока растровой памяти параллельным кодом, то в это время из регистра 13 происходит выдача информации в последовательном коде через элемент ИЛИ на видеоконтрольный блок. После полного сдвига в регистре 13, функции регистров меняются местами. Управление регистрами осуществляется с блока 15 синхронно с формированием раstra.

Задающий генератор 26 блока 15 и управления вырабатывает импульсы, период следования которых определяется степенью горизонтальной дискретизации, необходимой для формирования изображения. Импульсы задающего генератора 26 поступают на делитель 27 частоты и на регистры 12 и 13 сдвига. Импульсы частоты строк с делителя 27 поступают на счетчик 29 строк. С выхода счетчика 29 сигналы подаются на блок 2 сравнения и на формирователь 11 адреса растровой памяти. Формирователь 28 вырабатывает сигналы синхронизации видеоконтрольного блока и сигналы управления остальных блоков.

Таким образом, предлагаемое устройство позволяет отображать информацию в виде групп символов, произвольно расположенных на экране индикатора и расширить область применения устройства.

При этом предлагаемое устройство обеспечивает привязку групп символов с погрешностью, не превышающей значенный дискретизации раstra. Возможность накопления, асинхронно поступающей в блоки растровой памяти информации, в предлагаемом устройстве повышает в целом его быстродействие. Это наиболее существенно проявляется, когда между группами символов отсутствуют интервалы по растровым строкам.

Формула изобретения

1. Устройство для отображения информации, содержащее первый блок памяти, первый вход которого является входом устройства, а второй вход соединен с первым выходом первого блока управления, второй выход которого подключен к первому входу первого регистра, первый выход которого соединен с первым входом генератора символов второй вход которого подключен к третьему выходу первого блока управления, а выход — к первому входу второго блока памяти, выход которого соединен с первыми входами регистров сдвига, вторые входы которых соединены с четвертым выходом первого блока управления, а выходы — с первым и вторым входами элемента ИЛИ соответственно, выход элемента ИЛИ подключен к первому входу видеоконтрольного блока, второй вход которого соединен с пятым выходом первого блока управления, о т л и ч а ю щ е е с я тем, что, с целью расширения области применения устройства за счет возможности отображения символов, произвольно расположенных на экране видеоконтрольного блока, в него введены третий и четвертый блоки памяти, формирователь адреса, второй блок управления и первый блок сравнения, первый вход которого соединен с первым выходом первого блока памяти, второй вход — с шестым выходом первого блока управления, а выход — с первым входом второго блока управления, второй вход которого соединен с седьмым выходом первого блока управления, а выход — с первым входом третьего блока памяти, второй вход которого подключен ко второму выходу первого блока памяти, третий — ко второму выходу первого регистра, а выход — ко второму входу первого регистра, третий выход которого соединен с первым входом формирователя адреса, второй вход которого подключен к восьмому выходу первого блока

управления, первый вход четвертого блока памяти соединен с выходом генератора символов, вторые и третьи входы второго и четвертого блоков памяти соединены с первым и вторым выходами формирователя адреса, выход четвертого блока памяти соединен с третьими входами регистров сдвига соответственно.

2. Устройство по п.1, отличающееся тем, что первый блок управления содержит задающий генератор, выход которого соединен со входом делителя частоты, первый выход которого связан со входом первого счетчика строк, а другие выходы соединены со входами формирователя управляющих сигналов, выходы которого и выходы первого счетчика строк и выход задающего генератора являются выходами блока.

3. Устройство по п.1, отличающееся тем, что второй блок управления содержит первый счетчик адреса, вход которого является входом блока, а выход соединен со входом второго регистра и с первым входом первого коммутатора, второй и третий входы которого являются входами блока, выход является выходом блока, а четвертый вход подключен к выходу второго счетчика адреса и

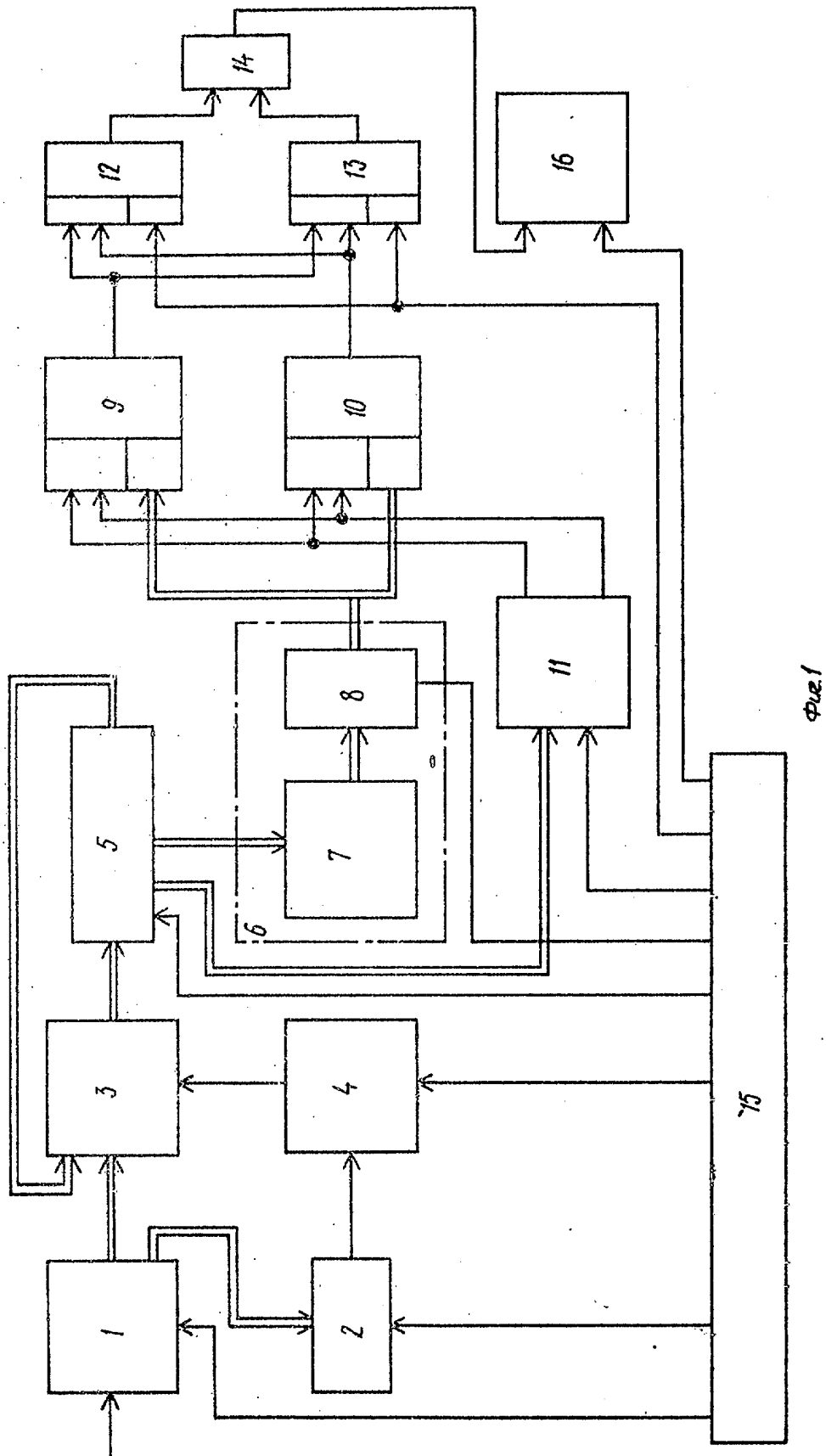
к первому входу второго блока сравнения, второй вход которого соединен с выходом второго регистра, а выход подключен ко входу второго счетчика адреса.

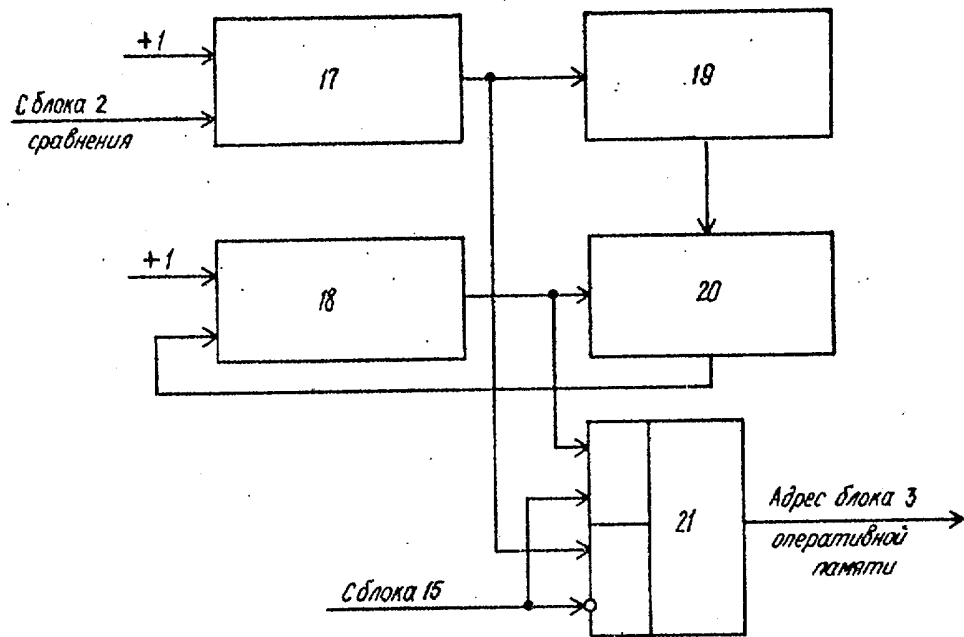
4. Устройство по п.1, отличающееся тем, что формирователь адреса содержит третий счетчик адреса, вход которого является входом блока, а выход подключен к третьему и шестому входам второго коммутатора, второй и пятый входы которого, а также четвертый и восьмой входы элемента И соединены с первым выходом триггера, четвертый и восьмой входы второго коммутатора и второй и пятый входы элемента И подключены ко второму выходу триггера, вход которого является входом блока, другие входы второго коммутатора и элемента И являются входами блока, а выходы второго коммутатора и элемента И являются выходами блока.

Источники информации, принятые во внимание при экспертизе

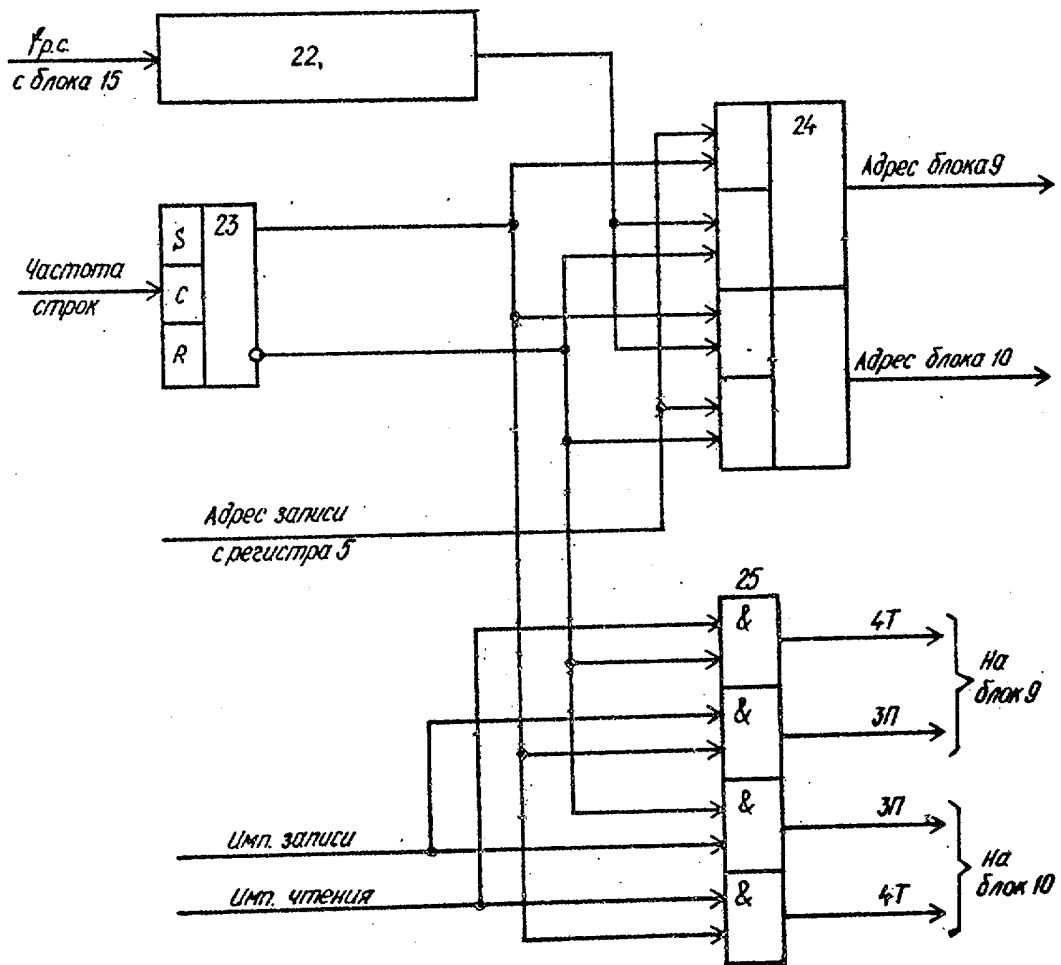
1. Телевизионные методы и устройства отображения информации. Под ред. М. И. Кривошеева, М., "Советское радио", 1975.

2. Авторское свидетельство СССР № 465638, кл. G 06 K 15/20, 1974 (прототип).

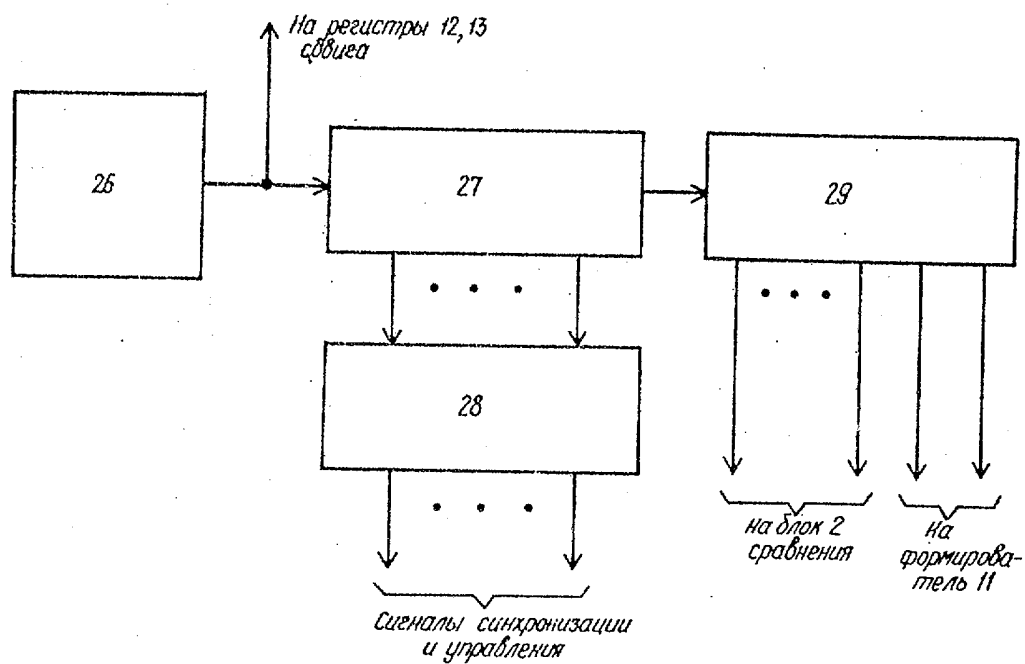




Фиг. 2



Фиг. 3



Фиг. 4

Редактор Н. Рогоulich Составитель Е. Олейниченко
Техред М. Голинка Корректор С. Щомак

Заказ 10072/74

Тираж 495

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4