

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H03F 1/32

(11) 공개번호 특1999-0077124
(43) 공개일자 1999년10월25일

(21) 출원번호	10-1998-0705260		
(22) 출원일자	1998년07월09일		
번역문제출일자	1998년07월09일		
(86) 국제출원번호	PCT/DE1997/00007	(87) 국제공개번호	WO 1997/25775
(86) 국제출원출원일자	1997년01월07일	(87) 국제공개일자	1997년07월17일
(81) 지정국	AP ARIPO특허 : 케냐 EA 유라시아특허 : 아르메니아 벨라루스 키르기즈 카자흐스탄 몰도바 EP 유럽특허 : 오스트리아 벨기에 스위스 리히텐슈타인 독일 덴마크 스페인 프랑스 영국 그리스 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 오스트리아 스위스 리히텐슈타인 독일 덴마크 스페인 핀랜 드 영국 국내특허 : 아일랜드 오스트레일리아 바베이도스 불가리아 브라질 캐나 다 중국 쿠바 체코 에스토니아 그루지야 헝가리 아이슬란드 일본 북한 대한민국 스리랑카 라이베리아 라트비아		
(30) 우선권주장	19600507.8 1996년01월09일 독일(DE)		
(71) 출원인	엘보 엔트비클룽스게젤샤프트 엠바하 스테판 베흐마이어 독일연방공화국 디-47509 레우르트 핀켄버그 38		
(72) 발명자	베흐마이어 스테판 독일연방공화국 디-47509 레우르트 핀켄버그 38		
(74) 대리인	이훈		

심사청구 : 없음

(54) 선행화한 교류전압 증폭기

요약

입력전압을 위한 신호입력과 출력전압을 위한 신호출력을 가지고 있는 선행화한 교류전압 증폭기에 있어서, 이때 신호입력 뒤에는 조작앰프가 그리고 신호출력 앞에는 전기로 서로 연결되어 있는 두개의 트랜지스터가 설치되어 있는데, 연산증폭기의 출력에 선행화 네트워크가 설치되어 있고, 상기 네트워크는 활성 4극으로 제작되어 있고 이 활성 4극이 두개의 작동전압 커넥트와 연산증폭기의 출력 및 어스와 연결되어 있게 계획되어 있다.

대표도

도1

명세서

발명의 상세한 설명

본 발명은 선행화한 교류전압 증폭기에 관한 것으로서, 상기 증폭기는 입력전압을 위한 신호입력과 출력전압을 위한 신호출력을 가지고 있는데, 이때 신호입력뒤에는 연산증폭기가 그리고 신호출력 앞에는 전기로 서로 연결되어 있는 두개의 트랜지스터가 설치되어 있다.

선행화한 교류전압 증폭기 및 교류전압 증폭의 경우, AB 셋업에 있어 교류전압 증폭기에서 최종단계 트랜지스터의 전송 특성곡선이 뚜렷한 인수 왜곡으로 이어진다는 사실은 이미 알려져 있다. 그러한 형태의 왜곡은 전압과 전류 사이 선행의 연결이 있다면 나타나지 않을 것이다. 따라서 이러한 왜곡을 피하기 위해 또 다른 대수 전송 특성곡선을 지수 특성곡선과 함께 요약하는 것이 알려져 있다. 그 목적은 지수 특성곡선과 대수 특성곡선의 적으로부터 가능한한 선행의 요약된 특성곡선을 얻어내기 위함이다.

입력전압의 낮은 주파수에서 네거티브 피드백은 인수 왜곡이 거의 제거될 수 있게 작용하는데, 그 이유는 저주파수 교류전압에서 인수 왜곡의 제거를 위한 루프작용이 충분히 크기 때문이다.

그러나 인수 왜곡이 고주파에서는 네거티브 피드백을 통해 완전히 제거될 수 없는데, 그 이유는 증가하는 진동경향 때문에 루프 증폭이 무한히 크게 만들어질 수 없기 때문이다.

본 발명의 과제는 처음 언급한 형태의 선행화한 교류전압 증폭기를 발전시켜서 인수 왜곡이 고주파수 교류전압의 범위에서도 거의 제거될 수 있거나 현저히 줄어든 크기로만 발생하도록 하는데 있다.

이러한 과제는 다음과 같이 발명에 따라 해결되는데, 연산증폭기의 출력에 선형화 네트워크가 설치되어 있고, 상기 네트워크가 활성 4극으로 제작되어 있으며 이 활성 4극은 두개의 작동전력 커백션과 연산증폭기의 출력 및 어스(earth)와 결합되어 있는 것이다.

이러한 발명에 따라 제작된 선형화한 교류전압 증폭기는 선형화 네트워크의 추가적인 안정적 작동전압 없이 작업한다. 게다가 MOS 전계효과 트랜지스터(MOSFET)의 드라이브를 위해 연산증폭기와 선형화 네트워크의 양성 및 음성 작동전류의 자동적인 첨가도 이루어진다.

발명의 또 다른 구성에서는 4극이 콘덴서를 통하여 어스와 결합되어 있도록 구상될 수 있다.

이로써 고주파수에서 선형화 네트워크의 대수 전력상승이 간단하게 실현된다. 나아가 물론 MOSFET의 입력 용량에 선형화 네트워크의 출력용량을 맞춤으로써 파워 MOSFET의 지수함수에 드라이브 단계의 대수함수를 간단하게 맞출 수 있다.

선형화 네트워크가 B 작동시에 콤플리멘터리 에미터 팔로우어로 제작되어 있는 것이 유용하다. 이때 상기 에미터 팔로워어는 옴의 저항에 의해 바이패스 되어 있고 상기 팔로워어의 출력은 콘덴서를 통해 어스와 결합되어 있다. 이에 따라 여기에서 거론되고 있는 증폭기원리의 실현을 위해서는 가장 적게 비용이 드는 회로가 문제이다.

나아가 선형화 네트워크가 AB 작동에서 콤플리멘터리 에미터 팔로우어로 제작되어 있는 것을 권할 만하며, 이때 상기 팔로워어의 정적 전류가 0에서 벗어난 특정 값을 갖는다.

이러한 방법은 0점 근처에서 전체 회로의 특별히 우수한 선형특성을 가져온다. 그밖에도 I_{off} 를 위한 추가의 전류가 필요하지 않다.

콤플리멘터리 에미터 팔로워어의 높은 옴의 공동의 에미터 저항을 통해 정적 전류가 항구적으로 유지되는 것이 유용하다. 즉 이는 또 다른 장점을 가지는데, AB작동에서 콤플리멘터리 에미터 팔로워어의 추가적인 온도 상쇄가 필요하지 않다는 점이다.

나아가 증폭기의 제작은 콤플리멘터리 에미터 팔로워어의 에미터 저항이 차례로 접속된 두개의 콘덴서를 가지고 바이패스 되어 있게 이루어져있으며, 이때 상기 콘덴서의 연결부는 저항을 통하여 어스와 결합되어 있다. 이는 동시에 낮고 안정된 정적 전류 I_{off} 에서 콤플리멘터리 에미터 팔로워어의 높은 맥동전류 I_p 를 의미한다.

나아가 증폭기의 제작은 트랜지스터가 N채널 트랜지스터를 나타내고 MOS 전계효과 트랜지스터로서 형성되게 할 수 있고, 연산증폭기와 선형화 네트워크의 양성 및 음성적 작동전류의 합계에 의해 직접적으로 푸쉬풀에서 접속되고 간접적으로 차단 트랜지스터를 통해 가속화 되어 차단될 수 있다.

이로써 파워 MOSFET의 와류의 GATE-용량의 신속한 충전 및 최종 충전의 장점은 가능한 가장 작은 비용으로 얻어진다. 그 밖에 드라이브 단계의 추가적인 냉각이 필요하지 않다.

유용하게도 MOS 전계효과 트랜지스터는 각각의 NTC 저항과 열적인 접촉을 가지며, 상기 트랜지스터들은 그때그때 MOSFET 전계효과 트랜지스터의 커백션 GATE와 SOURCE 사이에서 직접적으로 접속되어 있다.

이것은 낮은 신호 주파수에서 회로의 높은 열적 안정을 의미한다. 온도 상쇄를 위한 파워 MOSFET을 위한 소오스 저항은 필요하지 않다. 그밖에도 회로는 동시에 높은 제로 포인트 안정에서 매우 근소한 동적 내부저항을 가진다. MTC 저항의 접속전선의 연장이 필요하지 않으며, 그 이유는 두개의 커백션이 파워 MOSFET의 커백션 GATE와 SOURCE와 직접적으로 연결되어 있기 때문이다.

나아가서는 전적으로 교류전압의 양의 하프 웨이브를 위한 MOS 전계효과 트랜지스터의 DRAIN 커백션만이 양성의 작동전압에 놓이도록 증폭기를 제작하는 것도 권할 만하다. 즉 이것에는 최대의 출력전압 푸쉬가 연관되어 있다. 또한 N채널 MOSFET의 독점적인 사용에도 불구하고 전체 회로의 완전한 대칭이 제시되어 있다.

교류전압의 양의 하프 웨이브를 위한 MOS 전계효과 트랜지스터가 전류 미러를 통해 바이어스 전압에 의해 구동될 수 있는게 유용하며, 이때 바이어스 전압은 정작동 전압 위에 놓여 있다.

발명의 또 다른 구성에서는 연산증폭기의 두개의 작동전압 커백션에 각각 하나의 접속 및 차단 가능한 직류전압원이 연결되어 있게 구상할 수 있다. 즉 전압 U_s 와 U_p 를 통한 두개의 직류전압원의 대칭적 접속 및 차단을 통해 증폭기의 접속 및 차단시에 완전히 대칭적 균형을 얻게 되는 것이다. 게다가 신호출력에 릴레이를 포기할 수 있게 된다.

나아가 신호출력 앞에 설치된 두개의 트랜지스터가 MOS 전계효과 트랜지스터로서 제작되어 있는 것이 권고되어 진다.

도면에서 발명의 실시예가 여러가지 변형으로 도시되어 있다.

도면의 간단한 설명

- 도 1은 선형화한 교류전압 증폭기의 회로도.
- 도 2는 제 1 변형실시형태에 따른 도 1의 부분 상세도.
- 도 3은 제 2 변형실시형태에 따른 도 1의 부분 상세도.
- 도 4는 제 3 변형실시형태에 따른 도 1의 부분 상세도.
- 도 5는 제 4 변형실시형태에 따른 도 1의 부분 상세도.

실시예

신호입력(1)에 평행으로 입력저항(2)이 놓여 있고, 상기 입력저항 뒤에는 저역필터(3)가 접속되어 있고, 상기 필터는 하나의 입력(4)을 통해 연산증폭기(5)와 연결되어 있다. 연산증폭기(5)의 다른 입력(6)에는 네거티브 피드백 네트워크(7)가 설치되어 있고, 상기 네트워크는 라인(8)을 통해 증폭기의 신호출력(9)과 결합되어 있다.

작동전압 연결부(10)에는 직류전압원(11)이 바이폴라 트랜지스터(12)와 결합 및 전류미러(13)는 두개의 바이폴라 트랜지스터(14, 15)와 결합되어 있고, 상기 전류미러는 라인(16)을 통해 12볼트의 직류전압원(18)의 한 극(17)과 연결되어 있다. 나아가 전류미러(13)는 다이오드(19), 옴 저항(20) 그리고 MOS 전계효과 트랜지스터(21)를 통해 직류전압원(18)의 다른 극(22)과 연결되어 있다.

다이오드(19), 저항(20) 그리고 트랜지스터(21)에 대해 평행으로 조종저항(23), 차단 트랜지스터(24), 조절가능한 저항(25) 그리고 콘덴서(26)가 접속되어 있다.

연산증폭기(5)의 다른 작동전압 연결부(27)는 직류전압원(28)과 바이폴라 트랜지스터(29) 및 다이오드(30), 옴 저항(31) 그리고 MOS 전계효과 트랜지스터(32)를 통해 신호출력(9)의 극(33)에 연결되어 있다. 다이오드(30), 저항(31) 그리고 MOS 전계효과 트랜지스터(32)에 대해 평행으로 조종저항(34), 차단 트랜지스터(35), 고온 컨덕터(36) 그리고 콘덴서(37)가 접속되어 있고 상기 다이오드는 라인(38)을 통해 전압원의 다른 극(39) (U_6/U_6)과 연결되어 있다.

연산증폭기(5)의 출력(40)에는 접속점(41) 안에 저항(42)이 배치되어 있다. 활성 4극으로 형성된 선형화 네트워크(43)는 저항(44)과 두개의 바이폴라 트랜지스터(45, 46) 그리고 콘덴서(47)를 포함하고 있다. 4극(43)은 라인(48)을 통해 접속점(41) 및 연산증폭기(5)의 출력(40)과 연결되어 있다. 그밖에 트랜지스터(45)의 베이스(49)와 트랜지스터(46)의 베이스(50)가 접속점(51)을 통해 서로 연결되며 저항(44)과도 연결되어 있다. 또한 트랜지스터(45)의 컬렉터(52)와 트랜지스터(46)의 컬렉터(53)가 연산증폭기(5)의 작동전압 라인(54, 55)과 연결되어 있다. 콘덴서(47)는 어스(56)와 연결되어 있다.

활성 4극 및 선형화 네트워크(43)에 대해 평행하여 저항(56)과 포텐셔메타(57)가 차례로 접속되어 있다.

소스 연결부(58)는 라인(59)을 통해 드레인 전류 연결부(60)와 연결되어 있다.

도 2에는 선형화 네트워크(43)가 4개의 연결부(61, 62, 63, 64)와 함께 도시되어 있다.

도 3은 도 2의 도면과는 다르게 콘덴서(47)를 보유하는 선형화 네트워크(43)를 보여준다.

도 4에는 도 1에서 도시한 선형화 네트워크와 동일한 성분들을 가지는 선형화 네트워크(43)가 도시되어 있다. 도 5에는 변화된 선형화 네트워크(65)가 도시되어 있고, 상기 네트워크 안에는 정전류원(66)(67)이 배치되어 있다.

그밖에 트랜지스터(45, 46)에 추가하여 콘덴서(68, 69)가 배치되어 있고, 이때 나아가서는 저항(70)이 어스(71)와 연결되어 있다. 그밖에 트랜지스터(45)(46) 사이에 가변적 저항(72)이 접속되어 있다. 연산증폭기(5)의 출력은 접속점(41)을 통해 저항(43)과 연결되며 또 다른 접속점(51)을 통해 두개의 저항(73, 74)과 연결되어 있다.

선형화된 교류전압 증폭기는 네거티브 피드백 네트워크를 통해 확정된 불변의 인수만큼 신호입력에서 교류전압을 강화시키는 전압조종된 전압원이다.

입력저항은 본질적으로 증폭기의 입력 인피던스를 규정해주고 있다. 로우패스 필터는 교류전압 증폭기의 상승속도에게 너무 빠른 입력전압을 약화시켜준다. 연산증폭기는 두개의 직류전압원과 함께 바이폴라 캐스코드를 만들며, 상기 캐스코드의 출력전류 I_+ 와 I_- 이 파워 MOSFET를 직접 푸시풀에서 구동한다. 전류미러가 조종전류 I_+ 를 동일한 크기의 전류 I_+ 를 변압시키는데, 양성적 하프 웨이브를 위해서도 P채널 MOSFET에 비해 훨씬 능률이 좋은 N채널 MOSFET가 투입될 수 있게 하기 위해서 이다.

연산증폭기는 불변전압 $\pm(U_s - 0.7V)$ 을 가지고 작동된다. 따라서 증폭기를 통해 불변의 정적전류 I_0 가 흐른다. 입력신호 없이 $I_s = 0$ 이고 $I_+ = I_1 + I_0 + I_{0+}$ 및 $I_- = I_{0+} + I_{0-}$ 이다. AB 셋업을 위해 퍼텐쇼미터를 가지고 전류 I_{0+} 이 조절되는데, 교류전압 증폭기의 정적 전류가 안정된 낮은 값 I_{A0} 를 가질 정도로 조종저항에서의 전압강하가 MOSFET의 게이트 한계전압과 다이오드의 플로전압 위에 놓이게 이루어진다. I_{A0} 의 온도 안정성은 MOSFET과의 고온 컨덕터의 열적 접촉을 통해 얻어진다.

신호입력에 정현파의 교류전압이 놓여 있다면 동일위상의 대략 정현파형 교류전압이 연산증폭기의 출력에 생긴다. 대략 조종저항처럼 계측되어 있는 저항을 통해 교류전류 I_s 이 흐르는데, 상기 교류전류는 각각의 극성에 따라 조종전류 I_+ 와 I_- 에 부가되고 MOSFET를 푸시풀에서 드라이브한다.

네거티브 피드백 네트워크를 통해 연산증폭기는 전류 I_s 를 조절하는데, 신호출력에서 출력전압의 형태가 연결된 부하와는 무관하게 정확히 입력전압의 형태를 가지도록 이루어진다.

0에서 양의 전압으로 신호입력에서의 신속한 전압도약의 경우에 연산증폭기의 출력전압 역시 최대의 상승속도로 약 직선형으로 U_s 을 향해 상승한다.

I_s 에 추가하여 선형화 네트워크는 이제 I_s 를 몇배나 넘치게 할 수 있는 펄스전류 I_{p+} 를 만들어 낸다. I_{p+} 는 이제 신호 플랭크의 스타트에서 급격히 가속화 되어 거의 대수코스를 그리며 MOSFET를 그것의 지수 전송 특성곡선과 함께 조종하고 있는 조종전류 I_+ 에 부가되어 진다. 따라서 신호출력에 있는 출력전압의 0점에서 시작한 선형 상승이 장방형의 입력전압에서도 나타난다. 차단 트랜지스터는 맞은편 위치한 MOSFET들이 가속화하여 조종되어지기 전에 MOSFET가 그때그때 확실하게 차단되어 있게 보장해 준다.

(57) 청구의 범위**청구항 1**

입력전압을 위한 신호입력과 출력전압을 위한 신호출력을 가지고 있는 선형화한 교류전압 증폭기에 있어서, 신호입력 뒤에는 조작앰프가 그리고 신호출력 앞에는 전기로 서로 연결되어 있는 두개의 트랜지스터가 설치되며, 연산증폭기의 출력에 선형화 네트워크가 설치되어 있고, 상기 네트워크는 활성 4극으로 제작되어 있고 이 활성 4극이 두개의 작동전압 커넥트와 연산증폭기의 출력 및 어스와 연결되어 있는 것을 특징으로 하는 증폭기.

청구항 2

제 1 항에 있어서, 4극이 콘덴서를 통하여 어스와 결합되어 있는 것을 특징으로 하는 증폭기.

청구항 3

제 1 항 또는 제 2 항에 있어서, 선형화 네트워크가 B 작동시에 콤플리멘터리 에미터 팔로워로 제작되어 있고, 상기 에미터 팔로워는 옴의 저항에 의해 바이패스 되어 있고 상기 팔로워의 출력은 콘덴서를 통해 어스와 결합되어 있는 것을 특징으로 하는 증폭기.

청구항 4

전기 청구항 중 어느 한 항에 있어서, 선형화 네트워크가 AB 작동에서 콤플리멘터리 에미터 팔로워로 제작되어 있으며, 상기 팔로워의 정적 전류가 0에서 벗어난 특정값을 갖는 것을 특징으로 하는 증폭기.

청구항 5

전기 청구항 중 어느 한 항에 있어서, 정적 전류가 콤플리멘터리 에미터 팔로워의 하이 옴의 공동의 에미터 저항을 통해 항구적으로 유지될 수 있는 것을 특징으로 하는 증폭기.

청구항 6

전기 청구항 중 어느 한 항에 있어서, 콤플리멘터리 에미터 팔로워의 에미터 저항이 차례로 접속된 두개의 콘덴서를 가지고 바이패스 되어 있게 이루어져 있으며, 상기 콘덴서의 커넥션이 저항에 걸쳐 어스와 결합되어 있는 것을 특징으로 하는 증폭기.

청구항 7

전기 청구항 중 어느 한 항에 있어서, 트랜지스터가 N채널 트랜지스터를 나타내고 MOS 전계효과 트랜지스터로서 형성되어 있고, 연산증폭기와 선형화 네트워크의 정부의 작동전류의 합계에 의해 직접적으로 푸쉬풀에서 접속되고 간접적으로 차단 트랜지스터를 통해 가속화되어 차단될 수 있는 것을 특징으로 하는 증폭기.

청구항 8

전기 청구항 중 어느 한 항에 있어서, MOS 전계효과 트랜지스터는 각각의 NTC 저항과 열적인 접촉을 가지며, 상기 트랜지스터들은 그때그때 MOSFET 전계효과 트랜지스터의 커넥션 GATE와 SOURCE 사이에서 직접적으로 접속되어 있는 것을 특징으로 하는 증폭기.

청구항 9

전기 청구항 중 어느 한 항에 있어서, 전적으로 교류전압의 양의 하프 웨이브를 위한 MOS 전계효과 트랜지스터의 DRAIN 커넥션만이 양의 작동전압에 놓이는 것을 특징으로 하는 증폭기.

청구항 10

전기 청구항 중 어느 한 항에 있어서, 교류전압의 양의 하프 웨이브를 위한 MOS 전계효과 트랜지스터가 전류 미러를 통해 바이어스 전압에 의해 구동될 수 있으며, 이때 바이어스 전압은 양의 작동전압 위에 놓여 있는 것을 특징으로 하는 증폭기.

청구항 11

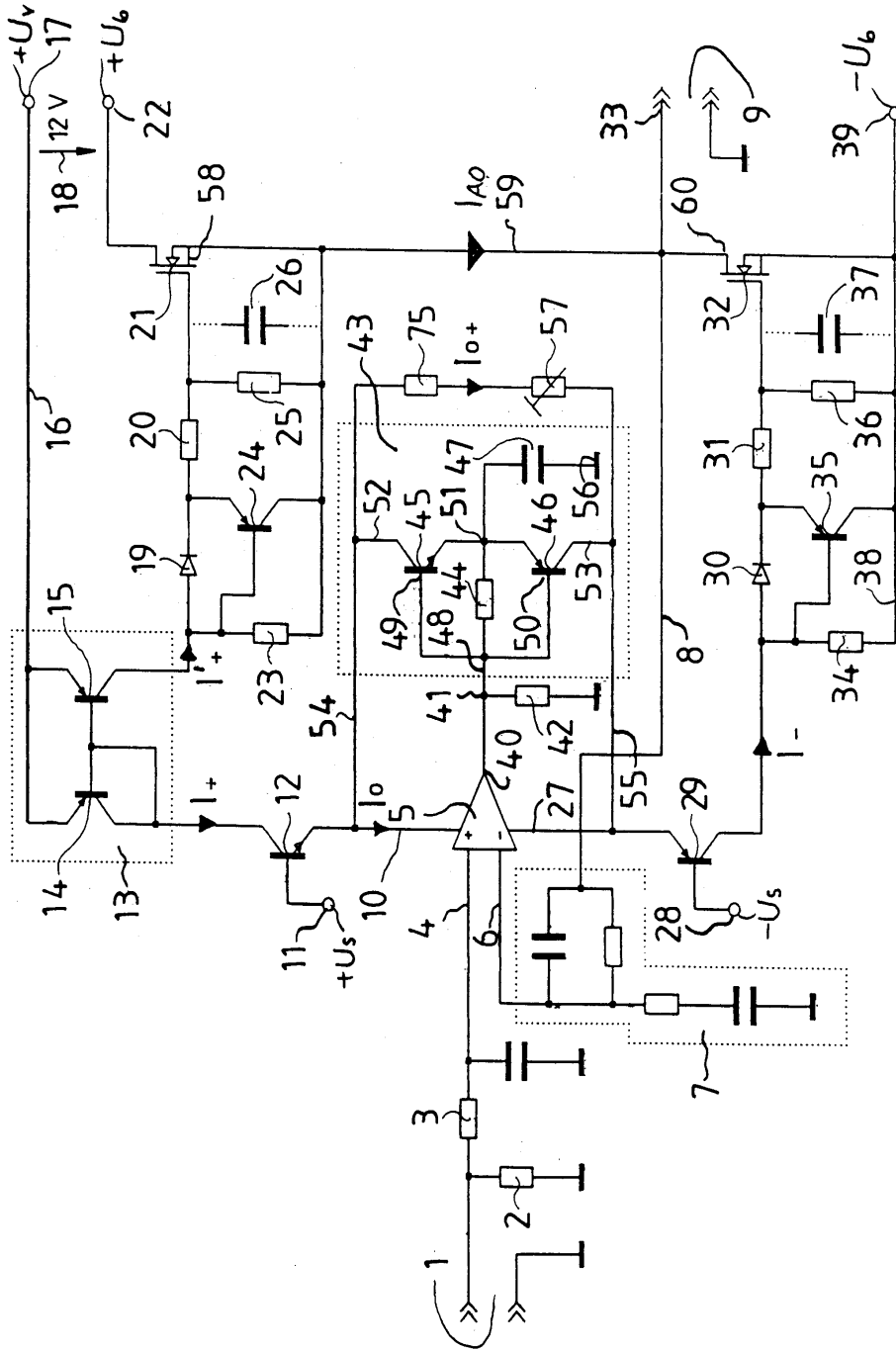
전기 청구항 중 어느 한 항에 있어서, 연산증폭기의 두가지 작동전압 커넥션에 각각 하나의 접속 및 차단 가능한 직류전압원이 접속되어 있는 것을 특징으로 하는 증폭기.

청구항 12

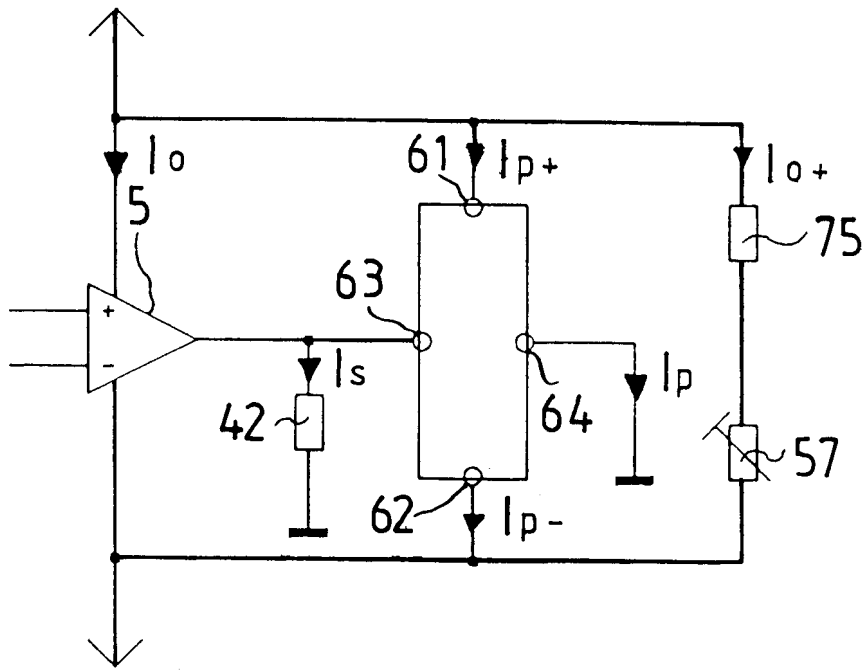
전기 청구항 중 어느 한 항에 있어서, 신호출력 앞에 설치된 두개의 트랜지스터가 MOS 전계효과 트랜지스터로 제작되어 있는 것을 특징으로 하는 증폭기.

도면

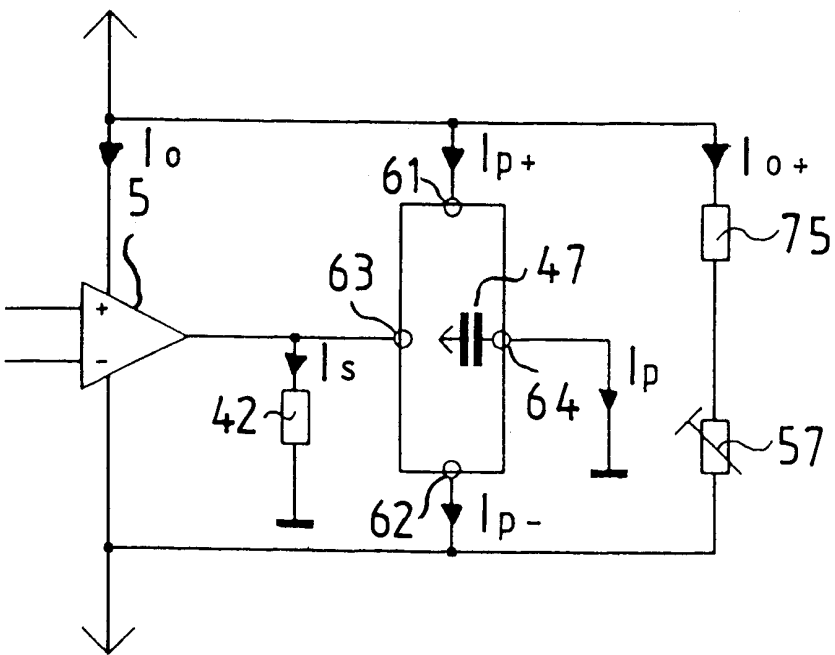
581



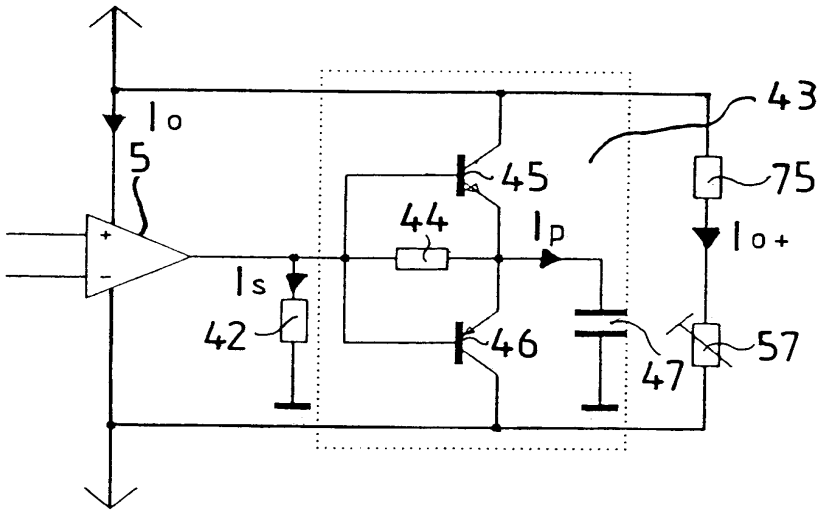
도면2



도면3



도면4



도면5

