



(12)发明专利

(10)授权公告号 CN 102833943 B

(45)授权公告日 2017.08.08

(21)申请号 201210137973.0

(22)申请日 2012.05.04

(65)同一申请的已公布的文献号

申请公布号 CN 102833943 A

(43)申请公布日 2012.12.19

(30)优先权数据

2011-103608 2011.05.06 JP

(73)专利权人 日东电工株式会社

地址 日本大阪府

(72)发明人 石井淳 山内大辅

(74)专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇 张会华

(51)Int.Cl.

H05K 1/11(2006.01)

H05K 1/14(2006.01)

H05K 3/36(2006.01)

(56)对比文件

CN 1256719 C, 2006.05.17,

CN 1256719 C, 2006.05.17,

CN 1574026 A, 2005.02.02,

JP 特开2002-344148 A, 2002.11.29,

审查员 杨娇

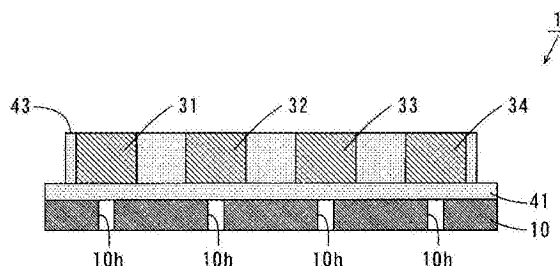
权利要求书1页 说明书10页 附图16页

(54)发明名称

布线电路基板及其制造方法

(57)摘要

本发明提供布线电路基板及其制造方法。在导电性的支承基板之上形成绝缘层。在绝缘层之上形成写入用布线图案和读取用布线图案以及第一组电极焊盘和第二组电极焊盘。第一组电极焊盘与写入用布线图案连接。第二组电极焊盘与读取用布线图案连接。将支承基板的与电极焊盘重叠的区域内的一部分去除。由此,在支承基板的与电极焊盘重叠的区域中形成开口部。



1. 一种布线电路基板,其能够与外部电路进行电连接,其中,

该布线电路基板包括:

支承基板,其由导电材料形成;

第一绝缘层,其形成在上述支承基板之上;

多个布线图案,其形成在上述第一绝缘层之上;

多个连接端子部,其分别形成在上述第一绝缘层之上的上述多个布线图案的一部分上,并能够与上述外部电路进行电连接,

以与上述多个连接端子部中的一个或多个连接端子部局部重叠的方式,在上述支承基板上形成有一个或多个开口部,

上述多个连接端子部包括第一连接端子部和第二连接端子部,

上述一个或多个开口部包括:与上述第一连接端子部局部重叠的一个或多个第一开口部;与上述第二连接端子部局部重叠的一个或多个第二开口部,

在将上述开口部的与各上述连接端子部重叠的面积和该连接端子部的面积间的比率定义为开口率的情况下,使上述一个或多个第一开口部的开口率小于上述一个或多个第二开口部的开口率,以使上述第一连接端子部的特性阻抗小于上述第二连接端子部的特性阻抗。

2. 根据权利要求1所述的布线电路基板,其中,

上述一个或多个第一开口部的与上述第一连接端子部重叠的总面积和上述一个或多个第二开口部的与第二连接端子部重叠的总面积不同。

3. 根据权利要求1所述的布线电路基板,其中,

该布线电路基板还包括第二绝缘层,该第二绝缘层以覆盖上述多个布线图案并使上述多个连接端子部的表面暴露的方式形成在上述第一绝缘层之上。

4. 一种布线电路基板的制造方法,其用于制造能够与外部电路进行电连接的布线电路基板,其中,

该制造方法包括以下步骤:

准备由导电性的支承基板与绝缘层层叠而成的层叠结构;

在上述绝缘层之上形成多个布线图案并在上述多个布线图案的一部分上形成能够分别与上述外部电路进行电连接的多个连接端子部;

以与上述多个连接端子部中的一个或多个连接端子部局部重叠的方式在上述支承基板上形成一个或多个开口部,

上述多个连接端子部包括第一连接端子部和第二连接端子部,

上述一个或多个开口部包括:与上述第一连接端子部局部重叠的一个或多个第一开口部;与上述第二连接端子部局部重叠的一个或多个第二开口部,

在将上述开口部的与各上述连接端子部重叠的面积和该连接端子部的面积间的比率定义为开口率的情况下,通过调整上述支承基板的各开口部的开口率,对多个连接端子部中的每一个连接端子部的特性阻抗任意地进行调整。

布线电路基板及其制造方法

技术领域

[0001] 本发明涉及一种布线电路基板及其制造方法。

背景技术

[0002] 在硬盘驱动装置等的驱动装置中使用驱动器。这种驱动器包括可转动地设置在转动轴上的臂与安装在臂上的磁头用的悬挂基板。悬挂基板是用于将磁头定位于磁盘的所希望的磁道的布线电路基板。

[0003] 日本特开2006-165268号公报所述的带电路的悬挂基板具有由磁头侧端子、布线和中继侧端子构成的导体图案。带电路的悬挂基板的磁头侧端子与磁头连接。带电路的悬挂基板的中继侧端子与中继挠性布线电路基板连接。在中继挠性布线电路基板与磁头之间经由带电路的悬挂基板的导体图案传递电信号。

[0004] 在布线电路基板中,不仅是布线,也希望将端子的特性阻抗调整为所希望的值。能够通过改变端子的面积而对端子的特性阻抗进行调整。但是,在带电路的悬挂基板中,由于端子的尺寸上的限制等,很难对特性阻抗进行任意的调整。

发明内容

[0005] 本发明的目的是提供一种能够任意地调整连接端子部的特性阻抗的布线电路基板及其制造方法。

[0006] (1) 本发明的一技术方案提供一种布线电路基板,其能够与外部电路进行电连接,其中,该布线电路基板包括:支承基板,其由导电材料形成;第一绝缘层,其形成在支承基板上;多个布线图案,其形成在第一绝缘层之上;多个连接端子部,其分别形成在第一绝缘层之上的多个布线图案的一部分上,并能够与外部电路进行电连接,以与多个连接端子部中的一个或多个连接端子部至少局部重叠的方式,在支承基板上形成有一个或多个开口部。

[0007] 在该布线电路基板中,在支承基板的第一绝缘层之上形成有多个布线图案,并且在多个布线图案的一部分上形成有分别能够与外部电路进行电连接的多个连接端子部。以与多个连接端子部中的一个或多个连接端子部至少局部重叠的方式在支承基板上形成有一个或多个开口部。

[0008] 在该情况下,选择性地使形成有开口部的连接端子部的电容成分减小。与开口部重叠的连接端子部的特性阻抗高于不与开口部重叠的连接端子部的特性阻抗。另外,连接端子部的特性阻抗根据开口部的与连接端子部重叠的面积的不同而不同。因而,通过调整开口部的与连接端子部重叠的面积,能够任意地调整连接端子部的特性阻抗。

[0009] (2) 布线电路基板也可以以如下方式构成:多个连接端子部包括第一连接端子部和第二连接端子部,一个或多个开口部包括:与第一连接端子部至少局部重叠的一个或多个第一开口部;与第二连接端子部至少局部重叠的一个或多个第二开口部。

[0010] 在该情况下,通过对第一开口部的与第一连接端子部重叠的数量或面积进行调整,能够任意地调整第一连接端子部的特性阻抗。另外,通过对第二开口部的与第二连接端

子部重叠的数量或面积进行调整,能够任意地调整第二连接端子部的特性阻抗。

[0011] (3)布线电路板也可以以如下方式构成:一个或多个第一开口部的与第一连接端子部重叠的总面积和一个或多个第二开口部的与第二连接端子部重叠的总面积不同。

[0012] 在该情况下,第一连接端子部和第二连接端子部的特性阻抗不同。由此,即使在将外部电路的具有不同特性阻抗的端子或布线与第一连接端子部和第二连接端子部连接的情况下,也能够进行阻抗匹配。

[0013] (4)布线电路板也可以以如下方式构成:在将开口部的与各连接端子部重叠的面积和该连接端子部的面积间的比率定义为开口率的情况下,一个或多个第一开口部的开口率与一个或多个第二开口部的开口率不同。

[0014] 在该情况下,第一连接端子部和第二连接端子部的特性阻抗不同。由此,即使在将外部电路的具有不同特性阻抗的端子或布线与第一连接端子部和第二连接端子部连接的情况下,也能够进行阻抗匹配。

[0015] (5)布线电路板也可以以如下方式构成:以使多个连接端子部中的一个连接端子部的特性阻抗小于其他连接端子部的特性阻抗的方式形成一个或多个开口部。

[0016] 在该情况下,能够使一个连接端子部的特性阻抗小于其他连接端子部的特性阻抗。由此,在外部电路的一个端子或布线具有小于其他端子或布线的特性阻抗的情况下,通过将外部电路的一个端子或布线与一个连接端子部连接且将外部电路的其他端子或布线与其他连接端子部连接,能够对一个端子或布线进行阻抗匹配并且对其他端子或布线进行阻抗匹配。

[0017] (6)布线电路板还可以具有第二绝缘层,该第二绝缘层以覆盖多个布线图案并使多个连接端子部的表面暴露的方式形成在第一绝缘层上。

[0018] 在该情况下,能够确保布线图案的耐腐蚀性并能够容易地将外部电路与多个连接端子部连接。

[0019] (7)本发明的另一技术方案提供一种布线电路板的制造方法,其用于制造能够与外部电路进行电连接的布线电路板,其中,该制造方法包括以下步骤:准备由导电性的支承基板与绝缘层层叠而成的层叠结构;在绝缘层之上形成多个布线图案并在多个布线图案的一部分上形成能够分别与外部电路进行电连接的多个连接端子部;以与多个连接端子部中的一个或多个连接端子部至少局部重叠的方式在支承基板上形成一个或多个开口部。

[0020] 在该布线电路板的制造方法中,在导电性的支承基板之上的绝缘层之上形成多个布线图案,并且在多个布线图案的一部分上形成能够分别与外部电路进行电连接的多个连接端子部。以与多个连接端子部中的一个或多个连接端子部至少局部重叠的方式在支承基板上形成一个或多个开口部。

[0021] 在该情况下,选择性地使形成有开口部的连接端子部的电容成分减小。与开口部重叠的连接端子部的特性阻抗高于不与开口部重叠的连接端子部的特性阻抗。另外,连接端子部的特性阻抗根据开口部的与连接端子部重叠的面积的不同而不同。因而,通过对开口部的与连接端子部重叠的面积进行调整,能够任意地调整连接端子部的特性阻抗。

附图说明

[0022] 图1是本发明的一实施方式的悬挂基板的俯视图。

- [0023] 图2是图1的悬挂基板的A—A线剖视图。
- [0024] 图3是表示电极焊盘的下方的开口部的第一形成例的悬挂基板的剖视图。
- [0025] 图4是图3的悬挂基板的仰视图。
- [0026] 图5是表示电极焊盘的下方的开口部的第二形成例的悬挂基板的剖视图。
- [0027] 图6是图5的悬挂基板的仰视图。
- [0028] 图7是表示电极焊盘的下方的开口部的第三形成例的悬挂基板的剖视图。
- [0029] 图8是图7的悬挂基板的仰视图。
- [0030] 图9是表示电极焊盘的下方的开口部的第四形成例的悬挂基板的剖视图。
- [0031] 图10是图9的悬挂基板的仰视图。
- [0032] 图11是表示电极焊盘的下方的开口部的第五形成例的悬挂基板的剖视图。
- [0033] 图12是图11的悬挂基板的仰视图。
- [0034] 图13的(a)和图13的(b)是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0035] 图14的(a)和图14的(b)是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0036] 图15的(a)和图15的(b)是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0037] 图16的(a)和图16的(b)是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0038] 图17的(a)和图17的(b)是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0039] 图18是表示图1的悬挂基板的制造工序的示意性工序剖视图。
- [0040] 图19是实施例1~14和比较例1的悬挂基板的立体图。
- [0041] 图20是悬挂基板与FP C基板的连接部的放大图。
- [0042] 图21是悬挂基板与FPC基板的连接部的放大图。
- [0043] 图22是悬挂基板与FPC基板的连接部的放大图。

具体实施方式

[0044] 以下,参照附图说明本发明的实施方式的布线电路基板及其制造方法。以下,作为本发明的实施方式的布线电路基板的例子,说明用于硬盘驱动装置的驱动器的带电路的悬挂基板(以下,简称为悬挂基板)的结构及其制造方法。

[0045] (1) 悬挂基板的结构

[0046] 图1是本发明的一实施方式的悬挂基板的俯视图。如图1所示,悬挂基板1具有例如由不锈钢等导电材料形成的支承基板10。在支承基板10之上,形成有一对线状的写入用布线图案W1、W2及一对线状的读取用布线图案R1、R2。在图1中,用粗虚线表示一对写入用布线图案W1、W2及一对读取用布线图案R1、R2。

[0047] 在支承基板10的一端部(前端部),通过形成U字形的开口部11而设有磁头搭载部(以下,称作舌部)12。在虚线R的部位对舌部12进行弯曲加工,使得舌部12相对于支承基板10呈规定的角度。在舌部12的端部,作为多个端子部而形成有四个电极焊盘21、22、23、24。在读取用布线图案R1、R2和写入用布线图案W1、W2的宽度方向上,各电极焊盘21~24的宽度分别大于读取用布线图案R1、R2和写入用布线图案W1、W2的宽度。

[0048] 在支承基板10的另一端部,作为多个端子部而形成有四个电极焊盘31、32、33、34。在读取用布线图案R1、R2和写入用布线图案W1、W2的宽度方向上,各电极焊盘31~34的宽度分别大于读取用布线图案R1、R2的宽度和写入用布线图案W1、W2的宽度。

[0049] 利用写入用布线图案W1、W2对舌部12之上的电极焊盘21、22与支承基板10的另一端部的电极焊盘31、32分别进行电连接。另外,利用读取用布线图案R1、R2对舌部12上的电极焊盘23、24与支承基板10的另一端部的电极焊盘33、34分别进行电连接。并且,在支承基板10上形成有多个孔部H。

[0050] 在具有悬挂基板1的未图示的硬盘装置中,在对磁盘写入信息时,电流在一对写入用布线图案W 1、W2中流动。另外,在从磁盘读取信息时,电流在一对读取用布线图案R 1、R2中流动。

[0051] 接着,详细说明悬挂基板1的写入用布线图案W1、W2、读取用布线图案R1、R2和写入用布线图案W1、W2及读取用布线图案R1、R2的周边部分。图2是图1的悬挂基板1的A—A线剖视图。

[0052] 如图2所示,在支承基板10之上形成有例如由聚酰亚胺构成的绝缘层41。写入用布线图案W1、W2及读取用布线图案R1、R2隔着间隔平行地形成在绝缘层41之上。

[0053] 在本实施方式中,写入用布线图案W1与写入用布线图案W2构成一对信号线路对。另外,读取用布线图案R1与读取用布线图案R2构成一对信号线路对。在绝缘层41之上,以将写入用布线图案W1、W2及读取用布线图案R1、R2覆盖的方式形成有例如由聚酰亚胺构成的覆盖层43。

[0054] 如以下说明那样,在图1的支承基板10的位于电极焊盘21~24、31~34的下方的区域中分别形成开口部。

[0055] (2) 电极焊盘的下方的开口部的第一形成例

[0056] 图3是表示电极焊盘31~34的下方的开口部的第一形成例的悬挂基板1的剖视图。图4是图3的悬挂基板1的仰视图。图3是图1的悬挂基板1的B—B线剖视图。

[0057] 如图3所示,在支承基板10之上形成有绝缘层41。在绝缘层41之上等间隔地形成有矩形的电极焊盘31~34。电极焊盘31~34分别与图2的写入用布线图案W 1、W2及读取用布线图案R 1、R2连接。以电极焊盘31~34的上表面自绝缘层41暴露的方式在绝缘层41之上形成有覆盖层43。

[0058] 将支承基板10的与多个电极焊盘31~34重叠的区域的一部分去除。由此,在支承基板10的与多个电极焊盘31~34重叠的区域中形成多个开口部10h。由此,绝缘层41的一部分暴露到开口部10h内。

[0059] 在图4的例子中,各开口部10h具有矩形的形状。各开口部10h在悬挂基板1的宽度方向上的宽度L3小于所对应的电极焊盘31~34的宽度L1。各开口部10h在悬挂基板1的长边方向上的宽度L4小于所对应的电极焊盘31~34的宽度L2。

[0060] 各电极焊盘31~34的宽度L 1例如是50 μ m~500 μ m(本文中~包括端点值)。各电极焊盘31~34的宽度L2例如是50 μ m~500 μ m。相邻的电极焊盘31、32之间的间隔S、相邻的电极焊盘32、33之间的间隔S以及相邻的电极焊盘33、34之间的间隔S例如是50 μ m~500 μ m。各开口部10h的宽度L3例如是20 μ m~200 μ m。各开口部10h的宽度L4例如是20 μ m~200 μ m。

[0061] (3) 电极焊盘的下方的开口部的第二形成例

[0062] 图5是表示电极焊盘31~34的下方的开口部10h的第二形成例的悬挂基板1的剖视图。图6是图5的悬挂基板1的仰视图。

[0063] 如图5和图6所示,不将支承基板10的与电极焊盘31、32重叠的区域去除。由此,不

在支承基板10的与电极焊盘31、32重叠的区域中形成开口部10h。另一方面,将支承基板10的与电极焊盘33、34重叠的区域的一部分去除。由此,在支承基板10的与电极焊盘33、34重叠的区域中分别形成一个面积相同的开口部10h。

[0064] 以下,将开口部10h的与各电极焊盘31~34重叠的面积除以支承基板10的与各电极焊盘31~34重叠的区域的面积(各电极焊盘31~34的面积)而得到的值称作开口部10h的开口率。

[0065] 在图5和图6的悬挂基板1中,在支承基板10的与电极焊盘31、32重叠的区域中不形成开口部10h,而在支承基板10的与电极焊盘33、34重叠的区域中形成开口部10h。在该情况下,与各电极焊盘31、32对应的开口部10h的开口率为0。因而,与各电极焊盘33、34对应的开口部10h的开口率大于与各电极焊盘31、32对应的开口部10h的开口率。由此,能够使与读取用布线图案R 1、R2连接的电极焊盘33、34的特性阻抗高于与写入用布线图案W 1、W2连接的电极焊盘31、32的特性阻抗。

[0066] (4) 电极焊盘的下方的开口部的第三形成例

[0067] 图7是表示电极焊盘31~34的下方的开口部10h的第三形成例的悬挂基板1的剖视图。图8是图7的悬挂基板1的仰视图。

[0068] 如图7和图8所示,将支承基板10的与多个电极焊盘31~34重叠的区域的一部分去除。在本例子中,在支承基板10的与多个电极焊盘31~34重叠的区域中分别形成一个开口部10h。在本例子中,与电极焊盘33、34对应的开口部10h的宽度L5大于与电极焊盘31、32对应的开口部10h的宽度L3,且小于电极焊盘33、34的宽度L1。另外,与电极焊盘33、34对应的开口部10h的宽度L6大于与电极焊盘31、32对应的开口部10h的宽度L4,且小于电极焊盘33、34的宽度L2。在该情况下,与电极焊盘33、34对应的开口部10h的面积大于与电极焊盘31、32对应的开口部10h的面积。因而,与各电极焊盘33、34对应的开口部10h的开口率大于与各电极焊盘31、32对应的开口部10h的开口率。

[0069] 这样,在图7和图8的悬挂基板1中,在支承基板10的与多个电极焊盘31~34重叠的区域中形成开口部10h。由此,与没有形成开口部10h的情况相比,能够提高多个电极焊盘31~34的特性阻抗。另外,与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率。由此,能够使与读取用布线图案R1、R2连接的电极焊盘33、34的特性阻抗高于与写入用布线图案W1、W2连接的电极焊盘31、32的特性阻抗。

[0070] (5) 电极焊盘的下方的开口部的第四形成例

[0071] 图9是表示电极焊盘31~34的下方的开口部10h的第四形成例的悬挂基板1的剖视图。图10是图9的悬挂基板1的仰视图。

[0072] 如图9和图10所示,在支承基板10的与各个电极焊盘31、32重叠的区域中形成面积相同的一个开口部10h。另一方面,在支承基板10的与各个电极焊盘33、34重叠的区域中形成面积相同的多个开口部10h。另外,在支承基板10的与电极焊盘33、34重叠的区域中形成的多个开口部10h各自的面积和在支承基板10的与电极焊盘31、32重叠的区域中形成的一个开口部10h的面积相等。与电极焊盘33、34对应的开口部10h的数量(在图10的例子中是9个)多于与电极焊盘31、32对应的开口部10h的数量(在图10的例子中是1个)。

[0073] 在本例子中,以多个开口部10h的一部分位于支承基板10的与电极焊盘33、34重叠的区域的外侧的方式配置多个开口部10h。在与电极焊盘33对应的9个开口部10h中,除中心

的开口部10h之外的8个开口部10h与电极焊盘33局部重叠。同样,在与电极焊盘34对应的9个开口部10h中,除中心的开口部10h之外的8个开口部10h与电极焊盘34局部重叠。

[0074] 在该情况下,通过将电极焊盘33对应多个开口部10h中的与电极焊盘33重叠的部分的总面积除以电极焊盘33的面积,得到与电极焊盘33对应的开口部10h的开口率。同样,通过将电极焊盘34对应多个开口部10h中的与电极焊盘34重叠的部分的总面积除以电极焊盘34的面积,得到与电极焊盘34对应的开口部10h的开口率。在本例子中,与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率。

[0075] 如此,在图9和图10的悬挂基板1中,在支承基板10的与多个电极焊盘31~34重叠的区域中形成开口部10h。由此,与没有形成开口部10h的情况相比,能够提高多个电极焊盘31~34的特性阻抗。另外,与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率。由此,能够使与读取用布线图案R 1、R2连接的电极焊盘33、34的特性阻抗高于与写入用布线图案W 1、W2连接的电极焊盘31、32的特性阻抗。

[0076] (6) 电极焊盘的下方的开口部的第五形成例

[0077] 图11是表示电极焊盘31~34的下方的开口部10h的第五形成例的悬挂基板1的剖视图。图12是图11的悬挂基板1的仰视图。

[0078] 如图11和图12所示,在支承基板10的与多个电极焊盘31~34中的每一个电极焊盘重叠的区域中形成面积相同的多个开口部10h。在支承基板10的与电极焊盘33、34重叠的区域中形成的开口部10h的数量(在图12的例子中是9个)多于在支承基板10的与电极焊盘31、32重叠的区域中形成的开口部10h的数量(在图12的例子中是4个)。

[0079] 另外,与各个电极焊盘31、32对应的4个开口部10h在整体上与各个电极焊盘31、32重叠。与各个电极焊盘33、34对应的多个开口部10h的一部分以位于支承基板10的与电极焊盘33、34重叠的区域的外侧的方式配置。在与各个电极焊盘33、34对应的9个开口部10h中,除中心的开口部10h之外的8个开口部10h与各个电极焊盘33、34局部重叠。在本例子中,与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率。

[0080] 这样,在图11和图12的悬挂基板1中,在支承基板10的与多个电极焊盘31~34重叠的区域中形成开口部10h。由此,与没有形成开口部10h的情况相比,能够提高多个电极焊盘31~34的特性阻抗。另外,与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率。由此,能够使与读取用布线图案R 1、R2连接的电极焊盘33、34的特性阻抗高于与写入用布线图案W 1、W2连接的电极焊盘31、32的特性阻抗。

[0081] (7) 悬挂基板的制造方法

[0082] 说明图1的悬挂基板1的制造工序。图13~图18是表示图1的悬挂基板1的制造工序的示意性工序剖视图。图13的(a)~图17的(b)的上部分和图18的上部分表示图1的悬挂基板1的A-A线剖视图。图13的(a)~图17的(b)的下部分和图18的下部分表示图1的悬挂基板1的B-B线向视剖视图。在本例子中,说明关于开口部10h的第一形成例的悬挂基板1的制造工序,关于开口部10h的第二形成例~第五形成例的悬挂基板1的制造工序也与关于开口部10h的第一形成例的悬挂基板1的制造工序相同。

[0083] 首先,如图13的(a)所示,在由不锈钢构成的支承基板10之上涂敷感光性聚酰亚胺树脂前体41p。支承基板10的厚度例如是10 μ m~50 μ m。接着,如图13的(b)所示,在曝光机中,

隔着规定的掩模对支承基板10上的感光性聚酰亚胺树脂前体41p照射 $200\text{mJ}/\text{cm}^2 \sim 700\text{mJ}/\text{cm}^2$ 的紫外线。由此,形成由聚酰亚胺构成的绝缘层41。绝缘层41的厚度例如是 $8\mu\text{m} \sim 15\mu\text{m}$ 。

[0084] 然后,如图14的(a)所示,在支承基板10之上和绝缘层41之上,通过连续溅射铬和铜来依次形成例如厚度是 $100\text{\AA} \sim 600\text{\AA}$ 的铬膜17和例如厚度是 $500\text{\AA} \sim 2000\text{\AA}$ 且具有 $0.6\Omega/\square$ 以下的薄层电阻的镀铜基底13。另外,如图14的(b)所示,在镀铜基底13上形成具有规定的图案的电镀用的抗蚀剂14。

[0085] 接着,如图15的(a)所示,在镀铜基底13之上,利用铜的电解镀来形成镀铜层15。接着,如图15的(b)所示,在去除抗蚀剂14之后,通过利用碱性处理液进行蚀刻来去除镀铜基底13的暴露部分和镀铜基底13的暴露部分之下的铬膜17的部分。此处,在图中上部分的剖视图中,利用残存在绝缘层41之上的铬膜17、镀铜基底13和镀铜层15来形成写入用布线图案W1、W2和读取用布线图案R1、R2。

[0086] 写入用布线图案W1、W2和读取用布线图案R1、R2的厚度例如是 $6\mu\text{m} \sim 18\mu\text{m}$ 。另外,写入用布线图案W1、W2和读取用布线图案R1、R2的宽度例如是 $8\mu\text{m} \sim 50\mu\text{m}$ 。并且,写入用布线图案W1、W2之间的间隔和读取用布线图案R1、R2之间的间隔例如是 $8\mu\text{m} \sim 20\mu\text{m}$ 。

[0087] 接着,利用镍的非电解电镀在支承基板10之上和镀铜层15之上形成例如厚度为 $0.05\mu\text{m} \sim 0.1\mu\text{m}$ 的未图示的镍膜。设置该镍膜的目的在于提高镀铜层15与在以后的工序形成的覆盖层43间的密合性并防止铜的迁移(migration)。

[0088] 接着,通过在镍膜之上和绝缘层41之上涂敷感光性聚酰亚胺树脂前体,并依次进行曝光处理、加热处理、显影处理和加热固化处理,如图16的(a)所示,在绝缘层41之上和镍膜之上形成由聚酰亚胺构成的覆盖层43。覆盖层43的厚度例如是 $2\mu\text{m} \sim 10\mu\text{m}$ 。覆盖层43在与图1的电极焊盘21~24和电极焊盘31~34的形成位置对应的部位具有开口部43h。

[0089] 接着,在对暴露到覆盖层43的开口部43h内的镀铜层15之上的未图示的镍膜进行剥离之后,如图16的(b)所示,在覆盖层43的开口部43h内,利用电解镀形成例如厚度是 $1\mu\text{m} \sim 5\mu\text{m}$ 的镍膜16和例如厚度是 $1\mu\text{m} \sim 5\mu\text{m}$ 的镀金层19。由此,如图中下部分的剖视图所示,由铬膜17、镀铜基底13、镀铜层15、镍膜16和镀金层19形成电极焊盘31~34。

[0090] 接着,如图17的(a)所示,在支承基板10的与电极焊盘31~34重叠的区域的一部分形成具有开口的抗蚀剂18。接着,如图17的(b)所示,通过使用氯化铁溶液和氯化铜溶液对支承基板10进行蚀刻,在支承基板10上形成开口部10h。然后,如图18所示,通过去除抗蚀剂18,完成悬挂基板1。

[0091] (8)效果

[0092] 在上述实施方式的悬挂基板1中,在支承基板10的与多个电极焊盘31~34重叠的区域中选择性地形成有一个或者多个开口部10h。在该情况下,选择性地使多个电极焊盘31~34的电容成分减小。由此,与没有形成开口部10h的情况相比,能够提高多个电极焊盘31~34的特性阻抗。另外,通过调整支承基板10的开口部10h的开口率,能够对多个电极焊盘31~34中的每一个电极焊盘的特性阻抗任意地进行调整。特别是,通过使与电极焊盘33、34对应的开口部10h的开口率大于与电极焊盘31、32对应的开口部10h的开口率,能够使与读取用布线图案R1、R2连接的电极焊盘33、34的特性阻抗高于与写入用布线图案W1、W2连接的电极焊盘31、32的特性阻抗。

[0093] (9)其他实施方式

[0094] (9-1)在上述实施方式中,通过将支承基板10的与多个电极焊盘31~34重叠的区域去除来调整多个电极焊盘31~34的特性阻抗,但并不限于此。也可以通过将支承基板10的与多个电极焊盘21~24重叠的区域去除,以与图3~图12所示的方法相同的方法在支承基板10的与电极焊盘21~24重叠的区域中形成开口部10h。由此,能够任意调整多个电极焊盘21~24的特性阻抗。

[0095] (9-2)在上述实施方式中,开口部10h为矩形,但并不限于此。开口部10h也可以为圆形、椭圆形、菱形、多边形或其他形状。

[0096] (10)权利要求的各构成要素与实施方式的各部分之间的对应关系

[0097] 以下,说明权利要求的各构成要素与实施方式的各部分之间的对应的例子,但本发明并不限于下述例子。

[0098] 在上述实施方式中,悬挂基板1是布线电路基板的例子,支承基板10是支承基板的例子,绝缘层41是第一绝缘层的例子,覆盖层43是第二绝缘层的例子。写入用布线图案W1、W2和读取用布线图案R1、R2是布线图案的例子,电极焊盘31、32是连接端子部或第一连接端子的例子,电极焊盘33、34是连接端子部或第二连接端子的例子,开口部10h是开口部或第一开口部或第二开口部的例子。

[0099] 作为权利要求的各构成要素,能够使用具有权利要求所述的结构或功能的其他各种要素。

[0100] (11)实施例

[0101] (11-1)悬挂基板

[0102] 在以下的实施例1~14和比较例1中,对于支承基板10的开口部10h的开口率不同的多个悬挂基板1,评价了电极焊盘31、32的特性阻抗。

[0103] 图19是表示实施例1~14和比较例1的悬挂基板1的立体图。如图19所示,实施例1~14和比较例1的悬挂基板1与挠性布线电路板(以下,称作FPC基板)5连接。

[0104] 另外,在图19和后述的图20~图22中,示出了FPC基板5与悬挂基板1垂直地连接的状态,但是FPC基板5既可以与悬挂基板1水平地连接,也可以以其他角度与悬挂基板1连接。

[0105] 实施例1~14和比较例1的悬挂基板1包括长条状的支承基板10、绝缘层41、电极焊盘31、32和写入用布线图案W1、W2。电极焊盘31、32和写入用布线图案W1、W2隔着绝缘层41形成在支承基板10之上。电极焊盘31、32隔开间隔地配置在支承基板10的长边方向的一端部。写入用布线图案W1、W2以沿着支承基板10的长边方向延伸的方式平行配置。电极焊盘31、32分别呈一体地形成在写入用布线图案W1、W2的端部。

[0106] FPC基板5包括长条状的绝缘层50、电极焊盘51、52和布线图案53、54。电极焊盘51、52和布线图案53、54形成在绝缘层50之上。电极焊盘51、52隔开间隔地配置在绝缘层50的长边方向的一端部。布线图案53、54以沿着绝缘层50的长边方向延伸的方式平行配置。电极焊盘51、52分别与布线图案53、54成一体地形成在布线图案53、54的端部。

[0107] 利用焊锡对悬挂基板1的电极焊盘31、32与FPC基板5的电极焊盘51、52分别进行电连接。图20、图21和图22是悬挂基板1与FPC基板5的连接部的放大图。如图20所示,各电极焊盘31、32在悬挂基板1的宽度方向上的宽度L1是300 μ m。各电极焊盘31、32在悬挂基板1的长边方向的宽度L2是700 μ m。电极焊盘31、32之间的间隔S是250 μ m。

[0108] 各写入用布线图案W1、W2在悬挂基板1的宽度方向上的宽度是120 μm 。写入用布线图案W1、W2之间的间隔是15 μm 。各写入用布线图案W1、W2的特性阻抗是43 Ω 。各布线图案53、54在FPC基板5的宽度方向上的宽度是235 μm 。布线图案53、54之间的间隔是40 μm 。各布线图案53、54的特性阻抗是42 Ω 。

[0109] 在实施例1~7的悬挂基板1中,如图21所示,在支承基板10的与电极焊盘31、32重叠的区域中分别形成有一个开口部10h。通过对在支承基板10上形成的开口部10h的面积进行调整,调整了开口部10h的开口率。实施例1~7的悬挂基板1的开口部10h的开口率分别是18.67%、32.33%、56.14%、79.48%、91.86%、99.00%和100.00%。

[0110] 在实施例8~14的悬挂基板1中,如图22所示,在支承基板10的与电极焊盘31、32重叠的区域中分别形成有面积相同的多个开口部10h。通过对在支承基板10上形成的开口部10h的数量进行调整,调整了开口部10h的开口率。实施例8~14的悬挂基板1的开口部10h的开口率分别是18.67%、32.33%、56.14%、79.48%、91.86%、99.00%和100.00%。

[0111] 在比较例1的悬挂基板1中,在支承基板10上没有形成开口部10h。即,比较例1的悬挂基板1的开口部10h的开口率是0%。

[0112] (11-2)特性阻抗

[0113] 对于实施例1~14和比较例1的悬挂基板1,通过进行模拟求出了电极焊盘31、32的特性阻抗。将该结果表示在表1中。

[0114] [表1]

[0115]

	开口率 [%]	特性阻抗 [Ω]
实施例1	18.67	31.96
实施例2	32.33	32.80
实施例3	56.14	35.39
实施例4	79.48	40.08
实施例5	91.86	48.43
实施例6	99.00	53.06
实施例7	100.00	64.07
实施例8	18.67	31.96
实施例9	32.33	32.80
实施例10	56.14	35.39
实施例11	79.48	40.08
实施例12	91.86	48.43
实施例13	99.00	53.06
实施例14	100.00	64.07
比较例1	0.00	30.50

[0116] 如表1所示,实施例1~7的电极焊盘31、32的特性阻抗分别是31.96 Ω 、32.80 Ω 、35.39 Ω 、40.08 Ω 、48.43 Ω 、53.06 Ω 和64.07 Ω 。实施例8~14的电极焊盘31、32的特性阻抗分别是31.96 Ω 、32.80 Ω 、35.39 Ω 、40.08 Ω 、48.43 Ω 、53.06 Ω 和64.07 Ω 。比较例1的电极焊盘31、32的特性阻抗是30.50 Ω 。

[0117] 根据实施例1~14和比较率1的结果确认了:通过在支承基板10的与电极焊盘31、32重叠的区域中形成开口部10h,能够使电极焊盘31、32的特性阻抗增加。另外,根据实施例1~14的结果确认了:随着开口部10h的开口率的增加,特性阻抗增加。并且,根据实施例1~7和实施例8~14的结果确认了:即使开口部10h的形成在支承基板10的与电极焊盘31、32重叠的区域中的面积或数量不同,若开口部10h的开口率相等,则电极焊盘31、32的特性阻抗也相等。

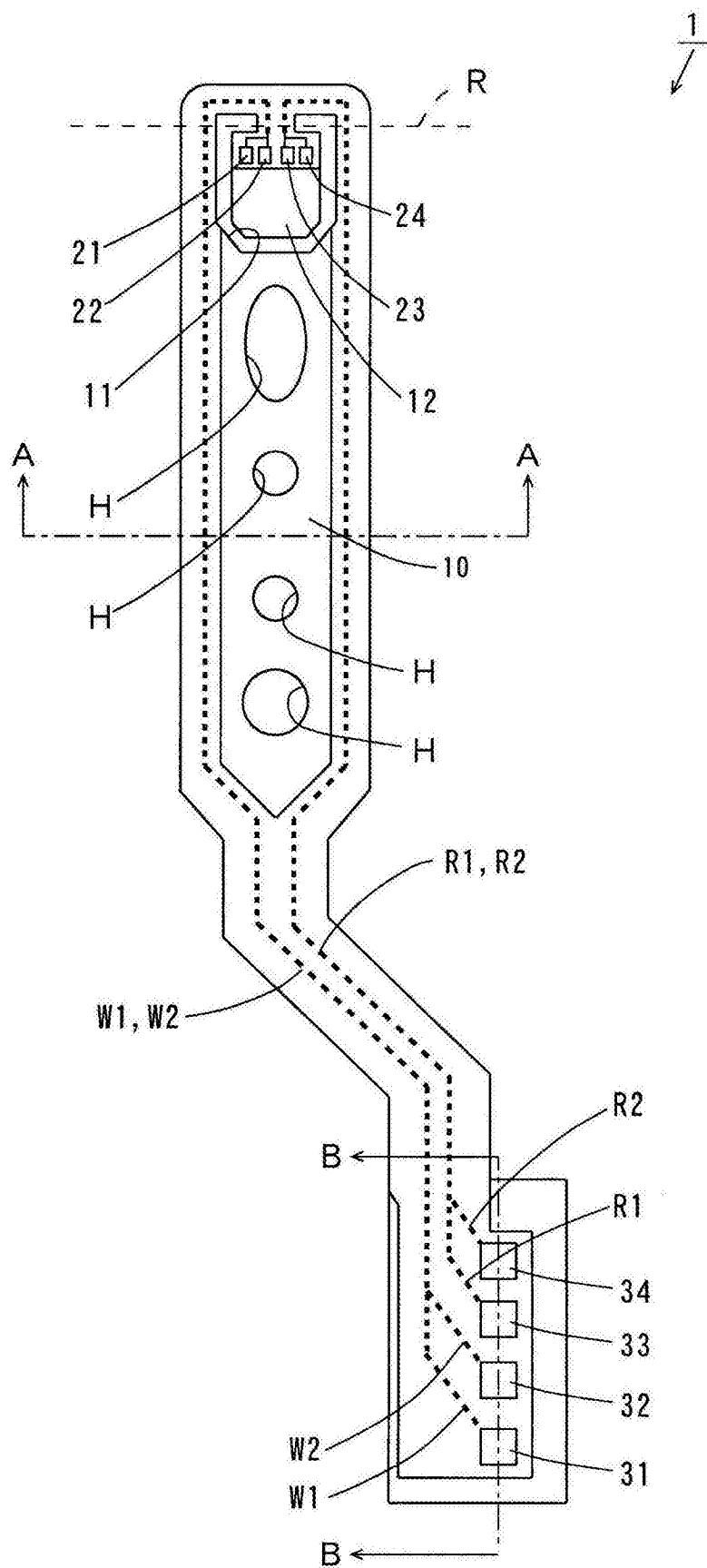


图1

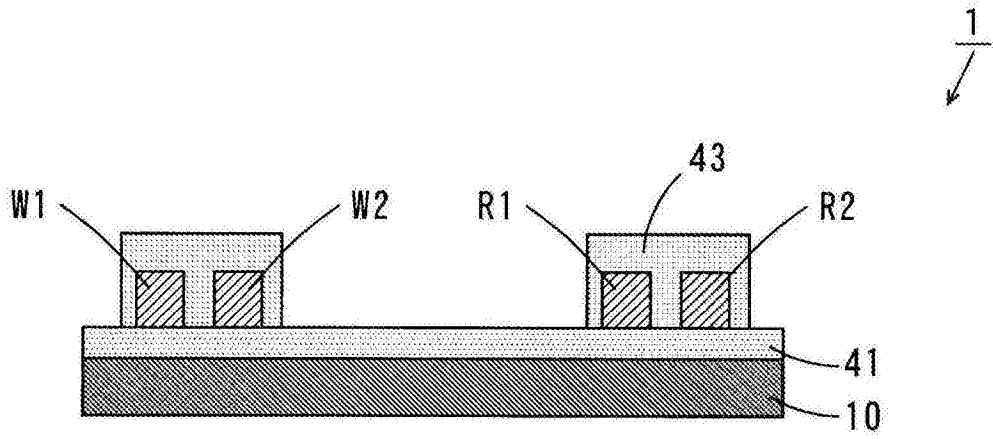


图2

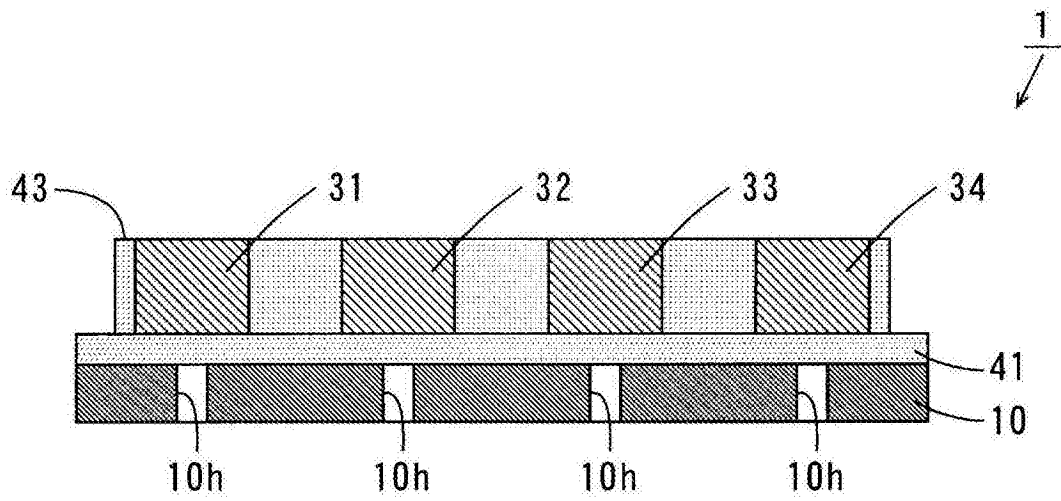


图3

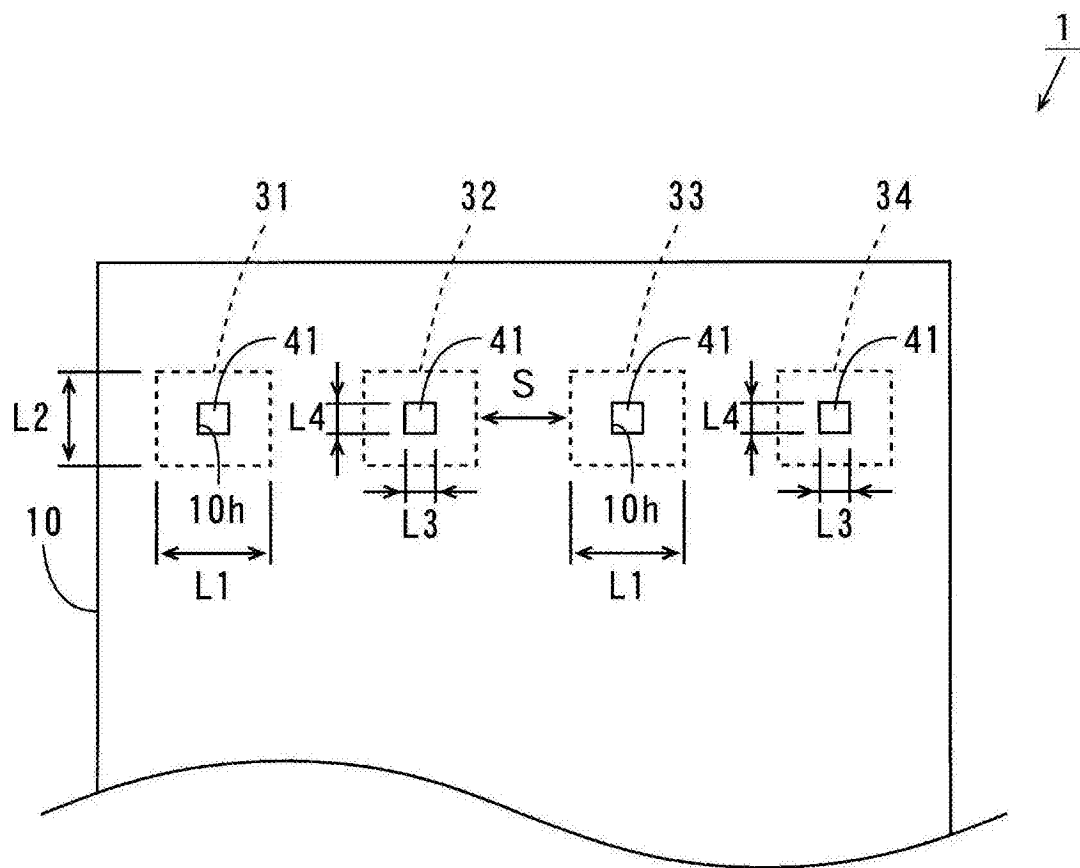


图4

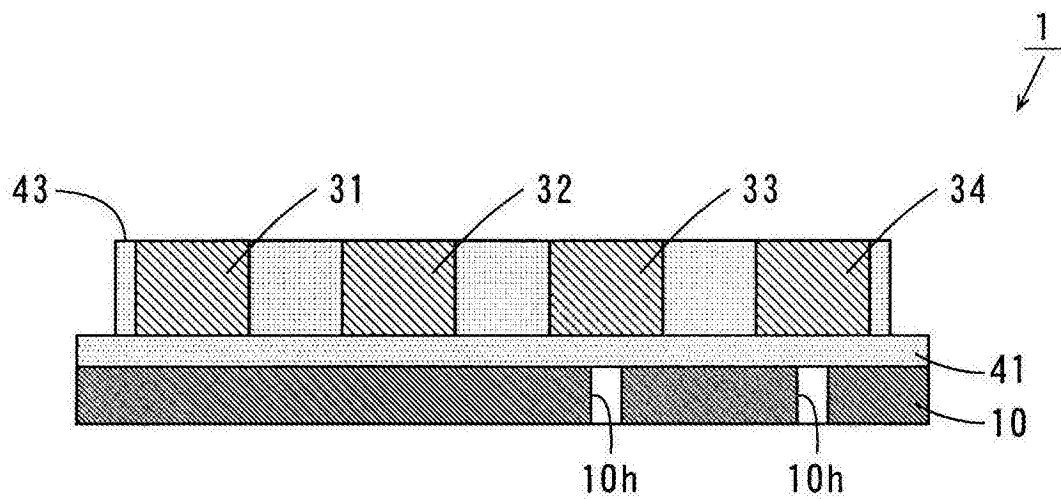


图5

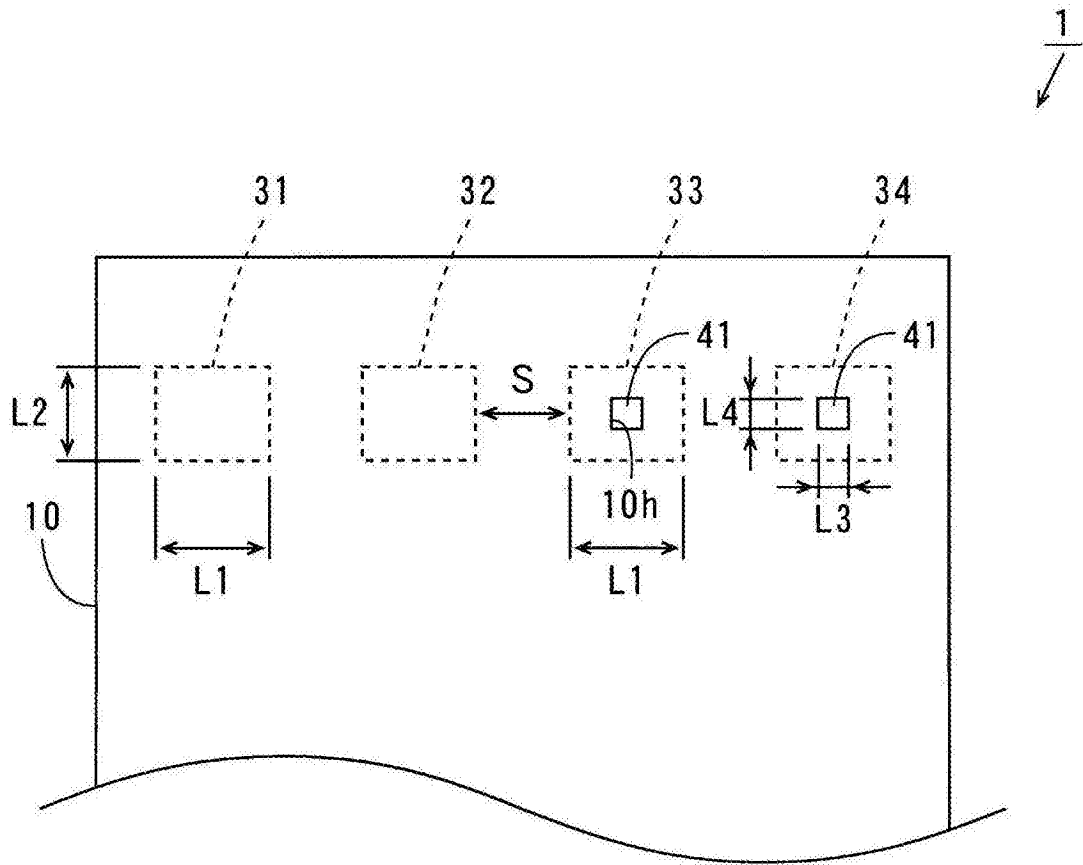


图6

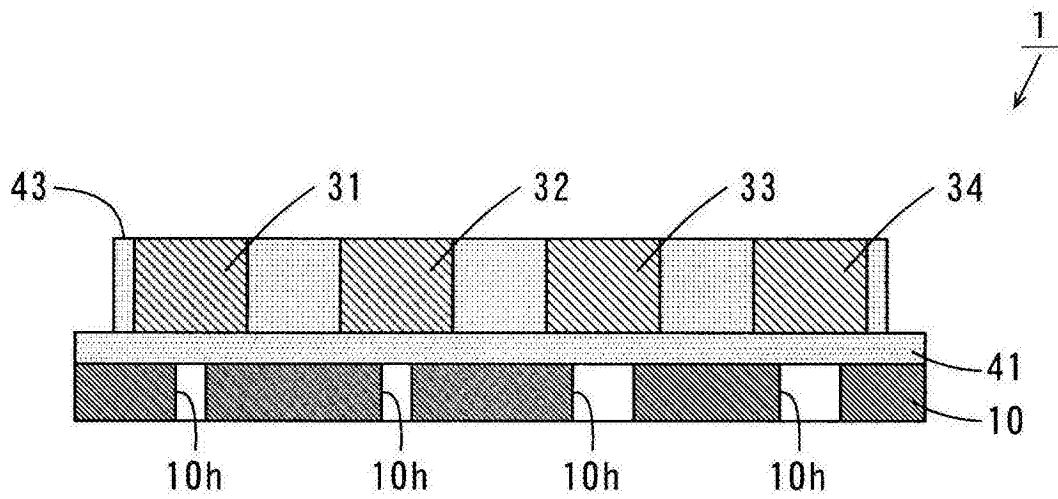


图7

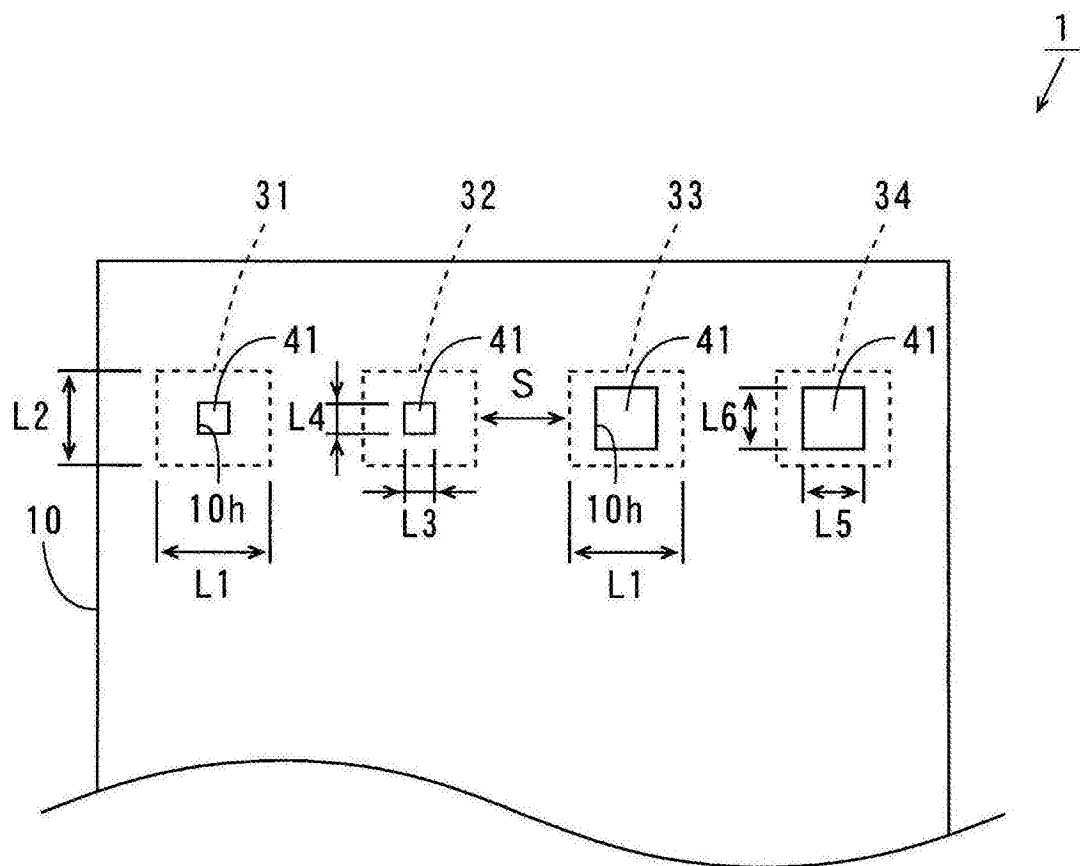


图8

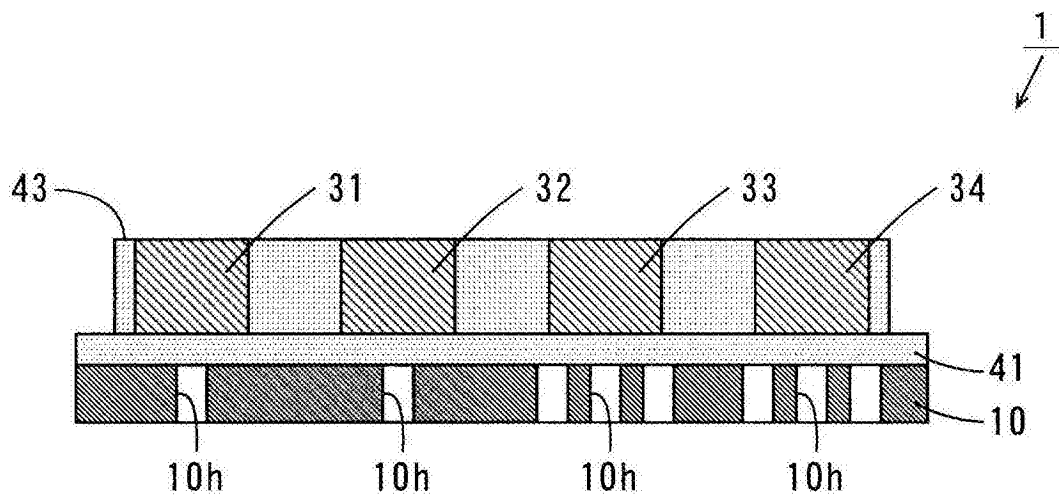


图9

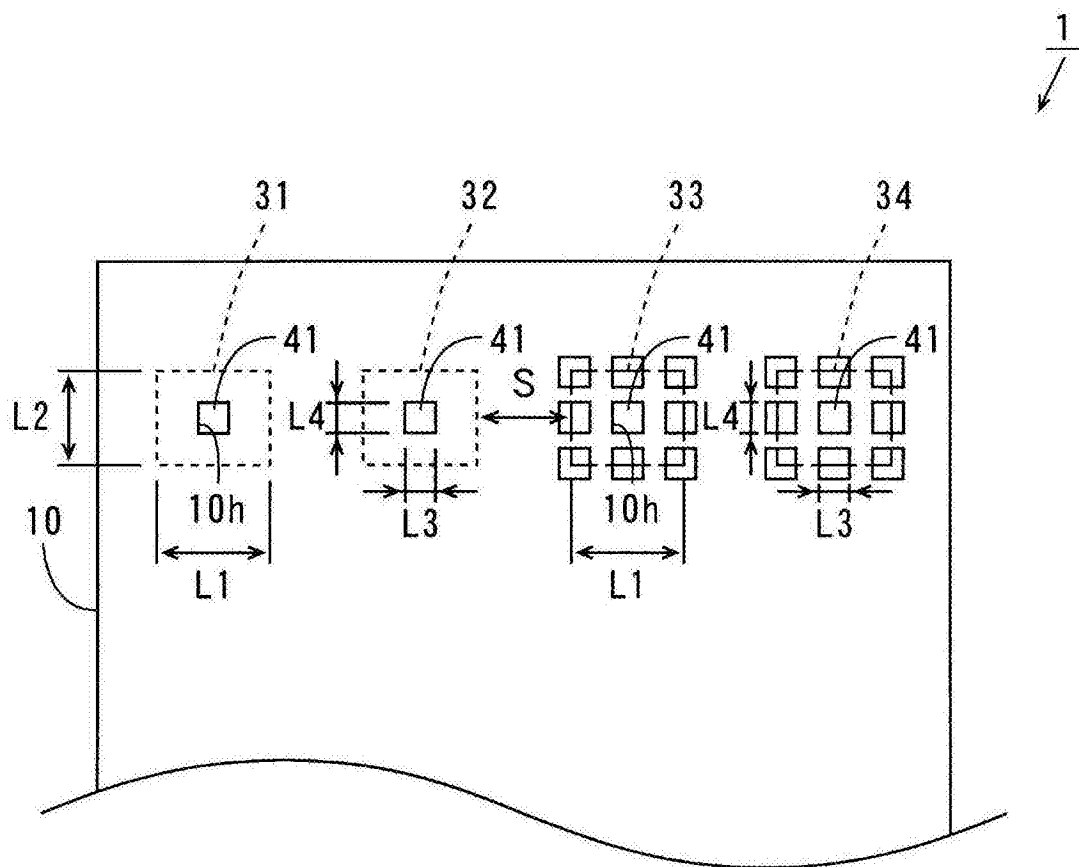


图10

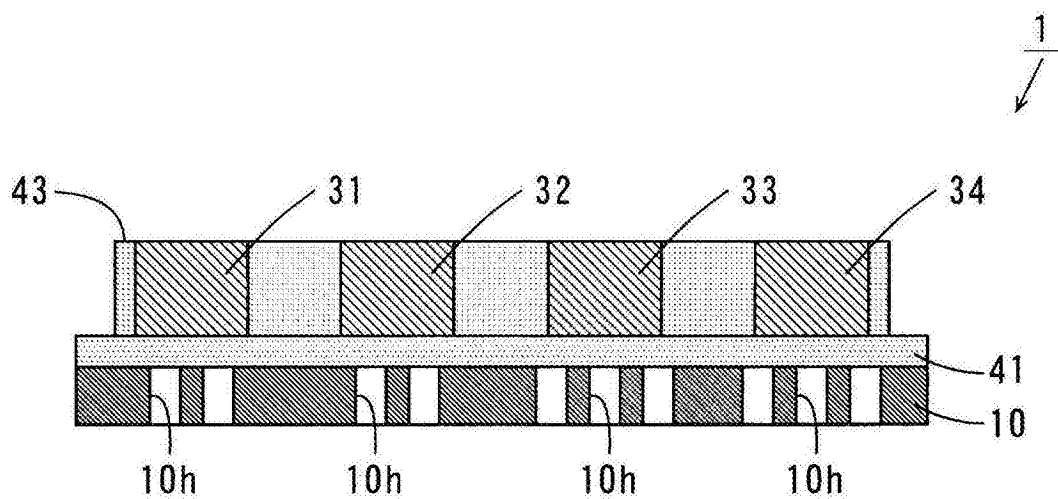


图11

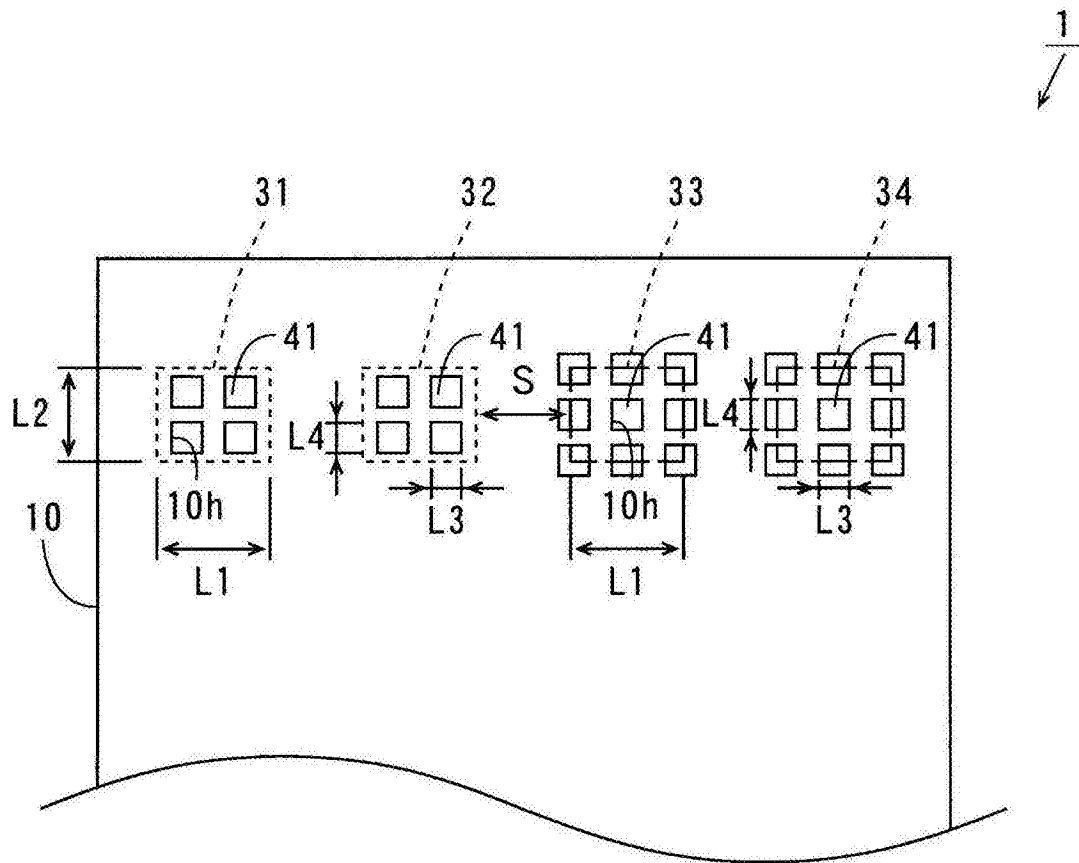


图12

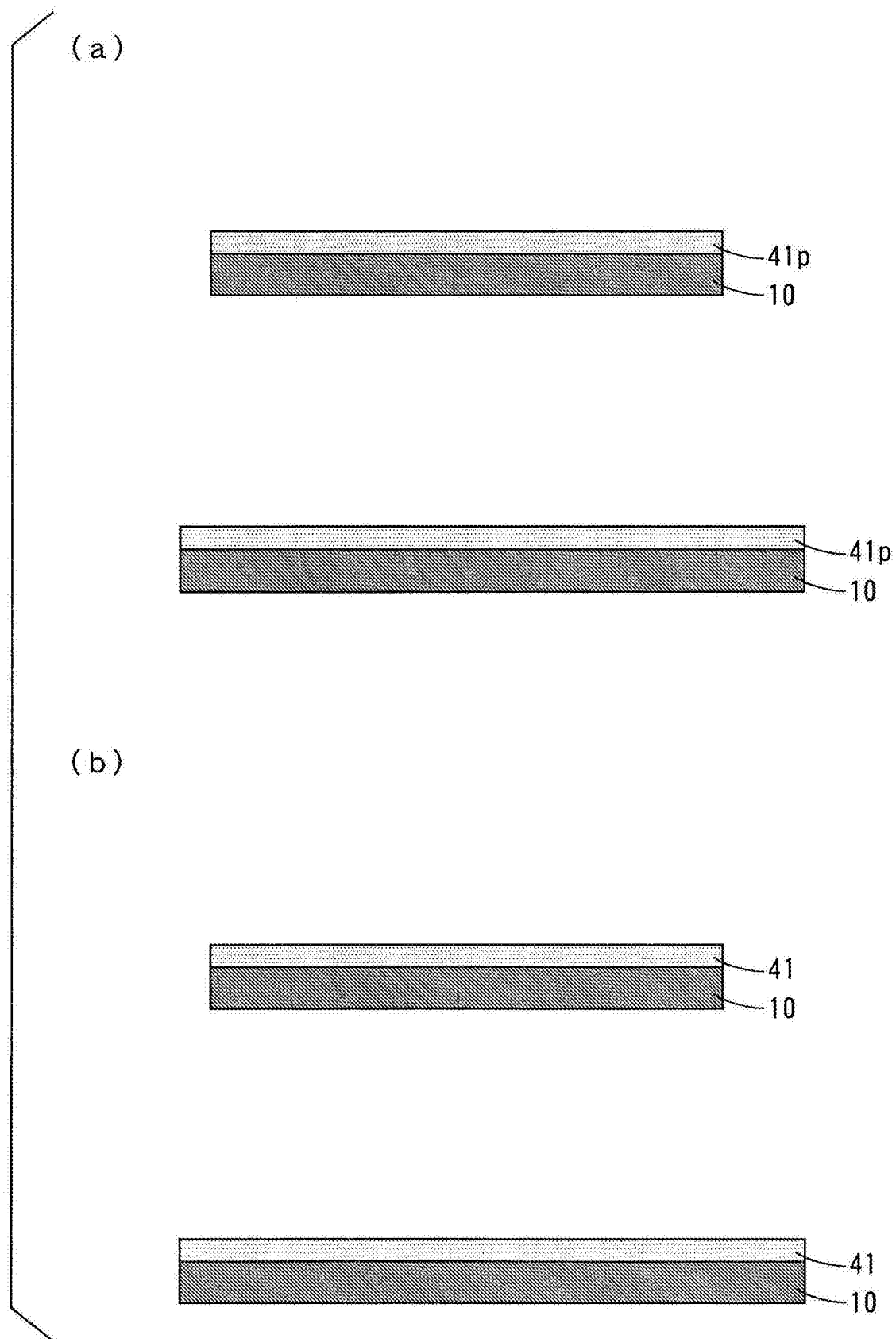


图13

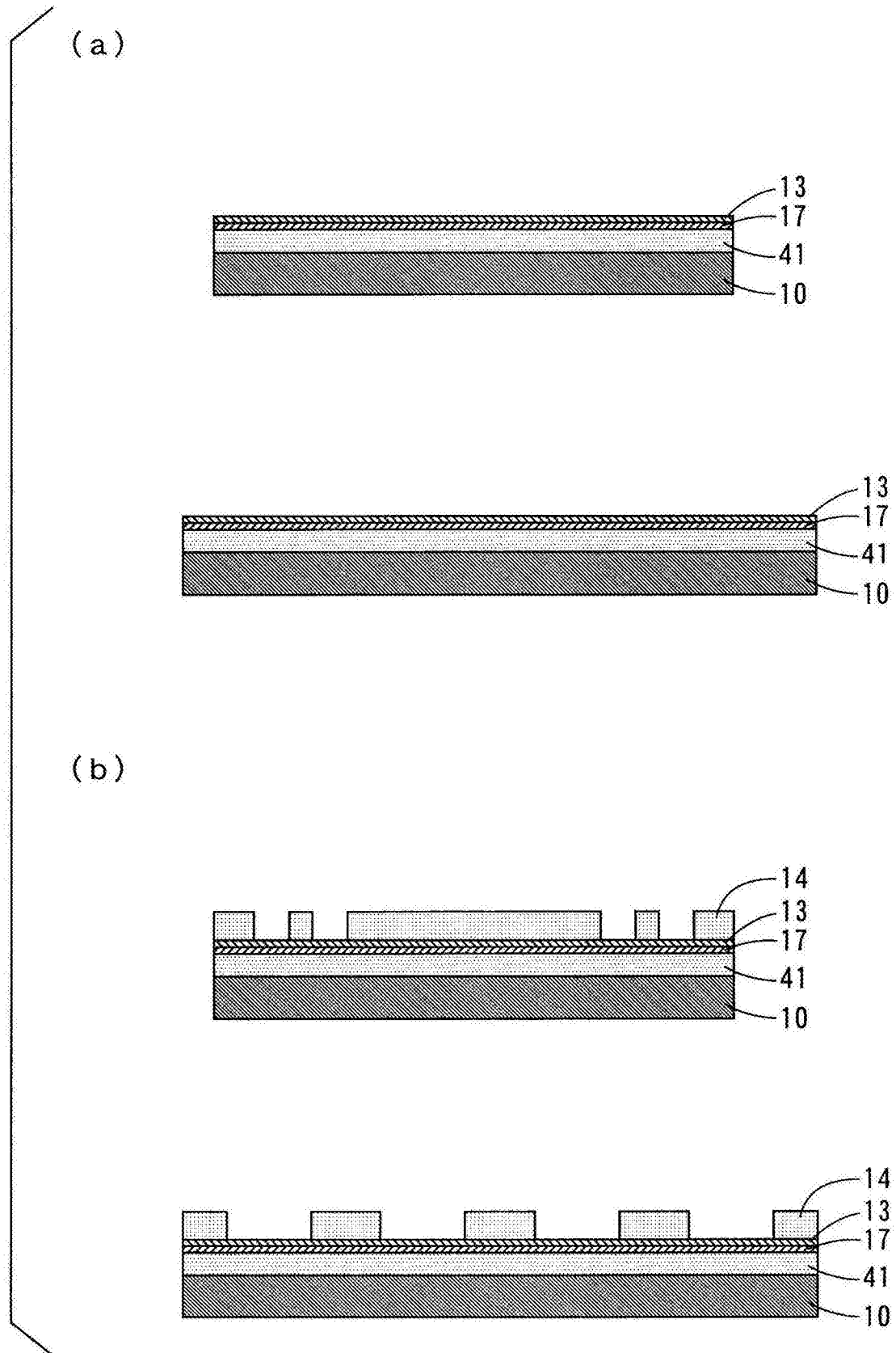


图14

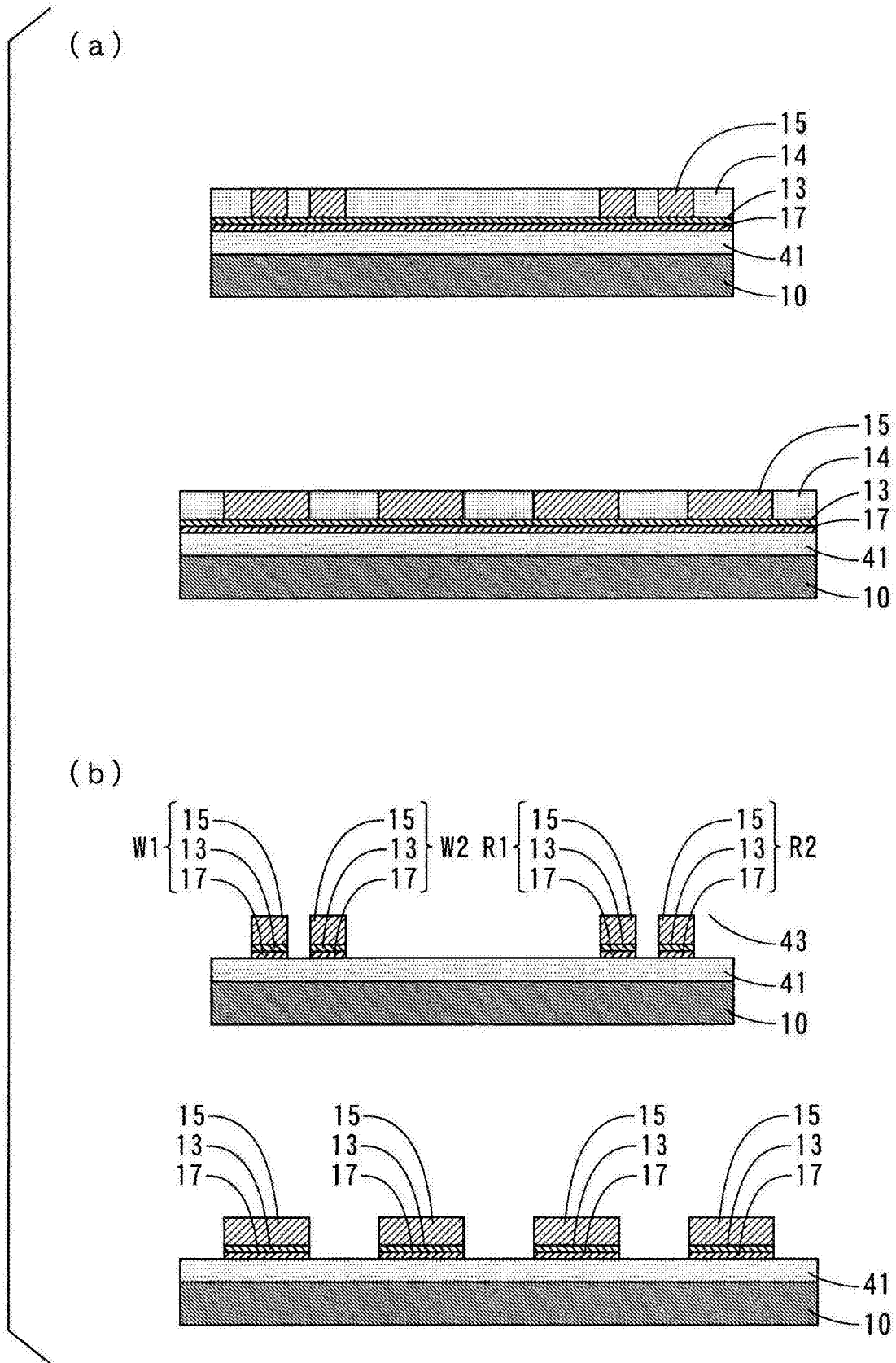


图15

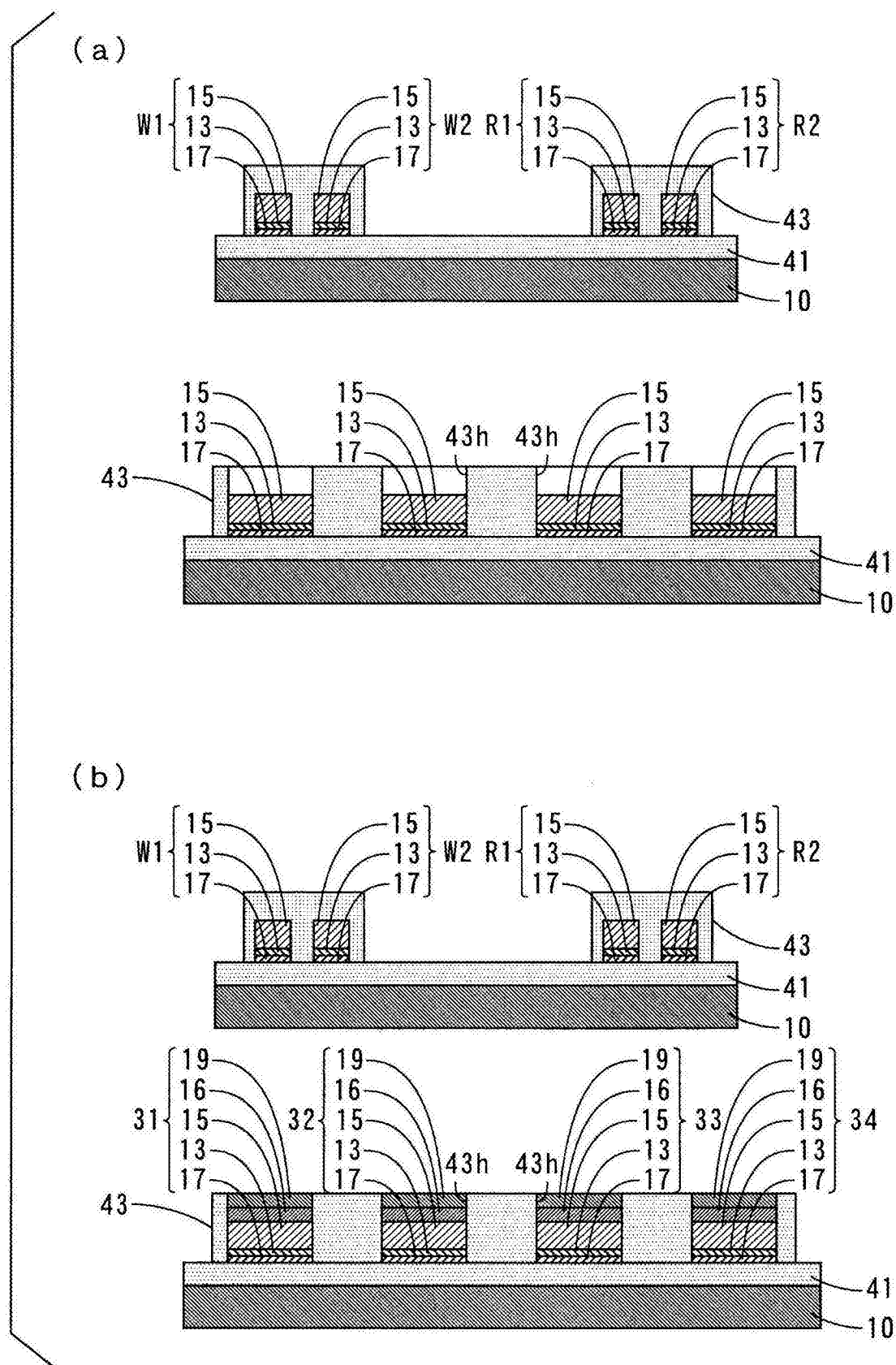


图16

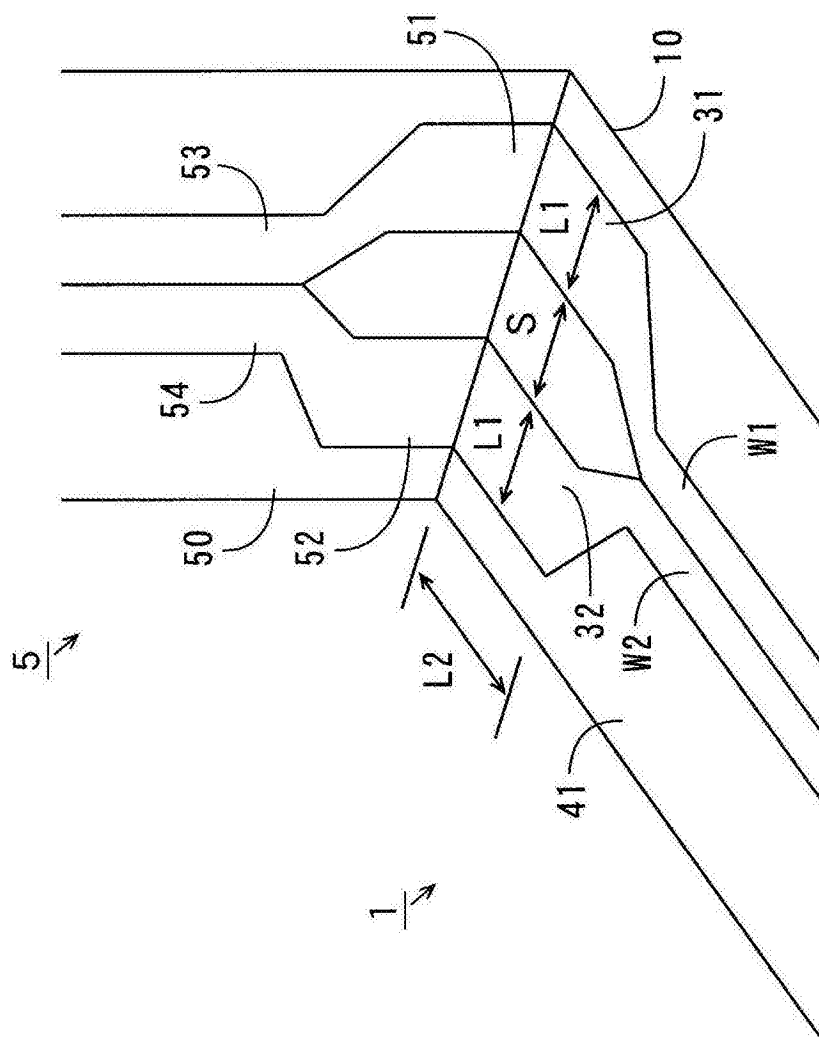


图 20

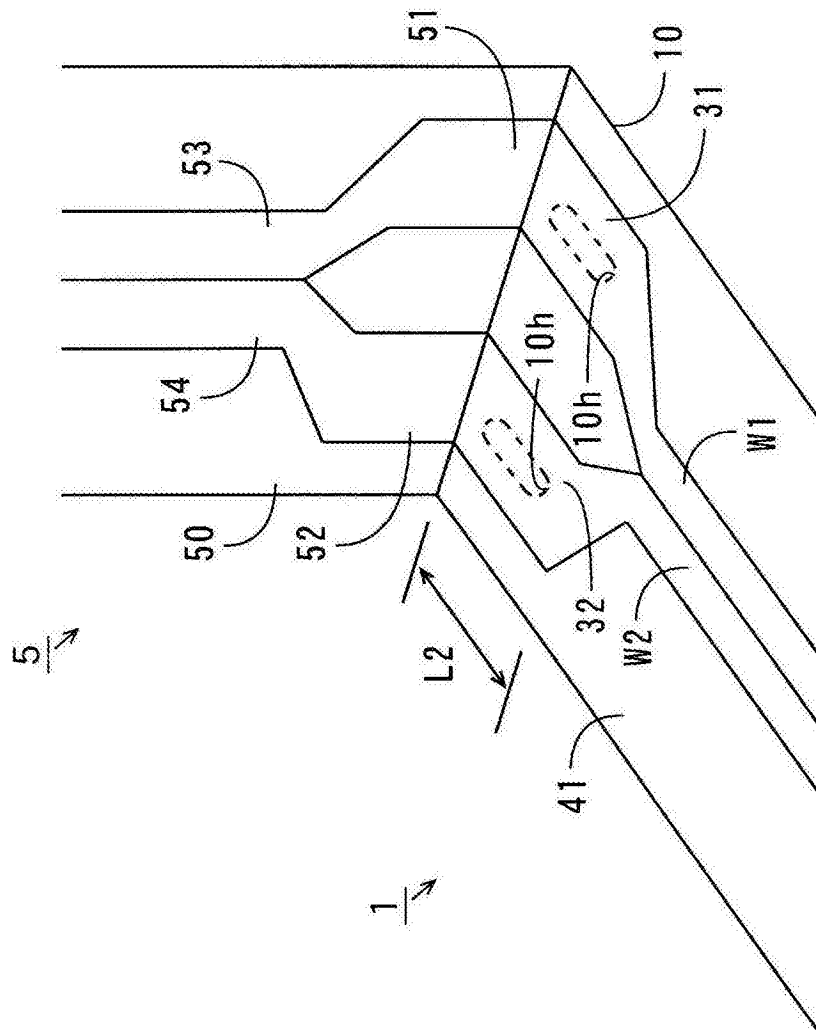


图21

