

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97127833

※ 申請日期：2008 年 7 月 22 日

※IPC 分類：

一、發明名稱：(中文/英文)

H_{01L} 21/316, 21/336

(2006.01)

用於半導體元件之低溫氧化的方法

METHODS FOR LOW TEMPERATURE OXIDATION OF A
SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·應用材料股份有限公司

APPLIED MATERIALS, INC.

代表人：(中文/英文)

鄺錦安

KWONG, RAYMOND K.

住居所或營業所地址：(中文/英文)

美國加州聖大克勞拉市波爾斯大道 3050 號

3050 Bowers Avenue, Santa Clara, CA 95054, U.S.A.

國籍：(中文/英文)

美國/USA

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 蔡泰正/CHUA, THAI CHENG

2. 克魯斯詹姆士 P/CRUSE, JAMES P.

3. 扎爾尼克可力/CZARNIK, CORY

國 籍：(中文/英文)

- 1.新加坡/SINGAPORE
- 2.美國/USA
- 3.美國/USA

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

美國；2007年7月30日；11/830,140

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭示在一半導體基材上製造一氧化物層之方法。在一些實施例中，一種在一半導體基材上形成一氧化物層之方法包含：放置一欲被氧化之基材於一電漿反應器之一真空腔室中的一基材支撐件上，該腔室具有遠離該基材支撐件之一離子產生區；將一製程氣體導入該腔室，該製程氣體包含下列至少一者：氫(H₂)與氧(O₂)，其被提供之氫(H₂)對氧(O₂)之流速比例高達約 3:1，或水蒸氣(H₂O 蒸氣)；以及在該腔室之該離子產生區中生成一誘導耦合電漿，以在該基材上形成一氧化矽層。

六、英文發明摘要：

Methods of fabricating an oxide layer on a semiconductor substrate are provided herein. In some embodiments, a method of forming an oxide layer on a semiconductor substrate includes placing a substrate to be oxidized on a substrate support in a vacuum chamber of a plasma reactor, the chamber having an ion generation region remote from the substrate support; introducing a process gas into the chamber, the process gas comprising at least one of hydrogen (H₂) and oxygen (O₂) – provided at a flow rate ratio of hydrogen (H₂) to oxygen (O₂) of up to about 3:1 – or water vapor (H₂O vapor); and generating an inductively coupled plasma in the ion generation region of the chamber to form a silicon oxide layer on the substrate.

七、指定代表圖：

(一)本案指定代表圖為：第3圖。

(二)本代表圖之元件符號簡單說明：

- 300 製程
- 310 提供具有膜堆疊之基材
- 312 形成具有多個層之膜堆疊
- 320 將包含氫與氧之製程氣體導入腔室
- 322 提供水蒸氣
- 324 提供氫與氧
- 330 生成電漿以在膜堆疊上方形成氧化物層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明大體上係有關於半導體製造；更特別地，本發明係有關於半導體元件或其構件之氧化。

【先前技術】

半導體元件需要在各種製造階段形成薄氧化物層。例如，在電晶體中，一薄閘極氧化物層可以形成作為閘極堆疊結構的一部分。此外，在一些應用中（例如在快閃記憶體膜堆疊之製造中），可以經由例如將閘極堆疊暴露於氧化製程而使一薄氧化物層形成在整個閘極堆疊周圍。這樣的氧化製程係傳統上以熱或利用電漿來執行。

在過去所使用之較大特徵尺寸的半導體元件的製造中，用於形成氧化物層（例如閘極氧化物層或閘極堆疊氧化物層）之熱製程已經運用相當良好。不幸地，雖著特徵尺寸變得小且不同的氧化物被使用在下一代的先進技術中，熱氧化製程需要的高晶圓溫度對於尖銳接合定義會造成問題，其中目前需要的尖銳接面定義在更高溫度（例如高於 700 °C）會擴散。這樣的接面定義與其他特徵的扭曲會導致差的元件效能或失效。

用來形成氧化物層的電漿製程具有類似問題。例如，在高腔室壓力（如 100 mTorr），污染物在形成期間傾向於累積在閘極氧化物層中，因而造成了閘極氧化物層中致命的缺陷（例如懸蕩的鍵結或可移動電荷）；以及在低腔室壓力

(如數十 mTorr)，高電漿離子能量會造成離子轟擊損壞與其他擴散問題。

例如，傳統的氧化製程時常導致所謂的鳥嘴(bird's beak)的缺陷。鳥嘴係指氧化物層在相鄰層之間的介面處從側面擴散進入膜堆疊結構的層，使相鄰層之角落變為圓滑。產生的缺陷具有像是鳥嘴的輪廓。氧化物層侵入記憶體胞元的主動區域會減小記憶體胞元的主動寬度(例如在快閃記憶體應用中)，因而不利地減小了胞元的有效寬度且劣化了快閃記憶體元件的效能。

故，需要一種用於將材料堆疊予以氧化之改善的方法。

【發明內容】

本發明揭示在一半導體基材上製造一氧化物層之方法。在一些實施例中，一種在一半導體基材上形成一氧化物層之方法包含：放置一欲被氧化之基材於一電漿反應器之一真空腔室中的一基材支撐件上，該腔室具有遠離該基材支撐件之一離子產生區；將一製程氣體導入該腔室，該製程氣體包含下列至少一者：氫(H₂)與氧(O₂)，其被提供之氫(H₂)對氧(O₂)之流速比例高達約 3:1，或水蒸氣(H₂O 蒸氣)；以及在該腔室之該離子產生區中生成一誘導耦合電漿，以在該基材上形成一氧化矽層。

在一些實施例中，一種在一半導體基材上形成一氧化物層之方法包含：提供一基材於一電漿反應器之一真空腔室中的一基材支撐件上，該基材具有一膜堆疊形成於其

10年12月2日修(更)正替換頁

上，該腔室具有遠離該基材支撐件之一離子產生區；將一製程氣體導入該腔室，該製程氣體包含下列至少一者：氫(H₂)與氧(O₂)，其被提供之氫(H₂)對氧(O₂)之流速比例高達約 3:1，或水蒸氣(H₂O 蒸氣)；以及在該腔室之該離子產生區中生成一遠端或類遠端電漿，以在該膜堆疊上形成一氧化矽層。

在一些實施例中，一種在一半導體基材上形成一氧化物層之方法包含：提供一基材於一電漿反應器之一真空腔室中的一基材支撐件上，該基材具有一閘極膜堆疊形成於其上，該腔室具有遠離該基材支撐件之一離子產生區；將一製程氣體導入該腔室，該製程氣體包含下列至少一者：氫(H₂)與氧(O₂)，其被提供之氫(H₂)對氧(O₂)之流速比例高達約 3:1；或水蒸氣(H₂O 蒸氣)；維持該基材在低於約 700 °C 之溫度；以及在該腔室之該離子產生區中生成一遠端或類遠端電漿，以在該閘極膜堆疊上形成一氧化矽層。

【實施方式】

本發明之實施例係提供用於半導體基材之低溫氧化的方法。此發明的製程係有利地提供在較低溫度之氧化物層的形成方法，其具有低雜質、低摻雜質擴散、與低微負載效應。

本發明之實施例可以被實施在具有適當配備的電漿反應器中，例如從美國加州聖大克勞拉市(Santa Clara)之應用材料公司(Applied Materials, Inc.)獲得之 Decoupled

Plasma Nitridation (DPN)反應器。也可以使用其他適當的電漿反應器。例如，第 1 圖係繪示一電漿反應器 100，其適於實施根據本發明實施例的氧化物形成製程。反應器 100 可以經由一誘導耦合電漿源功率施加器來提供低能量離子電漿，其中該誘導耦合電漿源功率施加器是被一脈衝波或連續波 (continuous wave; CW) RF 功率產生器所驅動。反應器包括一腔室 100，腔室 100 具有一圓柱形側壁 112 與一腔頂 114，腔頂 114 可以是圓頂狀 (如圖所示)、平坦的、或其他幾何形態。電漿源功率施加器包含一線圈天線 116，線圈天線 116 設置在腔頂 114 上方且藉由一阻抗匹配網路 118 耦接到一 RF 功率源，RF 功率源是由一 RF 功率產生器 120 以及一位在產生器 120 之輸出的閘 122 所構成，閘 122 是被具有經選擇之工作週期的脈衝訊號所控制。RF 功率產生器 120 係用來提供介於 50 瓦與約 2500 瓦之間的功率。可以構想出的是也可以使用其他能產生低離子能量的電漿源功率施加器，例如遠端 RF 或微波電漿源。

反應器 100 更包括一基材支撐載座 124 (例如靜電夾盤或其他適當的基材支撐件) 用以固持半導體基材 126 (例如 200 mm 或 300 mm 的半導體晶圓等)。典型地，基材支撐載座 124 包括一加熱設備，例如位在基材支撐載座 124 之頂表面下方的加熱器 134。加熱器 134 可以是單區或多區加熱器，例如具有徑向內與徑向外構件 134a、134b 之雙徑向區加熱器 (如第 1 圖所示)。

反應器 100 更包括一氣體注射系統 128 與一真空泵 130，真空泵 130 耦接到腔室的內部空間。氣體注射系統 128 被提供至一或多個製程氣體源，例如氧容器 132、氫容器 162、水蒸氣容器 168 等。分別耦接到該些氣體源(即氧容器 132、氫容器 162、水蒸氣容器 168)之流量控制閥 166、164、170 能夠被用來在處理期間選擇性地提供製程氣體或製程氣體混合物到腔室的內部空間。也可以設置用來提供額外氣體(例如惰性氣體(氬、氫等))、氣體混合物等的其他氣體源(未示出)。腔室壓力可以由真空泵 130 之節流閥 138 所控制。

藉由控制一脈衝產生器 136 的工作週期，可以控制在閘 122 之脈衝式 RF 功率輸出的工作週期，其中脈衝產生器 136 的輸出係耦接到閘 122。電漿被產生在一離子產生區 140 中，離子產生區 140 位在被線圈天線 116 所圍繞之腔頂 114 下方的空間。當電漿被形成在腔室 110 之上方區域而與基材 126 相隔一距離時，電漿被稱為一類遠端電漿(即電漿具有遠端電漿形成的優點，但被形成在與基材 126 相同的製程腔室 110 內)。替代地，可以使用遠端電漿，其中離子產生區 140 係位在腔室 110 的外面。

在操作時，可以使用電漿產生器 100 以實施根據本發明實施例的氧化製程，藉此沉積具有減少缺陷(例如非常低的缺陷密度)、減小鳥嘴等的高品質氧化物層。缺陷可以藉由減少脈衝式 RF 電漿之工作週期來減少。製程可以進一步地被執行在低溫，其可以限制擴散，這對於將鳥嘴減到

最少是顯著的優點。

例如，第 2A-B 圖繪示製造一半導體結構 200 的階段，其中半導體結構 200 包括一形成在半導體基材 202 上方的膜堆疊 240。第 3 圖繪示根據本發明實施例用以形成一氧化物層的一示意製程 300。製程 300 在此係被描述相應於第 2A-B 圖的結構，並且可以被執行在例如前述第 1 圖的反應器 100 中。

製程 300 開始於方塊 310，其係提供一基材 202，基材 202 在其上具有一欲被氧化的膜堆疊。基材 202 大致上對應第 1 圖之基材 126，並且在電漿反應器 100 的腔室中大致上被支撐在基材支撐件 124 上。基材 202 可以具有各種尺寸(例如 200 mm 或 300 mm 直徑晶圓)以及矩形或方形面板。在一些實施例中，在方塊 312，膜堆疊 202 可以被形成在基材 202 上方，並且接著被提供到用於進行氧化製程的腔室 110。例如，膜堆疊 202 可以在耦接到一群集工具的一或多個製程腔室中被製造，其中該群集工具亦具有耦接到群集工具的電漿反應器 100。適當的群集工具的一實例係為從美國加州聖大克勞拉市(Santa Clara)之應用材料公司(Applied Materials, Inc.)獲得之 Gate Stack CENTURA[®]反應器。

基材 202 可以包含諸如結晶矽(如 Si<100> 或 Si<111>)、氧化矽、拉身矽、鍍化矽、摻雜或未摻雜之多晶矽、摻雜或未摻雜之矽晶圓、圖案化或未圖案化之晶圓、矽覆絕緣物(SOI)、摻雜碳之氧化矽、氮化矽、摻雜之矽、

鍍、砷化鎵、玻璃、藍寶石 (sapphire) 等的材料。

堆疊 200 可以是任何欲被氧化之材料的堆疊，其期望能減小鳥嘴或其他電漿誘導的基材損壞。例如，在一些實施例中 (例如在快閃記憶體應用中)，堆疊 200 可以是快閃記憶體胞元的一閘極堆疊，該閘極堆疊包含一穿隧氧化物層 204、一漂浮閘極層 206、一單或多層之介電質層、以及一控制閘極層 220，其中該介電質層包含多晶間介電質 (Interpoly Dielectric; IPD) 210 (IPD 的一非限制實例係為一多層之 ONO 層，其包含一氧化物層 212、一氮化物層 214、以及一氧化物層 216，如第 2A-B 圖所示)。氧化物層 204、212、216 典型地包含矽與氧，例如氧化矽 (SiO_2)、氮氧化矽 (SiON) 等。氮化物層 214 典型地包含矽與氮，例如氮化矽 (SiN) 等。在一些實施例中，一包含 $\text{SiO}_2/\text{Al}_2\text{O}_3/\text{SiO}_2$ 之多層也可以被用作為 IPD 層 210。漂浮閘極層 206 與控制閘極層 220 典型地包含導電材料，例如多晶矽、金屬等。可以構想出的是，在其他應用中的膜堆疊能夠根據在此教示有利地被氧化，例如動態隨機存取記憶體 (DRAM) 金屬閘極 / 多晶矽閘極堆疊、用於非揮發性記憶體 (Non-volatile Memory; NVM) 之荷擷取快閃記憶體 (Charge Trap Flash; CTF) 等。DRAM 金屬閘極典型地為鎢，而在鎢與多晶矽層之間具有氮化鈦 (TiN) 或氮化鎢 (WN) 的介層。用於非揮發性記憶體 (NVM) 之荷擷取快閃記憶體 (CTF) 係使用 $\text{SiO}_2/\text{SiN}/\text{Al}_2\text{O}_3$ 閘極堆疊，而具有氮化鉭 (TaN) 或氮化鈦 (TiN) 之金屬電極，其亦能在閘極蝕刻之後受益於側壁氧

化。

其次，在方塊 320，一包含氫與氧之製程氣體被提供到腔室 110。在一些實施例中，在方塊 320 所提供之製程氣體包括氧 (O_2) 與氫 (H_2)，如方塊 324 所示。在一些實施例中，氫 (H_2) 可以少於所提供氧 (O_2) 與氫 (H_2) 之總量的約 90%，或高達其的約 75%。在一些實施例中，氫 (H_2) 可以介於所提供氧 (O_2) 與氫 (H_2) 之總量的約 25% 與 75% 之間 (例如氫 (H_2) 對氧 (O_2) 之流速比例介於約 1:3 與 3:1 之間)。發明人已經發現到，相對於類似的僅使用氧 (O_2) 的製程，添加氫 (H_2) 到氧 (O_2) 可以增加氧化矽膜高達約 20%。

在一些實施例中，製程氣體可以包括水蒸氣，如方塊 322 所示。在提供水蒸氣之實施例中，水蒸氣可以氫氣與 / 或氧氣中至少一種混合。替代地或組合地，水蒸氣可以與至少一種惰性氣體 (諸如氦 (He)、氬 (Ar)、氙 (Kr)、氖 (Ne) 等) 混合。

在一些實施例中，製程氣體 (或氣體混合物) 可以被提供於介於約 100-2000 sccm 之間或約 400 sccm 的總流速。例如，在提供氧 (O_2) 與氫 (H_2) 兩者之實施例中，氧 (O_2) 與氫 (H_2) 可以被提供於在前述範圍內之介於約 100-2000 sccm 之間或約 400 sccm 的總流速。在提供水蒸氣之實施例中，水蒸氣係與一或多種惰性載氣一起被導入於介於約 5-1000 sccm 之間的流速。惰性氣體可以依需要被提供，以提供介於約 100-2000 sccm 之間的總流速，並且以提供具有水蒸氣高達約 50% 的製程氣體混合物。惰性氣體也可以

被添加到 H_2/O_2 混合物，以避免離子化氧與/或氫的再結合。激化的雙原子分子通常在電漿中喜歡與自身結合，所以添加惰性氣體(諸如 Ar、He、Kr、Ne 等)可以促進更高的氧化率。

其次，在方塊 330，從腔室 110 內之製程氣體生成電漿，以在膜堆疊 200 上方形成一氧化物層 230。經由來自腔頂 114 上方之線圈天線 116 之 RF 能量的誘導耦合，電漿被形成在腔室 110 之離子產生區 140，藉此有利地提供低離子能量(例如對於脈衝式電漿為小於約 5 eV，並且對於 CW 電漿為小於 15 eV)。電漿之低離子能量會限制離子轟擊損壞以及促進堆疊側壁之氧化，同時限制氧在層之間的擴散，藉此減小鳥嘴。

在一些實施例中，可以在適當頻率提供約 25-5000 瓦之間功率(例如在 MHz 或 GHz 範圍，或約 13.56MHz 或更大)到線圈天線 116 以形成電漿。功率能夠以連續波或脈衝模式而具有介於約 2-70%之間的工作週期來提供。

例如，在一些實施例中，電漿可以在接續的「開啟」時段期間被產生，並且電漿之離子能量被允許在接續的「關閉」間隔期間衰退。「關閉」間隔將接續的「開啟」間隔分離，並且「開啟」與「關閉」間隔係定義一可控制的工作週期。工作週期限制在基材表面的離子動能低於一預定閾值能量。在一些實施例中，預定閾值能量係為或低於 5 eV。

例如，電漿能量在脈衝式 RF 功率之「開啟」時段期間係增加，並且在「關閉」時段期間係減低。在短的「開

啟」時段期間，電漿鬆弛地被產生於離子產生區 140 中，其中該離子產生區 140 係對應被線圈天線 116 包圍的空間。離子產生區 140 比基材 126 高一顯著距離 L_D 。在「開啟」時段期間於靠近腔頂 114 之離子產生區 140 中產生的電漿係在「關閉」時段期間以平均速度 V_D 朝向基材 126 漂移。在每次「關閉」時段期間，最快的電子擴散到腔室壁，使得電漿冷卻。最有能量的電子係以比電漿離子漂移速度 V_D 更快得多之速度擴散到腔室壁。所以，在「關閉」時段期間，電漿離子能量在離子抵達基材 126 之前會顯著地減低。在下次「開啟」時段期間，離子產生區 140 產生更多電漿，並且重複自身整個循環。因而，抵達基材 126 之電漿離子的能量會顯著地被減低。在較低的腔室壓力範圍(即約 10 mT 與以下)，脈衝式 RF 情況之電漿能量會大幅地從連續 RF 情況之電漿能量被減低。

脈衝式 RF 功率波形之「關閉」時段以及離子產生區 140 與基材 126 之間的距離 L_D 兩者必須足夠使在離子產生區 140 所產生的電漿損失足夠能量，從而使其在抵達基材 126 時幾乎不造成或不造成離子轟擊損壞或缺陷。更詳細地說，「關閉」時段是由介於約 2-20 kHz 之間或約 10 kHz 的脈衝頻率以及介於約 5-20% 之間的「開啟」工作週期所定義。因此，在一些實施例中，「開啟」間隔可以持續介於約 5-50 微秒之間或約 20 微秒，並且「關閉」間隔可以持續介於約 50-95 微秒之間或約 80 微秒。

在一些實施例中，離子產生區到基材的距離 L_D 係大

於約 2 cm 或介於約 2-20 cm 之間。離子產生區到基材的距離 L_D 可以相同於(或大於)速度 V_D 乘以在脈衝式 RF 功率波形之單次「關閉」時段期間由電漿離子所行進的「關閉」時間。

在連續波與脈衝模式兩者中，在方塊 330 產生的電漿可以有利地平衡腔室內且靠近基材之氧與氫的共生，以限制離子之反應性的損失，而控制離子能量以避免離子轟擊誘發之損壞或擴散損壞(例如鳥嘴)。

在方塊 330 產生的電漿可以在低壓製程中被形成，藉此降低污染誘發之缺陷的可能性。例如，在一些實施例中，腔室 110 可以被維持在介於約 1-500 mTorr 之間的壓力。此外，藉由使用類遠端電漿源，以及選擇性地藉由如前述將電漿源功率予以脈衝化，可以限制或避免預期在低腔室壓力位準會發生之離子轟擊誘發之缺陷。

基材可以被維持在約室溫(約 22°C)，或介於約 20-750°C 之間、或低於約 700°C、或低於約 600°C 的溫度。低製程溫度係減少電漿組成物的離子能量，藉此進一步地限制堆疊 200 之層之間的氧擴散，以及藉此進一步地減小鳥嘴。

氧化物層 230 可以被形成為介於 5-100 Å 之間的厚度。製程 300 可以提供介於約 7-50 Å/min 或至少約 25 Å/min 的氧化物膜成長速率。如前述，相較於傳統的氧化製程，本文揭示之發明的製程 300 係在低熱預算下提升了氧化物成長速率，經由減少基材暴露於製程的時間藉此來進一步地限制擴散效應。在一些實施例中，製程具有介於

約 5-300 秒之間期間。

一旦氧化物層 310 在膜堆疊 200 上方形成到欲求的厚度時，製程 300 即結束。基材 202 可以依需要相繼地被進一步處理，以完成基材上所製造的結構。

因此，本文已經提供用以在基材上或一基材上方之膜堆疊上形成一氧化物層之製程的實施例。製程有利地在低溫形成氧化物層，而具有低雜質、低摻雜質擴散、與低微負載效應。因此本發明之製程有助於更大的製程視窗 (process window)，以及增加氧化步驟之前所執行的製程類型。例如，氧化製程期間之低溫使用是有利的，這是因為其將不會造成氧化步驟 (即閘極堆疊上之金屬閘極的氧化) 之前所形成之膜結構中的不穩定性，或氧化步驟之前用於處理步驟的摻雜質擴散。大的製程視窗可以使得在低溫下成長高品質氧化物膜，並且其不具有被污染誘發之缺陷或離子轟擊損壞或擴散。

儘管本發明之前述說明係參照快閃記憶體膜堆疊，本發明也可以被用於氧化其他電晶體閘極堆疊、其他材料堆疊，或用於在各種其他應用中在基材上形成氧化物層。

雖然前述說明係著眼在本發明之實施例，在不脫離本發明之基本範圍，可以構想出本發明之其他與進一步實施例，並且本發明之範圍係由隨附申請專利範圍所決定。

【圖式簡單說明】

本發明之前述特徵、詳細說明可以藉由參照實施例而

更加瞭解，其中一些實施例係繪示在附圖中。然而，應瞭解，附圖僅繪示本發明之典型實施例，因而不會限制本發明範圍，本發明允許其他等效的實施例。

第 1 圖係繪示適於實施本發明實施例之一電漿反應器。

第 2A-B 圖係繪示根據本發明一些實施例之製造一半導體結構的階段。

第 3 圖係繪示根據本發明一些實施例之一氧化製程的流程圖。

為了促進瞭解，如可能，相同元件在圖式中使用相同的元件符號。圖式並非按照比例繪製，並且為了清楚而被簡化。可以構想出的是，一實施例的構件與特徵可以有益地被併入其他實施例中而不需要詳述。

【主要元件符號說明】

100	電漿反應器	110	腔室
112	側壁	114	腔頂
116	線圈天線	118	阻抗匹配網路
120	RF 功率產生器	122	閘
124	基材支撐載座	126	半導體基材
128	氣體注射系統	130	真空泵
132	氧容器	134	加熱器
134A	徑向內構件	134B	徑向外構件
136	脈衝產生器	138	節流閥

- | | | | |
|-----|-------------------|-----|-------|
| 140 | 離子產生區 | 162 | 氫容器 |
| 164 | 流量控制閥 | 166 | 流量控制閥 |
| 168 | 水蒸氣容器 | 170 | 流量控制閥 |
| 200 | 半導體結構 | 202 | 半導體基材 |
| 204 | 穿隧氧化物層 | 206 | 漂浮閘極層 |
| 210 | 多晶間介電質 (IPD) | 212 | 氧化物層 |
| 214 | 氮化物層 | 216 | 氧化物層 |
| 220 | 控制閘極層 | 230 | 氧化物層 |
| 240 | 膜堆疊 | | |
| 300 | 製程 | | |
| 310 | 提供具有膜堆疊之基材 | | |
| 312 | 形成具有多個層之膜堆疊 | | |
| 320 | 將包含氫與氧之製程氣體導入腔室 | | |
| 322 | 提供水蒸氣 | | |
| 324 | 提供氫與氧 | | |
| 330 | 生成電漿以在膜堆疊上方形成氧化物層 | | |

十、申請專利範圍：

1. 一種在一半導體基材上形成一氧化物層之方法，其包含：

放置一欲被氧化之基材於一電漿反應器之一真空腔室中的一基材支撐件上，該腔室具有遠離該基材支撐件之一離子產生區；

將一製程氣體導入該腔室，該製程氣體包含：氫 (H_2)、氧 (O_2) 與水蒸氣 (H_2O 蒸氣)，其中該製程氣體包含以介於約 1:3 與 3:1 之間的流速比例提供之氫 (H_2) 與氧 (O_2)；以及

在該腔室之該離子產生區中生成一誘導耦合電漿，以在該基材上形成一氧化矽層。

2. 如申請專利範圍第 1 項所述之方法，其中該基材更包含：

一膜堆疊，該膜堆疊包含複數個層，並且其中該氧化矽層被形成在該堆疊上。

3. 如申請專利範圍第 2 項所述之方法，其中該膜堆疊包含一閘極堆疊，該閘極堆疊具有被形成於其中之一氧化物層。

4. 如申請專利範圍第 1 項所述之方法，其中該製程氣體更包含至少一種惰性氣體。

5. 如申請專利範圍第 1 項所述之方法，更包含維持該基材在低於約 700°C。
6. 如申請專利範圍第 1 項所述之方法，更包含維持該基材在低於約 600°C。
7. 如申請專利範圍第 1 項所述之方法，其中該腔室中的壓力被維持在介於約 5-500 mTorr 之間。
8. 如申請專利範圍第 1 項所述之方法，其中該氧化矽層具有約 7-50 Å/min 之成長速率。
9. 如申請專利範圍第 1 項所述之方法，其中生成一誘導耦合電漿之步驟更包含：
提供脈衝式電漿源功率。
10. 如申請專利範圍第 9 項所述之方法，更包含：
將該電漿源功率予以脈衝化於約 5-20 kHz 之脈衝頻率。
11. 如申請專利範圍第 9 項所述之方法，更包含：
提供脈衝式電漿源功率，該脈衝式電漿源功率具有約 2-70% 之工作循環。

12. 如申請專利範圍第 1 項所述之方法，其中該離子產生區係設置在距離該基材支撐件介於約 2-20 cm 處。
13. 如申請專利範圍第 1 項所述之方法，其中該電漿具有小於約 15 eV 之離子能量。
14. 一種在一半導體基材上形成一氧化物層之方法，其包含：
 - 提供一基材於一電漿反應器之一真空腔室中的一基材支撐件上，該基材具有一膜堆疊形成於其上，該腔室具有遠離該基材支撐件之一離子產生區；
 - 將一製程氣體導入該腔室，該製程氣體包含：氫 (H_2)、氧 (O_2) 與水蒸氣 (H_2O 蒸氣)，其中該製程氣體包含以介於約 1:3 與 3:1 之間的流速比例提供之氫 (H_2) 與氧 (O_2)；以及
 - 在該腔室之該離子產生區中生成一遠端或類遠端電漿，以在該膜堆疊上形成一氧化矽層。
15. 如申請專利範圍第 14 項所述之方法，其中該膜堆疊更包含一電晶體元件之一閘極堆疊。
16. 如申請專利範圍第 14 項所述之方法，其中生成一遠端或類遠端電漿之步驟更包含：

提供工作循環約 2-70% 的脈衝式電漿源功率。

17. 如申請專利範圍第 14 項所述之方法，其中生成一遠端或類遠端電漿之步驟更包含：

在該腔室中形成一類遠端電漿，其中該腔室之該離子產生區係設置在距離該基材支撐件介於約 2-20 cm 處。

18. 如申請專利範圍第 14 項所述之方法，更包含：

維持該基材在低於約 700°C 之溫度。

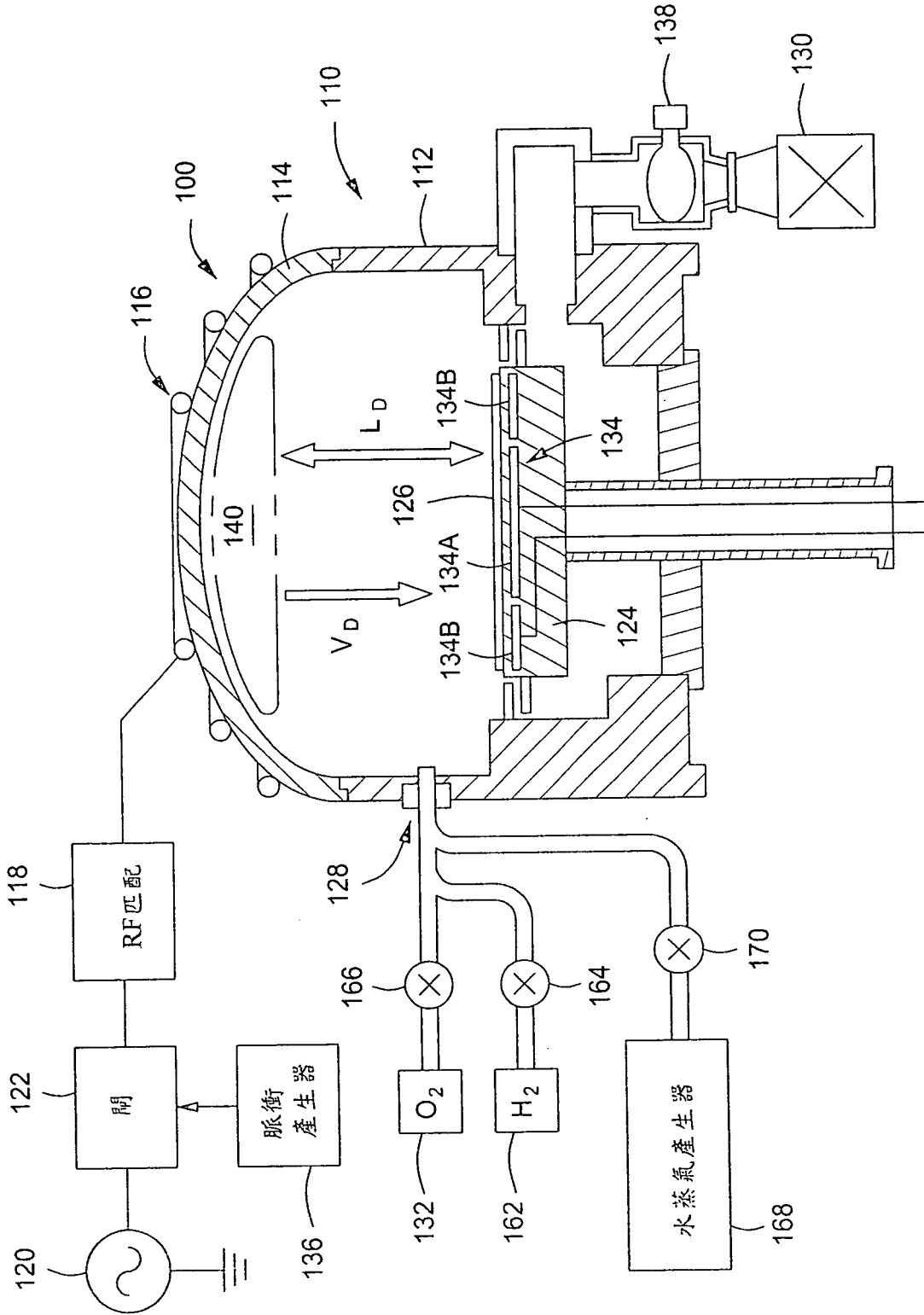
19. 一種在一半導體基材上形成一氧化物層之方法，其包含：

提供一基材於一電漿反應器之一真空腔室中的一基材支撐件上，該基材具有一閘極介電質層形成於其上，該腔室具有遠離該基材支撐件之一離子產生區；

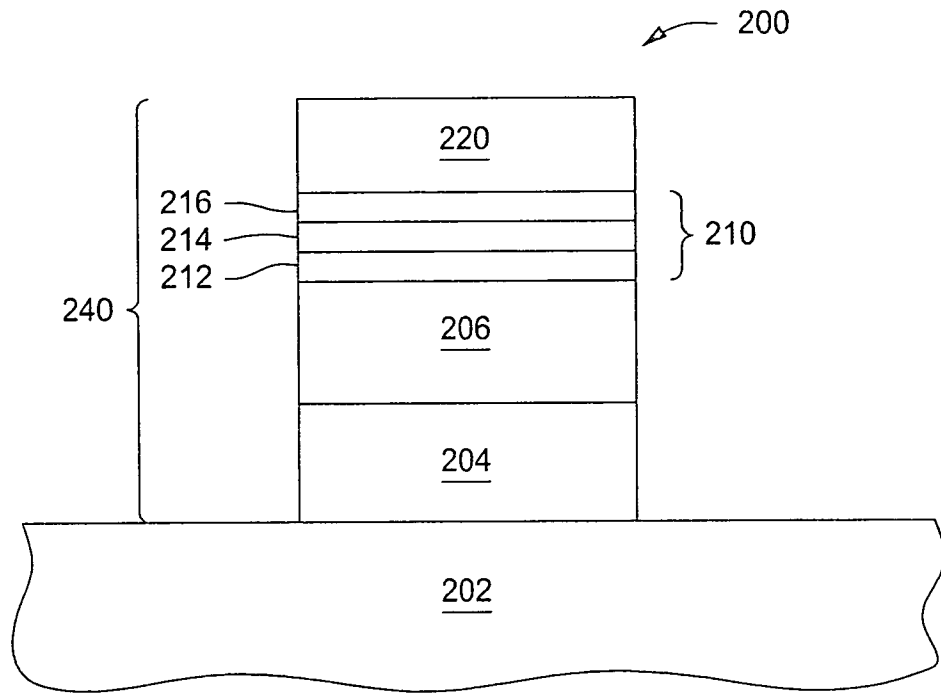
將一製程氣體導入該腔室，該製程氣體包含：氫 (H₂)、氧 (O₂) 與水蒸氣 (H₂O 蒸氣)，其中該製程氣體包含以介於約 1:3 與 3:1 之間的流速比例提供之氫 (H₂) 與氧 (O₂)；

維持該基材在低於約 700°C 之溫度；以及

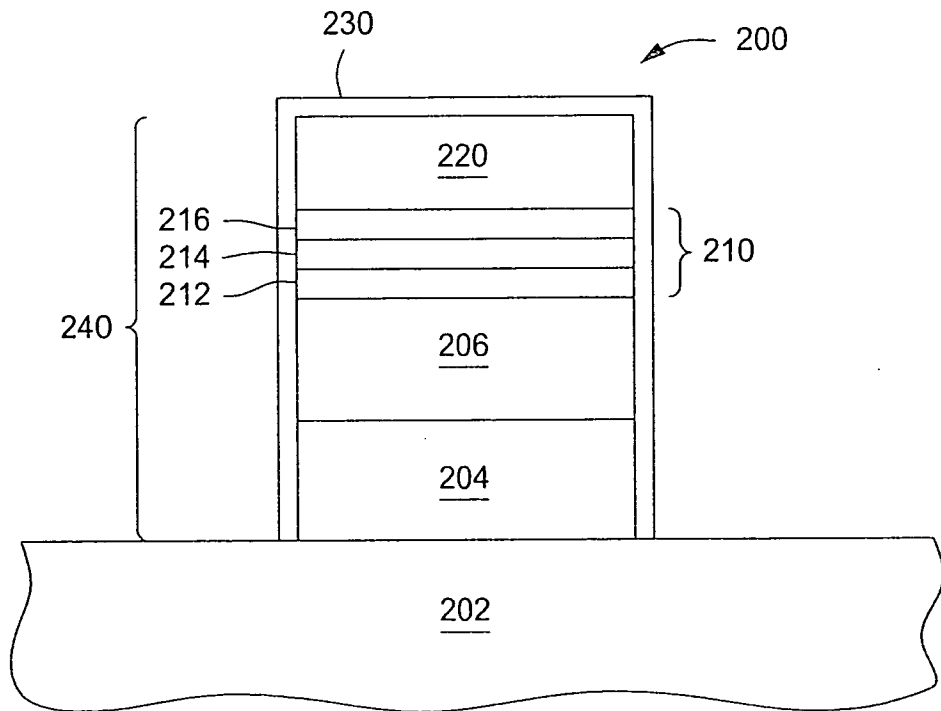
在該腔室之該離子產生區中生成一遠端或類遠端電漿，以氧化該閘極介電質層。



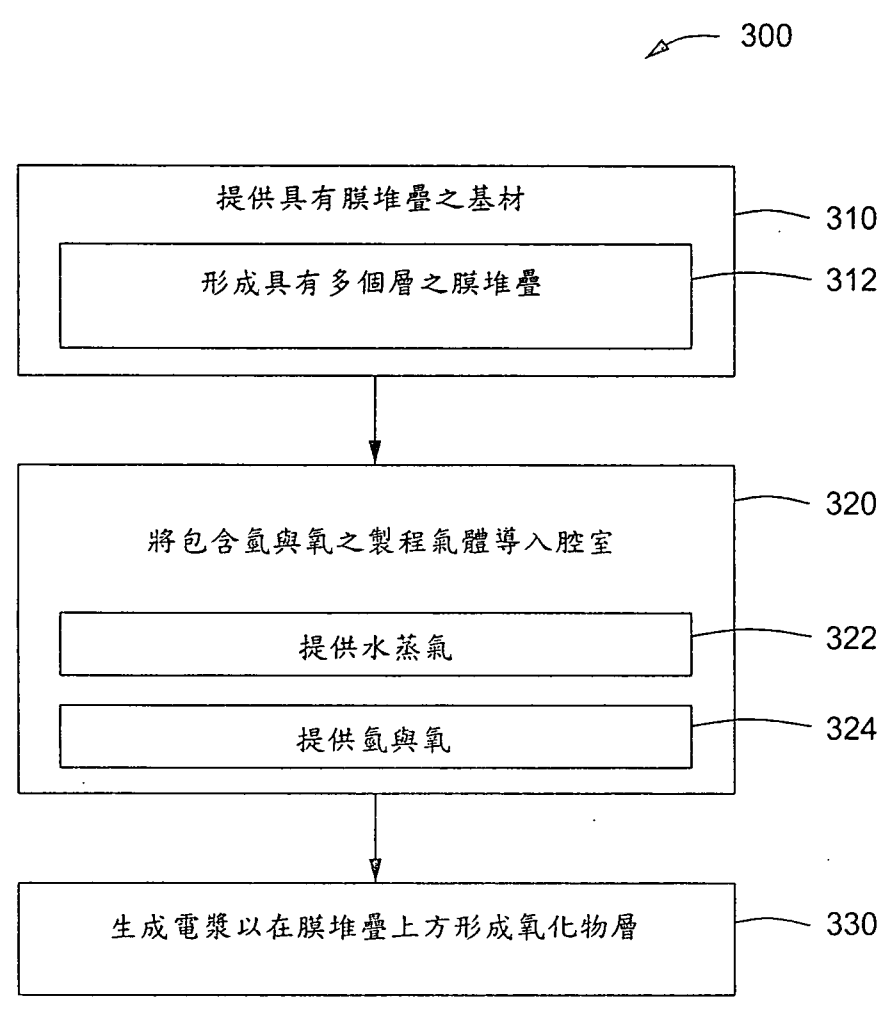
第1圖



第2A圖



第2B圖



第3圖