

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2006-60102

(P2006-60102A)

(43) 公開日 平成18年3月2日(2006.3.2)

(51) Int.Cl.

HO 1 L 23/12 (2006.01)

F 1

H0 1 L 23/12

L

テーマコード (参考)

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願2004-241847 (P2004-241847)

(22) 出願日 平成16年8月23日 (2004. 8. 23)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(74) 代理人 100097445

弁理士 岩橋 文雄

(74) 代理人 100103355

弁理士 坂口 智康

(74) 代理人 100109667

弁理士 内藤 浩樹

(72) 發明者 大保 真澄

大阪府門真市大字門真1006番地 松下
電器産業株式会社内

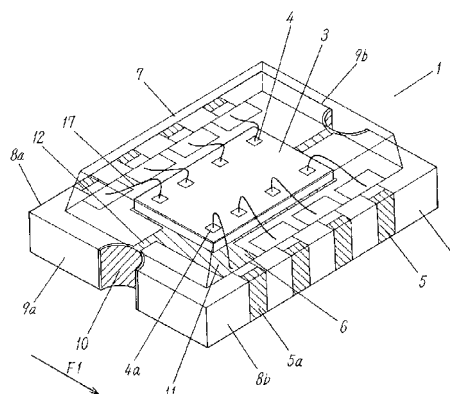
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】半導体装置の電極と実装基板とを確実に接続することにより、製造不良の発生を防止することが可能な半導体装置を提供する。

【解決手段】本発明の半導体装置１は、長手方向の両側縁に複数の電極が形成された製造基板を個々に分割した基板２に、半導体素子３が搭載され、分割によって形成される端面９a、９bに、実装基板と接続するための接続部１０が形成されている。この接続部１０は、製造基板を分割する位置に形成されたスルーホール１６に金属膜を設けたものであり、半導体素子３のグラウンドと導通させたものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

長手方向の両側縁に複数の電極が形成された製造基板を個々に分割した基板に、半導体素子が搭載された半導体装置において、
前記分割によって形成される端面に、実装基板と接続するための接続部が形成された半導体装置。

【請求項 2】

前記接続部は、前記製造基板を分割する位置に形成されたスルーホールに金属膜を設けたものである請求項 1 記載の半導体装置。

【請求項 3】

前記接続部は、前記半導体素子のグランドと導通させたものである請求項 1 または 2 記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、両側縁に電極が形成された製造基板を個々に分割した基板に、半導体素子が搭載された半導体装置に関する。

【背景技術】

【0002】

従来の半導体装置は、長手方向の両側縁に電極が形成された製造基板に、複数の半導体素子を搭載し、半導体素子の各端子と製造基板の電極とをワイヤボンディングし、樹脂でモールドした後に、ダイサーで個々に分割して製造される（例えば、特許文献 1 参照。）

【0003】

また、従来の他の半導体装置を図 3 に示す。図 3 は、従来の半導体装置の平面図である。半導体装置 20 は、両側縁に電極 23 a, 23 b が形成された基板 21 に半導体素子 22 が搭載されている。基板 21 は、長手方向の両側縁に電極が形成された製造基板をダイサーで切断して個々に分割して形成される。基板 21 には、電極 23 a, 23 b に接続された配線パターン 24 が形成されている。この配線パターン 24 が半導体素子 22 に形成された端子 26 とワイヤ 25 を介して接続されることで、半導体素子 22 と電極 23 a, 23 b とを導通している。

【特許文献 1】特開 2000-58923 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、図 3 に示す従来の半導体装置は、電極 23 a, 23 b が基板 21 の両側縁のみに形成されているので、この半導体装置を実装基板に搭載して仮接着し、リフローによる半田付けを行う場合、熱風や振動などにより半導体装置が実装基板に仮接着した位置から、電極 23 a, 23 b が並ぶ方向と直交する方向（1）もしくは方向（2）へずれることがある。

【0005】

このずれについて、図 3 および図 4 に基づいて説明する。

【0006】

図 4 は、図 3 の従来の半導体装置を実装基板 27 に仮接着した状態を示す図で、（a）は斜視図であり、（b）は部分拡大断面図である。

【0007】

実装基板 27 のランドパターン 28 は、実装する半導体装置の位置に合わせて形成されている。ランドパターン 28 の長さは、半導体装置の電極 23 a, 23 b と半田 29 で接続するため、半導体装置を載置しても電極 23 a, 23 b から少し露出するように形成されている。また、ランドパターン 28 の幅は、半田 29 が流れて隣接するランドパターン

10

20

30

40

50

28と短絡することを防止するために、電極23a, 23bと同程度の幅で形成されている。従って、ランドパターン28は、実装基板27に矩形状に形成される。

【0008】

この実装基板27のランドパターン28に半導体装置を仮接着後、リフローによる半田付けを行う場合、半導体装置は、実装基板27の端子領域であるランドパターン28の短手方向となる電極23a, 23bが並んでいるF2方向の応力に対しては、ランドパターン28の幅は電極23a, 23bの幅が同程度なので、溶けた半田の表面張力が働く。従って、電極23a, 23bに対して、ランドパターン28の上面に引き戻される力が働くので、半導体装置が、実装基板27の所定の位置からずれることが抑止される。これは、セルフアライメントと呼ばれる効果である。

10

【0009】

しかし、F3の方向の応力は、ランドパターン28の長手方向の力なので、溶けた半田の表面張力が弱く、電極23a, 23bがランドパターン28の上面を滑るように位置ずれが発生しやすい。

【0010】

従って、リフローによる半田付けを行う際に、この方向に半導体装置の位置ずれが起こり、半導体装置と実装基板との接続不良が発生する。

【0011】

このため、出荷検査の際には、半導体装置が期待通りの動作をしないため製造不良として扱われ、修理等に工数を要してしまう。

20

【0012】

そこで本発明は、半導体装置の電極と実装基板とを確実に接続することより、製造不良の発生を防止することが可能な半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記の目的を達成するために、本発明は、長手方向の両側縁に複数の電極が形成された製造基板を個々に分割した基板に、半導体素子が搭載された半導体装置において、前記分割によって形成される端面に、実装基板と接続するための接続部が形成された半導体装置とした。

【発明の効果】

30

【0014】

長手方向の両側縁に電極が形成された製造基板を個々に分割した基板に、半導体素子が搭載された半導体装置において、分割で形成される端面に実装基板と接続するための接続部が形成されたことにより、電極が並んだ方向と直交する応力に対しても、前記接続部が実装基板と接続して位置ズレを防止するので、半導体装置と実装基板とを確実に接続することができる。よって、製造不良の発生を抑止することができ、余計な修理工数などを削減することが可能である。

【発明を実施するための最良の形態】

【0015】

上記課題を解決するためになされた第1の発明は、長手方向の両側縁に複数の電極が形成された製造基板を個々に分割した基板に、半導体素子が搭載された半導体装置において、分割によって形成される端面に、実装基板と接続するための接続部が形成された半導体装置としたものであり、分割して形成される端面に実装基板と接続するための接続部を形成することで、半導体装置を実装基板に接続するリフローによる半田付けの際に、電極が並ぶ方向と直交する応力に対しても、前記接続部が実装基板と接続して接続強度を増すことができるので、位置ずれが防止できる。

40

【0016】

上記課題を解決するためになされた第2の発明は、接続部は、製造基板を分割する位置に形成されたスルーホールに金属膜を設けたものであり、接続部の製造基板を分割する位置に金属膜を形成したスルーホールを設けることにより、容易に接続部を形成することが

50

できる。

【0017】

上記課題を解決するためになされた第3の発明は、接続部は、半導体素子のグラウンドと導通させたものであり、接続部をグラウンドとすることにより、さらにグラウンドが強化された半導体装置とすることができる。従って、高速動作する半導体素子を搭載した場合でもノイズによる誤動作や、半導体素子の発振などを防止することができる。

【0018】

本発明の実施の形態に係る半導体装置について、図に基づいて説明する。

【0019】

図1は、本発明の実施の形態に係る半導体装置の斜視図である。

10

【0020】

図1に示すように、本発明の実施の形態に係る半導体装置1は、基板2に半導体装置の一例である光電変換素子3を搭載し、樹脂7で封止した面実装型の光電変換装置である。

【0021】

光電変換素子3は、図示しない受光部および演算部と、外部との接続を行う端子4とを有している。受光部は入射した光信号を電気信号に変換し、演算部にて信号処理して端子4へ出力する。

【0022】

端子4は、光電変換素子3の電位の基準となるグラウンド端子と、電源を供給する電源端子と、入出力する信号端子から構成され、光電変換素子3の端部に形成されている。この端子4の個数は、光電変換素子3の機能や規模などにより適宜決まるが、図1に示す光電変換素子3では、8個形成されている。

20

【0023】

基板2は、長手方向の側縁に電極が形成された製造基板をダイサーなどで個々に分割することで、側縁端辺8a、8bに電極5を設けている。また、基板2は、このダイサーによる分割で形成される端面9a、9bに実装基板と接続するための接続部10が形成されている。

【0024】

また、基板2は、電極5と接続される配線パターン6が形成されている。そして、基板2の中央部分には、光電変換素子3が搭載され、接着剤で固着されている。この基板2と光電変換素子3との接続面には、グラウンドパターン11が形成されている。

30

【0025】

このグラウンドパターン11は、半導体装置1のグラウンドに割り当てたグラウンド電極5aに接続されている。グラウンド電極5aは、光電変換素子3のグラウンドに割り当てたグラウンド端子4aとワイヤ17で接続されている。従って、グラウンドパターン11は、光電変換素子3および実装基板のグラウンドと接続されることで、実装基板からのノイズを抑止するシールドとして機能する。

【0026】

電極5は、基板2の端部に断面コ字状に形成されており、実装基板に形成された電極に面実装で接続することができる。

40

【0027】

接続部10は、複数の半導体装置1を形成するための製造基板の基板2となるそれぞれの境界に金属膜が形成されたスルーホールを設けており、ダイサーでスルーホールを分割することで、半円筒形状に形成されている。また、接続部10は、グラウンドパターン11と接続パターン12により接続され、ワイヤ17を介して光電変換素子3と接続しているのでグラウンドとして機能する。この接続部10を実装基板に設けたグラウンドと接続すれば、半導体装置1のグラウンドが更に強化されるので、高速動作する光電変換素子を搭載した場合でもノイズなどによる誤動作や半導体素子の発振などをより効果的に防止することができる。

【0028】

50

本実施形態においては、接続部10を端面9a, 9bの2箇所設けているが、どちらかの端面の1箇所とすることもできるが、実装基板への接合の際に、接着強度を高める上では、両端面9a, 9bにそれぞれ1箇所以上設ける方が望ましい。

【0029】

以上のように構成される本発明の実施の形態に係る半導体装置の製造方法を図2に基づいて説明する。図2は、本発明の実施の形態に係る半導体装置の製造方法を説明する図であり、(a)は製造基板の平面図であり、(b)は製造基板に光電変換素子を搭載した状態を示す平面図であり、(c)は製造基板をダイシングで個々の半導体装置とした状態を示す図である。

【0030】

図2(a)に示すように、製造基板15は、長手方向の両側縁に実装基板と接続するための電極5と、光電変換素子3とワイヤボンディングで接続するための配線パターン6と、グランドパターン11と、接続部10となる金属膜が形成されたスルーホール16と、スルーホール16を配線パターンに接続するための接続パターン12とが形成されている。

【0031】

図2(b)に示すように、製造基板15のグランドパターン11が形成された位置に、光電変換素子3を搭載して接着剤で固着させる。そして、光電変換素子3の端子4と配線パターン6をワイヤ17で接続する。

【0032】

図2(c)に示すように、製造基板15の個々の半導体装置1となる境界18をスルーホール16を切断するようにダイサーで分割する。

【0033】

この分割により、実装基板と接続するための接続部10が半円柱状に形成される。

【0034】

そして樹脂7で光電変換素子3を封止して、図1に示される半導体装置1とすることができる。

【0035】

図1に示すように、このように製造された半導体装置1は、電極5が並ぶ方向と直交する方向F1の応力に対しても、それぞれの両側縁に形成された電極5の接続面と、接続部10の接続面とが作用する。従って、リフローによる半田付けを行う場合でも、半導体装置の位置ずれが防止できる。

【0036】

以上、本発明の実施の形態について説明してきたが、本発明は、前記実施の形態に限定されるものではなく、基板に半導体素子を搭載した半導体装置のほか、リードフレームに半導体素子を搭載した半導体装置としても適用することは可能である。

【産業上の利用可能性】

【0037】

本発明は、半導体装置の電極と実装基板とを確実に接続することができるので、長手方向の両側縁に電極が形成された製造基板を個々に分割した基板に半導体素子が搭載された半導体装置に好適である。

【図面の簡単な説明】

【0038】

【図1】本発明の実施の形態に係る半導体装置の斜視図

【図2】本発明の実施の形態に係る半導体装置の製造方法を説明する図であり、(a)は製造基板の平面図、(b)は製造基板に光電変換素子を搭載した状態を示す平面図、(c)は製造基板をダイシングで個々の半導体装置とした状態を示す図

【図3】従来の半導体装置の平面図

【図4】図3の従来の半導体装置を実装基板に仮接着した状態を示す図で、(a)は斜視図、(b)は部分拡大断面図

10

20

30

40

50

【符号の説明】

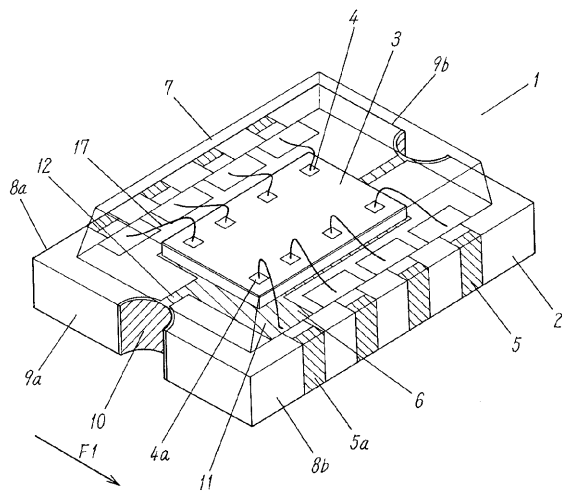
【0039】

- 1 半導体装置
- 2 基板
- 3 光電変換素子
- 4 端子
- 4 a グランド端子
- 5 電極
- 5 a グランド電極
- 6 配線パターン
- 7 樹脂
- 8 a, 8 b 側縁端辺
- 9 a, 9 b 端面
- 10 接続部
- 11 グランドパターン
- 12 接続パターン
- 15 製造基板
- 16 スルーホール
- 17 ワイヤ
- 18 境界

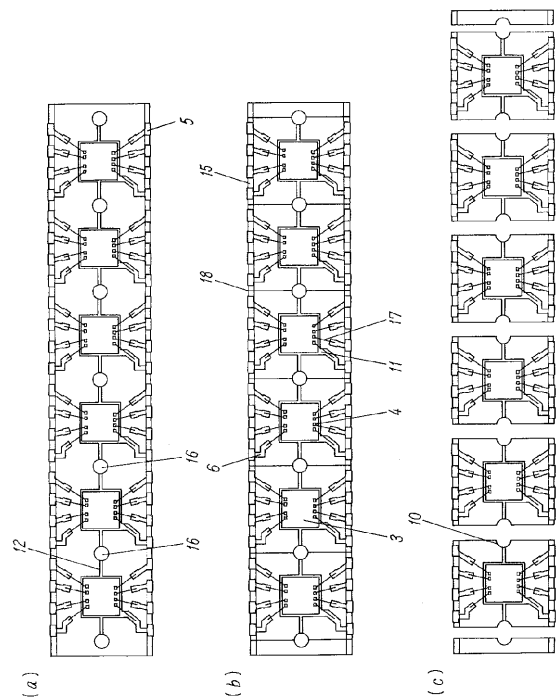
10

20

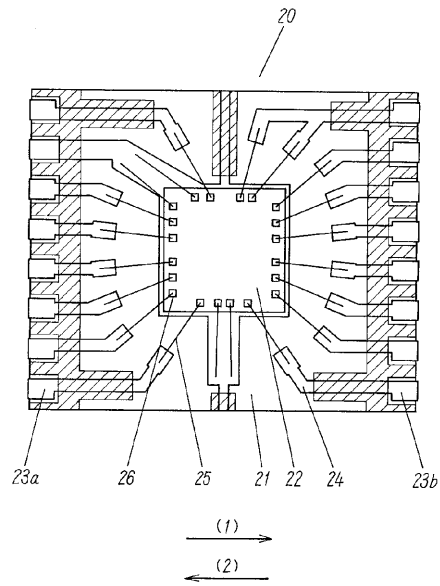
【図 1】



【図 2】



【図 3】



【図 4】

