

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4042099号  
(P4042099)

(45) 発行日 平成20年2月6日(2008.2.6)

(24) 登録日 平成19年11月22日(2007.11.22)

(51) Int. Cl.	F I
<b>G O 2 F 1/1335 (2006.01)</b>	G O 2 F 1/1335 5 0 0
<b>G O 2 F 1/1343 (2006.01)</b>	G O 2 F 1/1335 5 0 5
<b>G O 2 F 1/1368 (2006.01)</b>	G O 2 F 1/1343
<b>G O 9 F 9/30 (2006.01)</b>	G O 2 F 1/1368
<b>H O 1 L 21/288 (2006.01)</b>	G O 9 F 9/30 3 3 8
請求項の数 23 (全 21 頁) 最終頁に続く	

(21) 出願番号	特願2002-119968 (P2002-119968)	(73) 特許権者	000002369
(22) 出願日	平成14年4月22日(2002.4.22)		セイコーエプソン株式会社
(65) 公開番号	特開2003-318131 (P2003-318131A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成15年11月7日(2003.11.7)	(74) 代理人	100079108
審査請求日	平成15年3月27日(2003.3.27)		弁理士 稲葉 良幸
		(74) 代理人	100080953
			弁理士 田中 克郎
		(74) 代理人	100093861
			弁理士 大賀 眞司
		(72) 発明者	古沢 昌宏
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	綿引 隆
			最終頁に続く

(54) 【発明の名称】 デバイスの製造方法、デバイス及び電子機器

(57) 【特許請求の範囲】

【請求項1】

少なくともデバイスの一部の要素を、液体材料を使用して成膜するデバイスの製造方法であって、

基板上にデバイスを構成する複数の要素の領域を割り当てる工程と、

前記複数の要素の領域のうち少なくとも液体材料を使用する要素の領域の外周を壁で囲む隔壁を形成する隔壁形成工程と、

前記壁によって囲まれた領域に液体材料を塗布し、熱処理を加えて成膜する成膜工程と、

を含み、

前記デバイスは、カラーフィルタと画素電極を含んで構成される画素領域と、前記画素電極を駆動する薄膜トランジスタを含み、

前記薄膜トランジスタは、前記基板上にゲート電極、ゲート絶縁膜、チャンネル領域及びソース/ドレイン領域を順に積層して形成され、

前記隔壁形成工程は、少なくとも、前記画素領域を形成すべき第1の領域の外周及び前記薄膜トランジスタのソース/ドレイン領域を形成すべき第2の領域の外周を壁で囲む隔壁を形成し、

前記成膜工程は、前記第1の領域内に前記カラーフィルタ及び前記画素電極を形成する画素領域形成工程と、前記第2の領域内に第3の液体材料を塗布して熱処理を加え、前記ソース/ドレイン領域となる半導体膜を形成する半導体膜形成工程と、を含む、

デバイスの製造方法。

【請求項 2】

前記画素領域形成工程は、前記第 1 の領域内に第 1 の液体材料を塗布し、熱処理を加えて前記カラーフィルタを形成した後に、前記第 1 の領域内に第 2 の液体材料を塗布し、熱処理を加えて前記画素電極を形成する、

請求項 1 に記載のデバイスの製造方法。

【請求項 3】

前記画素領域形成工程は、前記第 1 の領域内に第 1 の液体材料を塗布し、熱処理を加えて前記画素電極を形成した後に、前記第 1 の領域内に第 2 の液体材料を塗布し、熱処理を加えて前記カラーフィルタを形成する、

請求項 1 に記載のデバイスの製造方法。

10

【請求項 4】

前記第 3 の液体材料は、ケイ素化合物及びドーパント源を含有する、

請求項 1 に記載のデバイスの製造方法。

【請求項 5】

前記画素領域形成工程は、前記画素電極の形成時に、前記画素電極の形成に用いる液体材料を用いて、前記画素電極と前記ソース/ドレイン領域を電氣的に接続する接続部も併せて形成する、

請求項 1 に記載のデバイスの製造方法。

【請求項 6】

前記接続部は、前記画素電極と前記ソース/ドレイン領域の間の前記壁を乗り越えるように形成される、

請求項 5 に記載のデバイスの製造方法。

20

【請求項 7】

少なくともデバイスの一部の要素を、液体材料を使用して成膜するデバイスの製造方法であって、

基板上にデバイスを構成する複数の要素の領域を割り当てる工程と、

前記複数の要素の領域のうち少なくとも液体材料を使用する要素の領域の外周を壁で囲む隔壁を形成する隔壁形成工程と、

前記壁によって囲まれた各領域に液体材料を塗布し、熱処理を加えて成膜する成膜工程と、

を含み、

前記デバイスは、カラーフィルタと画素電極のそれぞれの機能を兼ね備える機能膜を含んで構成される画素領域と、前記機能膜を駆動する薄膜トランジスタと、当該薄膜トランジスタに電流を供給するための配線と、を含み、

前記隔壁形成工程は、少なくとも、前記画素領域を形成すべき第 1 の領域の外周及び前記配線を形成すべき第 2 の領域の外周を壁で囲む隔壁を形成し、

前記成膜工程は、前記第 1 の領域内に第 1 の液体材料を塗布して熱処理を加え、前記機能膜を形成する画素領域形成工程と、前記第 2 の領域内に第 2 の液体材料を塗布して熱処理を加え、前記配線となる導電膜を形成する配線形成工程と、を含む、

デバイスの製造方法。

30

40

【請求項 8】

前記第 1 の液体材料は、導電膜形成用の液体材料に対して、染料、顔料又は導電性のカラーレジストのいずれかを混入したものである、

請求項 7 に記載のデバイスの製造方法。

【請求項 9】

前記第 2 の液体材料は、導電性微粒子を含有する、

請求項 7 に記載のデバイスの製造方法。

【請求項 10】

前記導電性微粒子は、金、銀、銅、パラジウム、ニッケルのいずれかを含有する金属微

50

粒子である、

請求項 9 に記載のデバイスの製造方法。

【請求項 1 1】

前記薄膜トランジスタは、前記基板上にゲート電極、ゲート絶縁膜、チャンネル領域及びソース/ドレイン領域を順に積層して形成されており、

前記配線形成工程は、前記第 2 の液体材料を用いて、前記機能膜と前記ソース/ドレイン領域を電氣的に接続する接続部も併せて形成する、

請求項 7 乃至 1 0 のいずれかに記載のデバイスの製造方法。

【請求項 1 2】

前記接続部は、前記機能膜と前記ソース/ドレイン領域の間の前記壁を乗り越えるように形成される、

請求項 1 1 に記載のデバイスの製造方法。

【請求項 1 3】

基板上に形成され、カラーフィルタと画素電極を含んで構成される画素領域と、前記基板上にゲート電極、ゲート絶縁膜、チャンネル領域及びソース/ドレイン領域を順に積層して形成され、前記画素電極を駆動する薄膜トランジスタと、を含んで構成されるデバイスであって、

前記画素領域の外周及び前記ソース/ドレイン領域の外周を壁で囲む隔壁が設けられている、デバイス。

【請求項 1 4】

前記壁によって囲まれる前記画素領域及び前記ソース/ドレイン領域は液体材料を用いて形成されるものである、

請求項 1 3 に記載のデバイス。

【請求項 1 5】

前記画素領域は、前記カラーフィルタ上に前記画素電極を重ねて形成されている、

請求項 1 3 に記載のデバイス。

【請求項 1 6】

前記画素領域は、前記画素電極上に前記カラーフィルタを重ねて形成されている、

請求項 1 3 に記載のデバイス。

【請求項 1 7】

前記画素領域は、前記カラーフィルタと前記画素電極のそれぞれの機能を兼ね備える機能膜によって形成されている、

請求項 1 3 に記載のデバイス。

【請求項 1 8】

前記ソース/ドレイン領域と前記画素電極とを電氣的に接続する接続部を更に備えており、この接続部は、前記画素電極と前記ソース/ドレイン領域の間の前記壁を乗り越えるように形成されている、

請求項 1 3 に記載のデバイス。

【請求項 1 9】

前記薄膜トランジスタに電流を供給するための配線を更に備え、

前記隔壁は、前記画素領域の外周、前記ソース/ドレイン領域の外周及び配線の外周を壁で囲む、

請求項 1 3 乃至 1 8 のいずれかに記載のデバイス。

【請求項 2 0】

前記ソース/ドレイン領域と前記配線を電氣的に接続する接続部を更に備えており、この接続部は、前記ソース/ドレイン領域と前記配線の間の前記壁を乗り越えるように形成されている、

請求項 1 3 に記載のデバイス。

【請求項 2 1】

前記隔壁は、ポリイミド膜を含む、

10

20

30

40

50

請求項 13 乃至 20 のいずれかに記載のデバイス。

【請求項 22】

前記デバイスは、液晶表示装置である、

請求項 13 乃至 21 のいずれかに記載のデバイス。

【請求項 23】

請求項 13 乃至 21 のいずれかに記載のデバイスを備える電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、薄膜トランジスタ等の薄膜素子を含んで構成されるデバイス（例えば、液晶表示装置等）の製造方法及びこの製造方法により製造されるデバイスに関する。 10

【0002】

【従来の技術】

液晶表示装置は、薄く軽量であり、消費電力が少ないという特徴を有することから、パーソナルコンピュータ、携帯電話、デジタルスチルカメラ、液晶テレビなどの様々な電子機器に用いられている。

【0003】

液晶表示装置では、薄膜トランジスタなどの能動素子を用いて画素部が形成される。画素部を形成する薄膜トランジスタとしては、基板上にゲート電極を形成し、この上にチャネル領域やソース/ドレイン領域などの半導体層や絶縁層などを積層した逆スタガ型（あるいはボトムゲート型）の構造のものが多く用いられている。 20

【0004】

このような薄膜トランジスタと、ゲート電極に信号を供給するための走査線、ソース/ドレイン領域にデータ信号を供給するためのデータ線、ソース/ドレイン領域と接続され、液晶層に電圧を印加するための画素電極、などの要素を組み合わせることで液晶表示装置の画素回路が構成される。この画素回路が形成された基板（アレイ基板）と、対向電極やカラーフィルタなどが形成された基板（対向基板）とを貼り合わせて、これらの間に液晶材料を封入することにより液晶パネルが構成される。そして、この液晶パネルに駆動回路やバックライトなどの周辺部材を取り付けることにより、液晶表示装置が構成される。

【0005】

【発明が解決しようとする課題】

上述した液晶表示装置を製造する際には、CVD法やスパッタリング法などの気相堆積法（すなわち、真空プロセス）により薄膜を形成し、形成した薄膜のうちで不要な部分をフォトリソグラフィ法により除去（エッチング）するというプロセスを何度か繰り返すことにより形成されるのが一般的である。

【0006】

しかしながら、このような従来の製造方法は、（1）成膜とエッチングからなるプロセスを何度も繰り返す行うために製造時間が長くなる、（2）形成した薄膜のうち、多くの部分を除去することとなるために原料の使用効率が悪い、（3）エッチング溶液などの廃棄物が多く発生して処理コストがかさむ、などの不都合がある。これらの不都合により、従来の製造方法では、製造コストを低減することが難しかった。このような不都合は、液晶表示装置の大画面化に伴い、母材となるガラス基板が大型化するほど顕著となる。 40

【0007】

本発明は、このような点に着目して創作されたものであり、製造コストを低減することを可能とするデバイスの製造方法を提供することを目的とする。

【0008】

また、本発明は、低コスト化を図ることを可能とするデバイスを提供することを目的とする。

【0009】

【課題を解決するための手段】

50

上記目的を達成するために、本発明は、少なくともデバイスの一部の要素を、液体材料を使用して成膜するデバイスの製造方法であって、基板上にデバイスを構成する複数の要素の領域を割り当てる工程と、複数の要素の領域のうち少なくとも液体材料を使用する要素の領域の外周を壁で囲む隔壁を形成する隔壁形成工程と、隔壁による壁によって囲まれた領域に液体材料を塗布し、熱処理を加えて成膜する成膜工程とを含んでいる。

**【 0 0 1 0 】**

デバイスの一部の要素の領域の外周を壁で囲む隔壁を形成し、この隔壁による壁によって囲まれた領域に液体材料を塗布して薄膜を成膜することにより、デバイスを構成する要素を形成しているため、CVD法やスパッタリング法などの気相堆積法とフォトリソグラフィ法を組み合わせる従来プロセスを行う回数を少なくして製造プロセスを簡略化し、製造時間を短縮することが可能となる。また、隔壁による壁を設けていることから、液体材料を塗布する範囲を最小限に抑えることができるので原料の使用効率がよく、エッチングの回数が少なくなることから廃棄物の量を減らして処理コストを削減することが可能となる。したがって、デバイスの製造コストを低減することが可能となる。このような本発明の利点は、製造対象となるデバイスの規模が大きくなるほど顕著となる。

10

**【 0 0 1 1 】**

好ましくは、デバイスは、カラーフィルタと画素電極を含んで構成される画素領域を含む。そして、上述した隔壁形成工程においては、少なくとも、画素領域を形成すべき第1の領域の外周を壁で囲む隔壁を形成するようにし、上述した成膜工程には、第1の領域内にカラーフィルタ及び前記画素電極を形成する画素領域形成工程を含むようにする。

20

**【 0 0 1 2 】**

液体材料を用いることにより、画素電極を低コストに形成することが可能となる。また、この画素電極を形成する際に用いる隔壁をカラーフィルタの形成にも利用し、画素電極と同じ領域にカラーフィルタを形成しているため、カラーフィルタの製造プロセスを簡略化することが可能となる。また、カラーフィルタと画素電極を同一の基板上に形成するので、他方の基板（対向基板）には、基板一面に対向電極を成膜すればよく、特にパターニングなどは不要であり、対向基板の製造プロセスを簡略化することが可能となる。

**【 0 0 1 3 】**

好ましくは、画素領域形成工程においては、第1の領域内に第1の液体材料を塗布し、熱処理を加えてカラーフィルタを形成した後に、第1の領域内に第2の液体材料を塗布し、熱処理を加えて画素電極を形成する。

30

**【 0 0 1 4 】**

好ましくは、画素領域形成工程においては、第1の領域内に第1の液体材料を塗布し、熱処理を加えて画素電極を形成した後に、第1の領域内に第2の液体材料を塗布し、熱処理を加えてカラーフィルタを形成する。

**【 0 0 1 5 】**

好ましくは、デバイスは、画素電極を駆動する薄膜トランジスタであって、基板上にゲート電極、ゲート絶縁膜、チャネル領域及びソース/ドレイン領域を順に積層して形成される薄膜トランジスタを更に含む。そして、上述した隔壁形成工程においては、ゲート電極、ゲート絶縁膜及びチャネル領域が形成された後の基板上に、上述した第1の領域の外周と、ソース/ドレイン領域を形成すべき第2の領域の外周のそれぞれを壁で囲む隔壁を形成するようにし、上述した成膜工程には、第2の領域内に第3の液体材料を塗布して熱処理を加え、ソース/ドレイン領域となる半導体膜を形成する半導体膜形成工程を更に含むようにする。このように、半導体膜についても液体材料を用いて形成することにより、デバイスの製造コストを更に削減することが可能となる。

40

**【 0 0 1 6 】**

好ましくは、上述した半導体膜の形成に用いる第3の液体材料は、ケイ素化合物及びドーパント源を含有する。ケイ素化合物の具体例としては、シクロペンタシラン( $\text{Si}_5\text{H}_8$ )など、1個以上の環状構造を持ったものに、紫外線を照射することによって光重合させて高次シランとしたものが挙げられる。また、ドーパント源の具体例としては、リンな

50

どの5族元素あるいはホウ素などの3族元素を含有する物質が挙げられる。このようなケイ素化合物及びドーパント源を含有する液体材料を使用することにより、ドーパントが高濃度にドーピングされたシリコン膜を容易に形成することが可能となる。

【0017】

好ましくは、画素領域形成工程は、画素電極の形成時に、画素電極の形成に用いる液体材料を用いて、画素電極とソース/ドレイン領域を電氣的に接続する接続部も併せて形成する。また、この接続部は、画素電極とソース/ドレイン領域の間の壁を乗り越えるように形成されることが好ましい。画素電極の形成時に、併せて接続部も形成することにより、製造プロセスの更なる簡略化が可能となる。

【0018】

また、画素領域形成工程においては、第1の領域内に第1の液体材料を塗布して熱処理を加え、カラーフィルタと画素電極のそれぞれの機能を兼ね備える機能膜を形成するようにしてもよい。また、この機能膜の形成に用いる第1の液体材料は、導電膜形成用の液体材料に対して、染料、顔料又は導電性のカラーレジストのいずれかを混入したものであることが好ましい。これにより、画素領域の形成を更に簡素化することが可能となる。

【0019】

好ましくは、デバイスは、機能膜を駆動する薄膜トランジスタと、この薄膜トランジスタに電流を供給するための配線を更に含む。そして、上述した隔壁形成工程においては、第1の領域の外周と、配線を形成すべき第2の領域のそれぞれを壁で囲む隔壁を形成するようにし、上述した成膜工程には、第2の領域内に第2の液体材料を塗布し、熱処理を加えて、配線となる導電膜を形成する配線形成工程を更に含むようにすることが好ましい。このように、配線となる導電膜についても液体材料を用いて形成することにより、デバイスの製造コストを更に削減することが可能となる。

【0020】

好ましくは、上述した導電膜の形成に用いる第2の液体材料は、導電性微粒子を含有する。ここで、導電性微粒子としては、金、銀、銅、パラジウム、ニッケルのいずれかを含有する金属微粒子や、導電性ポリマー、超電導体の微粒子などが挙げられるが、特に金属微粒子が好ましい。このような導電性微粒子を含有する液体材料を使用することにより、良好な導電膜を容易に形成することが可能となる。

【0021】

好ましくは、薄膜トランジスタは、基板上にゲート電極、ゲート絶縁膜、チャネル領域及びソース/ドレイン領域を順に積層して形成されており、配線形成工程においては、導電膜の形成に用いる液体材料を用いて、機能膜とソース/ドレイン領域を電氣的に接続する接続部も併せて形成する。また、この接続部は、機能膜とソース/ドレイン領域の間の壁を乗り越えるように形成されることが好ましい。導電膜の形成時に、併せて接続部も形成することにより、製造プロセスの更なる簡略化が可能となる。

【0022】

好ましくは、隔壁形成工程は、基板上に絶縁膜を形成し、この絶縁膜に液体材料を使用する要素の領域を露出する開口部を形成することにより、隔壁を形成する。これにより、液体材料を使用する複数の要素の領域の外周を壁で囲む隔壁を同一プロセスによって同時に形成することが可能となる。

【0023】

また、隔壁を形成する絶縁膜は、ポリイミド膜であることが好ましい。これにより、隔壁を容易に形成することが可能となる。特に、感光性のポリイミド溶剤を使用した場合には、このポリイミド溶剤を基板上に塗布して乾燥させた後、開口部に対応する領域を露光、現像して除去し(ポリイミド溶剤がポジ型の場合)、その後焼成することによって、隔壁を容易に形成することが可能である。

【0024】

好ましくは、上述した各液体材料は、液滴吐出法を用いて供給される。これにより、滴下位置及び滴下量を適切に制御し、かつ高速に液体材料を供給することが可能となる。

10

20

30

40

50

## 【 0 0 2 5 】

好ましくは、上述したデバイスは、液晶表示装置である。

## 【 0 0 2 6 】

また、本発明は上述した製造方法によって製造されるデバイスでもある。これにより、デバイスの低コスト化を図ることが可能となる。より具体的には、本発明のデバイスは、以下に述べるような構成を有するものである。すなわち、本発明のデバイスは、基板上に形成される複数の要素を含んで構成されるデバイスであって、複数の要素のうち、少なくとも一部の要素の外周を壁で囲むように隔壁が設けられている。

## 【 0 0 2 7 】

また、隔壁による壁によって囲まれる一部の要素は、液体材料を用いて形成されるものであることが好ましい。また、デバイスは、カラーフィルタと画素電極を含んで構成される画素領域を備えており、隔壁は、少なくとも画素領域の外周を壁で囲むように設けられていることが好ましい。

10

## 【 0 0 2 8 】

上述した画素領域は、カラーフィルタ上に画素電極を重ねて形成されていることが好ましい。また、画素領域は、画素電極上にカラーフィルタを重ねて形成されていることも好ましい。更に、画素領域は、カラーフィルタと画素電極のそれぞれの機能を兼ね備える機能膜によって形成されていることも好ましい。

## 【 0 0 2 9 】

また、基板上にゲート電極、ゲート絶縁膜、チャンネル領域及びソース/ドレイン領域を順に積層して形成されており、画素電極又は機能膜を駆動する薄膜トランジスタを更に備えており、隔壁は、画素領域又は機能膜の外周と、薄膜トランジスタのソース/ドレイン領域の外周のそれぞれを壁で囲むように形成されていることが好ましい。

20

## 【 0 0 3 0 】

また、ソース/ドレイン領域と、画素電極又は機能膜とを電氣的に接続する接続部を更に備えており、この接続部は、画素領域又は機能膜とソース/ドレイン領域の間の壁を乗り越えるように形成されていることが好ましい。

## 【 0 0 3 1 】

また、画素電極を駆動する薄膜トランジスタと、この薄膜トランジスタに電流を供給するための配線を更に備えており、隔壁は、画素領域の外周及び配線の外周を壁で囲むように形成されていることが好ましい。

30

## 【 0 0 3 2 】

また、上述した薄膜トランジスタが、基板上にゲート電極、ゲート絶縁膜、チャンネル領域及びソース/ドレイン領域をこの順番に積層して形成されている場合には、この薄膜トランジスタのソース/ドレイン領域と上述した配線を電氣的に接続する接続部を更に備えることが好ましい。更に、この接続部は、ソース/ドレイン領域と配線の間の壁を乗り越えるように形成されていることが好ましい。

## 【 0 0 3 3 】

また、上述した隔壁は、ポリイミド膜によって形成されていることが好ましい。

## 【 0 0 3 4 】

本発明のデバイスは、液晶表示装置であることが好ましい。また、本発明は、上述したデバイスを備える電子機器でもある。電子機器を一例としては、パーソナルコンピュータや液晶テレビなどが挙げられる。

40

## 【 0 0 3 5 】

## 【 発明の実施の形態 】

以下、本発明を適用した一実施形態の液晶表示装置とその製造方法について、図面を参照しながら説明する。

## 【 0 0 3 6 】

本発明において、液滴吐出法とは、液滴を所望の領域に吐出することにより、被吐出物を含む所望パターンを形成する方法であり、インクジェット法と呼ぶこともある。但し、こ

50

の場合、吐出する液滴は、印刷物に用いられる所謂インクではなく、デバイスを構成する材料物質を含む液状体であり、この材料物質は、例えばデバイスを構成する導電物質又は絶縁物質として機能し得る物質を含むものである。さらに、液滴吐出とは、吐出時に噴霧されるものに限らず、液状体の1滴1滴が連続するように吐出される場合も含む。

【0037】

図1は、本実施形態の液晶表示装置の構成を概略的に示す図である。本実施形態の液晶表示装置は、素子基板（アレイ基板）と対向基板とが互いに一定の間隙を保って貼付され、この間隙に液晶材料が挟まれた構成となっている。素子基板および対向基板としては、ガラス、石英またはプラスチック等によって構成される絶縁性の板状部材の基板を用いることが可能であり、本実施形態では、ガラス基板を用いている。

10

【0038】

図1に示すように、ガラス基板10上には、複数本の走査線12がX（行）方向に延在して形成されており、これらの走査線12は、走査線駆動回路130に接続されている。また、ガラス基板10上には、複数本のデータ線26がY（列）方向に延在して形成されており、これらのデータ線26は、データ線駆動回路140に接続されている。そして、画素部100は、走査線12とデータ線26との各交差に対応して設けられて、マトリクス状に配列している。なお、走査線駆動回路130やデータ線駆動回路140は、ガラス基板10上に形成されていてもよい。

【0039】

図2は、画素部100の具体的な構成例を示す図である。同図に示す画素部100は、薄膜トランジスタTのゲートが走査線12に、ソースがデータ線26に、ドレインが画素電極24にそれぞれ接続されるとともに、画素電極24と対向電極50との間に電気光学材料たる液晶LCが挟まれた構成を有している。また、画素電極24と接地電位GNDとの間には、蓄積容量60が形成されている。この蓄積容量60は、薄膜トランジスタTを介して画素電極24に電圧が印加された後、この印加電圧を必要な時間だけほぼ一定に維持するために設けられた容量（キャパシタンス）である。対向電極50は、画素電極24と対向するように対向基板に一面に形成される、各画素に共通な透明電極である。

20

【0040】

次に、図2に示した画素部100の具体的な構造について説明する。図3は、本実施形態の液晶表示装置の画素部の具体的な構造を示す図である。図3（a）は、1つの画素部100に着目して示した平面図であり、図3（b）は、図3（a）に示すA-A断面図である。

30

【0041】

図3に示すように、本実施形態の薄膜トランジスタTは、いわゆる逆スタガ型の構造を有しており、ガラス基板10上に成形されたゲート電極13と、このゲート電極13上に形成されたゲート絶縁膜16と、ゲート絶縁膜16上に形成されたチャネル領域18と、このチャネル領域18上に形成されたソース/ドレイン領域22を備えている。

【0042】

また、上述した薄膜トランジスタTと、走査線（ゲート線）12、容量線14、カラーフィルタ23、画素電極24、データ線（ソース線）26のそれぞれを含んで、液晶表示装置の画素部100が構成されている。本実施形態では、カラーフィルタ23と画素電極24は、ガラス基板10上の同じ領域に重ねて形成されており、これらによって画素領域が形成されている。また、薄膜トランジスタTのゲート電極13は、ゲート線12と一体に形成されている。ゲート線12及びゲート電極13の形成方法については後述する。

40

【0043】

一方のソース/ドレイン領域22は、接続部28を介して画素電極24と電氣的に接続されている。画素電極24は、液晶LCに電圧を印加するためのものである。また、他方のソース/ドレイン領域22は、接続部29を介してデータ線26と接続されている。容量線14は、上述した蓄積容量60（液晶層の充電電荷をより安定に保持するための容量）を形成するためのものであり、画素電極24の下層に形成されている。

50

## 【0044】

また、ソース/ドレイン領域22、カラーフィルタ23、画素電極24、データ線26のそれぞれの周囲を取り囲むようにして、ポリイミド膜20による壁(バンク)が形成されている。このポリイミド膜20は、ソース/ドレイン領域22、カラーフィルタ23、画素電極24、データ線26のそれぞれを形成する際に用いるものであり、その詳細については後述する。

## 【0045】

このような画素部100をガラス基板10上にマトリクス状に形成することによりアレイ基板が構成される。そして、このアレイ基板と、一面に対向電極50が形成された対向基板のそれぞれに対して配向膜形成などの表面処理を行った後に両者を貼り合わせて、アレイ基板と対向基板の間に液晶材を注入し、駆動回路やバックライトなどを取り付けることにより液晶表示装置が構成される。液晶表示装置の具体例については後述する。

10

## 【0046】

次に、本実施形態の薄膜トランジスタ及びこの薄膜トランジスタを含んで構成される画素回路の製造方法について詳細に説明する。図4～図10は、本実施形態の製造方法について説明する説明図である。

## 【0047】

(ゲート線、ゲート電極及び容量線の形成工程)

図4は、ゲート線、ゲート電極及び容量線の形成工程を説明する図である。図4(a)はガラス基板10を上側から見た平面図を示し、図4(b)は図4(a)に示すB-B断面を示している。

20

## 【0048】

図4に示すように、ガラス基板10上の所定位置に、液滴吐出法によって、ゲート線12及びゲート電極13を一体に形成するとともに、容量線14を形成する。具体的には、ガラス基板10の上面に、ある程度の一様な撥液性を持たせる。次に、ガラス基板10の上面に対して、導電性微粒子を含有する溶液を吐出し、ゲート線12、ゲート電極13及び容量線14のそれぞれを描画する。その後、溶液が塗布されたガラス基板10に熱処理を行うことにより、ゲート線12、ゲート電極13及び容量線14が形成される。

## 【0049】

ここで、導電性微粒子としては、金、銀、銅、パラジウム、ニッケルのいずれかを含有する金属微粒子や、導電性ポリマーや超電導体の微粒子などが考えられる。本実施形態では、これらの導電性微粒子を有機溶媒に分散させて生成した溶液を用いる。微粒子を分散させるために、微粒子表面に有機物などをコーティングして使うこともできる。また、基板に塗布するにあたり、溶媒への分散のしやすさと液滴吐出法の適用の観点から、微粒子の粒径は0.1 $\mu$ m以下であることが好ましい。

30

## 【0050】

例えば、粒径が0.01 $\mu$ m程度の銀の微粒子を含有するペースト(分散溶媒として、 $\gamma$ -ブチロラクトンを使用)をトルエンで希釈し、粘度が8cP程度となるようにして溶液を用いることにより、幅20 $\mu$ m、厚さ0.5 $\mu$ m、抵抗率2 $\mu\Omega$ /cmのゲート線12及びゲート電極13を形成することが可能である。

40

## 【0051】

なお、ゲート線12等の形成領域の周囲を囲む壁(バンク)を形成した後に溶液の吐出を行うか、あるいは、ガラス基板10の上面に対する撥液処理に加えて、ゲート線12等の形成領域に対して親液処理を行った後に溶液の吐出を行うようにしてもよい。これらの方法により、ゲート線12等の形成領域へ塗布された溶液の広がりを抑制し、ゲート線12等の形状をより精度よく形成することが可能になる。

## 【0052】

また、ゲート線12等は、一般的なスパッタリング法、プラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法)等の気相堆積法によってガラス基板10の上面全体に製膜した後に、パターニングを行うことにより形成してもよい。

50

## 【 0 0 5 3 】

(ゲート絶縁膜及び非晶質シリコン膜の形成工程)

図5は、ゲート絶縁膜及び非晶質(アモルファス)シリコン膜の形成工程を説明する図である。図5(a)はガラス基板10を上側から見た平面図を示し、図5(b)は図5(a)に示すC-C断面を示している。

## 【 0 0 5 4 】

図5に示すように、ガラス基板10、ゲート線12、ゲート電極13及び容量線14のそれぞれを覆うように、ガラス基板10の上面全体にゲート絶縁膜16を形成する。このゲート絶縁膜16としては、PECVD法によって窒化シリコン(SiNx)膜を形成することが好適である。また、窒化シリコンと酸化シリコン(SiO<sub>2</sub>)を重ねて堆積した2層構造の膜によってゲート絶縁膜16を形成してもよい。この場合には、CVD法において、成膜途中で反応ガスを変更することにより複数種類の薄膜を連続的に製膜する、いわゆる連続CVD法を用いて膜形成を行うことが好適である。

10

## 【 0 0 5 5 】

次に、ゲート絶縁膜16上の所定位置に、非晶質シリコン膜からなるチャネル領域18を形成する。具体的には、チャネル領域18は、PECVD法などの気相堆積法によってガラス基板10の上面全体に非晶質シリコン膜を形成した後に、所望の形状にパターニングすることによって、図5(a)に示すように、ゲート電極13上に島状に形成される。また、ガラス基板10への非晶質シリコン膜の形成は、連続CVD法を用いることにより、上述したゲート絶縁膜16の形成と連続して行うことが更に望ましい。

20

## 【 0 0 5 6 】

(ポリイミド膜によるバンクの形成工程)

図6は、ポリイミド膜によるバンク(壁)の形成工程を説明する図である。図6(a)はガラス基板10を上側から見た平面図を示し、図6(b)は図6(a)に示すD-D断面を示している。

## 【 0 0 5 7 】

図6に示すように、ガラス基板10等の上面に、所定形状の開口部a1、a2、a3、a4を有するポリイミド膜20を形成する。具体的には、ポリイミド膜20に設けられている開口部a1は、後の工程においてカラーフィルタ23及び画素電極24が形成されるべき領域(画素領域)を露出するように形成される。これにより、カラーフィルタ23及び画素電極24の形成領域の外周にポリイミド膜20によるバンクが形成される。

30

## 【 0 0 5 8 】

開口部a2は、後の工程においてデータ線26が形成されるべき領域を露出するように形成される。これにより、データ線26の形成領域の周囲に、ポリイミド膜20によるバンクが形成される。同様に、開口部a3、a4は、後の工程において、薄膜トランジスタTのソース/ドレイン領域22が形成されるべき領域を露出するように形成される。これにより、ソース/ドレイン領域22の形成領域の周囲に、ポリイミド膜20によるバンクが形成される。

## 【 0 0 5 9 】

このようなポリイミド膜20は、例えば、ガラス基板10の上面全体に感光性のポリイミド溶剤を塗布して乾燥させた後に、開口部a1~a4のそれぞれに対応する領域を露光、現像して除去し(ポリイミド溶剤がポジ型の場合)、その後300~400程度の温度で焼成することによって形成することができる。また、ポリイミド膜20は、0.5~10μm程度の厚さに形成することが好適である。

40

## 【 0 0 6 0 】

(ソース/ドレイン領域の形成工程)

図7は、ソース/ドレイン領域の形成工程を説明する図である。図7(a)はガラス基板10を上側から見た平面図を示し、図7(b)は図7(a)に示すE-E断面図を示している。

## 【 0 0 6 1 】

50

図7に示すように、ポリイミド膜20に設けられた開口部a3、a4(図6参照)の内側に、ドーパントが高濃度に添加された非晶質シリコン膜からなるソース/ドレイン領域22を形成する。本実施形態では、ソース/ドレイン領域22は、液滴吐出法を用いて形成される。

#### 【0062】

具体的には、まず、リンなどの5族元素あるいはホウ素などの3族元素を含有する物質をドーパント源として添加したケイ素化合物を含有する溶液、または、それらの元素(リン、ホウ素等)で変性されたケイ素化合物と変性されていないケイ素化合物とを含有する溶液を液滴吐出ヘッドから吐出し、開口部a3、a4の内部に充填する。以下、このようなケイ素化合物を含有する溶液を「シリコン溶液」と称することとする。

10

#### 【0063】

次に、開口部a3、a4のそれぞれに充填したシリコン溶液を乾燥させて、その後、300~400程度の温度で焼成する。これら一連の処理は、窒素などの不活性ガスの雰囲気中で行われる。これにより、ポリイミド膜20によって形成されるバンクに周囲を囲まれた開口部a3、a4の内部に、ドーパント(ドナー又はアクセプタ)が高濃度にドーピングされた非晶質シリコン膜からなるソース/ドレイン領域22が形成される。

#### 【0064】

ここで、上述したケイ素化合物としては、シクロペンタシラン( $\text{Si}_5\text{H}_{10}$ )など、1個以上の環状構造を持ったものに、紫外線を照射することによって光重合させて高次シランとしたものを用いることが特に好ましい。この場合には、リン化合物やホウ素化合物を混合した後に紫外線を照射し、重合時にこれらを取り込んだ形で高次シラン化合物とすることが更に好ましい。また、シリコン溶液を形成するための溶媒としては、ケイ素化合物を溶解し、該化合物と反応しないものであれば特に限定されないが、通常、室温での蒸気圧が0.001~200mmHgのものが好適である。溶媒の具体例としては、ベンゼンやトルエンなどの炭素水素系溶媒が挙げられる。

20

#### 【0065】

なお、更に好ましくは、液滴吐出ヘッドからシリコン溶液を吐出をするより以前に、開口部a3、a4の内側を親液化し、その周囲については撥液化しておくことよい。親液化、撥液化の処理は、例えば、ガラス基板10の全体を大気圧プラズマで酸素プラズマ処理して親液化し、次いで、 $\text{CF}_4$ プラズマ処理を行い、ポリイミド膜20の部分のみを撥液化することにより実現可能である。

30

#### 【0066】

(データ線の形成工程)

図8は、データ線の形成工程を説明する図である。図8(a)はガラス基板10を上面側から見た平面図を示し、図8(b)は図8(a)に示すF-F断面図を示している。

#### 【0067】

図8に示すように、ポリイミド壁20に設けられた開口部a2(図6参照)の内側にデータ線26を形成する。本実施形態では、データ線26についても液滴吐出法を用いて形成される。具体的には、上述したゲート線12等の形成に用いるものと同様の金属超微粒子を有機溶剤に分散させた溶液を液滴吐出ヘッドから吐出して開口部a2の内部に充填し、その後、乾燥及び熱処理(例えば、300~30分間)を行う。これにより、ポリイミド膜20によるバンクに周囲を囲まれた開口部a2の内部に、データ線26が形成される。

40

#### 【0068】

また、データ線26の形成と併せて、金属微粒子を含有した上記溶液を用いて、ソース/ドレイン領域22とデータ線26の間の電氣的接続を図るための接続部29を形成する。図8に示すように、接続部28は、ソース/ドレイン領域22とデータ線26の間に存在するポリイミド膜20によるバンクを乗り越えるようにして形成される。

#### 【0069】

(カラーフィルタ及び画素電極の形成工程)

図9は、カラーフィルタの形成工程を説明する図である。図9(a)はガラス基板10を

50

上面側から見た平面図を示し、図9(b)は図9(a)に示すG-G断面図を示している。

【0070】

図9に示すように、ポリイミド膜20に設けられた開口部a1(図6参照)の内側にカラーフィルタ23を形成する。本実施形態では、このカラーフィルタ23についても液滴吐出法を用いて形成される。具体的には、カラーフィルタ用樹脂組成物を液滴吐出ヘッドから吐出して開口部a1の内部に充填し、その後、乾燥処理及び熱処理を行う。これにより、ポリイミド膜20によるバンクに周囲を囲まれた開口部a1の内部にカラーフィルタ23が形成される。

【0071】

次に、カラーフィルタ23上に画素電極24を形成する。図10は、画素電極の形成工程を説明する図である。図10(a)はガラス基板10を上面側から見た平面図を示し、図10(b)は図10(a)に示すH-H断面図を示している。

【0072】

図10に示すように、ポリイミド膜20に設けられた開口部a1(図6参照)の内側であって先に形成されたカラーフィルタ23上に、ITO(Indium Tin Oxide)膜からなる画素電極24を形成する。本実施形態では、画素電極24についても液滴吐出法を用いて形成される。具体的には、塗布型のITO溶液を液滴吐出ヘッドから吐出して開口部a1の内部に充填し、その後、乾燥処理及び熱処理を行う。これにより、ポリイミド膜20によるバンクに周囲を囲まれた開口部a1の内部に画素電極24が形成される。

【0073】

例えば、一般的なITO塗布液を開口部a1に充填した後に、160の空気雰囲気中で5分間乾燥させ、その後、250の空気雰囲気中で60分間の熱処理を行うことにより、厚さ1500程度の画素電極24を形成することが可能である。

【0074】

また、画素電極24の形成と同時に、塗布型のITO溶液を用いて、ソース/ドレイン領域22と画素電極24の間の電氣的接続を図るための接続部28を形成する。図10に示すように、接続部28は、ソース/ドレイン領域22と画素電極24の間に存在するポリイミド膜20によるバンクを乗り越えるようにして形成される。これにより、上述した図3に示した本実施形態の薄膜トランジスタTと、これを含んで構成される画素部100が完成する。また、必要に応じて、画素部100の上面に酸化シリコン膜などによる保護膜を形成してもよい。

【0075】

このように、本実施形態の製造方法は、液晶表示装置の一部の要素(カラーフィルタ23、画素電極24、ソース/ドレイン領域22、データ線26)の領域の外周を壁で囲むポリイミド膜20を形成し、このポリイミド膜20による壁によって囲まれた領域に液体材料を塗布して薄膜を成膜することにより、各要素を形成している。これにより、CVD法やスパッタリング法などの気相堆積法とフォトリソグラフィ法を組み合わせる従来プロセスを行う回数を少なくして製造プロセスを簡略化し、製造時間を短縮することが可能となる。また、ポリイミド膜20による壁を設けていることから、液体材料を塗布する範囲を最小限に抑えることができるので原料の使用効率がよく、エッチングの回数が少なくなることから廃棄物の量を減らして処理コストを削減することが可能となる。したがって、デバイスの製造コストを低減することが可能となる。

【0076】

次に、カラーフィルタ及び画素電極の形成工程について、他の実施形態を説明する。上述した実施形態では、カラーフィルタを先に形成し、その上に画素電極を重ねて形成していたが、画素電極を先に形成し、その上にカラーフィルタを重ねて形成するようにしてもよい。以下、この実施形態におけるカラーフィルタ及び画素電極の形成工程について説明する。

【0077】

図 1 1 及び図 1 2 は、画素電極を先に形成し、その上にカラーフィルタを形成する場合の形成工程について説明する説明図である。図 1 1 は、画素電極の形成工程を示しており、図 1 1 ( a ) はガラス基板 1 0 を上面側から見た平面図を示し、図 1 1 ( b ) は図 1 1 ( a ) に示す I - I 断面図を示している。

【 0 0 7 8 】

図 1 1 に示すように、ポリイミド膜 2 0 に設けられた開口部 a 1 ( 図 6 参照 ) の内側に、液滴吐出法を用いて、ITO ( Indium Tin Oxide ) 膜からなる画素電極 2 4 a を形成する。具体的には、塗布型の ITO 溶液を液滴吐出ヘッドから吐出して開口部 a 1 の内部に充填し、その後、乾燥処理及び熱処理を行う。これにより、ポリイミド膜 2 0 によるバンクに周囲を囲まれた開口部 a 1 の内部に画素電極 2 4 a が形成される。また、画素電極 2 4 a の形成と併せて、塗布型の ITO 溶液を用いて、ソース/ドレイン領域 2 2 と画素電極 2 4 a の間の電氣的接続を図るための接続部 2 8 a を形成する。図 1 1 に示すように、接続部 2 9 a は、ソース/ドレイン領域 2 2 と画素電極 2 4 a の間に存在するポリイミド膜 2 0 によるバンクを乗り越えるようにして形成される。

10

【 0 0 7 9 】

次に、画素電極 2 4 a 上にカラーフィルタを形成する。図 1 2 は、カラーフィルタの形成工程を示しており、図 1 2 ( a ) はガラス基板 1 0 を上面側から見た平面図を示し、図 1 2 ( b ) は図 1 2 ( a ) に示す J - J 断面図を示している。

【 0 0 8 0 】

図 1 2 に示すように、ポリイミド膜 2 0 に設けられた開口部 a 1 ( 図 6 参照 ) の内側であって画素電極 2 4 a 上に、液滴吐出法を用いてカラーフィルタ 2 3 a を形成する。具体的には、カラーフィルタ用樹脂組成物を液滴吐出ヘッドから吐出して開口部 a 1 の内部に充填し、その後、乾燥処理及び熱処理を行う。これにより、ポリイミド膜 2 0 によるバンクに周囲を囲まれた開口部 a 1 の内部にカラーフィルタ 2 3 a が形成される。

20

【 0 0 8 1 】

また、上述した実施形態では、カラーフィルタと画素電極を重ねて形成することによって画素領域を形成していたが、これらのカラーフィルタ ( CF ) と画素電極の各々の機能を兼ね備える一体の機能膜として画素領域を形成するようにしてもよい。なお、以後の説明では、カラーフィルタと画素電極の各々の機能を兼ね備えた機能膜を「 CF / 画素電極」と称することとする。以下、この実施形態における CF / 画素電極の形成工程について説明する。

30

【 0 0 8 2 】

図 1 3 及び図 1 4 は、カラーフィルタとしての機能を兼ね備えた画素電極 ( CF / 画素電極 ) を形成する場合の形成工程について説明する説明図である。図 1 3 は、ソース/ドレイン領域と CF / 画素電極とを電氣的に接続するための接続部の形成工程を示しており、図 1 3 ( a ) はガラス基板 1 0 を上面側から見た平面図を示し、図 1 3 ( b ) は図 1 3 ( a ) に示す K - K 断面図を示している。

【 0 0 8 3 】

図 1 3 に示すように、金属微粒子を含有した溶液を用いて、後に開口部 a 1 内に形成される CF / 画素電極とソース/ドレイン領域 2 2 との間の電氣的接続を図るための接続部 2 8 b を形成する。図 1 3 に示すように、接続部 2 8 b は、ソース/ドレイン領域 2 2 と開口部 a 1 の間に存在するポリイミド膜 2 0 によるバンクを乗り越えるようにして形成される。この接続部 2 8 b の形成は、金属微粒子を含有する溶液を用いて行われるデータ線 2 6 及び接続部 2 9 の形成工程と同一プロセス内で行うようにする。

40

【 0 0 8 4 】

次に、開口部 a 1 内に、CF / 画素電極を形成する。図 1 4 は、CF / 画素電極の形成工程を示しており、図 1 4 ( a ) はガラス基板 1 0 を上面側から見た平面図を示し、図 1 4 ( b ) は図 1 4 ( a ) に示す L - L 断面図を示している。

【 0 0 8 5 】

図 1 4 に示すように、ポリイミド膜 2 0 に設けられた開口部 a 1 の内側に、液滴吐出法を

50

用いてCF / 画素電極 25 を形成する。具体的には、塗布型のITO 溶液に各種の染料や顔料、あるいは導電性のカラーレジストなどの着色材料を混ぜて生成した溶液を液滴吐出ヘッドから吐出して開口部 a 1 の内部に充填し、その後、乾燥処理及び熱処理を行う。これにより、ポリイミド膜 20 によるバンクに周囲を囲まれた開口部 a 1 の内部にCF / 画素電極 25 が形成される。

【0086】

なお、接続部 28 b とCF / 画素電極 25 の形成順序を逆にしてもよい。この場合には、開口部 a 1 内にCF / 画素電極 25 を形成した後に、上述した図 10 に示した接続部 29 と同様に、ポリイミド膜 20 によるバンクを乗り越えるようにして、ソース / ドレイン領域 22 とCF / 画素電極 25 を接続する接続部 29 b を形成すればよい。また、上述した各実施形態では、データ線を形成した後に、カラーフィルタと画素電極の形成を行っていたが、これらの形成順序を入れ替えてもよい。

10

【0087】

また、上述した実施形態では、薄膜トランジスタTのチャネル領域 18 となるべき非晶質シリコン膜は、PECVD 法などの気相堆積法によって形成していたが、液滴吐出法によって形成することも可能である。

【0088】

図 15 は、液滴吐出法によって非晶質シリコン膜を形成する場合の形成工程を説明する図である。図 15 ( a ) はガラス基板 10 を上面側から見た平面図を示し、図 15 ( b ) は図 15 ( a ) に示すM - M 断面を示している。

20

【0089】

まず、上述した実施形態と同様にして、ゲート線 12、ゲート電極 13 及び容量線 14 のそれぞれを覆うように、ガラス基板 10 の上面全体にゲート絶縁膜 16 を形成する ( 図 5 参照 ) 。次に、ゲート絶縁膜 16 が形成された後のガラス基板 10 を窒素雰囲気中に導入する。

【0090】

次に、液滴吐出ヘッドを用いて、チャネル領域を形成すべき範囲にシリコン溶液 ( ケイ素化合物を含有する溶液 ) を吐出する。この場合のシリコン溶液としては、上述したソース / ドレイン領域の形成に用いられるものと同様のケイ素化合物を含有する溶液であって、リンなどの5族元素あるいはホウ素などの3族元素からなるドーパント源が添加されていないものが好適である。

30

【0091】

その後、吐出されたシリコン溶液を乾燥させ、300 ~ 400 程度の温度で焼成することにより、図 15 に示すように、ゲート電極 13 上の所定位置に、非晶質シリコンからなる島状のチャネル領域 18 a が形成される。チャネル領域 18 a は、寸法精度の要求が比較的到低く、液滴吐出法により吐出されたシリコン溶液が多少広がっても問題とならない。なお、液体の広がりが許容範囲を超える場合には、基板表面全体を撥液化したり、チャネル領域 18 a を形成すべき範囲のみを親液化してそれ以外を撥液化する処理を行うことにより、シリコン溶液の広がりを抑制することが可能である。

【0092】

次に、上述した実施形態に係る液晶表示装置を備えた電子機器について説明する。図 16 は、本実施形態に係る液晶表示装置をモバイル型のパーソナルコンピュータ ( 情報処理装置 ) に適用した例を示す斜視図である。同図において、パーソナルコンピュータ 1100 は、キーボード 1102 を備えた本体部 1104 と、本実施形態に係る液晶表示装置 1106 を含んで構成されている。本実施形態に係る製造方法は、図 16 に示すような画面サイズの大きな液晶表示装置を製造する場合に特に好適である。

40

【0093】

なお、本実施形態の液晶表示装置を含んで構成される電子機器としては、図 16 のパーソナルコンピュータの他にも、デジタルスチルカメラ、電子ブック、電子ペーパー、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション

50

装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器など種々のものが挙げられる。

【0094】

【発明の効果】

以上説明したように、本発明によれば、CVD法やスパッタリング法などの気相堆積法とフォトリソグラフィ法を組み合わせる従来プロセスを行う回数を少なくして製造プロセスを簡略化し、製造時間を短縮することが可能となる。また、隔壁による壁を設けることにより、液体材料を塗布する範囲を最小限に抑えることができるので原料の使用効率がよく、エッチングの回数が少なくなることから廃棄物の量を減らして処理コストを削減することが可能となる。したがって、デバイスの製造コストの低減を図ることが可能となる。また、本発明の製造方法を適用することにより、デバイスの低コスト化を図ることが可能となる。

10

【図面の簡単な説明】

【図1】一実施形態の液晶表示装置の構成を概略的に示す図である。

【図2】画素部の具体的な構成例を示す図である。

【図3】画素部の具体的な構造を示す図である。

【図4】本実施形態の製造方法について説明する説明図である。

【図5】本実施形態の製造方法について説明する説明図である。

【図6】本実施形態の製造方法について説明する説明図である。

【図7】本実施形態の製造方法について説明する説明図である。

20

【図8】本実施形態の製造方法について説明する説明図である。

【図9】本実施形態の製造方法について説明する説明図である。

【図10】本実施形態の製造方法について説明する説明図である。

【図11】画素電極を先に形成し、その上にカラーフィルタを形成する場合の形成工程について説明する説明図である。

【図12】画素電極を先に形成し、その上にカラーフィルタを形成する場合の形成工程について説明する説明図である。

【図13】カラーフィルタとしての機能を備えた画素電極(CF/画素電極)を形成する場合の形成工程について説明する説明図である。

【図14】カラーフィルタとしての機能を備えた画素電極(CF/画素電極)を形成する場合の形成工程について説明する説明図である。

30

【図15】液滴吐出法によって非晶質シリコン膜を形成する場合の形成工程を説明する図である。

【図16】液晶表示装置をモバイル型のパーソナルコンピュータ(情報処理装置)に適用した例を示す斜視図である。

【符号の説明】

10 ガラス基板

12 ゲート線(走査線)

13 ゲート電極

14 容量線

40

16 ゲート絶縁膜

18、18a チャンネル領域

20 ポリイミド膜

22 ソース/ドレイン領域

23、23a カラーフィルタ

24、24a 画素電極

25 CF/画素電極

26 データ線(ソース線)

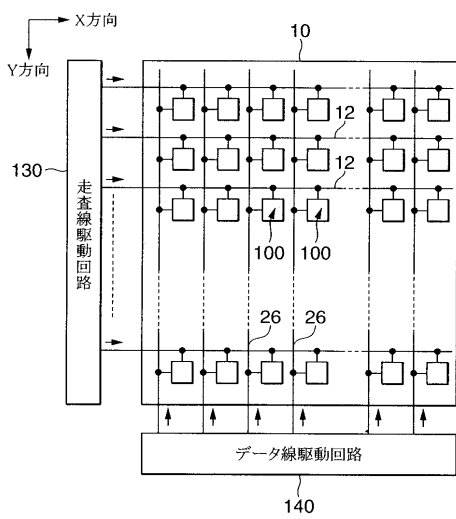
28、28a、28b、29 接続部

100 画素部

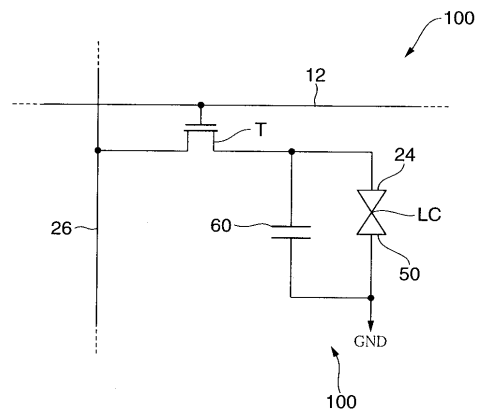
50

T 薄膜トランジスタ

【図1】



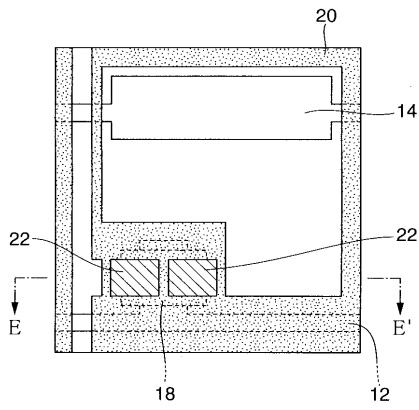
【図2】



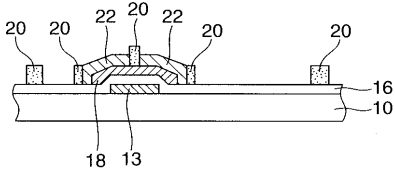


【 図 7 】

(a)



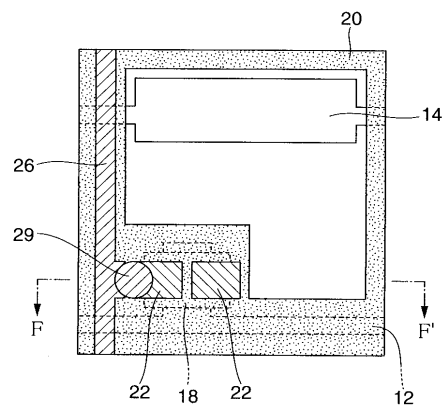
(b)



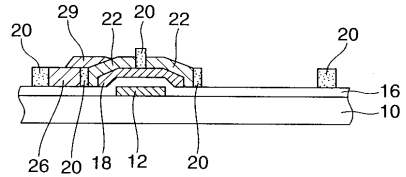
E-E'断面

【 図 8 】

(a)



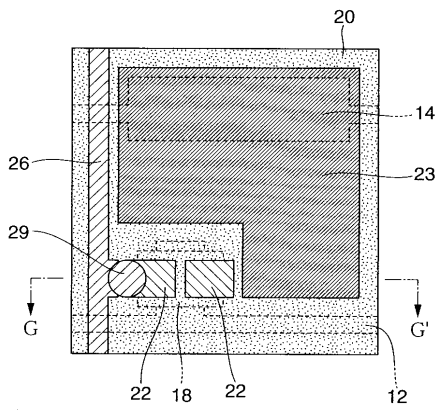
(b)



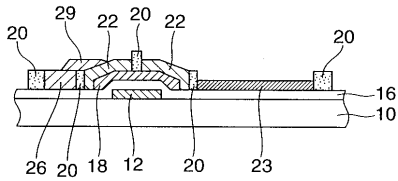
F-F'断面

【 図 9 】

(a)



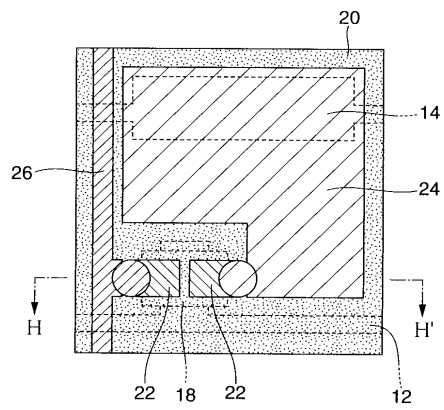
(b)



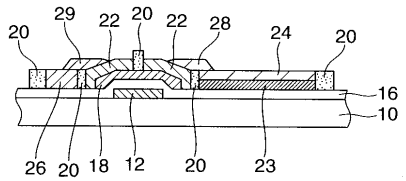
G-G'断面

【 図 10 】

(a)



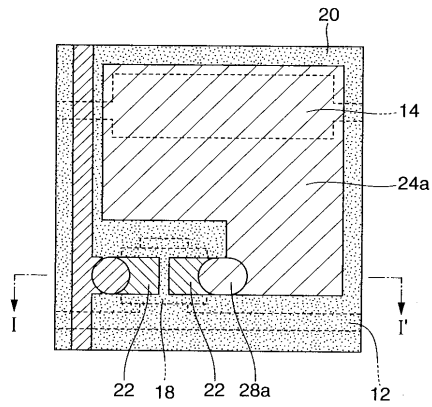
(b)



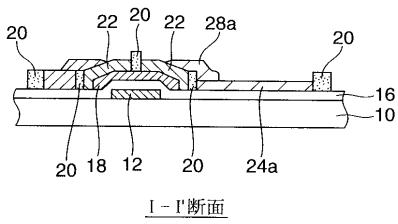
H-H'断面

【図 1 1】

(a)

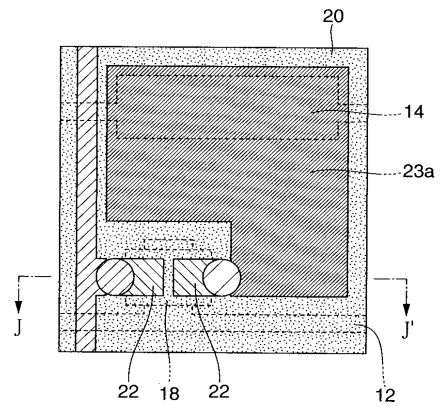


(b)

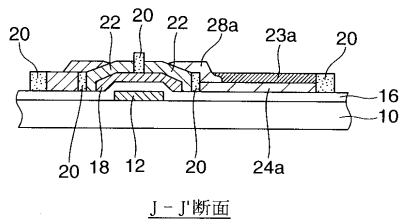


【図 1 2】

(a)

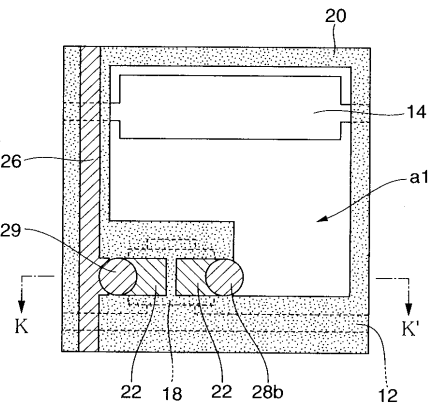


(b)

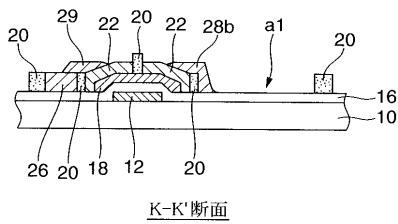


【図 1 3】

(a)

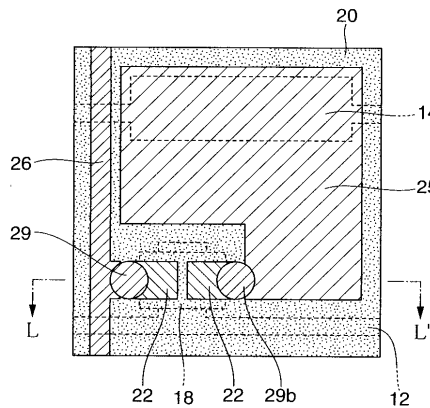


(b)

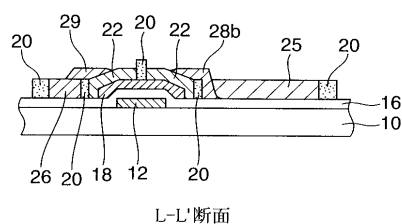


【図 1 4】

(a)

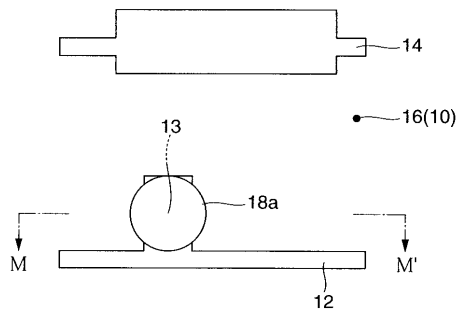


(b)

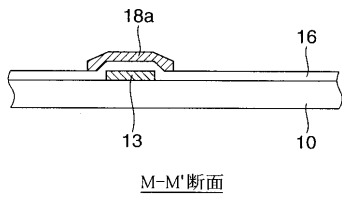


【 15 】

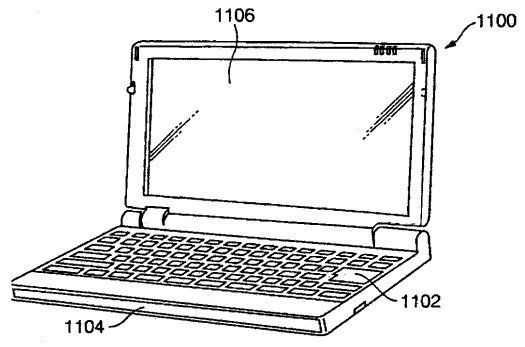
(a)



(b)



【 16 】



## フロントページの続き

(51) Int.Cl.		F I
<i>H 0 1 L 21/336 (2006.01)</i>		G 0 9 F 9/30 3 4 9 B
<i>H 0 1 L 29/786 (2006.01)</i>		H 0 1 L 21/288 Z
		H 0 1 L 29/78 6 1 2 D
		H 0 1 L 29/78 6 1 6 L

(56) 参考文献 国際公開第 0 1 / 0 4 6 9 8 7 ( W O , A 1 )

特開平 1 0 - 1 8 6 4 1 2 ( J P , A )  
 特開 2 0 0 0 - 0 9 8 3 6 7 ( J P , A )  
 特開平 0 9 - 2 5 8 1 9 9 ( J P , A )  
 特開 2 0 0 0 - 1 2 2 0 7 2 ( J P , A )  
 特開 2 0 0 0 - 1 2 2 0 9 6 ( J P , A )  
 特表 2 0 0 2 - 5 0 4 7 4 0 ( J P , A )  
 特開 2 0 0 1 - 1 9 4 6 5 9 ( J P , A )

(58) 調査した分野 (Int.Cl. , D B 名)

G02F 1/1335  
 G02F 1/1343  
 G02F 1/1368  
 G09F 9/30  
 H01L 21/288  
 H01L 21/336  
 H01L 29/786