(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011 年 10 月 13 日(13.10.2011)

PCT

(10) 国際公開番号
WO 2011/125677 A1

(51) 国際特許分類:
H04N 5/3745 (2011.01) *H01L 27/146* (2006.01)
H01L 27/14 (2006.01)

(21) 国際出願番号: PCT/JP2011/057900

(22) 国際出願日: 2011 年 3 月 29 日(29.03.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2010-084408 2010 年 3 月 31 日(31.03.2010) JP
特願 2010-244819 2010 年 10 月 29 日(29.10.2010) JP

(71) 出願人 (米国を除く全ての指定国について): 富士フイルム株式会社 (FUJIFILM Corporation) [JP/JP]; 〒1060031 東京都港区西麻布２丁目２６番３０号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 後藤 崇 (GOTO Takashi).

(74) 代理人: 高松 猛, 外 (TAKAMATSU Takeshi et al.); 〒1050003 東京都港区西新橋一丁目７番１３号虎ノ門イーストビルディング９階 航栄特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

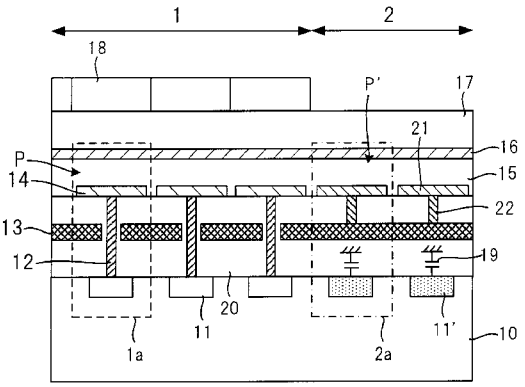
[続葉有]

(54) **Title**: SOLID-STATE IMAGE PICKUP ELEMENT AND IMAGE PICKUP DEVICE

(54) 発明の名称 : 固体撮像素子及び撮像装置

[図2]

FIG.2



(57) **Abstract**: Disclosed is a laminated solid-state image pickup element, whereby picked-up image signals having high qualities and a high S/N ratio can be obtained. The solid-state image pickup element (100) has: effective pixels (1a), each of which includes a photoelectric conversion element (P); and OB pixels (2a) for acquiring dark-time output from the photoelectric conversion element (P). The photoelectric conversion element (P) includes a pair of electrodes (14, 16), which are provided above a semiconductor substrate (10), and a photoelectric conversion layer (15), which is provided between the electrodes (14, 16). Each of the effective pixels (1a) includes a signal readout circuit (11), which is formed on the semiconductor substrate (10), and which reads out signals corresponding to charges generated in the photoelectric conversion element (P), and each of the OB pixels (2a) includes a signal readout circuit (11') having a configuration equivalent to that of the signal readout circuit (11). The signal readout circuit (11) and the signal readout circuit (11') are both shielded from light, the input node of the signal readout circuit (11) is electrically connected to the pixel electrode (14) of the photoelectric conversion element (P), and the input node of the signal readout circuit (11') is connected to a capacitor (19).

(57) 要約:

[続葉有]

WO 2011/125677 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

高品質、高Ｓ／Ｎの撮像画像信号を得ることができる積層型の固体撮像素子を提供する。 光電変換素子Ｐを含む有効画素１ａと、光電変換素子Ｐの暗時出力を取得するためのＯＢ画素２ａとを有する固体撮像素子１００であって、光電変換素子Ｐは、半導体基板１０上方に設けられた一対の電極１４，１６と、電極１４，１６の間に設けられた光電変換層１５とを含んで構成され、有効画素１ａは、半導体基板１０に形成され、光電変換素子Ｐで発生した電荷に応じた信号を読み出す信号読み出し回路１１を含み、ＯＢ画素２ａは、信号読み出し回路１１と同じ構成の信号読み出し回路１１'を含む。信号読み出し回路１１と信号読み出し回路１１'はそれぞれ遮光されており、信号読み出し回路１１の入力ノードは、光電変換素子Ｐの画素電極１４と電気的に接続され、信号読み出し回路１１'の入力ノードは、キャパシタ１９に接続されている。

明　細　書

発明の名称 ： 固体撮像素子及び撮像装置

技術分野

[0001] 本発明は、固体撮像素子及び撮像装置に関する。

背景技術

[0002] 従来の一般的に用いられているＣＣＤ型やＣＭＯＳ型のイメージセンサ（固体撮像素子）は、半導体基板表面部に二次元アレイ状に配列形成された複数の光電変換部で構成される受光部（有効画素領域部）を備え、この受光部に結像された被写体光像に応じた被写体画像信号が、各光電変換部から出力される構成になっている。そして、受光部の周囲には、遮光膜で覆ったオプティカルブラック（Ｏｐｔｉｃａｌ　Ｂｌａｃｋ：ＯＢ）部が設けられており、このＯＢ部から出力された暗時の信号を基準信号として、受光部から出力された被写体画像信号のオフセット成分を除去している。

[0003] 即ち、光が入射しない状態でのノイズ成分（＝ＯＢ部出力）いわゆる暗時出力を被写体画像信号（＝受光部出力）から減算することにより、受光部からの微小な被写体画像信号を高精度に検出することが可能となり、固体撮像素子の高Ｓ／Ｎ化が達成可能となる。暗時出力は、温度等の環境によって変化するため、有効画素と等価なＯＢ画素を作成し、その出力の差分を被写体画像信号とすることで、あらゆる環境において高Ｓ／Ｎな被写体画像信号が得られる。

[0004] 上述した従来のＣＣＤ型やＣＭＯＳ型の固体撮像素子は、半導体基板上に、光電変換部（フォトダイオード）と、光電変換部で検出した被写体画像信号を外部に読み出す信号読出回路（ＣＣＤ型であれば電荷転送路及び出力アンプ、ＣＭＯＳ型であればＭＯＳトランジスタ回路）とを同じ半導体基板表面部に形成しなければならない。このため、固体撮像素子のチップ面積に対する光電変換部の占める割合を１００％にすることはできないという開口率の問題がある。この開口率は、近年では、画素の微細化に伴って小さくなる

傾向があり、Ｓ／Ｎを低下させる要因となってきている。

[0005] そこで、半導体基板表面部に光電変換部を設けずに、半導体基板には信号読出回路だけを設け、半導体基板の上方に光電変換層を積層する構造の積層型の固体撮像素子が注目を集めるようになってきている。

[0006] 例えば、特許文献１に記載されている固体撮像素子は、半導体基板上方に積層したアモルファスシリコン等で光電変換を行ってＸ線や電子線を検出する様になっている。この固体撮像素子では、固体撮像素子の最表面のうち、有効画素領域（受光部）の周囲に厚さ２μｍの遮光層を積層することで、光電変換層を遮光し、有効画素の黒レベルを検出するためのＯＢ画素としている。

[0007] 特許文献２に記載されている固体撮像素子は、赤色検出用の光電変換層と、緑色検出用の光電変換層と、青色検出用の光電変換層の３つの光電変換層を設け、被写体のカラー画像を撮像する様になっている。この固体撮像素子では、半導体基板表面と最下層の光電変換膜との間に遮光膜を積層し、光が信号読出回路に入射しない様にしているだけであり、ＯＢ部の構成については特に考慮していない。

[0008] また、半導体基板ではなくガラス基板等を用いた積層型の固体撮像素子として特許文献３，４に記載されているようなものもある。

[0009] 特許文献３に記載されている固体撮像素子は、ＴＦＴ回路が形成された基板上に光電変換膜が積層された構成であり、有効画素の周囲には、有効画素のＴＦＴ回路に接続される配線や信号線のゆらぎを除去するためのノイズ除去用画素が設けられている。特許文献３には、配線や信号線にのるノイズを除去するノイズ除去用画素の記載しかなく、ＯＢ画素については考慮していない。

[0010] 特許文献４に記載されている固体撮像素子は、有効画素毎にＯＢ画素が設けられた構成であり、このＯＢ画素が、有効画素に含まれる光電変換素子と同等の容量を持つダミー容量と、有効画素に含まれるＴＦＴ回路と同じ容量のＴＦＴ回路とを含むものとなっている。特許文献４には、ＯＢ画素と有効

画素の構成として、ＯＢ画素のダミー容量と有効画素の光電変換素子とを同じ層に形成した構成と、ＯＢ画素のダミー容量を有効画素の光電変換素子の下に形成した構成とが記載されている。

先行技術文献

特許文献

[0011] 特許文献1：日本国特開平６―３１０６９９号公報

特許文献2：日本国特開２００６―２２８９３８号公報

特許文献3：日本国特開２００３－４６０７５号公報

特許文献4：日本国特開２００９－４４１３５号公報

発明の概要

発明が解決しようとする課題

[0012] 特許文献１に記載されている固体撮像素子は、ＯＢ部に設ける遮光膜を厚さ２μｍ積層しているため、ＯＢ部と受光部との間に２μｍの段差が生じている。したがって、この段差部分に光が入射し乱反射すると、被写体画像を劣化させる虞がある。また、光電変換膜上に遮光膜を設けるため、工程数及びコストの増加を招く。

[0013] また、特許文献２、３に記載の固体撮像素子は、光電変換膜に光を入射させない状態、つまり遮光した状態での暗時出力を検出することができないため、高Ｓ／Ｎの被写体画像信号を得ることができない。

[0014] 特許文献４に記載されている固体撮像素子では画素毎にＯＢ画素を有する構造である。この場合、画素毎に光電変換膜をパターニングした上で、遮光膜の積層あるいはダミー画素の設置が必要である。このため、工程数及びコストの増加を招く。一般的な固体撮像素子においては、有効画素の周囲にＯＢ画素を設ける構造であり、これに適したＯＢ画素を開発することが必要である。

[0015] 本発明の目的は、高品質、高Ｓ／Ｎの撮像画像信号を得ることができる積層型の固体撮像素子及び撮像装置を提供することにある。

課題を解決するための手段

[0016] 本発明の固体撮像素子は、光電変換素子を含む有効画素と、前記有効画素が形成される領域の外側に設けられ、前記光電変換素子の暗時出力を取得するためのＯＢ画素とを有する固体撮像素子であって、前記光電変換素子は、半導体基板上方に設けられた一対の電極と、前記一対の電極の間に設けられた受光層とを含んで構成され、前記受光層は全ての前記有効画素で共通化されており、前記有効画素は、前記半導体基板に形成され、前記光電変換素子で発生した電荷に応じた信号を読み出す、ＭＯＳトランジスタを含んで構成された第一の信号読み出し回路を含み、前記ＯＢ画素は、前記第一の信号読み出し回路と同じ構成の前記半導体基板に形成された第二の信号読み出し回路、及び、前記第一の信号読み出し回路の入力ノードに接続されたキャパシタを含み、前記キャパシタは、前記光電変換素子よりも前記半導体基板側に設けられ、前記第一の信号読み出し回路と前記第二の信号読み出し回路と前記キャパシタは、前記光電変換素子よりも前記半導体基板側に形成された遮光層で遮光されており、前記第一の信号読み出し回路の入力ノードは、前記光電変換素子の前記一対の電極の一方と電気的に接続されており、前記第二の信号読み出し回路の入力ノードは、前記キャパシタに接続されており、前記キャパシタの容量値は、前記第一の信号読み出し回路の入力ノードにおける静電容量と、前記第二の信号読み出し回路の入力ノードにおける静電容量とが略同等になる値になっているものである。

[0017] この構成によれば、ＯＢ画素の第二の信号読み出し回路から、有効画素の暗時出力信号に等しい信号を得ることができ、有効画素の暗時出力ノイズを除去した高品質の撮像画像信号を得ることができる。また、この構成によれば、ＯＢ画素が形成される領域の最表面において遮光層を形成しなくとも、有効画素の暗時出力信号に等しい信号を得ることができるため、有効画素が形成される領域とＯＢ画素が形成される領域との段差に起因する画質劣化を防止することができる。

[0018] 本発明の撮像装置は、前記固体撮像素子を備えるものである。

発明の効果

[0019] 本発明によれば、高品質、高Ｓ／Ｎの撮像画像信号を得ることができる積層型の固体撮像素子及び撮像装置を提供することができる。

図面の簡単な説明

[0020] [図1]本発明の一実施形態を説明するための積層型の固体撮像素子の概略構成を示す平面模式図

[図2]図１に示した固体撮像素子１００におけるＡ－Ａ線の断面模式図

[図3]図２に示した固体撮像素子１００に含まれる有効画素及びＯＢ画素の配置を示した平面模式図

[図4]図２に示した信号読み出し回路１１の回路構成の一例を示す図

[図5]図２に示した信号読み出し回路１１’の回路構成の一例を示す図

[図6]図１に示した固体撮像素子の第一の変形例を示す図であり、図３に対応する図

[図7]図１に示した固体撮像素子における信号読み出し回路１１の変形例を示す図

[図8]図１に示した固体撮像素子における信号読み出し回路１１’の変形例を示す図

発明を実施するための形態

[0021] 以下、本発明の実施形態について図面を参照して説明する。

[0022] 図１は、本発明の一実施形態を説明するための積層型の固体撮像素子１００の概略構成を示す平面模式図である。この固体撮像素子１００は、デジタルカメラ及びデジタルビデオカメラ等の撮像装置、電子内視鏡及びカメラ付携帯電話機等に搭載される撮像モジュールの撮像素子として用いられる。

[0023] 図１に示す積層型の固体撮像素子１００は、有効画素領域１と、有効画素領域１の周囲に形成されたＯＢ画素領域２と、制御回路３とを備える。

[0024] 有効画素領域１は、被写体光に応じた信号を得るための有効画素が二次元状に配置された領域である。この有効画素は、詳しくは後述するが、半導体基板上方に形成された光電変換素子と、この光電変換素子に対応して設けら

れた信号読み出し回路とで構成されている。

[0025] ＯＢ画素領域２は、有効画素に光を入射させない状態で有効画素から出力される暗時出力信号を取得するためのＯＢ画素が少なくとも１つ配置された領域である。このＯＢ画素は、詳しくは後述するが、信号読み出しを行わないダミーの光電変換素子と、このダミーの光電変換素子に対応して設けられた信号読み出し回路とで構成されている。

[0026] 有効画素領域１の有効画素とＯＢ画素領域２のＯＢ画素は、平面視において、全体として二次元状（例えば正方格子状）に配列されている。

[0027] 制御回路３は、有効画素とＯＢ画素とから信号を読み出す駆動を行う。また、制御回路３は、有効画素から読み出した信号からＯＢ画素から読み出した信号を減算して黒レベルを補正する処理も行う。

[0028] 図２は、図１に示した固体撮像素子１００におけるＡ－Ａ線の断面模式図である。図３は、図２に示した固体撮像素子１００に含まれる有効画素及びＯＢ画素の配置を示した平面模式図である。

[0029] 図２、３に示すように、有効画素領域１には複数の有効画素１ａ（図２、３では一部にのみ符号を付した）が形成され、その周囲のＯＢ画素領域２には複数のＯＢ画素２ａ（図２、３では一部にのみ符号を付した）が形成されている。

[0030] 図２に示すように、有効画素領域１とＯＢ画素領域２を併せた領域の半導体基板１０上には絶縁層２０が形成されている。有効画素領域１とＯＢ画素領域２を併せた領域の絶縁層２０上には、図３に示す平面視において一定ピッチで二次元状に配置された画素電極１４及び画素電極２１が形成されている。画素電極１４は有効画素領域１に配置され、画素電極２１はＯＢ画素領域２に配置されている。

[0031] 画素電極１４及び画素電極２１は、絶縁層２０上に電極材料を成膜した後、これをパターニングすることで形成されたものであり、それぞれ同じ層に形成されている。

[0032] 画素電極１４及び画素電極２１の上にはこれらを覆って全画素で共通の受

光層１５が形成されている。

[0033] 受光層１５上には対向電極１６が形成され、対向電極１６上には保護層１７が形成されている。

[0034] 有効画素領域１の保護層１７上には、有効画素領域１にある各画素電極１４に対向する位置にカラーフィルタ１８が形成されている。カラーフィルタ１８は例えば原色フィルタをベイヤ配列したものとなっている。

[0035] 有効画素領域１にある画素電極１４と、この上方の対向電極１６と、これらの間の受光層１５とにより、有効画素１ａの光電変換素子Ｐが形成されている。

[0036] ＯＢ画素領域２にある画素電極２１と、この上方の対向電極１６と、これらの間の受光層１５とにより、ＯＢ画素２ａのダミーの光電変換素子Ｐ’が形成されている。

[0037] 受光層１５は、受光した光に応じて電荷を発生する有機又は無機の光電変換材料を含んで構成された光電変換層を少なくとも含む。この固体撮像素子１００ではカラーフィルタ１８で分光を行っているため、当該光電変換層は、可視域の光に感度を持つ光電変換材料を用いている。

[0038] 対向電極１６は、画素電極１４，２１及び対向電極１６間にバイアス電圧を印加するための電極であり、図示しない電源から電圧が供給される。画素電極１４，２１及び対向電極１６間にバイアス電圧を印加することにより、光電変換素子Ｐ，Ｐ’の受光層１５で発生した電荷を、画素電極１４，２１に移動させることができる。

[0039] 対向電極１６は、受光層１５に光を入射させるために、入射光に対して透明な材料で構成されている。対向電極１６の材料としては、可視光に対する透過率が高く、抵抗値が小さい透明導電性酸化物（ＴＣＯ：Ｔｒａｎｓｐａｒｅｎｔ　Ｃｏｎｄｕｃｔｉｎｇ　Ｏｘｉｄｅ）を用いることができる。

[0040] 画素電極１４，２１は、これを含む光電変換素子Ｐ，Ｐ’の受光層１５で発生した電荷を捕集するための電極である。画素電極１４，２１は、透明又は不透明の導電性材料で構成される。画素電極１４，２１の材料としては、

Ｃｒ，Ｉｎ，Ａｌ，Ａｇ、Ｗ、ＴｉＮ（窒化チタン）等の金属や、ＴＣＯを用いることができる。

[0041] 受光層１５には、画素電極１４，２１と光電変換層との間に、画素電極１４，２１から光電変換層に電荷が注入されるのを防止する電荷ブロッキング層を設けてもよい。同様に、対向電極１６と光電変換層との間に、対向電極１６から光電変換層に電荷が注入されるのを防止する電荷ブロッキング層を設けてもよい。また、受光層１５には、電荷ブロッキング層以外のその他の機能層を設けてもよい。

[0042] 有効画素領域１の半導体基板１０には、各光電変換素子Ｐに対応して設けられた信号読み出し回路１１が形成されている。光電変換素子Ｐと信号読み出し回路１１により、有効画素１ａが構成されている。

[0043] 有効画素１ａの信号読み出し回路１１は、絶縁層２０内に形成された導電性プラグ１２を介して、当該有効画素１ａの画素電極１４に電気的に接続されている。つまり、有効画素１ａの信号読み出し回路１１は、この有効画素１ａの光電変換素子Ｐの受光層１５と電気的に接続されている。

[0044] ＯＢ画素領域２の半導体基板１０には、各光電変換素子Ｐ’に対応して設けられた信号読み出し回路１１’が形成されている。

[0045] 信号読み出し回路１１’は、信号読み出し回路１１と回路構成は同じであるが、その入力ノードが光電変換素子Ｐ，Ｐ’とは電気的に接続されておらず、キャパシタ（容量）１９に接続されている。図２の例では、光電変換素子Ｐよりも半導体基板１０側にある絶縁層２０内にキャパシタ１９が形成されている。そして、このキャパシタ１９の一端に、信号読み出し回路１１’の入力ノードが電気的に接続されている。

[0046] 光電変換素子Ｐ’と、これに対応する信号読み出し回路１１’と、これに接続されるキャパシタ１９とにより、ＯＢ画素２ａが構成される。ＯＢ画素２ａに含まれるキャパシタ１９は、図２の例では半導体基板１０と遮光層１３の間の絶縁層２０内に形成されている。

[0047] 絶縁層２０内には遮光層１３が形成されている。遮光層１３は、半導体基

板１０上方でかつ光電変換素子Ｐ，Ｐ’の下方に形成されており、信号読み出し回路１１、信号読み出し回路１１’、及びキャパシタ１９を遮光する。遮光層１３は、例えば金属からなる不透明な材料（タングステン、アルミニウム等）で形成されている。また、遮光層１３は、固定電源（例えばグラウンド）が接続される電源端子（不図示）に接続されている。

[0048] ＯＢ画素２ａの画素電極２１は、絶縁層２０内に形成された導電性プラグ２２を介して、この遮光層１３に電気的に接続されている。このため、光電変換素子Ｐ’の受光層１５で発生して画素電極２１に捕集された電荷は、この遮光層１３から固定電源へと排出される。

[0049] 図２に示した固体撮像素子では、ＯＢ画素領域２にある対向電極１６よりも上に遮光膜は形成されていない。このため、有効画素領域１とＯＢ画素領域２とでは、カラーフィルタ１８よりも下の層では段差は生じていない。

[0050] 図４は、図２に示した信号読み出し回路１１の回路構成の一例を示す図である。

[0051] 信号読み出し回路１１は、入力ノードであるフローティングディフュージョンＦＤと、リセットトランジスタ１１ａと、出力トランジスタ１１ｂと、行選択トランジスタ１１ｃとを含む、周知の３トランジスタ構成である。

[0052] フローティングディフュージョンＦＤは、画素電極１４に導電性プラグ１２を介して電気的に接続されており、画素電極１４の電位に応じて、その電位が変化する。

[0053] リセットトランジスタ１１ａは、フローティングディフュージョンＦＤの電位をリセットするＭＯＳトランジスタである。リセットトランジスタ１１ａは制御回路３によって制御される。

[0054] 出力トランジスタ１１ｂは、フローティングディフュージョンＦＤの電位に応じた信号を出力するＭＯＳトランジスタである。

[0055] 行選択トランジスタ１１ｃは、制御回路３から行選択パルスＲＷがゲート電極に供給されると、出力トランジスタ１１ｂで変換された信号を出力信号線１１ｄに出力するＭＯＳトランジスタである。

[0056] 図５は、図２に示した信号読み出し回路１１’の回路構成の一例を示す図である。信号読み出し回路１１’は、入力ノードであるフローティングディフュージョンＦＤに、画素電極１４ではなくキャパシタ１９の一端が電気的に接続されている点を除いては、図４に示した信号読み出し回路１１と同じ構成である。

[0057] このキャパシタ１９の容量値は、信号読み出し回路１１の入力ノードにおける静電容量（光電変換素子Ｐの静電容量、信号読み出し回路１１自体の静電容量、その他寄生容量を含めたトータルの容量）と、信号読み出し回路１１’の入力ノードにおける静電容量（キャパシタ１９の静電容量、信号読み出し回路１１’自体の静電容量、その他寄生容量を含めたトータルの容量）とが略同等になるような容量値になっている。

[0058] 信号読み出し回路１１’は、半導体基板１０内に形成される構成要素（例えばトランジスタのソース、ドレイン、フローティングディフュージョンＦＤ等）と、半導体基板上にゲート絶縁膜（不図示）を介して形成される構成要素（例えばトランジスタのゲート電極等）とで構成される。

[0059] 絶縁層２０は、上記ゲート電極の上に形成された層であり、この絶縁層２０内に、信号読み出し回路１１’に接続される信号出力線、電源線等の配線が形成されている。そして、キャパシタ１９は、この絶縁層２０内に形成されている。つまり、キャパシタ１９は、半導体基板１０上方に形成されている。

[0060] キャパシタ１９が半導体基板１０上方にあることで、信号読み出し回路１１と信号読み出し回路１１’の特性を簡単に一致させることができる。この結果、キャパシタ１９の設計が容易となり、コスト削減に繋がる。

[0061] 信号読み出し回路１１’から出力信号線１１ｄに読み出される信号は、受光層１５で発生する暗電流が無視できるほど小さければ、信号読み出し回路１１に接続される光電変換素子Ｐの暗時状態において出力される信号（暗時出力信号）と等価になる。つまり、ＯＢ画素２ａからは、有効画素１ａの暗時出力信号に等しい信号を読み出すことができる。

[0062] 有効画素１ａとＯＢ画素２ａは、回路的に等価になっているだけであるため、光電変換素子Ｐで発生する暗電流の変化については、ＯＢ画素２ａで検出することが難しい。このため、受光層１５としては、温度による暗電流の変化が無視できるほど小さい（環境依存性が無視できるほど小さい）ものを用いることが好ましい。

[0063] 受光層１５の環境依存性を無視できるほど小さくするには、受光層１５を、有機材料を含むものとすることが好ましい。特に、受光層１５を有機材料を含む光電変換層と有機材料を含む電荷ブロッキング層との複数層構成にした場合には、暗電流低減効果が高いため好ましい。

[0064] なお、信号読み出し回路１１の入力ノードにおける静電容量値と、信号読み出し回路１１’の入力ノードにおける静電容量値とが略同等とは、信号読み出し回路１１の入力ノードにおける静電容量値と信号読み出し回路１１’の入力ノードにおける静電容量値の差が、室温（２５℃）において１０％以内であることを意味する。好ましくは、当該差が３％以内であり、更に好ましくは当該差が１％以内である。

[0065] これら２つの静電容量値を完全に一致させることが望ましいが、製造プロセスに起因するばらつきや、温度による容量変動などがあるため、完全に一致させるのは難しい。上記誤差範囲であれば、暗時出力を精度良く除去することができる。

[0066] 例えば、誤差が１０％以内であれば、画質を大きく低下させるような主要なノイズを除去することができる。また、誤差が３％以内であれば、ほぼ全てのノイズを除去することができる。また、誤差が１％以内であれば、ノイズを完全に除去することができる。

[0067] キャパシタ１９、信号読み出し回路１１、信号読み出し回路１１’の静電容量値は、一般的な半導体同様に設計・算出が可能である。また、光電変換素子Ｐの静電容量値は、受光層１５の誘電率及び厚み、画素電極１４のサイズから一般的な誘電体同様に算出することができる。また、信号読み出し回路１１，１１’の入力ノードにおける静電容量値は、光ショットノイズ法で

測定することができる。

[0068] キャパシタ１９は、環境依存性が小さいものを用いることが好ましい。例えば、金属で絶縁層を挟んだ構成のＭＭ（メタルーメタル）型のキャパシタ、ポリシリコンで絶縁層を挟んだ構成のＰＩＰ（ポリーポリ）型のキャパシタを用いることが好ましい。環境依存性が大きいと、有効画素１ａの暗時出力に等しい信号をＯＢ画素２ａから常に読み出すことができなくなる可能性があるからである。

[0069] 以上のように構成された固体撮像素子１００の動作について説明する。

[0070] 対向電極１６に所定電圧を印加した状態で、固体撮像素子１００の露光を開始すると、受光層１５に光が入射し、ここで電荷が発生する。各光電変換素子Ｐにおいては、受光層１５で発生した電荷が、バイアス電圧によって画素電極１４に捕集される。ＯＢ領域２においては、受光層１５で発生した電荷が画素電極２１に捕集されるものの、この電荷は遮光層１３を介して固定電源へと排出される。

[0071] 露光が終了すると、有効画素１ａとＯＢ画素２ａとから信号の読み出しを開始する。有効画素１ａについては、制御回路３が信号読み出し回路１１の行選択トランジスタ１１ｃを順次オンしていくことで、信号読み出し回路１１のフローティングディフュージョンＦＤの電位に応じた信号を出力信号線１１ｄに出力させる。出力信号線１１ｄに出力された信号（以下、有効信号という）は、この固体撮像素子１００を搭載する撮像装置のメモリに記憶される。

[0072] ＯＢ画素２ａについては、制御回路３が信号読み出し回路１１’の行選択トランジスタ１１ｃを順次オンしていくことで、信号読み出し回路１１’のフローティングディフュージョンＦＤの電位に応じた信号（以下、ＯＢ信号という）を出力信号線１１ｄに出力させる。出力信号線１１ｄに出力されたＯＢ信号は、この固体撮像素子１００を搭載する撮像装置のメモリに記憶される。

[0073] 撮像装置では、メモリに記憶した各有効信号からＯＢ信号を減算する黒レ

ベル補正処理を行うことで、暗時出力の影響を排除した被写体画像信号を得る。

[0074] 以上のように、この固体撮像素子１００によれば、光電変換素子Ｐを遮光した状態での暗時出力信号に等しいＯＢ信号を、ＯＢ画素２ａの信号読み出し回路１１’によって読み出すことができ、高Ｓ／Ｎの被写体画像信号を得ることができる。

[0075] また、この固体撮像素子１００によれば、ＯＢ画素領域２にある対向電極１６より上方に遮光膜を設けることなく、ＯＢ信号を取得することができる。このため、有効画素領域１とＯＢ画素領域２に遮光膜起因の段差が生じることはなく、光の乱反射によって被写体画像を劣化させる虞をなくすことができる。また、対向電極１６上方に遮光膜を形成しなくてよいため、この遮光膜の形成工程に要するコストを削減することもできる。

[0076] 従来の積層型撮像素子においても、読み出し回路を遮光する遮光層は必要であるため、固体撮像素子１００では、この遮光層を利用して信号読み出し回路１１’及びキャパシタ１９を遮光することができ、製造工程の増加を防ぐことができる。

[0077] また、この固体撮像素子１００では、ＯＢ画素領域２にダミーの光電変換素子Ｐ’を形成している。ダミーの光電変換素子Ｐ’を形成しない場合には、ＯＢ画素領域２において、受光層１５をパターニングすることが必要であり、製造工程が複雑になる。そこで、ＯＢ画素領域２においても光電変換素子Ｐ’を形成してしまうことで、固体撮像素子１００の製造を容易に行うことができる。

[0078] なお、ダミーの光電変換素子Ｐ’は、信号読み出しを行わない、撮像には使用しない素子（信号読み出し回路１１，１１’とは電気的に非接続の素子）であるため、画素電極２１を省略してもよい。画素電極２１は画素電極１４と同時に形成されるため、画素電極２１の有無は製造には影響しない。

[0079] ただし、ダミーの光電変換素子Ｐ’の画素電極２１を省略した場合、有効画素領域１に配置される複数の画素電極１４のうちの最も外側にある画素電

極１４については、ここに、ＯＢ画素領域２にある受光層１５で発生した電荷が移動してきてしまう可能性がある。

[0080] このようなことが起こると、複数の有効画素１ａのうち最外周の有効画素１ａからの信号だけレベルが高くなり画質が劣化する虞がある。そこで、ダミーの光電変換素子Ｐ’の画素電極２１を省略する構成の場合には、最外周の有効画素１ａから読み出した信号を使用しない処理を行うことで、画質劣化を防ぐことができる。

[0081] 図２，３に示したようにダミーの光電変換素子Ｐ’に画素電極２１を設けた場合には、有効画素領域１に配置される複数の画素電極１４のうちの最も外側にある画素電極１４に、ＯＢ画素領域２にある受光層１５で発生した電荷が移動してきてしまうことがなくなる。

[0082] このため、最外周の有効画素１ａから読み出した信号を使用しない処理を行うことなく、画像データを生成することができる。また、図２，３に示す構成の場合は、画素電極１４と画素電極２１を遮光性のある材料で形成することで、信号読み出し回路１１，１１’及びキャパシタ１９の遮光性を高めることもできる。

[0083] 図２の例では、ＯＢ画素領域２にはカラーフィルタ１８を形成していないが、ここにカラーフィルタ１８を形成してあってもよい。この場合には、ＯＢ画素領域２の遮光層１３に入射する光の量を減らすことができ、絶縁層２０内での不要な光の反射を減らすことができる。

[0084] 次に、図１に示した固体撮像素子１００の変形例を説明する。

[0085] （第一の変形例）

図６は、図１に示した固体撮像素子の第一の変形例を示す図であり、図３に対応する図である。図６に示した固体撮像素子は、ＯＢ画素領域２にある画素電極２１をＯＢ画素２ａ毎に区画せずに、全てのＯＢ画素に渡って一体的に形成した点以外は、図３に示した構成と同じである。

[0086] ＯＢ画素２ａのダミーの光電変換素子Ｐ’は信号を読み出す必要がないため、ＯＢ画素２ａ毎に画素電極２１を分割していなくてもよい。このため、

図６に示すようにＯＢ画素２ａの画素電極２１をＯＢ画素領域２全体で一体化しても何ら問題は生じない。

[0087] むしろ、このようにした場合、ＯＢ画素領域２に配置される画素電極２１の面積が大きくなるため、ＯＢ画素領域２の受光層１５で発生する電荷が有効画素領域１の画素電極１４に移動する確率を図３のときよりも更に減らすことができ、好ましい。

[0088] （第二の変形例）

図７は、図１に示した固体撮像素子における信号読み出し回路１１の変形例を示す図である。

[0089] 図７に示した信号読み出し回路１１は、トランジスタ１１ｅと、電荷蓄積部１１ｆと、トランジスタ１１ｇと、入力ノードである接続部１１ｈを追加した点を除いては、図４に示した回路と同じ構成である。

[0090] 電荷蓄積部１１ｆは、半導体基板１０内に形成された不純物層であって、光電変換素子Ｐの画素電極１４で捕集された電荷を蓄積する。

[0091] トランジスタ１１ｅは、電荷蓄積部１１ｆと、半導体基板１０内に電荷蓄積部１１ｆから少し離間して形成された不純物層であって画素電極１４と導電性プラグ１２を介して電気的に接続される接続部１１ｈと、接続部１１ｈと電荷蓄積部１１ｆとの間の半導体基板１０上方に設けられたゲート電極とを備える。

[0092] トランジスタ１１ｅのゲート電極下方には電位障壁を形成する不純物層からなる電位障壁部が形成されている。露光中に画素電極１４で捕集された電荷は、導電性プラグ１２を介して接続部１１ｈに到達し、ここから電位障壁部を通って電荷蓄積部１１ｆに蓄積される。

[0093] トランジスタ１１ｇは、電荷蓄積部１１ｆとフローティングディフュージョンＦＤとこれらの間の半導体基板１０上方のゲート電極とを持つトランジスタであり、ゲート電極の電圧を制御することで、電荷蓄積部１１ｆに蓄積された電荷をフローティングディフュージョンＦＤに転送する。

[0094] このように、信号読み出し回路１１は、光電変換素子Ｐで発生した電荷を

半導体基板１０内の電荷蓄積部１１ｆに一旦蓄積してから、その電荷を信号に変換する構成とすることもできる。なお、このような回路構成は、特開２０１０－１６４１７号公報に詳細が記載されている。

[0095] 図８は、図１に示した固体撮像素子における信号読み出し回路１１’の変形例を示す図である。図８に示した信号読み出し回路１１’は、トランジスタ１１ｅの接続部１１ｈにキャパシタ１９が接続される点を除いては、図７に示した回路と同じ構成である。

[0096] このように、信号読み出し回路１１と信号読み出し回路１１’を同じ構成とし、それぞれの入力ノード（接続部１１ｈ）における静電容量値を略同等にすることで、信号読み出し回路１１’から、光電変換素子Ｐの暗時状態で得られる信号に等しい信号を得ることができる。

[0097] これまでの説明では、半導体基板１０上方に１つの光電変換層１５を積層し、カラーフィルタ１８で分光する例を示したがこれに限らない。例えば、特許文献２に記載されているように、３つの光電変換層を積層し、カラーフィルタを設けない構成であってもよい。この場合には、１つの有効画素について３つの信号読み出し回路が必要になるため、ＯＢ画素にも３つの信号読み出し回路を設け、それぞれに例えばキャパシタを接続すればよい。

[0098] また、図２の例では、キャパシタ１９が遮光層１３の下にあるが、遮光層１３の上の絶縁層２０内にキャパシタ１９を形成してもよい。この場合は、キャパシタ１９を遮光する遮光層を、絶縁層２０内に別途形成すればよい。この場合でも、対向電極１６上方に遮光膜を形成せずにＯＢ信号を取得することができるため、画質向上を図ることができる。

[0099] 以上説明したように、本明細書には次の事項が開示されている。

[0100] 開示された固体撮像素子は、光電変換素子を含む有効画素と、前記有効画素が形成される領域の外側に設けられ、前記光電変換素子の暗時出力を取得するためのＯＢ画素とを有する固体撮像素子であって、前記光電変換素子は、半導体基板上方に設けられた一対の電極と、前記一対の電極の間に設けられた受光層とを含んで構成され、前記受光層は全ての前記有効画素で共通化

されており、前記有効画素は、前記半導体基板に形成され、前記光電変換素子で発生した電荷に応じた信号を読み出す、ＭＯＳトランジスタを含んで構成された第一の信号読み出し回路を含み、前記ＯＢ画素は、前記第一の信号読み出し回路と同じ構成の前記半導体基板に形成された第二の信号読み出し回路、及び、前記第一の信号読み出し回路の入力ノードに接続されたキャパシタを含み、前記キャパシタは、前記光電変換素子よりも前記半導体基板側に設けられ、前記第一の信号読み出し回路と前記第二の信号読み出し回路と前記キャパシタは、前記光電変換素子よりも前記半導体基板側に形成された遮光層で遮光されており、前記第一の信号読み出し回路の入力ノードは、前記光電変換素子の前記一対の電極の一方と電気的に接続されており、前記第二の信号読み出し回路の入力ノードは、前記キャパシタに接続されており、前記キャパシタの容量値は、前記第一の信号読み出し回路の入力ノードにおける静電容量値と、前記第二の信号読み出し回路の入力ノードにおける静電容量値とが略同等になるような値になっているものである。

[0101] 開示された固体撮像素子は、前記受光層が、有機材料を含む光電変換層を有するものである。

[0102] 開示された固体撮像素子は、前記受光層が、有機材料を含む電荷ブロッキング層を有するものである。

[0103] 開示された固体撮像素子は、前記キャパシタが、前記半導体基板上方に形成されているものである。

[0104] 開示された固体撮像素子は、前記キャパシタの電極が、金属又はポリシリコンにより構成されるものである。

[0105] 開示された固体撮像素子は、前記ＯＢ画素が、前記半導体基板上方に設けられた、前記第二の信号読み出し回路と電気的に非接続のダミーの光電変換素子を有し、前記ダミーの光電変換素子が、少なくとも、前記光電変換素子の前記一対の電極の他方と同じ層に形成された電極と前記受光層とを含むものである。

[0106] 開示された固体撮像素子は、前記ダミーの光電変換素子の前記他方の電極

と同じ層に形成された電極の上方には遮光膜が形成されていないものである。

[0107] 開示された固体撮像素子は、前記ダミーの光電変換素子の前記受光層で発生する電荷を排出する電荷排出部を備えるものである。

[0108] 開示された固体撮像素子は、前記ダミーの光電変換素子が、前記他方の電極と同じ層に形成された前記電極、前記受光層、及び前記一方の電極と同じ層に形成されたダミー電極を含み、前記遮光層には電源端子が接続され、前記ダミー電極は前記遮光層に電気的に接続され、前記電荷排出部は、前記ダミー電極と前記遮光層と前記電源端子によって構成されているものである。

[0109] 開示された固体撮像素子は、前記ＯＢ画素が複数あり、前記ダミー電極が、全ての前記ＯＢ画素に渡って一体的に形成されているものである。

[0110] 開示された固体撮像素子は、前記第一の信号読み出し回路が、前記一方の電極で捕集された電荷を蓄積する前記半導体基板内に形成された電荷蓄積部と、前記電荷蓄積部に蓄積した電荷が転送されるフローティングディフュージョンと、前記フローティングディフュージョンの電位に応じた信号を出力するトランジスタ回路とを含むものである。

[0111] 開示された固体撮像素子は、前記第一の信号読み出し回路が、前記一方の電極に接続されたフローティングディフュージョンと、フローティングディフュージョンの電位に応じた信号を出力するトランジスタ回路とを含むものである。

[0112] 開示された撮像装置は、前記固体撮像素子を備えるものである。

産業上の利用可能性

[0113] 本発明によれば、高品質、高Ｓ／Ｎの撮像画像信号を得ることができる積層型の固体撮像素子及び撮像装置を提供することができる。

[0114] 本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。

本出願は、２０１０年３月３１日出願の日本出願（特願２０１０－０８４

４０８）及び２０１０年１０月２９日出願の日本出願（特願２０１０－２４４８１９）に基づくものであり、その内容はここに参照として取り込まれる。

符号の説明

[0115] １　有効画素領域

２　ＯＢ画素領域

１ａ　有効画素

２ａ　ＯＢ画素

１０　半導体基板

１１，１１’　信号読み出し回路

１３　遮光層

１４　画素電極

１５　光電変換層

１６　対向電極

１９　キャパシタ

２０　絶縁層

２１　ダミーの画素電極

Ｐ　光電変換素子

Ｐ’　ダミーの光電変換素子

請求の範囲

[請求項1] 光電変換素子を含む有効画素と、前記有効画素が形成される領域の外側に設けられ、前記光電変換素子の暗時出力を取得するためのＯＢ画素とを有する固体撮像素子であって、

前記光電変換素子は、半導体基板上方に設けられた一対の電極と、前記一対の電極の間に設けられた受光層とを含んで構成され、

前記受光層は全ての前記有効画素で共通化されており、

前記有効画素は、前記半導体基板に形成され、前記光電変換素子で発生した電荷に応じた信号を読み出す、ＭＯＳトランジスタを含んで構成された第一の信号読み出し回路を含み、

前記ＯＢ画素は、前記第一の信号読み出し回路と同じ構成の前記半導体基板に形成された第二の信号読み出し回路、及び、前記第一の信号読み出し回路の入力ノードに接続されたキャパシタを含み、

前記キャパシタは、前記光電変換素子よりも前記半導体基板側に設けられ、

前記第一の信号読み出し回路と前記第二の信号読み出し回路と前記キャパシタは、前記光電変換素子よりも前記半導体基板側に形成された遮光層で遮光されており、

前記第一の信号読み出し回路の入力ノードは、前記光電変換素子の前記一対の電極の一方と電気的に接続されており、

前記第二の信号読み出し回路の入力ノードは、前記キャパシタに接続されており、

前記キャパシタの容量値は、前記第一の信号読み出し回路の入力ノードにおける静電容量値と、前記第二の信号読み出し回路の入力ノードにおける静電容量値とが略同等になるような値になっている固体撮像素子。

[請求項2] 請求項１記載の固体撮像素子であって、

前記受光層が、有機材料を含む光電変換層を有する固体撮像素子。

[請求項3] 請求項２記載の固体撮像素子であって、

前記受光層が、有機材料を含む電荷ブロッキング層を有する固体撮像素子。

[請求項4] 請求項１～３のいずれか１項記載の固体撮像素子であって、

前記キャパシタが、前記半導体基板上方に形成されている固体撮像素子。

[請求項5] 請求項１～４のいずれか１項記載の固体撮像素子であって、

前記キャパシタの電極が、金属又はポリシリコンにより構成される固体撮像素子。

[請求項6] 請求項１～５のいずれか１項記載の固体撮像素子であって、

前記ＯＢ画素が、前記半導体基板上方に設けられた、前記第二の信号読み出し回路と電気的に非接続のダミーの光電変換素子を有し、

前記ダミーの光電変換素子が、少なくとも、前記光電変換素子の前記一対の電極の他方と同じ層に形成された電極と前記受光層とを含む固体撮像素子。

[請求項7] 請求項６記載の固体撮像素子であって、

前記ダミーの光電変換素子の前記他方の電極と同じ層に形成された電極の上方には遮光膜が形成されていない固体撮像素子。

[請求項8] 請求項６又は７記載の固体撮像素子であって、

前記ダミーの光電変換素子の前記受光層で発生する電荷を排出する電荷排出部を備える固体撮像素子。

[請求項9] 請求項８記載の固体撮像素子であって、

前記ダミーの光電変換素子が、前記他方の電極と同じ層に形成された前記電極、前記受光層、及び前記一方の電極と同じ層に形成されたダミー電極を含み、

前記遮光層には電源端子が接続され、

前記ダミー電極は前記遮光層に電気的に接続され、

前記電荷排出部は、前記ダミー電極と前記遮光層と前記電源端子に

よって構成されている固体撮像素子。

[請求項10] 請求項９記載の固体撮像素子であって、

前記ＯＢ画素が複数あり、

前記ダミー電極が、全ての前記ＯＢ画素に渡って一体的に形成されている固体撮像素子。

[請求項11] 請求項１～１０のいずれか１項記載の固体撮像素子であって、

前記第一の信号読み出し回路が、前記一方の電極で捕集された電荷を蓄積する前記半導体基板内に形成された電荷蓄積部と、前記電荷蓄積部に蓄積した電荷が転送されるフローティングディフュージョンと、前記フローティングディフュージョンの電位に応じた信号を出力するトランジスタ回路とを含む固体撮像素子。

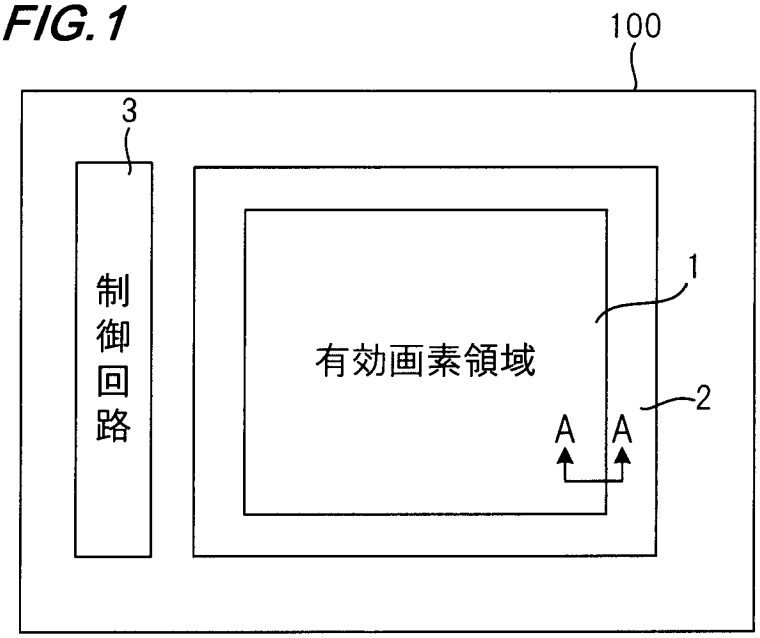
[請求項12] 請求項１～１０のいずれか１項記載の固体撮像素子であって、

前記第一の信号読み出し回路が、前記一方の電極に接続されたフローティングディフュージョンと、フローティングディフュージョンの電位に応じた信号を出力するトランジスタ回路とを含む固体撮像素子。

[請求項13] 請求項１～１２のいずれか１項記載の固体撮像素子を備える撮像装置。

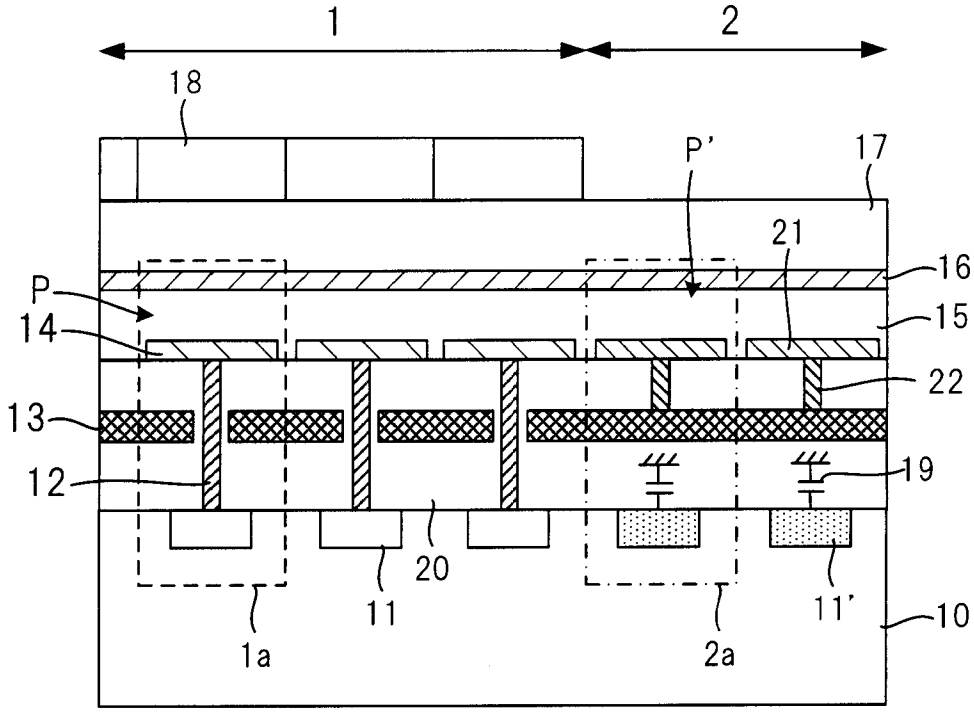
[図1]

FIG.1



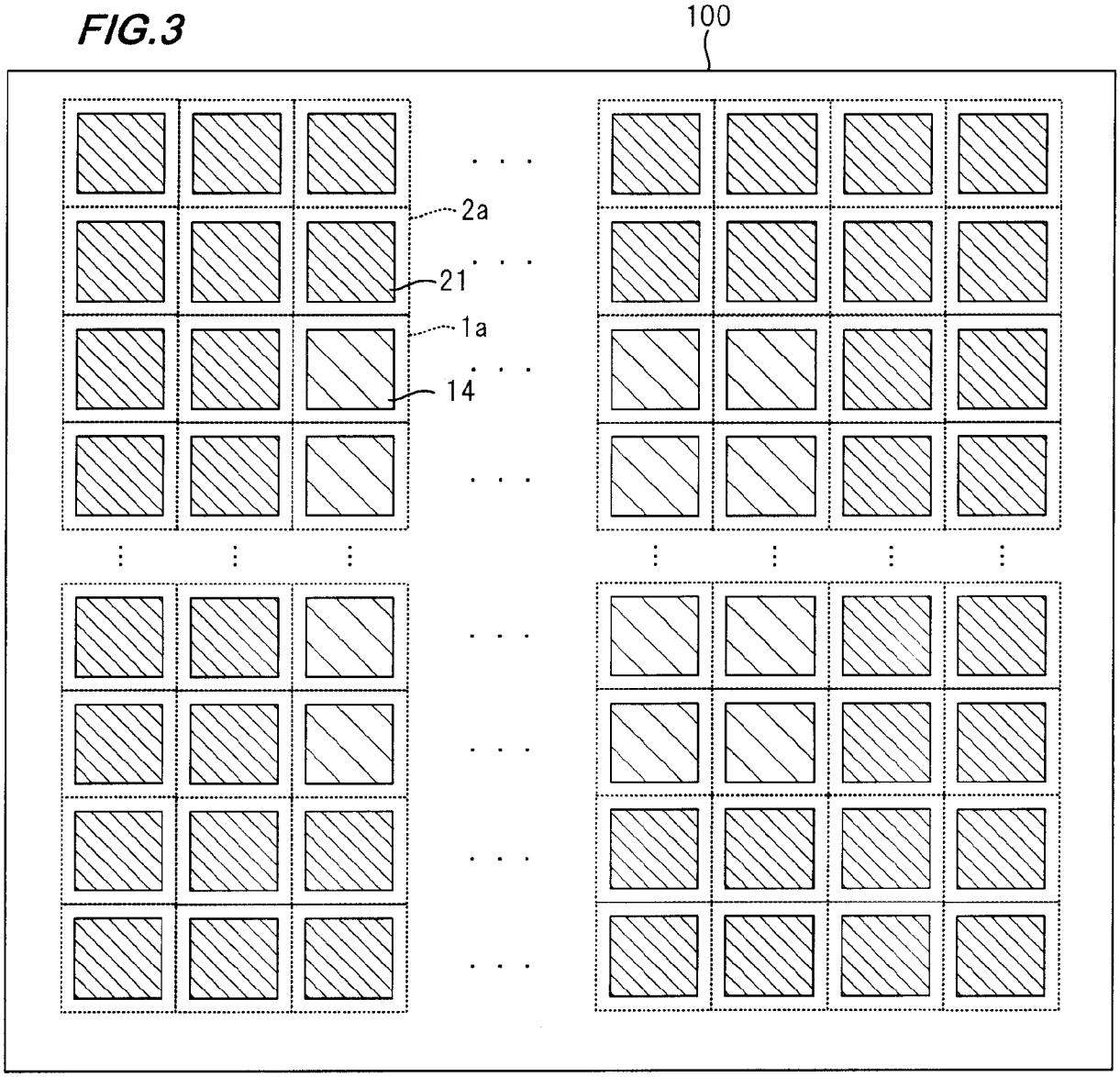
[図2]

FIG.2



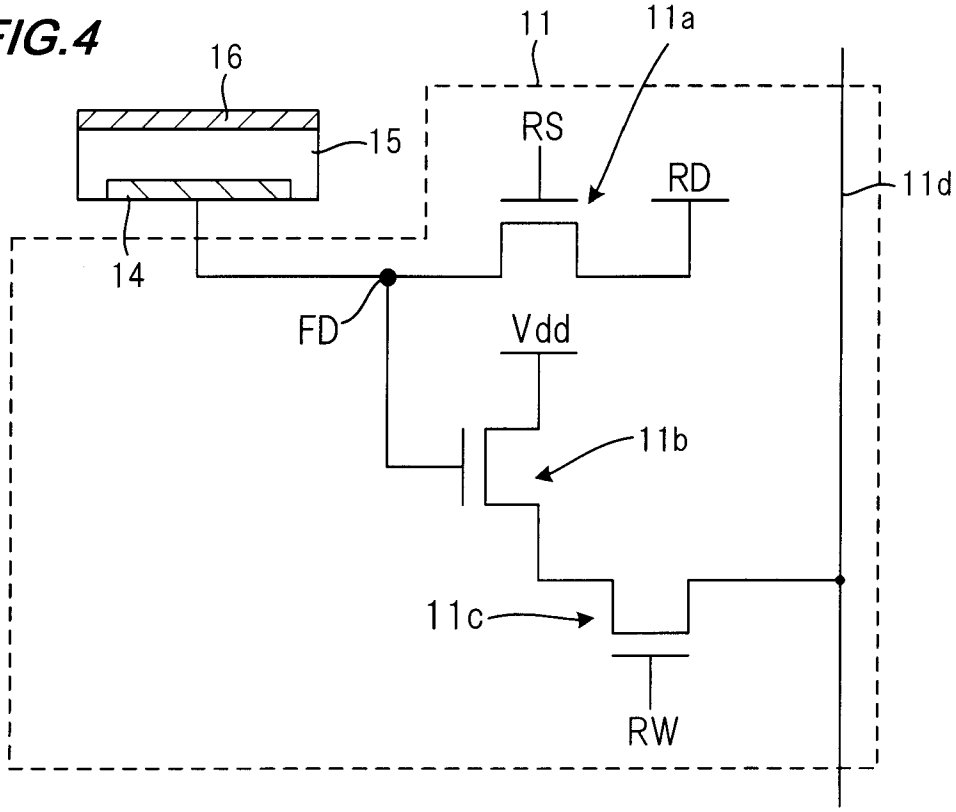
[図3]

FIG.3



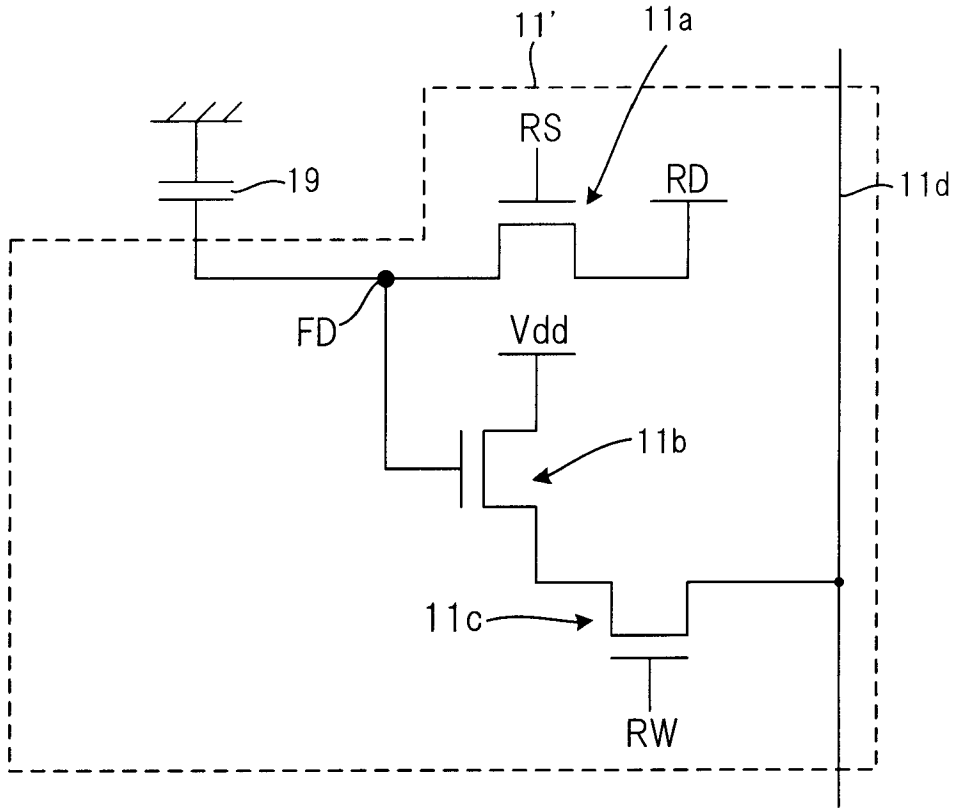
[図4]

FIG.4



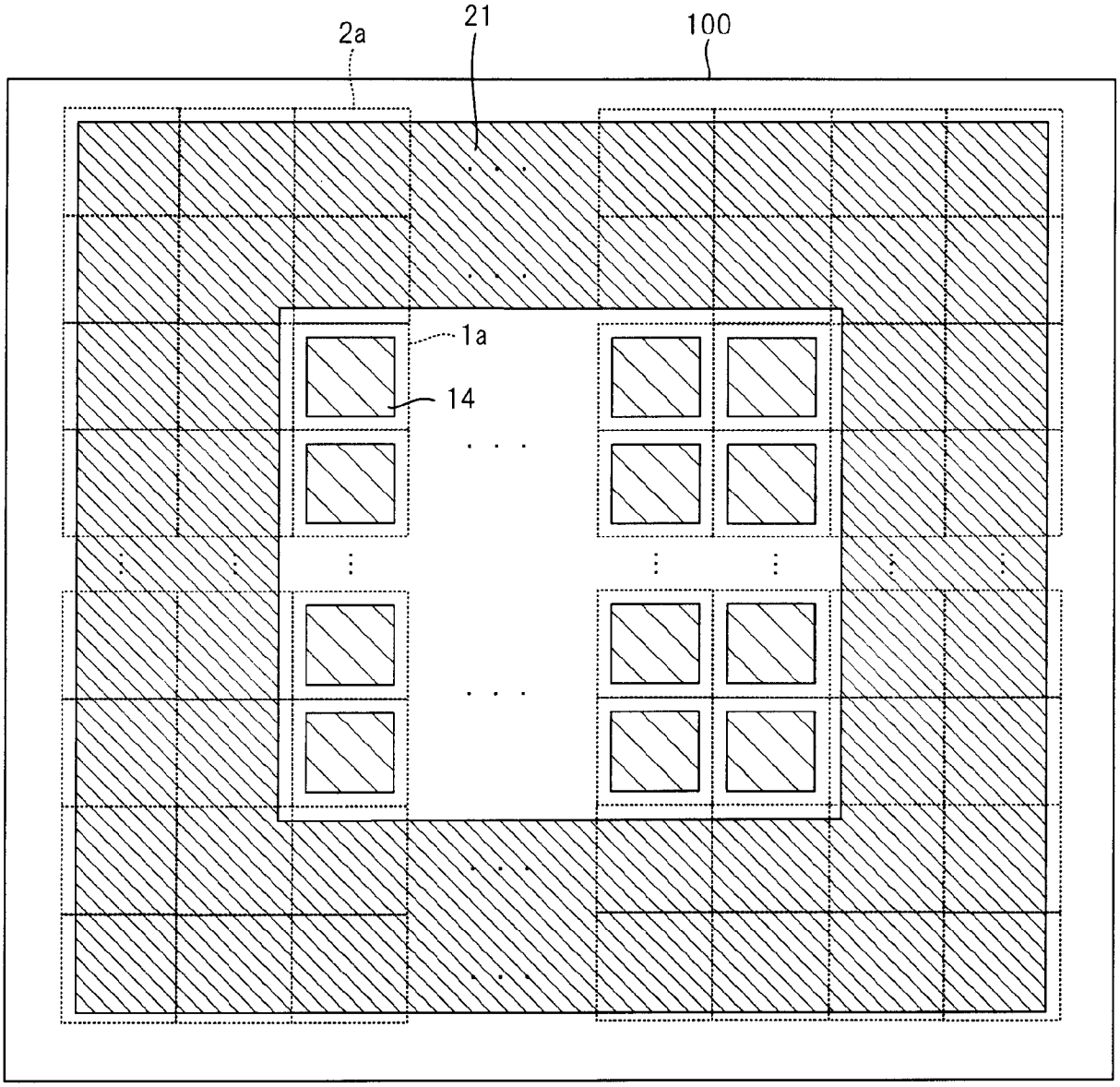
[図5]

FIG.5



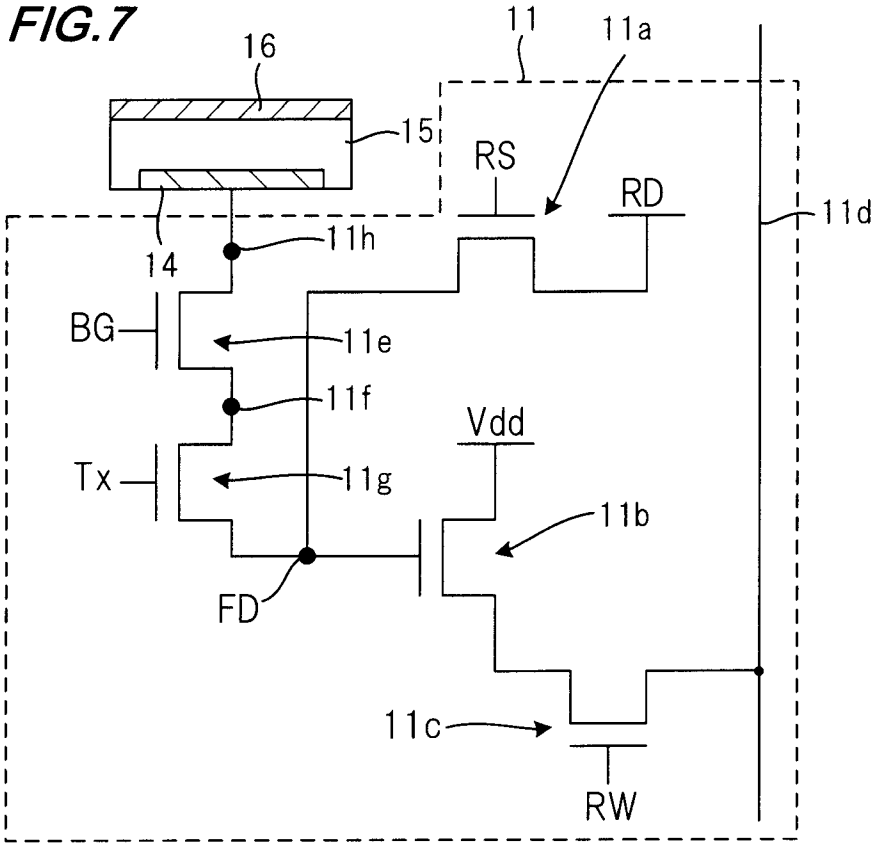
[図6]

FIG.6



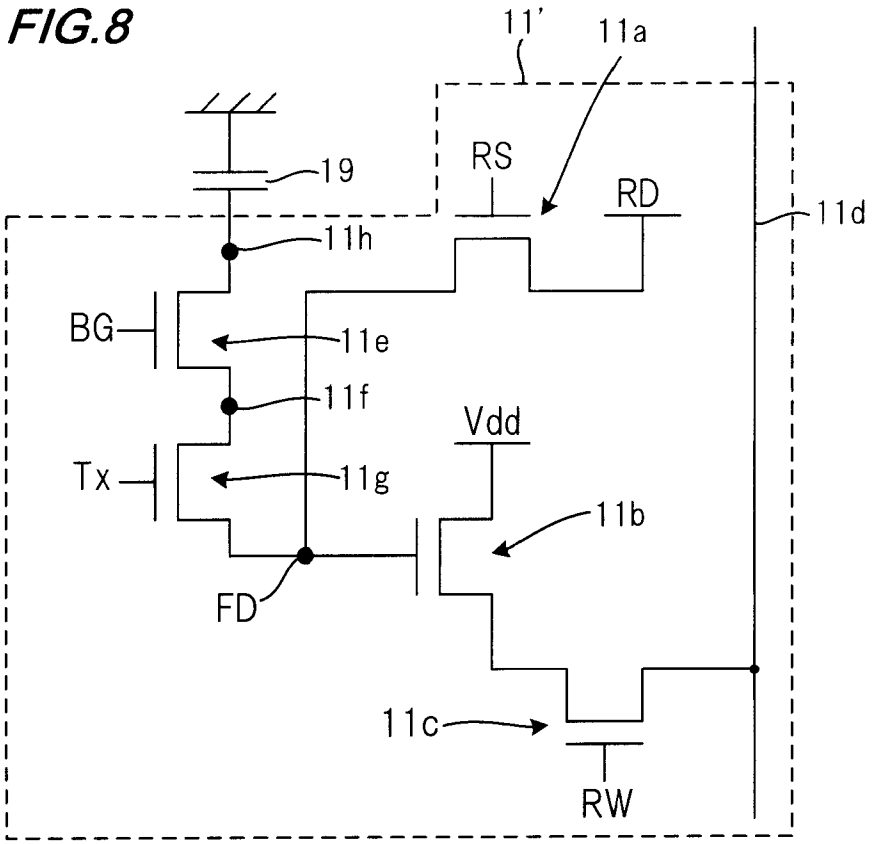
[図7]

FIG.7



[図8]

FIG.8



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2011/057900

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/3745(2011.01)i, *H01L27/14*(2006.01)i, *H01L27/146*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/3745, H01L27/14, H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-235756 A (Sony Corp.), 02 October 2008 (02.10.2008), entire text; all drawings (Family: none)	1-13
A	JP 2009-290089 A (Panasonic Corp.), 10 December 2009 (10.12.2009), entire text; all drawings (Family: none)	1-13
A	JP 2005-026510 A (Seiko Epson Corp.), 27 January 2005 (27.01.2005), entire text; all drawings (Family: none)	1-13

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 April, 2011 (19.04.11)	10 May, 2011 (10.05.11)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１１／０５７９００

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H04N5/3745(2011.01)i, H01L27/14(2006.01)i, H01L27/146(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H04N5/3745, H01L27/14, H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１１年
日本国実用新案登録公報	１９９６－２０１１年
日本国登録実用新案公報	１９９４－２０１１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2008-235756 A (ソニー株式会社) 2008.10.2、全文、全図　(ファミリーなし)	1-13
A	JP 2009-290089 A (パナソニック株式会社) 2009.12.10、全文、全図　(ファミリーなし)	1-13
A	JP 2005-026510 A (セイコーエプソン株式会社) 2005.1.27、全文、全図　(ファミリーなし)	1-13

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１９．０４．２０１１	１０．０５．２０１１

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｐ　４１９０
若林　治男
電話番号　０３－３５８１－１１０１　内線　３５８１