

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H01L 21/28

(45) 공고일자 1999년03월30일
(11) 등록번호 특0172772
(24) 등록일자 1998년10월26일

(21) 출원번호 특1995-012306
(22) 출원일자 1995년05월17일

(65) 공개번호 특1996-042954
(43) 공개일자 1996년12월21일

(73) 특허권자 현대전자산업주식회사 김주용
경기도 이천군 부발읍 아미리 산 136-1
(72) 발명자 최경근
경기도 수원시 장안구 화서동 184-266
(74) 대리인 박해천, 영주석

심사관 : 흥성표

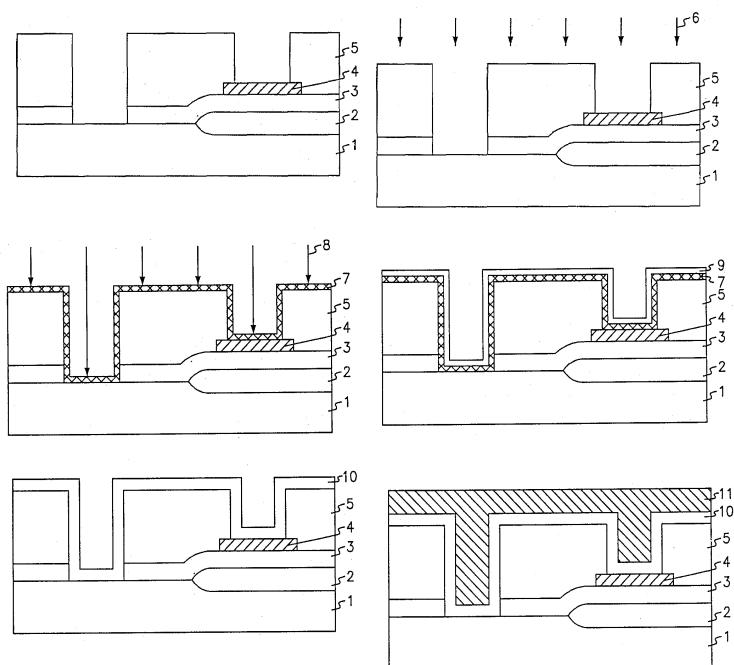
(54) 반도체 장치의 확산장벽용 산화루테늄막 형성 방법

요약

본 발명은 루비듐과 실리콘 계면에서의 실리사이드화를 방지하며, 고온에서도 안정한 산화루비듐막을 제조할 수 있는 반도체 소자의 확산장벽 금속층 형성방법을 제공하는데 그 목적이 있다.

상기 목적을 달성하기 위하여 본 발명은 반도체 소자 제조공정중 실리콘층과 접속되는 금속배선 형성시 배선물질이 실리콘층으로 확산되는 것을 방지하기 위한 확산장벽 금속층 형성방법에 있어서, 실리콘층과 확산장벽 금속층 계면의 실리사이드화를 방지하기 위해 실리콘층 표면을 플라즈마 처리하는 제1단계; 제1확산장벽 금속층을 형성하는 제2단계; 상기 구조 전체 상부에 산소를 임플란트 하는 제3단계; 제2확산장벽 금속층을 형성하는 제4단계를 포함하여 이루어지는 것을 특징으로 한다.

대표도



명세서

[발명의 명칭]

반도체 장치의 확산장벽용 산화루테늄막 형성 방법

[도면의 간단한 설명]

제1a도 내지 제1f도는 본 발명의 일 실시예에 따른 산화루테늄막 형성 공정도.

* 도면의 주요부분에 대한 부호의 설명

1 : 실리콘기판	2 : 필드산화막
3,5 : 절연막	4 : 도전배선
6 : 산소 플라즈마	7,9 : 루테늄(Ruthenium, Ru)
8 : 산소 이온주입	10 : 산화루테늄막

[발명의 상세한 설명]

본 발명은 반도체 기술에 관한 것으로, 특히 반도체 장치의 금속배선 형성시 배선용 금속막의 금속 원자와 하부도전층의 실리콘 원자간의 상호 확산을 방지하는 확산장벽용 산화루테늄(RuO_2)막 형성 방법에 관한 것이다.

일반적으로, 산화루테늄막(RuO_2)막은 256메가 다이나믹 램(dynamic RAM) 이상의 초미세 반도체 장치의 확산장벽용 금속으로 사용되며 배선용 금속인 알루미늄, 텡스텐 및 구리 등의 접착층(glue layer)으로 사용된다.

종래에는 크게 PVD(physical vapor deposition)법과 CVD(chemical vapor deposition)법의 2가지 방법을 사용하여 산화루테늄막을 형성하였다. PVD법에 의한 산화루테늄막은 루테늄 타겟(target)과 산소를 조합하여 증착하였으며, CVD법은 루테늄 소스(source)기체와 산소를 조합하여 MOCVD(Metal Organic Chemical Vapor Deposition)방법에 의해 증착하였다.

그러나, CVD법에 의해 증착된 산화루테늄(RuO_2)막은 박막내에 불순물이 유입되어 저항값이 증가되는 문제점이 따르며, PVD법에 의해 증착된 산화루테늄막은 층덮힘이 불량하고, 하부 도전층인 실리콘과의 반응으로 실리사이드화되는 문제점이 따르며, 더 큰 문제점은 증착시 산화속도가 매우 느려 물리·화학적으로 안정한 산화루테늄 박막의 형성이 어렵다는데 있다.

따라서, 본 발명은 PVD법을 사용하되, 루테늄과 실리콘 계면에서의 실리사이드화를 억제하고, 물리·화학적으로 안정한 산화루테늄막을 얻을 수 있는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법을 제공함을 그 목적으로 한다.

상기 목적을 달성하기 위하여 본 발명은 반도체 장치의 확산장벽용 산화루테늄막 형성 방법에 있어서, 접촉층을 통해 노출된 실리콘층 표면을 산소 플라즈마로 처리하는 단계; 산소 플라즈마 처리된 상기 실리콘층 상에 제1 루테늄막을 형성하는 단계; 상기 제1 루테늄막 상에 산소 이온주입을 실시하는 단계; 상기 산소 이온주입된 제1 루테늄막 상에 제2 루테늄막을 형성하는 단계; 및 열처리에 의해 상기 제1 루테늄막 및 제2 루테늄막을 산화루테늄막으로 형상하는 단계를 포함한다.

이하, 본 발명이 속한 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 본 발명의 바람직한 실시예를 소개한다.

첨부된 도면 제1a도 내지 제1f도는 본 발명의 일실시예에 따른 산화루테늄(RuO_2)막 형성 공정을 도시한 단면도로서, 이하 이를 참조하여 그 공정을 상술한다.

먼저, 제1a도에 도시된 바와 같이 실리콘기판(1)과 필드산화막(2)상에 절연막(3)을 형성한 다음, 필드산화막(2) 상부에 도전배선(4)을 형성하고, 다시 절연막(5)을 형성한 뒤, 상기 실리콘기판(1)과 도전배선(예를 들어, 폴리실리콘 또는 하부금속배선)(4)의 일부가 각각 노출되도록 콘택홀을 형성한다.

이어서, 제1b도는 산소 플라즈마(6)를 이용해 산소에 웨이퍼 전면을 노출시킨 상태로서, 산소 플라즈마 형성조건은 PECVD(Plasma Enhanced CVD) 반응기에서 50W 이하의 저전력(low power)으로 5sccm 내지 50sccm 정도의 O_2 가스를 사용한 소프트(soft) 플라즈마 조건으로 형성한다. 이와 같이 콘택홀이 형성된 웨이퍼를 소프트 산소 플라즈마 처리하면 산소가 웨이퍼 전면에 표면 흡착상태로 존재하게 되어, 후속 공정으로 증착되는 루테늄(Ru)의 실리사이드화를 방지할 수 있으며, 고온에서도 안정한 산화루테늄막을 형성할 수 있다.

이어서, 제1c도에 도시된 바와 같이 루테늄(Ru : Ruthenium)(7)을 1차로 100 Å 내지 500 Å 두께로 PVD 스퍼터 챔버에서 증착시킨 후, 전면에 산소 이온주입(8)을 실시한다. 이때, 산소 이온 주입 조건은 루테늄 막(7)의 두께에 따라 사영비정(R_p)을 계산하여 설정한다. 일례로 루테늄막의 두께가 200 Å 일 때 산소 이온주입은 10 내지 50keV 에너지와 10^{15} 내지 10^{19} (원자/ cm^2)의 도즈(dose) 조건으로 실시한다.

계속해서, 제1d도는 2차로 루테늄막(9)을 1차 루테늄막(7)의 조건과 동일하게 스퍼터한 단면을 보여주고 있다.

다음으로, 상기 1차 및 2차 루테늄막(7,9) 형성후 아르곤과 산소를 혼합시킨 튜브에서 1 내지 5시간 정도 열처리하여 제1e도에 도시된 바와 같이 산화루테늄막(10)을 형성한다. 이때, 열처리 공정조건은 아르곤(또는 질소)/산소 유량비는 100sccm/10sccm 내지 2000sccm/300sccm으로 조절하고, 온도는 400°C 내지 700°C 정도로 유지시킨다. 이와 같이 류테늄막과 루테늄막 사이에 산소를 이온주입한 후 튜브에서 장시간 고온 열처리하면 안정한 산화루테늄막을 형성할 수 있다.

마지막으로, 제1f도는 상기의 방법으로 형성된 산화루테늄막(10)을 확산 장벽으로 사용한 금속배선(11) 공정이 수행된 소자의 단면을 보여주고 있다. 이때, 배선용 금속으로서 주로 알루미늄, 텡스텐, 구리 등이 사용된다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하

는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

상기와 같이 이루어지는 본 발명은 루테늄과 실리콘의 반응에 의한 산화루테늄막의 실리사이드화를 억제 하며, 물리·화학적으로 안정한 산화루테늄막을 제조할 수 있다.

(57) 청구의 범위

청구항 1

반도체 장치의 확산장벽용 산화루테늄막 형성 방법에 있어서, 접촉장을 통해 노출된 실리콘층 표면을 산소 플라즈마로 처리하는 단계; 산소 플라즈마 처리된 상기 실리콘층 상에 제1 루테늄막을 형성하는 단계; 상기 제1 루테늄막 상에 산소 이온주입을 실시하는 단계; 상기 산소 이온주입된 제1 루테늄막 상에 제2 루테늄막을 형성하는 단계; 및 열처리에 의해 상기 제1 루테늄막 및 제2 루테늄막을 산화루테늄막으로 형성하는 단계를 포함하는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법.

청구항 2

제1항에 있어서, 상기 산소 플라즈마 처리는 산소가 상기 실리콘층 표면에 흡착되도록 소프트 플라즈마 처리 조건으로 수행되는 것을 특징으로 하는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법.

청구항 3

제1항에 있어서, 상기 제1 루테늄막이 100 Å 내지 500 Å 두께로 형성되는 것을 특징으로 하는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법.

청구항 4

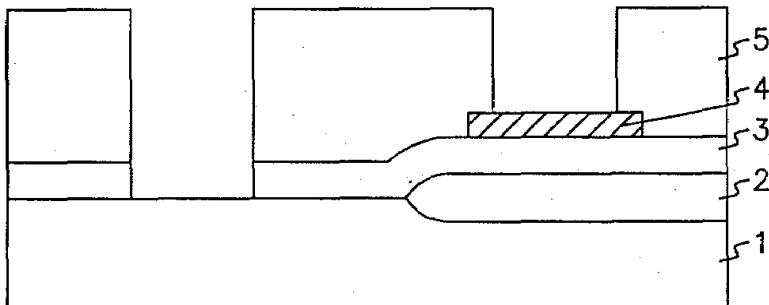
제1항에 있어서, 상기 열처리가 400°C 내지 700°C의 온도에서 1시간 내지 5시간 동안 실시되는 것을 특징으로 하는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법.

청구항 5

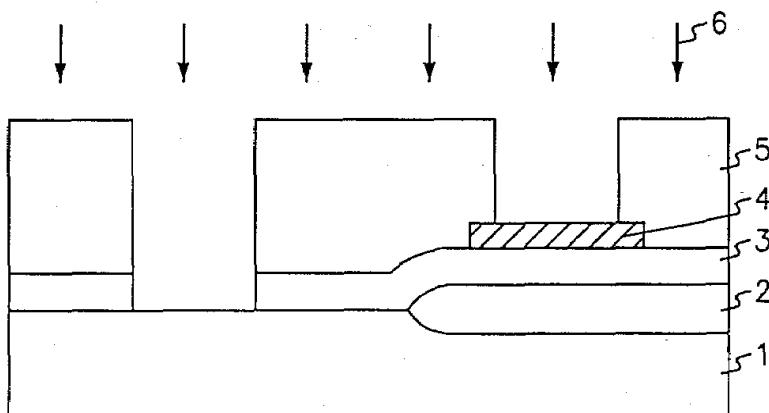
제1항에 있어서, 상기 열처리가 아르곤/산소 또는 질소/산소의 혼합가스 분위기에서 이루어지는 것을 특징으로 하는 반도체 장치의 확산장벽용 산화루테늄막 형성 방법.

도면

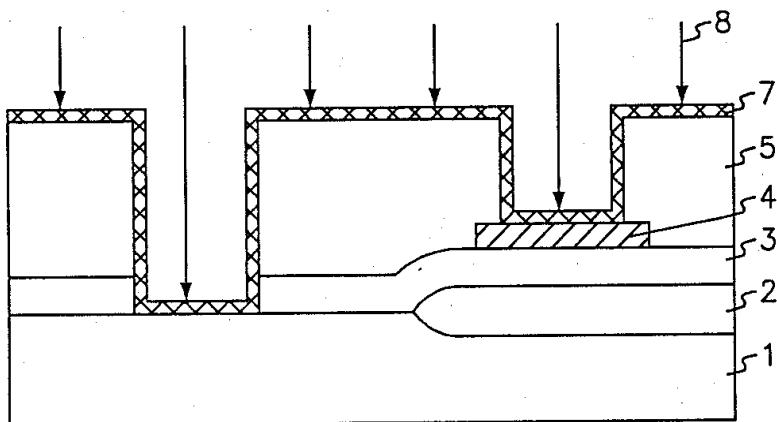
도면 1a



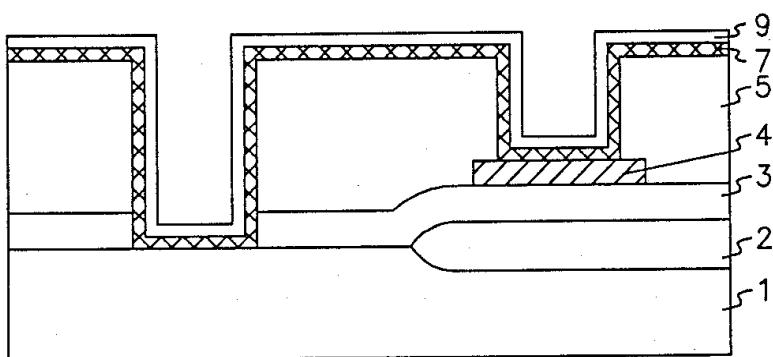
도면 1b



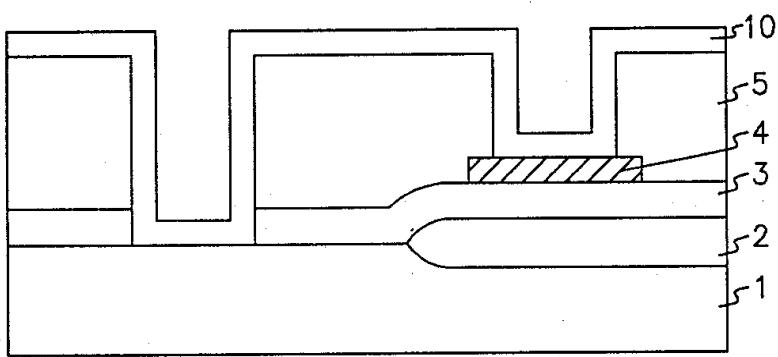
도면 1c



도면 1d



도면 1e



도면 1f

