

2

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

~~Es~~ SŁUŻBOWY

70 121

Patent tymczasowy dodatkowy
do patentu _____

Kl. 21a², 18/08

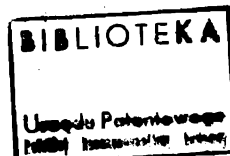
Zgłoszono: 27.08.1971 (P. 150215)

Pierwszeństwo: _____

MKP H03g 11/08

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 16.04.1974



Twórcy wynalazku: Henryk Kowalewski, Grzegorz Zieliński, Henryk Lewandowski
Uprawniony z patentu tymczasowego: Kombinat Przemysłu Teletechnicznego
Państwowe Zakłady Teletransmisyjne,
Warszawa (Polska)

Dwuprogowy dyskryminator poziomu napięcia

Przedmiotem wynalazku jest dwuprogowy dyskryminator poziomu napięcia sygnalizujący przekroczenie przez napięcie kontrolowane określonej granicy dolnej lub górnej.

W dotychczas znanych rozwiązaniach dyskryminator poziomu napięcia zawiera wzmacniacz różnicowy, na wejściu którego przyłożone jest napięcie kontrolowane. Baza tranzystora pierwszego stanowi zacisk wejściowy. Kolektor pierwszego tranzystora dołączony jest poprzez rezystor do plusa źródła zasilającego, kolektor drugiego tranzystora jest dołączony poprzez rezystor do plusa źródła zasilającego. Baza tranzystora drugiego jest dołączona poprzez rezystor do plusa źródła zasilającego, oraz przez drugi rezystor do minusa źródła zasilającego. Emiter pierwszego tranzystora jest dołączony poprzez rezystor, do punktu, który połączony jest poprzez rezystor do minusa źródła zasilającego. Do tego samego punktu poprzez rezystor dołączony jest emiter tranzystora drugiego. Jeżeli napięcie kontrolowane ma wartość nominalną przez obydwa tranzystory płynie prąd I. Jeżeli wartość napięcia kontrolowanego przekroczy granicę górną, przez obwód kolektorowy tranzystora pierwszego płynie większy prąd i na wyjściu pierwszym pojawia się napięcie, które rośnie stopniowo w miarę wzrostu napięcia kontrolowanego. Jeżeli wartość napięcia kontrolowanego przekroczy granicę dolną przez obwód kolektorowy tranzystora drugiego płynie większy prąd i na wyjściu drugim pojawia się napięcie, które rośnie w miarę jak maleje napięcie kontrolowane. Fakt, że po przekroczeniu przez napięcie kontrolowane granicy dolnej lub górnej, zmiany napięcia na wyjściu układu mają charakter stopniowy a nie skokowy jest wadą tego układu. Wadą tego układu jest również to, że układ obciąża źródło napięcia kontrolowanego.

Celem wynalazku jest opracowanie układu dwuprogowego dyskryminatora poziomu napięcia, który nie obciąża źródła napięcia kontrolowanego i którego zmiany napięcia na wyjściu mają charakter skokowy w momencie, gdy napięcie kontrolowane przekroczy granicę dolną lub górną.

Cel ten został osiągnięty w układzie dwuprogowego dyskryminatora, w którym dwa tranzystory o przeciwstawnej polaryzacji połączone są szeregowo w ten sposób, że emiter tranzystora pierwszego połączony jest poprzez rezystor z emitern tranzystora drugiego. Kolektor tranzystora pierwszego połączony jest poprzez rezystor z minusem źródła zasilającego, kolektor tranzystora drugiego połączony jest poprzez rezystor z plusem

źródła zasilającego, Baza tranzystora pierwszego i baza tranzystora drugiego są połączone ze sobą i stanowią zacisk wejściowy. Emiter tranzystora pierwszego połączony jest poprzez rezystor z minusem źródła zasilającego. Emiter tranzystora drugiego połączony jest poprzez rezystor z plusem źródła zasilającego. Jedna para zacisków wyjściowych jest dołączona do końcówek jednego rezystora, natomiast druga para zacisków wyjściowych jest dołączona do końcówek drugiego rezystora.

Zaletą układu jest to, że nie obciąża on źródła napięcia kontrolowanego ponieważ, gdy napięcie wejściowe ma wartość, która nie przekracza granicy dolnej lub górnej progów zadziałania dyskryminatora obydwa tranzystory są w stanie nieprzewodzenia. W takim przypadku na zaciskach wyjściowych nie pojawia się napięcie. W momencie gdy wartość napięcia wejściowego wykróczy poza granicę dolną lub górną, na jednej z par zacisków wyjściowych pojawia się pełna wartość napięcia. Korzystnym jest również fakt, że w układzie istnieje możliwość regulacji zakresu progów zadziałania dyskryminatora poprzez zmianę wartości rezystancji dołączonej do emiterów tranzystorów.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, który przedstawia schemat dwuprogowego dyskryminatora poziomu napięcia.

Zasada działania dwuprogowego dyskryminatora poziomu napięcia jest następująca: dwa tranzystory 1 i 2 o przeciwstawnej polaryzacji połączone są szeregowo poprzez rezystor 7, na którym odkłada się napięcie służące do regulacji zakresów progów zadziałania dyskryminatora. W obwodzie kolektorowym każdego tranzystora znajdują się rezystory 3 i 4 na których odkłada się napięcie wyjściowe. Bazy tranzystorów 1 i 2 są połączone ze sobą i stanowią wejście układu. Polaryzacja emiterów tranzystorów odbywa się poprzez rezystory połączone szeregowo 5, 6, 7, poprzez które płynie prąd ze źródła zasilającego. Gdy napięcie wejściowe ma wartość, która nie przekracza granicy dolnej lub górnej progów zadziałania dyskryminatora obydwa tranzystory są w stanie nieprzewodzenia i na zaciskach wyjściowych nie pojawia się napięcie. Zakres niedziałania dyskryminatora zależy od wielkości napięcia na rezystorze włączonym między emitertranzystora (1) i emiter tranzystora (2). W momencie, gdy wartość napięcia wejściowego przekroczy próg zadziałania dyskryminatora w kierunku napięć ujemnych tranzystor (1) zostaje wprowadzony w stan przewodzenia, poprzez rezystor (3) płynie prąd i na zaciskach wyjściowych (Wy1) pojawia się napięcie, natomiast gdy wartość napięcia przekroczy próg zadziałania dyskryminatora w kierunku napięć dodatnich tranzystor (2) zostanie wprowadzony w stan przewodzenia, poprzez rezystor (4) płynie prąd i na zaciskach wyjściowych (Wy2) pojawia się napięcie.

Opisywany układ dwuprogowego dyskryminatora poziomu napięcia może mieć zastosowanie w urządzeniu teletransmisyjnym zwanym odbiornikiem prądu kontrolnego.

Zastrzeżenie patentowe

Dwuprogowy dyskryminator poziomu napięcia, znamienny tym, że dwa tranzystory o przeciwstawnej polaryzacji połączone są szeregowo w ten sposób, że emiter tranzystora (1) połączony jest poprzez rezystor (7) z emiterem tranzystora (2), kolektor tranzystora (1) połączony jest poprzez rezystor (3) z minusem źródła zasilającego, kolektor tranzystora (2) połączony jest poprzez rezystor (4) z plusem źródła zasilającego, baza tranzystora (1) i baza tranzystora (2) są połączone ze sobą i stanowią zacisk wejściowy, emiter tranzystora (1) połączony jest poprzez rezystor (5) z minusem źródła zasilającego, emiter tranzystora (2) połączony jest poprzez rezystor (6) z plusem źródła zasilającego, para zacisków wyjściowych (Wy1) jest dołączona do końcówek rezystora (3), natomiast para zacisków wyjściowych (Wy2) jest dołączona do końcówek rezystora (4).

