

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 12 月 21 日 (21.12.2017)



(10) 国际公布号
WO 2017/215150 A1

(51) 国际专利分类号:
H01L 21/02 (2006.01)

(21) 国际申请号: PCT/CN2016/100799

(22) 国际申请日: 2016 年 9 月 29 日 (29.09.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610407507.8 2016年6月12日 (12.06.2016) CN

(71) 申请人: 北京北方华创微电子装备有限公司 (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) [CN/CN]; 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。

(72) 发明人: 王军(WANG, Jun); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。董博宇(DONG, Boyu); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。郭冰亮(GUO, Bingliang); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。耿玉洁(GENG, Yujie); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。马怀超(MA, Huaichao); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。

(74) 代理人: 北京天昊联合知识产权代理有限公司(TEE&HOWE INTELLECTUAL PROPERTY ATTORNEYS); 中国北京市东城区建国门内大街 28 号民生金融中心 D 座 10 层 张天舒, Beijing 100005 (CN)。

(54) Title: FILM FORMING METHOD OF SEMICONDUCTOR DEVICE AND ALUMINIUM NITRIDE FILM FORMING METHOD OF SEMICONDUCTOR DEVICE

(54) 发明名称: 半导体设备的成膜方法以及半导体设备的氮化铝成膜方法

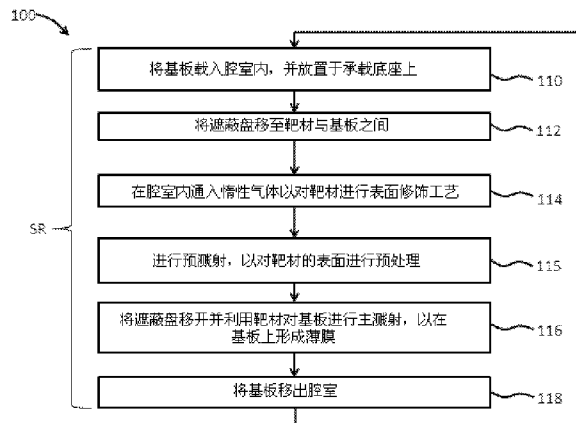


图 1

- 110 Load a substrate into a chamber and place the substrate on a bearing base
- 112 Move a shutter disk to a position between a target and the substrate
- 114 Introduce inert gas into the chamber to perform a surface modification process on the target
- 115 Perform pre-sputtering to pretreat the surface of the target
- 116 Remove the shutter disk, and perform primary sputtering on the substrate using the target, so as to form a thin film on the substrate
- 118 Remove the substrate out of the chamber

(57) Abstract: Provided are a film forming method of a semiconductor device and an aluminium nitride film forming method of a semiconductor device. The film forming method of a semiconductor device comprises performing multiple sputtering processes in sequence. Each sputtering process comprises the steps of: loading a substrate (31) into a chamber (21) and placing the substrate (31) on a bearing base (22); moving a shutter disk (24) to a position between a target (T) and the substrate (31); introducing inert gas into the chamber (21) to perform a surface

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

modification process on the target (T); performing pre-sputtering to pretreat the surface of the target (T); removing the shutter disk (24) from the position between the target (T) and the substrate (31), and performing primary sputtering on the substrate (31) using the target (T), so as to form a thin film on the substrate (31); and removing the substrate (31) out of the chamber (21), the surface modification process of the sputtering process performed on the N^{th} batch of substrates and the surface modification process of the sputtering process performed on the $(N+1)^{\text{th}}$ batch of substrates having different process parameters, and N being a positive integer. The film forming method of a semiconductor device and the aluminium nitride film forming method of a semiconductor device can improve the quality of formed films and increase the thickness uniformity of the formed films.

(57) 摘要: 提供一种半导体设备的成膜方法及半导体设备的氮化铝成膜方法。半导体设备的成膜方法包括依序进行多次溅射流程, 各溅射流程包括步骤: 将基板(31)载入腔室(21)内并放置于承载底座(22)上; 将遮蔽盘(24)移至靶材(T)与基板(31)之间; 在腔室(21)内通入惰性气体以对靶材(T)进行表面修饰工艺; 进行预溅射, 以对靶材(T)的表面进行预处理; 将遮蔽盘(24)从靶材(T)与基板(31)之间移开, 并利用靶材(T)对基板(31)进行主溅射, 在基板(31)上形成薄膜; 将基板(31)移出腔室(21); 并且, 对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺具有不同的工艺参数, 且N为正整数。半导体设备的成膜方法及半导体设备的氮化铝成膜方法, 能够改善成膜质量, 提升成膜厚度均匀性。

半导体设备的成膜方法以及半导体设备的氮化铝成膜方法

技术领域

本发明涉及一种半导体设备的成膜方法，特别涉及一种半导体设备的氮化铝成膜方法。

背景技术

物理气相沉积（physical vapor deposition, PVD）溅射工艺已广泛用于现今的半导体集成电路、发光二极管（light emitting diode, LED）、太阳能电池及显示器等工艺中。在 PVD 溅射设备的腔室中，通常是利用高功率直流电源连接至靶材，通过加载功率将腔室内的工作气体激发为等离子体（plasma），并吸引等离子体中的离子轰击溅射靶材，以此使靶材的材料被溅射下来而沉积在晶片等基板上。不同的应用领域通常对溅射功率、溅射速率等工艺参数的要求也有所不同，但基本上对于提升成膜质量、成膜厚度均匀性以及增加设备产能的努力方向却是非常明确的。

发明内容

为解决上述技术问题，本发明提供一种半导体设备的成膜方法，其利用溅射方式形成薄膜，并在形成薄膜之前先对靶材进行表面修饰工艺。本发明的方法通过在不同次的溅射流程的表面修饰工艺时采用不同的工艺参数的作法，以此使得在不同次的溅射流程中的靶材具有不同的表面状态，进而对于不同次的溅射流程的主溅射的成膜均匀性的偏移现象产生补偿效果，以提高成膜质量及成膜厚度均匀性。

本发明的一些实施例提供一种半导体设备的成膜方法，包括依序进行多次溅射流程，以分别在多批次基板上形成薄膜，其中各溅射流程包

括下列步骤：将基板载入腔室内并放置于承载底座上；将遮蔽盘移至靶材与基板之间；在腔室内通入惰性气体以对靶材进行表面修饰工艺；进行预溅射，以对靶材的表面进行预处理；将遮蔽盘从靶材与基板之间移开，并利用靶材对基板进行主溅射，以在基板上形成薄膜；将基板移出腔室；并且，对第 N 批次基板进行的溅射流程的表面修饰工艺与对第 $N+1$ 批次基板进行的溅射流程的表面修饰工艺具有不同的工艺参数，且 N 为正整数。

本发明的一些实施例提供一种半导体设备的氮化铝成膜方法，包括依序进行多次溅射流程，以分别在多批次基板上形成氮化铝薄膜，其中各溅射流程包括下列步骤：将基板载入腔室内并放置于承载底座上；将遮蔽盘移至含铝靶材与基板之间；在腔室内通入惰性气体以对含铝靶材进行表面修饰工艺；进行预溅射，以对含铝靶材的表面进行预处理，使含铝靶材的表面由富铝状态转变为过渡状态；将遮蔽盘从靶材与基板之间移开，并在腔室内通入惰性气体及含氮气体且以并含铝靶材对基板进行主溅射以在基板上形成氮化铝薄膜；将基板移出腔室；并且对第 N 批次基板进行的溅射流程的表面修饰工艺与对第 $N+1$ 批次基板进行的溅射流程的表面修饰工艺具有不同的工艺参数，且 N 为正整数。

在本发明的半导体设备的成膜方法以及半导体设备的氮化铝成膜方法中，依序进行的多次溅射流程是用以分别在多批次基板上形成薄膜。每次溅射流程的表面修饰工艺可去除靶材表面的残留物，而通过在针对多批次基板所进行的不同次的溅射流程的表面修饰工艺中采用不同的工艺参数可补偿在多次的溅射流程的表面修饰工艺对于成膜厚度均匀性产生的负面影响（例如成膜均匀性朝向特定方向偏移的问题），故可达到改善成膜质量以及提升成膜厚度均匀性等效果。

附图说明

图 1 为本发明一些实施例的半导体设备的成膜方法的流程图示意图；
图 2A 为本发明一些实施例的半导体设备的成膜方法示意图；
图 2B 为本发明一些实施例的半导体设备的成膜方法示意图；
图 2C 为本发明一些实施例的半导体设备的成膜方法示意图；以及
图 3 为本发明一些实施例的电子装置的示意图。

【符号说明】

20	溅射装置
21	腔室
21S	内壁
22	承载底座
23	托盘
24	遮蔽盘
25	遮蔽盘库
26	隔热环
27	覆盖环
28A	下端盖
28B	上端盖
29	磁控管
30	电子装置
31	基板
32	氮化铝缓冲层
33	氮化镓层
33N	N型掺杂氮化镓层
33P	P型掺杂氮化镓层
34	量子阱层

100	方法
110、112、114、115、116、118	步骤
SR	溅射流程
T	靶材

具体实施方式

为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图来对本发明提供的反应腔室及半导体加工设备进行详细描述。

图1为本发明第一实施例提供的反应腔室的剖视图。请参阅图1，反应腔室100包括上电极装置和下电极装置。其中，下电极装置设置在反应腔室100内，用于承载被加工工件被加工工件。在本实施例中，下电极装置包括基座104，且接地。

为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图对本发明提供的半导体设备的成膜方法以及半导体设备的氮化铝成膜方法进行说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。

在本发明的制造方法中，一次溅射流程用以在一批次的基板上形成薄膜，下一次溅射流程用以在下一批次的基板上形成薄膜。也就是说，每一次溅射流程对应一批次的基板。其中，每一批次的基板指的是每一次溅射流程所处理的全部基板，其可以为一个基板，也可以为多个基板（例如托盘上同时承载多个基板时）。每次溅射流程包括在主溅射之前先对靶材进行前置处理工艺，其包括进行表面修饰工艺以去除靶材表面的残留物（例如前次溅射流程时在靶材表面形成的膜层），以及进行预溅射以对靶材的表面进行预处理，以确保每次溅射流程的主溅射时靶材处于稳定状态。举例而言，在使用含铝靶材进行溅射制作氮化铝薄膜的情况下，利用惰性气体例如氩气（Ar）对含铝靶材进行表面修饰可以使

含铝靶材表面处于富铝（Al-rich）状态，而预溅射可以使含铝靶材的表面由富铝状态转变为过渡状态，以此在后续的主溅射时可以确保形成的氮化铝薄膜具有良好的成膜质量。进一步说明，在氮化铝的实际生产过程中，常因为不可预期的因素而观察到在多次的溅射流程中所形成的膜层的膜厚分布有逐渐朝向特定方向偏移的趋势，进而影响到成膜厚度均匀性。上述膜厚分布均匀性的偏移的可能成因之一推测为某些不可预期的因素造成靶材的表面状态产生偏差，而每次溅射流程时若未对靶材进行表面修饰会使得此偏差持续地被放大而造成膜厚分布均匀性的偏移朝向相同的方向持续地被放大。

在本发明的半导体设备的成膜方法中，在每次的溅射流程中会先对靶材进行表面修饰工艺，且在不同次的溅射流程中的表面修饰工艺采用不同的工艺参数可提供补偿效果，进而改善膜厚分布持续朝向同一方向偏移而导致成膜厚度均匀性严重下降的问题。

本发明的方法所形成的氮化铝薄膜具有较佳的质量，对于后续形成于氮化铝薄膜上的氮化镓层的外延生长（Epitaxy）质量亦有所提升。氮化铝薄膜与氮化镓层可应用于电子装置例如发光二极管装置中，成膜质量提升的氮化镓层可用以提升电子装置的电性表现，而厚度均匀性提升的氮化铝薄膜亦对电子装置的量产产品的稳定性有正面的帮助。

图 1 为本发明一些实施例的半导体设备的成膜方法的流程示意图，如图 1 所示，本发明一些实施例提供一种半导体设备的成膜方法 100，该方法 100 包括重复进行多次溅射流程 SR，以分别在不同批次的基板上形成薄膜。各溅射流程 SR 包括下列的步骤 110、步骤 112、步骤 114、步骤 115、步骤 116 以及步骤 118。本实施例中，以一批次基板仅包含 1 片基板进行说明。在步骤 110 处，将一基板载入腔室内，并放置于承载底座上。在步骤 112 处，将遮蔽盘移至靶材与基板之间。在步骤 114 中，在腔室内通入惰性气体以对靶材进行表面修饰工艺。在步骤 115 处，

进行预溅射，以对靶材的表面进行预处理。在步骤 116 处，将遮蔽盘移开并利用靶材对基板进行主溅射，以在基板上形成薄膜。在步骤 118 处，将基板移出腔室。接着，继续进行下一次的溅射流程 SR，以在另一批次的基板上形成薄膜。

本实施例的半导体设备的成膜方法包括依序进行多次的溅射流程 SR，每一次溅射流程 SR 对一批次的基板进行加工以在该批次的各基板的表面形成薄膜，其中，所谓一批次的基板，指的是每一次溅射流程 SR 所处理的全部基板，其可以是一个基板，也可以是多个基板。其中，对第 N 批次的基板进行的溅射流程的表面修饰工艺与对第 N+1 批次的基板进行的溅射流程的表面修饰工艺具有不同的工艺参数，且 N 为正整数。通过上述方法，可改善靶材的表面在进行了多次的溅射流程后而未加以修饰而产生的污染或缺陷所造成膜厚分布持续朝向同一方向偏移的问题，进而提升成膜厚度均匀性。在本实施例中，对第 N 批次基板进行的溅射流程与对第 N+1 批次基板进行的溅射流程是两次连续且用于在不同基板上形成薄膜的溅射流程，且此两次连续进行的溅射流程内的表面修饰工艺具有不同的工艺参数。在一些实施例中，持续进行的溅射流程内的表面修饰工艺的工艺参数是以交替变换方式的规则加以调整，也就是说奇数次的溅射流程所对应的表面修饰工艺可以具有相同的工艺参数，而偶数次的溅射流程所对应的表面修饰工艺可以具有相同的工艺参数，但奇数次的溅射流程所对应的表面修饰工艺与偶数次的溅射流程所对应的表面修饰工艺具有不同的工艺参数。或者在另一些实施例中，可以利用不同的规则调整不同次溅射流程所对应的表面修饰工艺的工艺参数。

上述的方法 100 仅为示例，而本发明并不以方法 100 的内容为限，其它需要的额外步骤亦可在方法 100 之前、之后和/或其中进行，而方法 100 中所述的步骤亦可在其它实施例中被取代、删除或改变其顺序。

此外，本说明书中所使用的“步骤”一词并不限于单一动作，此“步骤”一词可包括单一个动作、操作或手法，或者可为由多个动作、操作和/或手法所组成的集合。

图 2A 至图 2C 为本发明一些实施例的半导体设备的成膜方法示意图。如图 2A 以及图 1 所示，本发明一些实施例提供一种半导体设备的成膜方法 100，包括下列步骤。首先，可提供一溅射装置 20。溅射装置 20 包括一腔室 21、一承载底座 22 以及一遮蔽盘 24。在一些实施例中，溅射装置 20 还可包括存放遮蔽盘 24 的遮蔽盘库 25、隔热环 26、覆盖环 27、下端盖 28A、上端盖 28B 以及磁控管 29，遮蔽盘库 25 穿透腔室 21 的内壁 21S 而与腔室 21 的内部环境连通，但并不以此为限。在本发明的其它实施例中，亦可视需要在溅射装置 20 之内和/或之外设置其它需要的部件。然后，进行溅射流程 SR，溅射流程 SR 包括步骤 110、步骤 112、步骤 114、步骤 115 和步骤 116 以及步骤 118。在步骤 110 处，将基板 31 载入腔室 21 内，并放置于承载底座 22 上。在一些实施例中，可先将一批次的基板 31（其可以为一个基板，也可以为多个基板）放置于托盘 23 上，再将放置有基板 31 的托盘 23 通过例如机械手臂载入腔室 21 内并放置于承载底座 22 上。在另外一些实施例中，亦可不通过托盘 23 而直接将一批次的基板 31 放置于承载底座 22 上。

在一些实施例中，基板 31 可为蓝宝石基板、碳化硅（SiC）或其它适合的材质所形成的基板，例如半导体基板、绝缘层覆硅（SOI）基板、玻璃基板或陶瓷基板，而托盘 23 可由例如碳化硅（SiC）或钼所制成，但并不以此为限。

然后，如图 2B 以及图 1 所示，在步骤 112 处，将遮蔽盘 24 移至靶材 T 与基板 31 之间，以及在步骤 114 处，在腔室 21 内通入惰性气体以对靶材 T 进行表面修饰工艺。在表面修饰工艺中，惰性气体产生的离子会撞击靶材 T，以此达到修饰靶材 T 的表面的效果。例如，除去因为前

一次溅射流程在靶材 T 表面所形成的膜层。举例来说，于表面修饰工艺时，通入惰性气体例如氩气的流量范围可介于 100 每分钟标准毫升（standard cubic centimeter per minute, sccm）至 300sccm 之间，且优选地可介于 180sccm 至 280sccm 之间，但并不以此为限。此外，在表面修饰工艺时，对靶材 T 载入的溅射功率可介于 2500 瓦至 4000 瓦之间，且优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。在一些实施例中，也可包括在腔室 21 内只通入惰性气体例如氩气而不通入其它反应气体。

在一些实施例中，遮蔽盘 24 在未进行表面修饰工艺时可先放置于遮蔽盘库 25 中，而要进行表面修饰工艺之前，遮蔽盘 24 可自遮蔽盘库 25 移至腔室 21 中并位于靶材 T 与基板 31 之间再进行表面修饰工艺。在表面修饰工艺进行时遮蔽盘 24 亦是位于靶材 T 与基板 31 之间，以此避免靶材 T 的材料通过表面修饰工艺形成在基板 31 上。换言之，遮蔽盘 24 可被视为一挡板，用以阻挡表面修饰工艺中产生的微粒掉落在基板 31 或承载底座 22 上而影响后续成膜质量。在本实施例中，表面修饰工艺是在基板 31 加载腔室 21 之后进行，且表面修饰工艺进行时遮蔽盘 24 是位于靶材 T 与基板 31 之间，但并不以此限。

随后，如图 2B 以及图 1 所示，在步骤 115 处，进行预溅射，以对靶材 T 的表面进行预处理。预溅射可对表面修饰后的靶材 T 的表面进行进一步处理，使得靶材 T 的表面处于过渡状态。上述的预溅射可包括于腔室 21 内通入惰性气体与反应气体，其中惰性气体例如可为氩气（Ar），而反应气体则可视欲形成的膜层的材料作选择。在一些实施例中，预溅射时通入的气体可与在后续进行的主溅射时通入的气体相同，但并不以此为限。举例来说，在预溅射时，通入反应气体的流量范围可介于 30sccm 至 300sccm 之间，且优选地可介于 100sccm 至 220sccm 之间；通入惰性气体例如氩气的流量范围可介于 15sccm 至 100sccm 之间，且

优选地可介于 20sccm 至 70sccm 之间。此外，在预溅射时，对靶材 T 加载的溅射功率可包括功率范围介于 2500 瓦至 4000 瓦的脉冲直流电源，且功率范围优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。

之后，如图 2C 以及图 1 所示，在步骤 116 处，将遮蔽盘 24 从靶材 T 与基板 31 之间移开并利用靶材 T 对基板 31 进行主溅射，以在基板 31 上形成薄膜。上述的主溅射可包括在腔室 21 内通入惰性气体与反应气体，其中惰性气体例如可为氩气 (Ar)，而反应气体则可视欲形成的膜层的材料作选择。通过惰性气体产生的离子 (例如 Ar 离子) 撞击靶材 T，并使靶材 T 与反应气体反应以在基板 31 上形成膜层。举例来说，在主溅射时，通入反应气体的流量范围可介于 30sccm 至 300sccm 之间，且优选地可介于 100sccm 至 220sccm 之间；通入惰性气体例如氩气的流量范围可介于 15sccm 至 100sccm 之间，且优选地可介于 20sccm 至 70sccm 之间。此外，在主溅射时，对靶材 T 加载的溅射功率可包括功率范围介于 2500 瓦至 4000 瓦的脉冲直流电源，且功率范围优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。接着，在步骤 118 处，将形成有薄膜的基板 31 移出腔室 21。在一些实施例中，进行预溅射对靶材 T 加载的溅射功率等于进行主溅射时对靶材 T 加载的溅射功率，但并不以此为限。

此后，可重复进行步骤 110、步骤 112、步骤 114、步骤 115、步骤 116 以及步骤 118，以完成对下一次的溅射流程 SR，所述下一次的溅射流程 SR 对应于另一批次的基板 31。一次的溅射流程 SR 是指将放置有一批次基板 31 的托盘加载至腔室 21 后，进行表面修饰工艺以及对托盘 23 上的该批次的基板 31 进行主溅射形成薄膜，而后将托盘 23 及其上的该批次的基板 31 移出腔室 21 的流程。

本实施例的半导体设备的成膜方法包括依序进行多次的溅射流程 SR，每一次溅射流程 SR 对一批次的基板进行加工以在该批次的各基板

的表面形成薄膜，其中，所谓一批次的基板，指的是每一次溅射流程SR所处理的全部基板，其可以是一个基板，也可以是多个基板。其中，对第N批次的基板进行的溅射流程的表面修饰工艺与对第N+1批次的基板进行的溅射流程的表面修饰工艺具有不同的工艺参数，且N为正整数。通过上述方法，可改善靶材的表面在分别对多批次的基板进行相应的溅射流程后未加以表面修饰而产生的污染或缺陷所造成膜厚分布持续朝向同一方向偏移的问题，进而提升成膜厚度均匀性。

在一些实施例中，对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺具有不同的工艺参数是通过选择不同的工艺时间来实现。举例而言，对第N批次基板进行的溅射流程的表面修饰工艺具有第一工艺时间，对第N+1批次基板进行的溅射流程的表面修饰工艺具有不同于第一工艺时间的第二工艺时间，且第二工艺时间约为第一工艺时间的2至8倍，例如第一工艺时间约为1~3秒，且第二工艺时间约为6~8秒，但不以此为限。另外，在对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺具有不同的工艺时间的前提下，对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺可以具有相同溅射功率。在另一些实施例中，对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺可具有不同的工艺时间以及不同的溅射功率。在又一些实施例中，对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺可具有不同的溅射功率以及具有相同工艺时间。在另一些实施例中，对第N批次基板进行的溅射流程的表面修饰工艺与对第N+1批次基板进行的溅射流程的表面修饰工艺可具有其它不同的工艺参数。

在本实施例中，通过在不同次的溅射流程的表面修饰工艺中采用不

同的工艺参数，可以稳定靶材的状况，从而可达到改善成膜质量以及提升成膜厚度均匀性等效果。在一些实施例中，方法 100 可进一步包括在连续重复进行多次溅射流程（连续进行的多次溅射流程可构成一批次溅射流程）之前和/或之后进行涂布（pasting）处理。值得说明的是，现有成膜方法由于没有对靶材进行表面修饰工艺，因此在进行了数次溅射流程之后即必须对靶材进行涂布处理，其中现有涂布处理的工艺时间需持续数十分钟，不仅大幅增加了整体工艺时间，且现有涂布处理需使用高功率（大于 4500 瓦的功率）进行，更会造成靶材的使用寿命（life time）减短至约 3 至 6 个月。反观本发明的成膜方法，由于在不同次的溅射流程中采用不同的工艺参数对靶材 T 进行表面修饰工艺，其中表面修饰工艺的工艺时间仅需数秒即可改善靶材 T 的状况。因此在靶材 T 的状况良好的情况下，相较于现有成膜方法，本发明的方法不仅可以减少进行涂布处理的次数与频率，而可以缩短整体工艺时间，而且本发明的涂布处理仅需对靶材 T 加载约介于 2500 瓦至 4000 瓦之间的低功率，即可将靶材 T 的使用寿命延长到 1 至 2 年。

在一些实施例中，半导体设备的成膜方法 100 可用以形成非金属薄膜、金属薄膜或金属化合物薄膜。举例来说，当要在基板 31 上形成的薄膜为氮化铝（AlN）时，靶材 T 可为含铝靶材，例如纯铝靶材或氮化铝靶材，而上述的方法 100 则可视作半导体设备的氮化铝成膜方法。

此外，在形成氮化铝薄膜时，上述的预溅射可包括在腔室 21 内通入含氮气体以及例如氩气等的惰性气体，并利用由惰性气体产生的离子撞击含铝靶材（也就是靶材 T），使得靶材 T 的表面由富铝（Al-rich）状态转变为过渡（Transition）状态。举例来说，在预溅射时，通入含氮气体（例如氮气）的流量范围可介于 30sccm 至 300sccm 之间，且优选地可介于 100sccm 至 220sccm 之间；通入惰性气体（例如氩气）的流量范围可介于 15sccm 至 100sccm 之间，且优选地可介于 20sccm 至

70sccm 之间，但并不以此为限。此外，在预溅射时，对靶材 T 加载的溅射功率可包括功率范围介于 2500 瓦至 4000 瓦的脉冲直流电源，且功率范围优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。在一些实施例中，在预溅射时，可在腔室 21 内另通入含氧气体，使得靶材 T 的表面具有氧掺质（亦可视为氮氧化铝，AlON）的状态。举例而言，通入含氧气体例如氧气的流量范围可介于 0.5sccm 至 10sccm 之间，且优选地可介于 0.5sccm 至 5sccm 之间，但并不以此为限。

在形成氮化铝薄膜时，上述的主溅射可包括在腔室 21 内通入含氮气体以及惰性气体例如氩气（argon, Ar），并使由惰性气体产生的离子（例如 Ar 离子）撞击含铝靶材（也就是靶材 T），并与含氮气体反应以在基板 31 上形成氮化铝薄膜。在一些实施例中，在主溅射时可在腔室 21 内另通入含氧气体，以此形成的氮化铝薄膜可包括氧掺入的氮化铝薄膜。举例来说，在主溅射时，通入含氮气体例如氮气的流量范围可介于 30sccm 至 300sccm 之间，且优选地可介于 100sccm 至 220sccm 之间；通入惰性气体例如氩气的流量范围可介于 15sccm 至 100sccm 之间，且优选地可介于 20sccm 至 70sccm 之间；通入含氧气体例如氧气的流量范围可介于 0.5sccm 至 10sccm 之间，且优选地可介于 0.5sccm 至 5sccm 之间，但并不以此为限。此外，在主溅射时，对靶材 T 加载的溅射功率可包括功率范围介于 2500 瓦至 4000 瓦的脉冲直流电源，且功率范围优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。在一些实施例中，进行预溅射对靶材 T 加载的溅射功率等于进行主溅射时对靶材 T 加载的溅射功率，但并不以此为限。

在一些实施例中，表面修饰工艺亦可包括在腔室 21 内只通入惰性气体例如氩气而不通入反应气体例如含氮气体和含氧气体，并使由惰性气体产生的离子撞击含铝制靶材（也就是靶材 T），以此达到修饰靶材 T 的表面的效果。例如，至少部分除去因为先前工艺而在靶材 T 表面形成

的氮化铝。举例来说，在表面修饰工艺时，通入惰性气体例如氩气的流量范围可介于 100sccm 至 300sccm 之间，且优选地可介于 180sccm 至 280sccm 之间，但并不以此为限。此外，在表面修饰工艺时，对靶材 T 加载的溅射功率可介于 2500 瓦至 4000 瓦之间，且优选地可介于 2800 瓦至 3500 瓦之间，但并不以此为限。在一些实施例中，可在预溅射与主溅射的过程中持续对靶材 T 加载溅射功率，也就是以不断辉（即腔室 21 内不起辉）的方式进行预溅射和主溅射。

如上文所述，本发明的方法在每次溅射流程时均对靶材 T 进行表面修饰工艺，且在不同批次的基板各自所对应的溅射流程的表面修饰工艺中采用不同的工艺参数，以此可稳定腔室 21 内的状况以及靶材 T 的状况，进而可补偿在多次溅射流程中均未对靶材 T 进行表面修饰工艺或只利用具有相同工艺参数的表面修饰工艺对靶材 T 进行处理的情况下对于成膜厚度均匀性所产生的负面影响，故可达到改善成膜质量以及提升成膜厚度均匀性等效果。举例来说，请参考下列表 1 与表 2。表 1 为一对照实施例的方法（每一次溅射流程中未进行表面修饰工艺）形成氮化铝薄膜的厚度状况，且每一次溅射流程是对托盘上放置的五片基板（即，每一批次的基板包含 5 个基板）进行主溅射；而表 2 为以上述的方法 100 形成氮化铝薄膜的厚度状况，且每一次溅射流程亦是对托盘上放置的五片基板（即，每一批次的基板包含 5 个基板）进行主溅射。由表 1 与表 2 的结果可知，本发明的方法所形成氮化铝薄膜的厚度均匀性显著地优于对照实施例的方法所形成的氮化铝薄膜的厚度均匀性。此外，连续进行本发明的上述溅射流程 20 次，其结果显示：对于每一批次的基板而言，每个基板均具有很好的膜厚均匀性，且不同的基板之间的膜厚均匀性也很好；并且，对于不同批次的基板而言，不同批次之间的膜厚均匀性亦得到改善。换句话说，本发明的形成薄膜的方法对靶材进行的表面修饰工艺可有效地改善成膜厚度均匀性。

表 1

	片号	厚度 (埃米)	单片内不均匀性	片间不均匀性
第 1 盘	1	376.2	0.79%	1.59%
	2	362.5	0.67%	
	3	367.8	0.75%	
	4	372.5	0.84%	
	5	376.2	0.97%	
第 20 盘	1	364.0	1.26%	3.39%
	2	345.6	1.33%	
	3	349.4	1.27%	
	4	366.6	1.44%	
	5	374.7	1.65%	

表 2

	片号	厚度 (埃米)	单片内不均匀性	片间不均匀
第 1 盘	1	365.8	0.70%	0.20%
	2	366.7	0.38%	
	3	366.9	0.29%	
	4	367.8	0.33%	
	5	367.1	0.44%	
第 20 盘	1	355.7	0.91%	0.21%
	2	355.2	0.66%	
	3	355.1	0.54%	
	4	356.6	0.49%	
	5	356.7	0.65%	

此外, 请参阅图 1、图 2C 与图 3, 图 3 为本发明一些实施例的电子装置的示意图。如图 1、图 2C 与图 3 所示, 在一些实施例中, 半导体设备的氮化铝成膜方法 100 可用于形成电子装置 30 例如氮化镓基发

光二极管装置（GaN 基 LED）中的氮化铝缓冲层 32。在一些实施例中，电子装置 30 可包括基板 31、氮化铝缓冲层 32 以及氮化镓层 33。氮化铝缓冲层 32 位于基板 31 上，而氮化镓层 33 位于氮化铝缓冲层 32 上。氮化铝缓冲层 32 可由上述的方法 100 形成于基板 31 上，而氮化镓层 33 则可形成于氮化铝缓冲层 32 上。由于氮化铝缓冲层 32 与基板 31（例如蓝宝石基板）之间的晶格失配（lattice mismatch）以及热失配（thermal mismatch）程度相对较小，故氮化铝缓冲层 32 可用以改善后续于氮化铝缓冲层 32 上以外延生长方式形成的氮化镓层 33 的质量，进而达到提升电子装置 30 性能表现的效果。举例来说，电子装置 30 可包括发光二极管装置或其它适合的半导体电子装置，而当电子装置 30 为氮化镓基发光二极管装置时，电子装置 30 还可包括量子阱层 34 形成于氮化镓层 33，此时氮化镓层 33 可经处理而成为一 N 型掺杂氮化镓层 33N，而量子阱层 34 上可再形成一 P 型掺杂氮化镓层 33P，但并不以此为限。在形成氮化铝缓冲层 32 的主溅射时通入氧气可改善后续于氮化铝缓冲层 32 上形成的氮化镓层 33 的成膜质量，而电子装置 30（例如为发光二极管装置）的各种电性表现可获得改善。

综上所述，本发明的半导体设备的成膜方法是通过在针对多批次基板所进行的不同次溅射流程的表面修饰工艺中采用不同的工艺参数，以此可稳定腔室内的状况以及靶材的状况，且可补偿在溅射流程中未对靶材进行表面修饰工艺的情况下对于成膜厚度均匀性产生的负面影响，故可达到改善成膜质量以及提升成膜厚度均匀性等效果。当本发明的半导体设备的成膜方法用于形成氮化铝薄膜时，由于氮化铝薄膜的成膜质量以及厚度均匀性均有所改善，故对于后续形成在氮化铝薄膜上的氮化镓层的外延生长质量也有所提升。

前述内容概述了一些实施方式的特征，因而本领域普通技术人员可更加理解本申请文件揭示内容的各方面。本领域普通技术人员应理解可

轻易使用本申请文件揭示内容作为基础,用于设计或修饰其他工艺与结构而实现与本申请文件所述的实施方式具有相同目的和/或达到相同优点。本领域普通技术人员亦应理解此均等架构并不脱离本申请文件揭示内容的精神与范围,以及本领域普通技术人员可进行各种变化、取代与替换,而不脱离本申请文件揭示内容的精神与范围。

权 利 要 求 书

1. 一种半导体设备的成膜方法，其特征在于，包括：

依序进行多次溅射流程，以分别在多批次基板上形成薄膜，其中，各所述溅射流程包括：

将基板载入腔室内并放置于承载底座上；

将遮蔽盘移至靶材与所述基板之间；

在所述腔室内通入惰性气体以对所述靶材进行表面修饰工艺；

进行预溅射，以对所述靶材的表面进行预处理；

将所述遮蔽盘从所述靶材与所述基板之间移开，并利用所述靶材对所述基板进行主溅射以在所述基板上形成薄膜；以及

将所述基板移出所述腔室；

其中，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的工艺参数，且 N 为正整数。

2. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，所述表面修饰工艺中通入的所述惰性气体包括氩气。

3. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺具有第一工艺时间，且对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同于所述第一工艺时间的第二工艺时间。

4. 如权利要求 3 所述的半导体设备的成膜方法，其特征在于，所述第二工艺时间为所述第一工艺时间的 2 至 8 倍。

5. 如权利要求 3 所述的半导体设备的成膜方法，其特征在于，所述第一工艺时间为 1~3 秒，且所述第二工艺时间为 6~8 秒。

6. 如权利要求 3 所述的半导体设备的成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有相同的溅射功率。

7. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的溅射功率。

8. 如权利要求 7 所述的半导体设备的成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有相同的工艺时间。

9. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的工艺时间与溅射功率。

10. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，在所述预溅射时通入的气体与在所述主溅射时通入的气体相同。

11. 如权利要求 1 所述的半导体设备的成膜方法，其特征在于，还包括在所述预溅射以及所述主溅射的过程中持续对所述靶材加载溅射功率。

12. 如权利要求 1 所述的方法，其特征在于，还包括：

连续重复进行多次所述溅射流程，其中，连续进行的所述多次溅射流程

构成一批次溅射流程；以及

在所述一批次溅射流程之前和/或之后，进行涂布处理，其中，所述涂布处理对所述靶材加载的功率介于 2500 瓦至 4000 瓦之间。

13. 一种半导体设备的氮化铝成膜方法，其特征在于，包括：

依序进行多次溅射流程，以分别在多批次基板上形成氮化铝薄膜，其中，各所述溅射流程包括：

将基板载入腔室内并放置于承载底座上；

将遮蔽盘移至含铝靶材与所述基板之间；

在所述腔室内通入惰性气体以对所述含铝靶材进行表面修饰工艺；

进行预溅射，以对所述含铝靶材的表面进行预处理，使所述含铝靶材的表面由富铝状态转变为过渡状态；

将所述遮蔽盘从所述含铝靶材与所述基板之间移开，并在所述腔室内通入惰性气体及含氮气体且以所述含铝靶材对所述基板进行主溅射以在所述基板上形成氮化铝薄膜，以及

将所述基板移出所述腔室；

其中，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的工艺参数，且 N 为正整数。

14. 如权利要求 13 所述的半导体设备的氮化铝成膜方法，其特征在于，所述表面修饰工艺中通入的所述惰性气体包括氩气。

15. 如权利要求 13 所述的半导体设备的氮化铝成膜方法，其特征在于，对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺具有第一工艺时间，且对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同于所述第一工艺时间的第二工艺时间。

16. 如权利要求 15 所述的半导体设备的氮化铝成膜方法, 其特征在于, 所述第二工艺时间为所述第一工艺时间的 2 至 8 倍。

17. 如权利要求 16 所述的半导体设备的氮化铝成膜方法, 其特征在于, 所述第一工艺时间为 1~3 秒, 且所述第二工艺时间为 6~8 秒。

18. 如权利要求 16 所述的半导体设备的氮化铝成膜方法, 其特征在于, 对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有相同的溅射功率。

19. 如权利要求 13 所述的半导体设备的成膜方法, 其特征在于, 对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的溅射功率。

20. 如权利要求 19 所述的半导体设备的氮化铝成膜方法, 其特征在于, 对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有相同的工艺时间。

21. 如权利要求 13 所述的半导体设备的成膜方法, 其特征在于, 对第 N 批次基板进行的所述溅射流程的所述表面修饰工艺与对第 N+1 批次基板进行的所述溅射流程的所述表面修饰工艺具有不同的工艺时间与溅射功率。

22. 如权利要求 13 所述的半导体设备的氮化铝成膜方法, 其特征在于, 所述主溅射还包括在所述腔室内通入含氧气体, 以使所述氮化铝薄膜包括氧掺质。

23. 如权利要求 13 所述的半导体设备的氮化铝成膜方法，其特征在于，在所述预溅射时通入的气体与在所述主溅射时通入的气体相同。

24. 如权利要求 13 所述的半导体设备的氮化铝成膜方法，其特征在于，还包括在所述预溅射以及所述主溅射的过程中持续对所述含铝靶材加载溅射功率。

25. 如权利要求 13 所述的半导体设备的氮化铝成膜方法，其特征在于，进行所述预溅射时对所述含铝靶材加载的溅射功率等于进行所述主溅射时对所述含铝靶材加载的溅射功率。

26. 如权利要求 13 所述的方法，其特征在于，还包括：

连续重复进行多次所述溅射流程，连续进行的所述多次溅射流程构成一批次溅射流程；以及

在所述一批次溅射流程之前和/或之后，进行涂布处理，其中，所述涂布处理对所述含铝靶材加载的功率介于 2500 瓦至 4000 瓦之间。

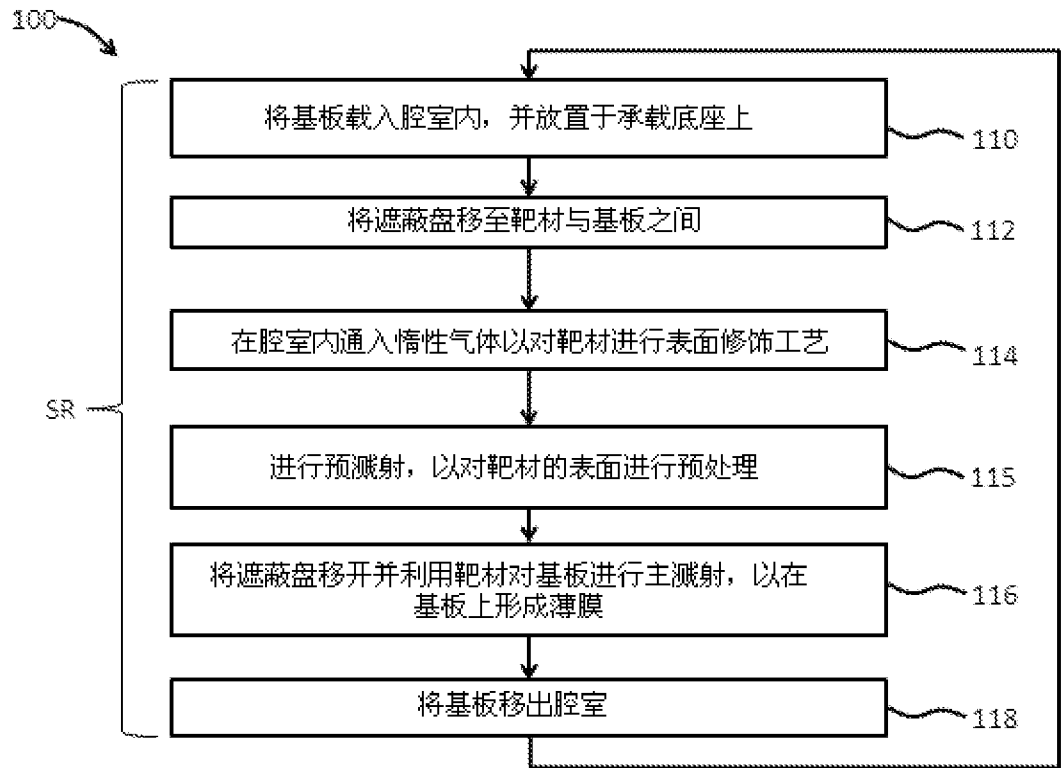


图 1

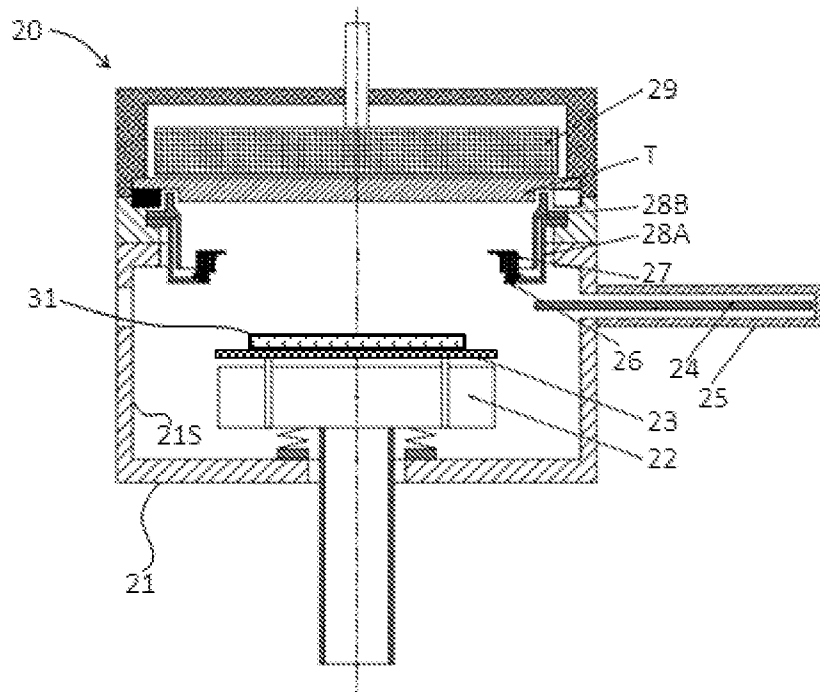


图 2A

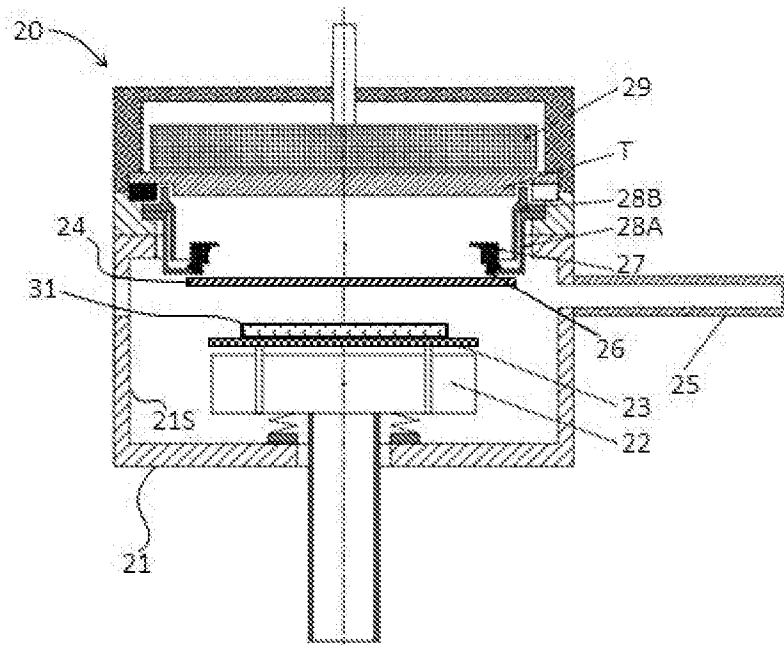


图 2B

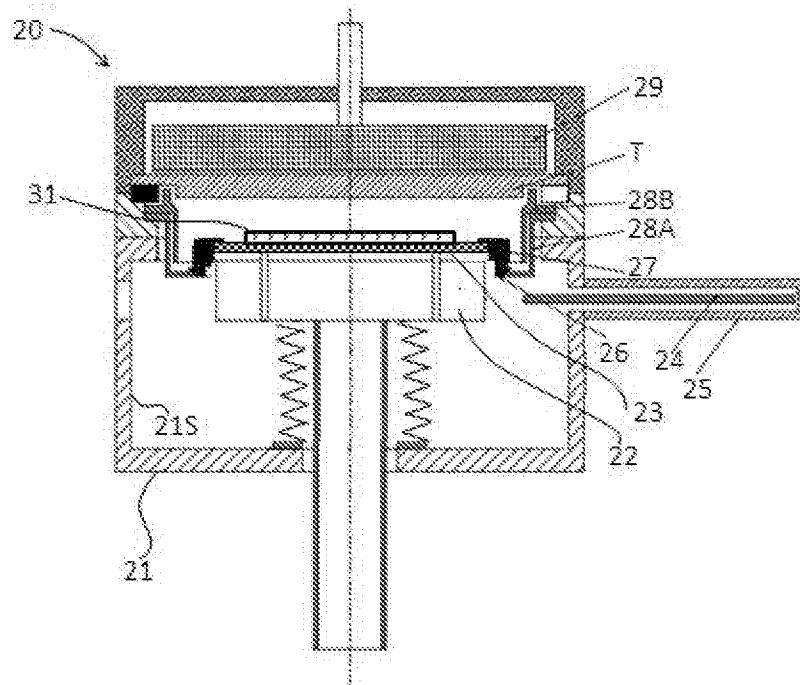


图 2C

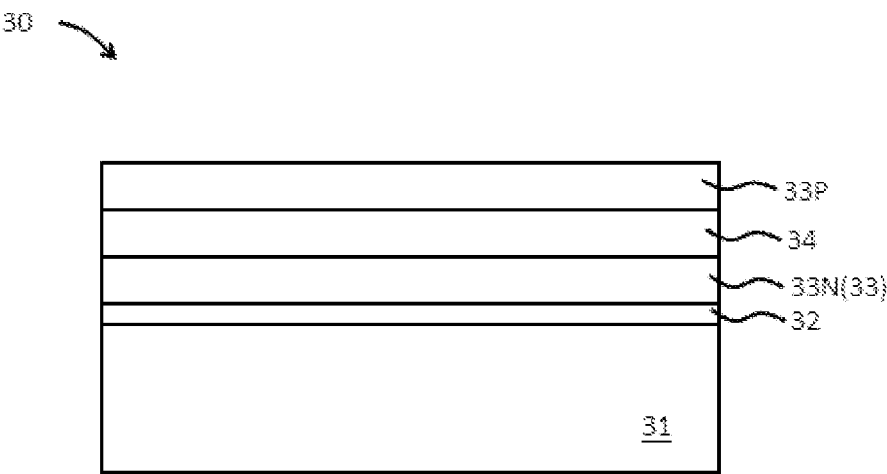


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/100799

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L, C23C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, CNABS, CNKI, CNTXT, IEEE: sputter, film, aluminum nitride, treat, substrate, chamber, spray, Ar, AIN, coating, deposit, semiconductor, plate, board, concave, cavity, nitrogen, argon

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104246980 A (APPLIED MATERIALS, INC.), 24 December 2014 (24.12.2014), description, paragraphs [0034]-[0052]	1-26
A	CN 102299265 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY OF CHINA), 28 December 2011 (28.12.2011), the whole document	1-26
A	CN 102820418 A (GUANGZHOU RESEARCH INSTITUTE OF NON-FERROUS METALS), 12 December 2012 (12.12.2012), the whole document	1-26
A	WO 2008087930 A1 (SHOWA DENKO K. K.), 24 July 2008 (24.07.2008), the whole document	1-26

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 09 March 2017 (09.03.2017)	Date of mailing of the international search report 20 March 2017 (20.03.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer PENG, Lijuan Telephone No.: (86-10) 62089272

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/100799

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104246980 A	24 December 2014	US 9396933 B2	19 July 2016
		KR 20150014470 A	06 February 2015
		JP 2015524020 A	20 August 2015
		WO 2013163323 A1	31 October 2013
		TW 201401555 A	01 January 2014
		US 2013285065 A1	31 October 2013
		US 2016293798 A1	06 October 2016
CN 102299265 A	28 December 2011	None	
CN 102820418 A	12 December 2012	None	
WO 2008087930 A1	24 July 2008	US 2009194784 A1	06 August 2009
		TW 200838000 A	16 September 2008
		KR 101151167 B1	04 June 2012
		JP 2009123718 A	04 June 2009
		EP 2105973 A4	05 August 2015
		KR 20090094138 A	03 September 2009
		EP 2105973 A1	30 September 2009

国际检索报告

国际申请号

PCT/CN2016/100799

A. 主题的分类 H01L 21/02 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L, C23C 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) DWPI, CNABS, CNKI, CNTXT, IEEE: 溅射, 沉积, 半导体, 膜, 氮化铝, 处理, 基板, 腔, 室, 氩气, 氮气, spray, Ar, AlN, coating, deposit, semiconductor, plate, board, concave, cavity, nitrogen, argon																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104246980 A (应用材料公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书[0034]-[0052]段</td> <td>1-26</td> </tr> <tr> <td>A</td> <td>CN 102299265 A (电子科技大学) 2011年 12月 28日 (2011 - 12 - 28) 全文</td> <td>1-26</td> </tr> <tr> <td>A</td> <td>CN 102820418 A (广州有色金属研究院) 2012年 12月 12日 (2012 - 12 - 12) 全文</td> <td>1-26</td> </tr> <tr> <td>A</td> <td>WO 2008087930 A1 (昭和电工株式会社) 2008年 7月 24日 (2008 - 07 - 24) 全文</td> <td>1-26</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104246980 A (应用材料公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书[0034]-[0052]段	1-26	A	CN 102299265 A (电子科技大学) 2011年 12月 28日 (2011 - 12 - 28) 全文	1-26	A	CN 102820418 A (广州有色金属研究院) 2012年 12月 12日 (2012 - 12 - 12) 全文	1-26	A	WO 2008087930 A1 (昭和电工株式会社) 2008年 7月 24日 (2008 - 07 - 24) 全文	1-26
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 104246980 A (应用材料公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书[0034]-[0052]段	1-26															
A	CN 102299265 A (电子科技大学) 2011年 12月 28日 (2011 - 12 - 28) 全文	1-26															
A	CN 102820418 A (广州有色金属研究院) 2012年 12月 12日 (2012 - 12 - 12) 全文	1-26															
A	WO 2008087930 A1 (昭和电工株式会社) 2008年 7月 24日 (2008 - 07 - 24) 全文	1-26															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。 <table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件													
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
国际检索实际完成的日期 2017年 3月 9日		国际检索报告邮寄日期 2017年 3月 20日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		受权官员 彭丽娟 电话号码 (86-10) 62089272															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/100799

检索报告引用的专利文件				公布日 (年/月/日)		同族专利	公布日 (年/月/日)
CN	104246980	A	2014年 12月 24日	US	9396933	B2	2016年 7月 19日
				KR	20150014470	A	2015年 2月 6日
				JP	2015524020	A	2015年 8月 20日
				WO	2013163323	A1	2013年 10月 31日
				TW	201401555	A	2014年 1月 1日
				US	2013285065	A1	2013年 10月 31日
				US	2016293798	A1	2016年 10月 6日
CN	102299265	A	2011年 12月 28日	无			
CN	102820418	A	2012年 12月 12日	无			
WO	2008087930	A1	2008年 7月 24日	US	2009194784	A1	2009年 8月 6日
				TW	200838000	A	2008年 9月 16日
				KR	101151167	B1	2012年 6月 4日
				JP	2009123718	A	2009年 6月 4日
				EP	2105973	A4	2015年 8月 5日
				KR	20090094138	A	2009年 9月 3日
				EP	2105973	A1	2009年 9月 30日