

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4354583号
(P4354583)

(45) 発行日 平成21年10月28日(2009.10.28)

(24) 登録日 平成21年8月7日(2009.8.7)

(51) Int.Cl.		F I			
G06F	9/54	(2006.01)	G06F	9/46	480A
G06F	13/10	(2006.01)	G06F	13/10	330C
G06F	13/14	(2006.01)	G06F	13/14	320J

請求項の数 7 (全 13 頁)

(21) 出願番号	特願平11-255272	(73) 特許権者	503360115
(22) 出願日	平成11年9月9日(1999.9.9)		独立行政法人科学技術振興機構
(65) 公開番号	特開2001-75824(P2001-75824A)		東京都千代田区四番町5-3 サイエンス プラザ5F
(43) 公開日	平成13年3月23日(2001.3.23)	(74) 代理人	100107010
審査請求日	平成18年9月11日(2006.9.11)		弁理士 橋爪 健
		(72) 発明者	松本 尚
			千葉県千葉市稲毛区弥生町1-170-2 -203
		審査官	漆原 孝治
		(56) 参考文献	特開平09-231157(JP, A) 米国特許第06081854(US, A))

最終頁に続く

(54) 【発明の名称】 アクセス方法及びアクセス処理プログラムを記録した記録媒体

(57) 【特許請求の範囲】

【請求項1】

プロセスが、入出力装置又はインタフェースのオープン処理をオペレーティングシステムに要求するステップと、

オペレーティングシステムが、前記プロセスの要求格納領域を示し、且つ、入出力装置又はインタフェースを使用するプロセスを示すためのコンテキスト識別子を割り当てるステップと、

前記プロセスが、要求格納領域へ入出力装置又はインタフェースへの要求内容を記述するステップと、

オペレーティングシステムが、入出力装置又はインタフェース内の内蔵メモリに、各プロセスのコンテキスト識別子に対応する要求格納領域のアドレスを記憶するステップと、

入出力装置又はインタフェースが、先入れ先出しメモリで構成されるペンディングレジスタに記憶されたコンテキスト識別子に基づき、前記内蔵メモリから求めた要求格納領域に従い、前記プロセスの要求内容を読み出すステップを含み、

入出力装置又はインタフェースを指定する物理アドレスは、入出力装置又はインタフェースのペンディングレジスタの位置を示す固有アドレスであるファンクションセレクトと、入出力装置又はインタフェースを使用するプロセスを示すコンテキスト識別子とを含み、

10

20

アドレスデコーダは、前記物理アドレス内の前記コンテキスト識別子をデコードに使用せず、前記ファンクションセレクトをデコードに使用することにより、入出力装置又はインタフェースのペンディングレジスタを選択するとともに、前記物理アドレス内の前記コンテキスト識別子をペンディングレジスタに記憶することにより、

ペンディングレジスタへのアクセスをペンディングレジスタを構成する先入れ先出しメモリにバッファリングすることにより、プロセスが異なれば、コンテキスト識別子が異なった前記物理アドレスで、同一のファンクションセレクトに基づき同一の入出力装置又はインタフェースのペンディングレジスタへアクセスし、入出力装置又はインタフェースは、ペンディングレジスタに記憶された異なるコンテキスト識別子に基づき、異なる要求内容を読み出すことを特徴とするアクセス方法。

10

【請求項 2】

入出力装置又はインタフェースは、ペンディングレジスタにアクセスがあったことを識別するステップと、

コンテキスト識別子に基づき、各プロセスの要求格納領域の物理アドレスを記憶した内蔵メモリを参照することにより、ペンディングレジスタをアクセスしたプロセスの要求格納領域の物理アドレスを得るステップと、

要求格納領域の内容を読み出して、要求内容を実現するステップとを備えたことを特徴とする請求項 1 に記載のアクセス方法。

【請求項 3】

前記物理アドレスは、さらにオフセットを下位アドレスに含み、前記アドレスデコーダは該オフセット領域をデコード対象とすることを特徴とする請求項 1 又は 2 のいずれかに記載のアクセス方法。

20

【請求項 4】

前記物理アドレスは、さらにオフセットを下位アドレスに含み、前記アドレスデコーダは該オフセット領域をデコード対象としないことを特徴とする請求項 1 又は 2 に記載のアクセス方法。

【請求項 5】

前記ペンディングレジスタに、コンテキスト識別子に対応する他のデータを必要に応じて記憶することを特徴とする請求項 1 乃至 4 のいずれかに記載のアクセス方法。

【請求項 6】

第 1 のプロセスが入出力装置又はインタフェースのクローズ処理をオペレーティングシステムに要求した場合又は第 1 のプロセスが終了した場合には、オペレーティングシステムは第 1 のプロセスに割り当てたアドレスを回収すると共に、入出力装置又はインタフェース用のコンテキスト識別子を回収し、及び又は、内蔵メモリ上の第 1 のプロセスの要求領域への物理アドレスのエントリをクリアすることを特徴とする請求項 1 又は 5 のいずれかに記載のアクセス方法。

30

【請求項 7】

プロセスが、入出力装置又はインタフェースのオープン処理をオペレーティングシステムに要求するステップと、

オペレーティングシステムが、前記プロセスの要求格納領域を示し、且つ、入出力装置又はインタフェースを使用するプロセスを示すためのコンテキスト識別子を割り当てるステップと、

40

前記プロセスが、要求格納領域へ入出力装置又はインタフェースへの要求内容を記述するステップと、

オペレーティングシステムが、入出力装置又はインタフェース内の内蔵メモリに、各プロセスのコンテキスト識別子に対応する要求格納領域のアドレスを記憶するステップと、

入出力装置又はインタフェースが、先入れ先出しメモリで構成されるペンディングレジスタに記憶されたコンテキスト識別子に基づき、前記内蔵メモリから求めた要求格納領域に従い、前記プロセスの要求内容を読み出すステップ

をコンピュータに実行させるためのアクセス処理プログラムを記録した記録媒体であって

50

入出力装置又はインタフェースを指定する物理アドレスは、入出力装置又はインタフェースのペンディングレジスタの位置を示す固有アドレスであるファンクションセレクトと、入出力装置又はインタフェースを使用するプロセスを示すコンテキスト識別子とを含み、

アドレスデコーダは、前記物理アドレス内の前記コンテキスト識別子をデコードに使用せず、前記ファンクションセレクトをデコードに使用することにより、入出力装置又はインタフェースのペンディングレジスタを選択するとともに、前記物理アドレス内の前記コンテキスト識別子をペンディングレジスタに記憶することにより、

ペンディングレジスタへのアクセスをペンディングレジスタを構成する先入れ先出しメモリにバッファリングすることにより、プロセスが異なれば、コンテキスト識別子が異なった前記物理アドレスで、同一のファンクションセレクトに基づき同一の入出力装置又はインタフェースのペンディングレジスタへアクセスし、入出力装置又はインタフェースは、ペンディングレジスタに記憶された異なるコンテキスト識別子に基づき、異なる要求内容を読み出すことを特徴とする、前記アクセス処理プログラムを記録した記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アクセス方法及びアクセス処理プログラムを記録した記録媒体に係り、特に、仮想化されたマルチコンテキスト環境におけるユーザレベル入出力アクセス方法及びアクセス処理プログラムを記録した記録媒体に関する。

【0002】

【従来の技術】

図6に、従来方式1のシステムの説明図を示す。この図では、従来のカーネルアドレス空間にマップされたシステムの説明図を示す。

【0003】

従来方式1では、図示のように、入出力装置(I/O装置)(I/O device)の制御用レジスタは、汎用オペレーティングシステム(OS)の下では、カーネル(kernel)モードでしかアクセスできないようにすることにより、ユーザアプリケーションによる不正な操作を防止している。物理アドレス空間(physical address space)は、カーネルアドレス空間(kernel address space)とユーザアドレス空間(user address space)とに分かれる。I/O装置は、カーネルアドレス空間のI/O装置に対応するエントリがアクセスされた場合のみ、I/O装置を使用することができる。そして、ユーザアプリケーションとしてのプロセスAが、I/O装置を使用したい場合には、OSのシステムコール(system call)を通じて操作要求を出す。つぎに、OSが、カーネルモードにおいて操作要求の正当性をチェックした後、具体的な操作をI/O装置内の制御レジスタに施す。

【0004】

また、最近では、ユーザアプリケーションのアドレス空間にI/O装置の制御レジスタをマップして、ユーザアプリケーション(ユーザプロセス)が直接制御レジスタをアクセスし、入出力操作のオーバーヘッドを減らす方式も使われるようになってきている。図7に、従来方式2のシステムの説明図を示す。この図では、ユーザアドレス空間にマップされたシステムの構成図の一例を示す。この従来方式2では、プロセスAが、物理アドレス空間にあるI/O装置用ページ(page for I/O)を、ユーザアドレス空間にマッピングしている。I/O装置用ページにより、I/O装置の制御レジスタを使用することができる。

【0005】

つぎに、図8に、従来方式3のシステムの説明図を示す。この図は、ユーザアドレス空間から操作要求をダイレクトメモリアccess(DMA)するシステムの一例を示す。従来方式1におけるシステムコールのオーバーヘッドを排除又は小さくするためには、ユーザアドレス空間にI/O装置に関する制御情報をマップする必要がある。従来方式3においても

10

20

30

40

50

、この点では従来方式2と同じである。ただし、単にI/O装置の制御レジスタをユーザアドレス空間にマップしたのでは、複数のユーザアプリケーションからアクセスされた場合に、混乱が生じてしまう。これを解決するためには、I/O装置に対する要求内容をメモリ上にまとめておいて、I/O装置側に要求内容を読み出して制御レジスタにセットしてもらうようにすればよい。つまり、I/O装置側がDMAによって制御レジスタの内容を更新する。そして、一つの要求内容が終る(区切りがつく)までは、次の要求内容の処理を開始しないようにI/O装置が動作すれば動作の混乱も起こらない。また、汎用OSの下でメモリ資源は保護されているので、アプリケーション間で要求内容を書き潰したりする心配はない。

【0006】

ここで重要になるのは、どうやってI/O装置に要求内容が書かれているメモリの場所を指示するかである。そこで、従来方式3では、要求内容を示すメモリの場所を示すポインタを記憶したコンテキストレジスタ(context register)をI/O装置内に持たせる。コンテキストレジスタは、例えば、どのプロセス・タスクがホストプロセッサで実行されているかを示すレジスタである。OSは、どのユーザのタスク(プロセス)が実行しているかを把握している。そして、OSは、実行されているプロセスに応じて、コンテキストレジスタを書き換えることができる。プロセッサにあるアプリケーション(例えば、プロセスA)が割り当てられる場合には、該当アプリケーションの要求内容の格納場所をコンテキストレジスタにセットする。

【0007】

また、各アプリケーションによるユーザアドレス空間には、要求内容を登録したことを知らせるペンディングレジスタ(ペンディングレジスタ)をマップする。ペンディングレジスタは、例えば、いずれかのプロセスがI/O装置をアクセスしたことを示すフラグである。プロセスA用ページ(page for A)には、要求(requests)が記憶される。要求の内容は、例えば、I/O指令であり、I/O装置がプリンタであれば、印刷指令、改ページ指令等であり、入出力装置であれば、どの装置に出力又は入力するか等の指令等である。また、従来方式3では、I/O装置はペンディングレジスタがアクセスされると、コンテキストレジスタの(ポインタの)示すメモリ位置から該当する要求内容を取り出して(DMAして)、実行する。

【0008】**【発明が解決しようとする課題】**

しかしながら、従来方式1は、ユーザアプリケーションが入出力操作をする必要がある毎に、システムコールを含む一連のカーネルプログラムを呼び出す必要があり、オーバーヘッドが大きくなるという課題がある。

【0009】

このため、従来方式2が提案されたものの、この従来方式2では、同時に複数のアプリケーションが該当I/O装置を使うことができない。この例では、プロセスAがI/O装置を使用している場合に、プロセスBがI/O装置を使用することができない。また、一つのアプリケーションが自分の都合だけでI/O装置の制御レジスタの内容を変更してしまうので、複数のアプリケーションが時分割で制御レジスタを操作すると、制御レジスタの操作の一貫性が崩れてしまう。よって、この従来方式2ではI/O資源を排他的に一つのアプリケーションに割り当てて使用する必要がある。

【0010】

そこで、従来方式1のシステムコールのオーバーヘッドの課題、及び、従来方式2の割り当ての課題を解決する方式として従来方式3が提案された。しかしながら、従来方式3において、I/O装置内のコンテキストレジスタは、プロセッサコンテキストの一部となり、OSがコンテキスト切替を行う毎に、プロセッサに割り当てられたアプリケーションの要求内容格納場所に更新する必要がある。コンテキスト切替は、OSの根幹に関わる動作の一つであるため、既存のOSに対してプロセッサコンテキストを拡張する改造を施すことは難しい。ましてや、デバイスドライバの追加等では、プロセッサコンテキストは拡張で

10

20

30

40

50

きない。また、I/O装置が接続される計算機がマルチプロセッサ構成である場合にはコンテキストレジスタはプロセッサ台数と同じだけ必要であり、ペンディングレジスタへのアクセスがどのプロセッサからのアクセスであるか識別可能である必要がある。I/O装置の制御回路がLSI化される場合には、マルチプロセッサ対応を考慮すると、多くのコンテキストレジスタを用意しておく必要があり、通常の単体プロセッサもしくは少数台の並列システムでは無駄なコストになってしまう。

【0011】

このように、従来行われているユーザレベルによるI/O装置へのアクセス方式はそれぞれ課題を抱えている。また、例えば、上述のように、通信およびI/O装置へのユーザレベルのアクセスを高速化するためにユーザメモリ空間に通信や入出力操作のためのレジスタをマップする手法が行われている。しかし、従来の方式では同時に複数のアプリケーションが使用することができなかった。

10

【0012】

本発明は、以上の点に鑑み、メモリ管理機構を流用することにより、複数のアプリケーションが同時に低コストで通信および入出力操作、インタフェース操作を可能とするアクセス方法及びアクセス処理プログラムを記録した記録媒体を提供する。

【0013】

【課題を解決するための手段】

本発明の特徴のひとつは、ページ単位のメモリエイリアス（物理的に同一の対象に複数のアドレスが割り当てられた状態）を故意に起こして、どのエイリアスアドレスからアクセスされたか検知する機構によってアクセスしたアプリケーションを同定することにある。メモリはページ単位に管理されているので、アプリケーションごとに別のエイリアスを割り当てることによって、他のエイリアスアドレスをアクセスするような不正な行動は行えない。及びアクセス処理プログラムを記録した記録媒体を提供する。

20

【0014】

本発明の解決手段によると、

プロセスが、入出力装置又はインタフェースのオープン処理をオペレーティングシステムに要求するステップと、

オペレーティングシステムが、前記プロセスの要求格納領域を示し、且つ、入出力装置又はインタフェースを使用するプロセスを示すためのコンテキスト識別子を割り当てるステップと、

30

前記プロセスが、要求格納領域へ入出力装置又はインタフェースへの要求内容を記述するステップと、

オペレーティングシステムが、入出力装置又はインタフェース内の内蔵メモリに、各プロセスのコンテキスト識別子に対応する要求格納領域のアドレスを記憶するステップと、

入出力装置又はインタフェースが、先入れ先出しメモリで構成されるペンディングレジスタに記憶されたコンテキスト識別子に基づき、前記内蔵メモリから求めた要求格納領域に従い、前記プロセスの要求内容を読み出すステップ

を含むアクセス処理方法、及び、各ステップをコンピュータに実行させるためのアクセス処理プログラムを記録した記録媒体であって、

40

入出力装置又はインタフェースを指定する物理アドレスは、入出力装置又はインタフェースのペンディングレジスタの位置を示す固有アドレスであるファンクションセレクトと、入出力装置又はインタフェースを使用するプロセスを示すコンテキスト識別子とを含み、

アドレスデコーダは、前記物理アドレス内の前記コンテキスト識別子をデコードに使用せず、前記ファンクションセレクトをデコードに使用することにより、入出力装置又はインタフェースのペンディングレジスタを選択するとともに、前記物理アドレス内の前記コンテキスト識別子をペンディングレジスタに記憶することにより、

ペンディングレジスタへのアクセスをペンディングレジスタを構成する先入れ先出しメ

50

メモリにバッファリングすることにより、プロセスが異なれば、コンテキスト識別子が異なった前記物理アドレスで、同一のファンクションセレクトに基づき同一の入出力装置又はインタフェースのペンディングレジスタへアクセスし、入出力装置又はインタフェースは、ペンディングレジスタに記憶された異なるコンテキスト識別子に基づき、異なる要求内容を読み出すことを特徴とする、

アクセス方法及びアクセス処理プログラムを記録した記録媒体を提供する。

【0015】

【発明の実施の形態】

本発明では、上述の課題を解決する新しいユーザレベルによるI/O装置へのアクセス方法を提供する。

10

【0016】

従来方式3において、入出力処理されていない要求がメモリ上にあることを示すペンディングレジスタへのアクセスが、どのアプリケーションによってなされたかを、I/O装置側が識別できれば、要求内容が格納されたメモリアドレスを求める方法が構成できる。極論すれば、コンテキストレジスタとペンディングレジスタの対が十分な数だけあり、アプリケーション空間ごとに一つのペンディングレジスタがマップされていれば、アクセスされたペンディングレジスタに対応したコンテキストレジスタの内容を使って、要求を読み出すアドレスを決定できる。この場合においてコンテキストレジスタをレジスタとして実装する必要はなく、I/O装置内のメモリ上の領域等で十分代用できる。アクセスされたペンディングレジスタの位置からメモリ上のコンテキストレジスタの位置を計算すればよい。コンテキストレジスタがI/O装置内のメモリ上の領域として実装可能であるなら、さらに、ペンディングレジスタの数を一つないしは少数に抑えることが可能になると、非常に低コストかつオーバーヘッドのないI/O装置へのユーザレベルアクセス方法となる。

20

【0017】

本発明では、ペンディングレジスタの実体は一つだけ用意するが、そこへのアドレスのエイリアスを複数用意し、どのエイリアスからアクセスされたか判る機構を用意することにより、ペンディングレジスタにアクセスしたアプリケーション(プロセッサコンテキスト)を同定する。以下に、本発明の実施の形態について、具体例を示して説明する。

【0018】

図1に、本発明に関連するシステム構成図の一例を示す。

30

図1は、例えば、標準的な構成のワークステーションもしくはパーソナルコンピュータを利用して、ユーザレベルにおいて低オーバーヘッドでI/O装置をアクセスする方式を実現するためのシステムである。

【0019】

このシステムは、I/O装置(A)1-1及びI/O装置(B)1-2、プロセッサ2、キャッシュ3、システムLSI4、メインメモリ5、I/Oバス6を備える。I/O装置(A)1-1及びI/O装置(B)1-2は、内部に未処理の要求が登録されていることを示すペンディングレジスタを備える。このペンディングレジスタは、メモリ空間にマップ(メモリマップ)されていて、プロセッサからアクセスされる(詳細は、後述する。)。プロセッサ2は、キャッシュ3と協調して、OSに従い各種処理を実行する。キャッシュ3は、処理の高速化のために、プログラムやデータをコピーしておく高速メモリである。システムLSI4は、I/O装置(A)1-1及びI/O装置(B)1-2、プロセッサ2、メインメモリ5の相互の間で、データの送受を制御する。メインメモリ5は、オペレーティングシステム(OS)、アプリケーションとしての各種プロセス、物理アドレス空間等のプログラム及びデータ等を記憶する。また、I/Oバス6は、拡張バスとして構成することができる。

40

【0020】

つぎに、図2に、本発明に係るアクセス方法の説明図を示す。この図は、ペンディングレジスタのアドレスマップについて示したものである。

【0021】

50

この例では、プロセス(process) A ~ C 2 1 0 ~ 2 1 2、物理アドレス空間(physical address space) 2 2、I / O装置 1 (I/O device)が示される。I / O装置 1は、ペンディングレジスタ(pending register) 2 3、DMAエンジン(DMA engine) 2 4、要求実行用のレジスタ(register) 2 5、内蔵メモリ 2 6を備える。また、プロセス A ~ C用ページ 2 7 0 ~ 2 7 2 (例えば、page for A, B)及びプロセス A ~ C用、メモリページ 2 8 0 ~ 2 8 2 (page 0 ~ 2)が物理アドレス空間に用意され、各プロセスによる要求(requests)が要求格納領域 2 9 0 ~ 2 9 2 に記憶される。

【 0 0 2 2 】

図 3 に、本発明に係るアクセス方法の OS 及びプロセスについてのフローチャートを示す。また、図 4 に、本発明に係るアクセス方法の I / O装置についてのフローチャートを示す。以下、図 2 ~ 図 4 を参照して、本発明のアクセス方法について説明する。

10

【 0 0 2 3 】

まず、図 2 及び図 3 のフローチャートに基づき、OS 及びプロセス側に関する処理について説明する。

OS はプロセスを管理しているので、プロセス A ~ C の存在をプロセスが作成された時から把握している。オープン処理によってわかることは、オープン処理を OS に要求したプロセスが、今後 I / O装置 1 を使用しようとしていることである。まず、プロセスから見た I / O装置を使用するための処理が以下のように実行される。

【 0 0 2 4 】

ステップ S 1 0 1 では、あるプロセス (例えば、プロセス A 2 1 0) が I / O装置 1 のオープン処理を OS に要求する。このとき、プロセスは自分の I / O装置 1 への要求を置く領域を OS に指示する。つぎに、ステップ S 1 0 2 では、第 1 に、OS はオープン処理の中で、プロセス A 2 1 0 に対して使っていない I / O装置 1 用のコンテキスト ID (context-ID) (例えば、ID=0) を割り当て、その ID に該当するメモリページ 2 8 0 (page 0) をプロセス A 2 1 0 用のペンディングレジスタ 2 3 アクセス用のアドレスとしてマップする。マップした論理アドレスはオープン処理の結果としてプロセス A 2 1 0 に OS から通知される。また、ステップ S 1 0 2 では、第 2 に、OS が、オープン処理の中で、I / O装置 1 内の内蔵メモリ 2 6 にプロセス A 2 1 0 の要求格納領域 2 9 0 へのポインタ (物理アドレス) を記憶する。記憶するアドレスはプロセス A 2 1 0 に割り当てたコンテキスト ID から容易に計算可能な場所にする。つまり、コンテキスト ID から要求格納領域へのポインタが取り出せる表が、内蔵メモリ上に形成される。

20

30

【 0 0 2 5 】

ステップ S 1 0 3 では、プロセス A 2 1 0 は自分の要求格納領域 2 9 0 へ I / O装置 1 への要求内容を記述する。ステップ S 1 0 4 では、要求内容の記述後、OS は、オープン処理で割り当てられたペンディングレジスタ 2 3 用のアドレスを使って、未処理の要求があることを I / O装置に伝える。具体的にはペンディングレジスタ 2 3 のアドレスに対してアクセスする。ステップ S 1 0 5 では、I / O装置が要求格納領域 2 9 0 から要求を読み出す。ステップ S 1 0 6 により、プロセス A 2 1 0 が I / O装置 1 に対して再び要求がある場合は、ステップ S 1 0 3 及び S 1 0 4 を繰り返す。ステップ S 1 0 7 では、プロセス A が I / O装置 1 のクローズ処理を OS に要求した場合、又はプロセス A 2 1 0 が終了した場合等には、OS はプロセス A 2 1 0 に割り当てたアドレスを回収すると共に、I / O装置用のコンテキスト ID の回収 (空き ID として記憶) 及び内蔵メモリ 2 6 上のプロセス A 2 1 0 の要求格納領域 2 9 0 へのポインタのエントリをクリアする。

40

【 0 0 2 6 】

つぎに、図 2 及び図 4 のフローチャートに基づき、I / O装置側に関する処理について説明する。I / O装置側から見ると、以下のように処理が実行される。

【 0 0 2 7 】

ステップ S 2 0 1 では、ペンディングレジスタ 2 3 にアクセスがあったことが、先入れ先出しメモリ (FIFO) 出力からわかる。ステップ S 2 0 2 では、FIFO出力にはコンテキスト ID が含まれており、内蔵メモリ 2 6 上の表を参照することにより、ペンディングレジス

50

タをアクセスしたプロセスA 2 1 0の要求格納領域2 9 0の物理アドレスがわかる。ステップS 2 0 3では、DNA エンジン2 4により要求格納領域2 9 0の内容を読み出して、内容に沿って内部レジスタ2 5を制御して、要求を実現する。ステップS 2 0 4により、例えば、電源断まで、この動作をI/O装置は繰り返す。

【0028】

プロセスBもプロセスCもまったく同様にしてI/O装置1を使用する。ここで、ステップS 1 0 3、S 1 0 4においてOSを一切介していないことがオーバーヘッド低減の観点で重要である。たとえ、ホストプロセッサで動いているプロセスが時分割で切り替わっても、コンテキストIDを含むペンディングレジスタへのアドレスを使うことによって、一意に要求しているプロセスがわかるので、プロセス切替え時にOSは一切付加的な動作が必要ないことになる。なお、従来方式3ではコンテキストレジスタを切替える必要があった。

10

【0029】

つぎに、図5に、ペンディングレジスタに記憶する機構の説明図を示す。

図5の一番上のメモリ構造は、I/O装置を指定する物理アドレス51を示す。

ここでは、一例として、36bit構成で0~11ビットにページオフセット(Page Offset)としてのファンクションセレクト(Function Select)、12~19ビットにプロセスのためのコンテキストID(Context-ID)、20~35ビットにファンクションセレクト(Function Select)の各領域を含む。また、図のように、ページオフセット(大抵のプロセッサでは12bitか13bit)より上位の部分に、コンテキストIDを示すフィールドを用意する(図では8bit)。ただし、コンテキストIDのフィールドは、アドレスデコードに使用されず、ペンディングレジスタのアドレスデコードに使用され得るのはコンテキストIDよりも上位のフィールドとページオフセットの部分である。ファンクションセレクト領域は、ペンディングレジスタの位置を示す。

20

【0030】

ファンクションセレクトは上位アドレスに関しては必ずデコードする(一意に決める)必要があり、一方、下位アドレス(オフセット部分)は、必ずしもデコードされなくても良い。オフセット部分をデコード対象としないようにした場合、オフセット部分がどんなパターンになっていても上位アドレスのみによりペンディングレジスタにアクセスすることになる。なお、ページ単位でしかプロセスにアドレスを割り当てることはできないので、オフセット部のデコードを省略しても他のプロセスには影響がでない。逆に省略しないと、ペンディングレジスタ以外のレジスタやメモリをペンディングレジスタと同一のページ内に割り当てることができる。この場合、ページオフセット部分のビットパターンが違うアドレスが使われる。

30

【0031】

また、コンテキストID領域は、I/O装置を使用するプロセス(例えば、プロセスA~Cのいずれか)を示す。コンテキストID領域が8ビットであれば、同時に256のプロセスがI/O装置の使用を要求(オープン)していても対応することができる。

【0032】

ペンディングレジスタ用のアドレスデコーダ52は、物理アドレス51のファンクションセレクト領域にペンディングレジスタの場所を表す固有アドレスが記憶されている場合、ペンディングレジスタを選択するとともに、物理アドレス51のコンテキストIDをペンディングレジスタ53に記憶する。また、必要に応じて、ペンディングレジスタ53に、プロセス識別子に対応してデータ54を記憶することができる。データ54は、例えば、プロセッサ、メインメモリ、インタフェース等から与えられることができる(例えば、ストア・スワップアクセス時)。ペンディングレジスタ53の出力55には、コンテキストIDが含まれ、場合によってはデータもそれに対応して含まれる。

40

【0033】

各アプリケーションは、特定のコンテキストIDを割り当てられ、そのIDに従ったページのみをマップする。つまり、アプリケーションが異なれば、コンテキストIDの部分が

50

異なったアドレスで同一のペンディングレジスタへアクセスすることになる。I/O装置側にアクセスされるたびにコンテキストID部分を保持して解釈する能力があれば、どのアプリケーションがペンディングレジスタへアクセスしたか明らかにすることができる。ペンディングレジスタへのアクセスは、ユーザアプリケーションによるアクセスであり、実行されるタイミングに制約がない。I/O装置の動作とペンディングレジスタによる新規要求の受け付けは同期されないと入出力処理が行えなくなる。このため、ペンディングレジスタ53へのアクセスをそれを構成するFIFOにバッファリングしてやる必要がある。このときにアクセス内容(書き込みなら「書き込み」であるという情報と「書き込みデータ」)のみではなく、コンテキストIDも同時にバッファリングする。コンテキストIDから適当な処理によってアプリケーションの要求内容を格納しているアドレス空間とアドレスを求めて、I/O装置が要求内容を読み出し、入出力処理を行う。

10

【0034】

FIFOバッファの溢れに関しては、以下のように、戻り値もしくは割り込みで対処することができる。

- ・戻り値で対処する場合は、「書き込みデータ」が不要であれば、load(メモリ読み出し)命令によってペンディングレジスタをアクセスし、FIFOバッファが溢れている場合には戻り値としてエラーコード(例えば-1)を返す。ユーザアプリケーションは、戻り値を見て、成功するまでアクセスを繰り返す。「書き込みデータ」が必要であれば、swap(不可分読み書き)命令によって戻り値を受け取りつつ、データをI/O装置1に受け渡す。

20

- ・I/O装置用の拡張バスを介したload命令やswap命令は、store命令と比べるとプロセッサにとって実行時間が長くコストが高い。そこで、割り込みで対処する場合は、store命令によってペンディングレジスタへアクセス可能にするためには、FIFOバッファ溢れを割り込みによって検出する。FIFOバッファの容量が十分にあり、I/O装置1の能力が飽和していなければ、FIFOバッファ溢れは発生しない。FIFOバッファ溢れが発生した場合には、処理コストが少しぐらい掛かってもらえないと考えて、割り込みを発生させてペンディングレジスタへアクセスに失敗したアプリケーションやアクセス内容をOSによって保管しておき、I/O装置に登録可能になった時点で処理する。

【0035】

なお、本発明に係るアクセス方法は、I/O装置に限らず、適宜のインタフェースのアクセスに適用することができる。また、本発明に係るアクセス方法は、アクセス処理プログラムとして、CD-ROM等の記録媒体又はインターネット等の伝送媒体により提供されることができる。

30

【0036】

【発明の効果】

本発明によると、以上のように、メモリ管理機構を流用することにより、複数のアプリケーションが同時に低コストで通信および入出力操作、インタフェース操作を可能とするアクセス方法及びアクセス処理プログラムを記録した記録媒体を提供することができる。

【図面の簡単な説明】

【図1】本発明に関連するシステム構成図。

【図2】本発明に係るアクセス方法の説明図。

40

【図3】本発明に係るアクセス方法のOS及びプロセスについてのフローチャート。

【図4】本発明に係るアクセス方法のI/O装置についてのフローチャート。

【図5】ペンディングレジスタに記憶する機構の説明図。

【図6】従来方式1のシステムの説明図。

【図7】従来方式2のシステムの説明図。

【図8】従来方式3のシステムの説明図。

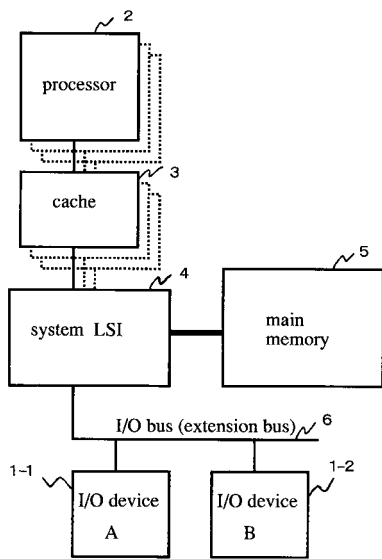
【符号の説明】

- 1 I/O装置
- 2 プロセッサ
- 3 キャッシュ

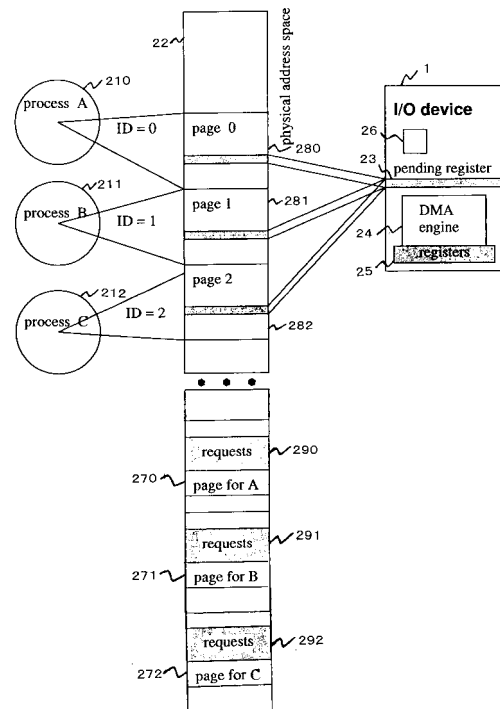
50

- 4 システム L S I
- 5 メインメモリ
- 6 I/Oバス

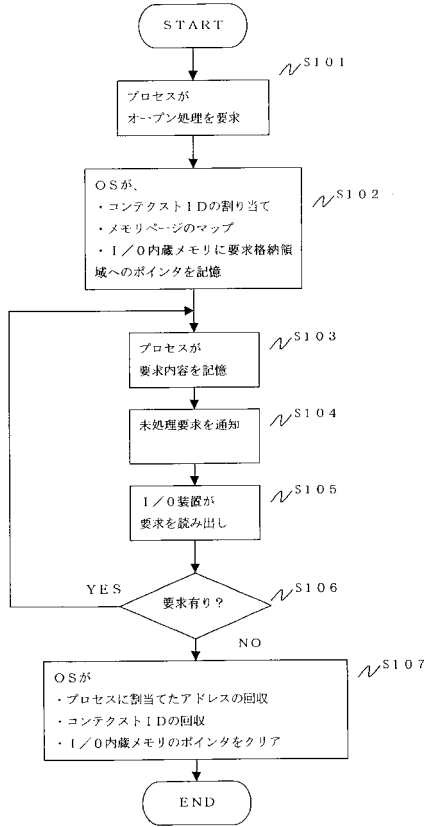
【図1】



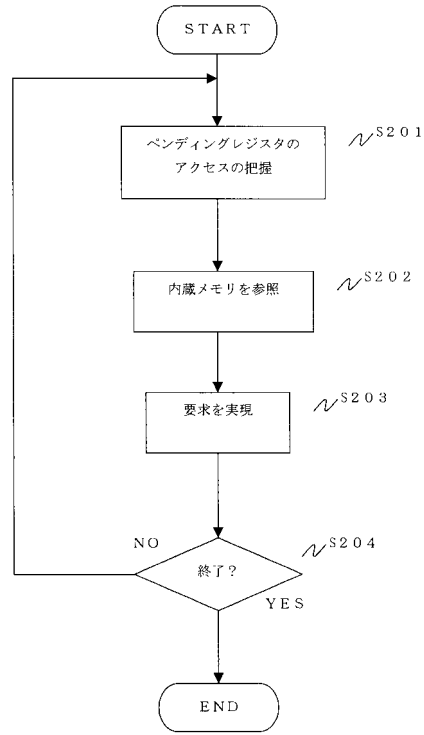
【図2】



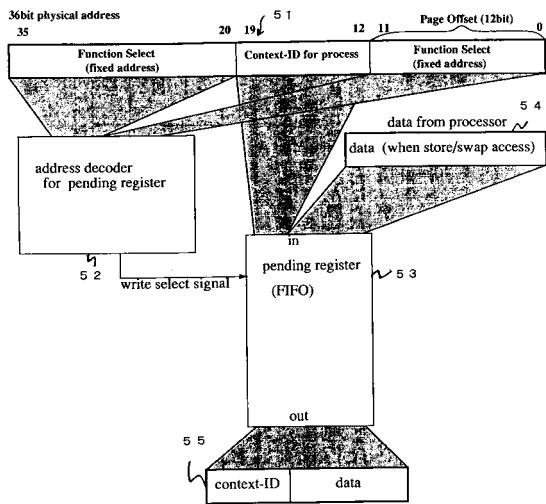
【図3】



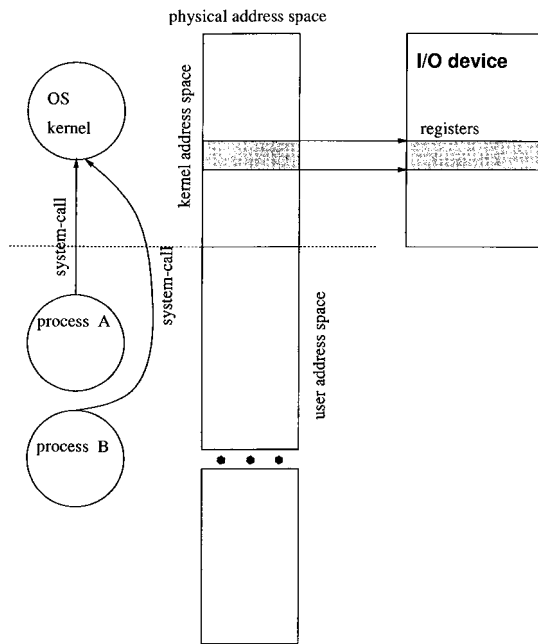
【図4】



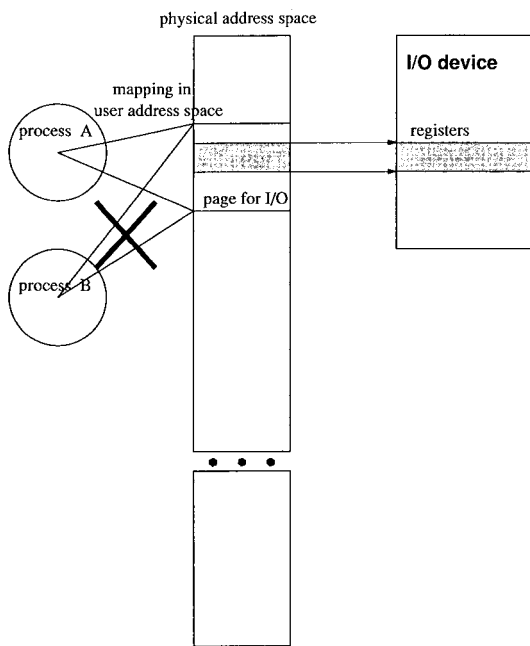
【図5】



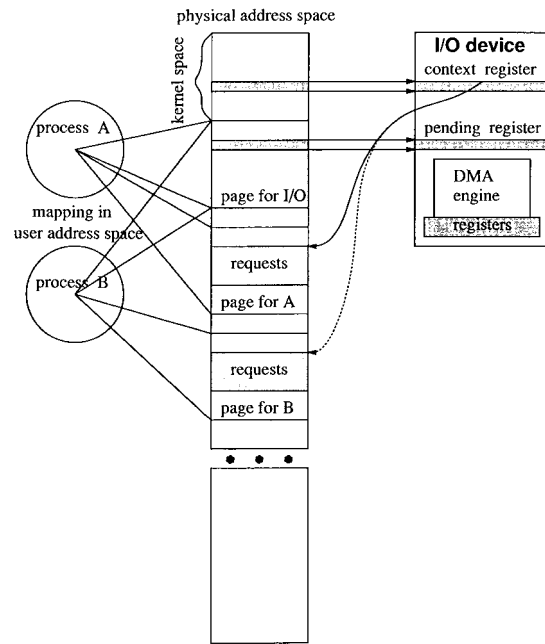
【図6】



【 図 7 】



【 図 8 】



フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

G06F 9/46 - 9/54

G06F 13/10

G06F 13/14