



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

214 460

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 30 03 78
(21) PV 2029 - 78

(51) Int. Cl.³ H 02 P 8/00

(40) Zveřejněno 30 06 80
(45) Vydáno 01 07 84

(75)

Autor vynálezu PODZIMEK OLDŘICH ing., PRAHA

(54) Zapojení elektronického komutátoru pro řízení fázových spínačů krokového motoru

1

Vynález se týká zapojení elektronického komutátoru pro řízení krokového motoru s čítačem pracujícím v binárním kódu, připojeným dvěma vstupy nestejné úrovně ke generátoru krokových impulsů.

Elektronický komutátor cyklicky přepíná na základě vstupních impulsů a směrových informací jednotlivé fáze krokového motoru podle požadovaného režimu. Tak například čtyřfázový krokový motor může pracovat v osmitaktním režimu, čtyřtaktním režimu a jednou sepnutou fází nebo v čtyřtaktním režimu se dvěma současně sepnutými fázemi.

Podle známého stavu techniky se pro každý pracovní režim komutátoru používá samostatného elektronického komutátoru, řešeného jen pro požadovaný režim krokového motoru.

Nevýhody tohoto řešení spočívají ve vyšších nákladech na řídicí obvody, velkých ztrátových časech při změně pracovního režimu způsobené výměnou jednotek a nutností snižovat na polovinu frekvenci při přechodu z 2m-taktního na m-taktní režim, kde m značí počet fází krokového motoru, aby byla zachována konstantní rychlost otáčení. Je dále známo zapojení, řešící obdobný problém pomocí posuvných registrů s řízenými vstupy. Toto zapojení umožňuje dosažení krokového pohybu s dvěma krokovými úhly, to znamená konstrukční krok a půlený krok, pomocí jedné řídicí jednotky, neřeší však možnost řízení příkonu podle zatížení motoru. Další nevýhodou je, že každému taktovacímu impulsu z generátoru

krokovací frekvence odpovídá jeden krok motoru, přičemž při přepnutí na poloviční krok klesne i rychlost motoru na polovinu. Nelze tudíž přepnout pohon při vyšších otáčivých rychlostech, neboť by došlo k vypadnutí ze synchronismu.

Výše uvedené nevýhody odstraňuje zapojení elektronického komutátoru podle vynálezu, jehož podstata spočívá v tom, že na čítač je připojen převodník binárního kódu na dekadický kód jedna z deseti tak, že vstupy jsou spojeny s výstupy téhož řádu čítače a vstup řádu 2^0 převodníku je přes přepínač připojen jednak k výstupu řádu 2^0 čítače, jednak na zdroj napětí úrovně logické 1, jednak na zdroj napětí úrovně logické 0, přičemž na výstupy převodníku jsou zapojeny dekodéry, jejichž výstupy jsou spojeny se vstupy příslušných fázových spínačů.

Příklad zapojení podle vynálezu je dále popsán pomocí výkresu, kde je znázorněno na obr. 1 zapojení elektronického komutátoru čtyřfázového krokového motoru a na obr. 2 zapojení elektronického komutátoru pětifázového krokového motoru.

Elektronický komutátor čtyřfázového krokového motoru se skládá v příkladu provedení z vratného čítače R, připojeného dvěma vstupy H(F) a F(H) při vratném čítání o stejné úrovni, tj. jeden vstup H(F) odpovídající úrovni logické 1 a druhý vstup F(H) odpovídající výstupní úrovni na výkresu neznázorněného generátoru krokových impulsů. Výstupy 2^1 , 2^2 , 2^3 řádu 2^1 , 2^2 , 2^3 vratného čítače R jsou připojeny na vstupy 2^1 , 2^2 , 2^3 téhož řádu převodníku P binárního kódu na dekadický kód jedna z deseti. Vstup 2^0 řádu 2^0 převodníku P je pomocí přepínače S, ovládaného řízením krokového motoru, spojen v jedné poloze přepínače S s výstupem řádu 2^0 vratného čítače R, v druhé poloze se zdrojem napětí úrovně H-logická 1 a ve třetí poloze se zdrojem napětí úrovně L-logická 0. Výstupní 0-7 převodníku P jsou připojeny na dekodéry H1 až H4, tvořené třívstupovými, vzájemně propojenými NAND hradly tak, že každý sudý výstup 0, 2, 4 a 6 převodníku P je spojen přímo s jedním dekodérem H1, H2, H3, H4 a každý lichý výstup 1, 3, 5 a 7 je zapojen na spojnicí sousedících dekodérů H1-H2, H2-H3, H3-H4, H4-H1. Výstupy F1 až F4 dekodérů H1 až H4 jsou spojeny s fázovými spínači krokového motoru (neznázorněno).

U čtyřfázového krokového motoru je výstup řádu 2^3 vratného čítače R a vstup 2^3 řádu 2^3 převodníku R neobsazen. Na výkresu je znázorněn jen proto, že téhož vratného čítače R a převodníku P lze použít i pro pětifázový motor.

Vratný čítač R pracuje v binárním kódu a cyklicky čítá od 0 do $2m - 1$ nebo naopak, kde m je počet fází motoru, tj. v případě čtyřfázového motoru čítá cyklicky od 0 do 7 nebo naopak. Směr čítání je určen stavem úrovně na vstupech vratného čítače R. V případě, že by vratný čítač R od 0 do 15, byla by u čtyřfázového motoru na vstup 2^3 zapojena úroveň L logické nuly.

Přepínač S slouží k změně pracovních režimů. V první poloze, kdy je sepnut vstup 2^0 řádu 2^0 převodníku P s výstupem řádu 2^0 vratného čítače R, pracuje motor v osmitaktním režimu, tj. každý výstup 0 až 7 převodníku P je cyklicky spínán. Přepnutím přepínače S do polohy L, kdy jsou cyklicky spínány jen sudé výstupy převodníku P, pracuje motor v

čtyřtaktním režimu s jednou současně buzenou fází. Příkon klesne na 50 % a moment se sníží o 40 % proti stavu, kdy přepínač S je spojen se vstupem H a cyklicky jsou spínány jen liché výstupy převodníku P. V této poloze H přepínače S pracuje motor ve čtyřtaktním režimu se dvěma současně buzenými fázemi.

Na obr. 2 je znázorněno zapojení elektronického komutátoru pětifázového krokového motoru s možností přepínání pracovního režimu podle vynálezu. Je obdobné jako zapojení znázorněné na obr. 1 a shodné prvky jsou na obou výkresech označeny stejnými vztahovými značkami. Vzhledem k zvýšenému počtu kombinací je obsazen výstup 2^3 řádu 2^3 vratného čítače R, spojený se vstupem 2^3 řádu 2^3 převodníku P. Na deset výstupů Q až 9 převodníku P jsou připojeny navzájem propojené dekodéry H1 až H5 tak, že v první poloze přepínače S, který spojuje výstup 2^0 řádu 2^0 vratného čítače R se vstupem 2^0 řádu 2^0 převodníku P jsou cyklicky spínány všechny výstupy Q až 9 převodníku.

Vratný čítač R čítá cyklicky od 0 do $2m - 1$, tj. v desetitaktním režimu pětifázového motoru od 0 do 9 a naopak. Při přepnutí přepínače S do polohy L pracuje motor v pětitaktním režimu se dvěma současně buzenými fázemi a při přepnutí do polohy H pracuje motor v pětitaktním režimu se třemi současně buzenými fázemi.

Pro usnadnění realizace vynálezu jsou na konci popisu spínací tabulky 1 a 2, vztahující se k zapojení podle obr. 1 a 2.

Pokud by šlo o řízení motoru s počtem fází m větším než 5, bylo by nutno v sérii s převodníkem P binárního kódu na kód jedna z deseti zapojit další převodník.

Přepínač S znázorněný na přiložených výkresech může být realizován jako mechanický nebo jako elektronický, což umožní přímé napojení na řídicí obvody pohonu s krokovým motorem. Pomocí uvedeného zapojení lze řídit příkon motoru v závislosti na požadovaném momentu, to znamená, že například při nepracovních posuvech obráběcích strojů lze přepínačem snížit moment motoru, a tím i příkon. Motor lze tedy lépe tepelně využít.

Spínací tabulka 1

poloha přepínače S				2°					L					H				
výstupy čítače R				fáze				X	fáze				X	fáze				X
2°	2¹	2²	2³	1	2	3	4		1	2	3	4		1	2	3	4	
0	0	0	0	1	0	0	0	0	1	0	0	0	0	1	1	0	0	1
1	0	0	0	1	1	0	0	1	1	0	0	0	0	1	1	0	0	1
0	1	0	0	0	1	0	0	2	0	1	0	0	2	0	1	1	0	3
1	1	0	0	0	1	1	0	3	0	1	0	0	2	0	1	1	0	3
0	0	1	0	0	0	1	0	4	0	0	1	0	4	0	0	1	1	5
1	0	1	0	0	0	1	1	5	0	0	1	0	4	0	0	1	1	5
0	1	1	0	0	0	0	1	6	0	0	0	1	6	1	0	0	1	7
1	1	1	0	1	0	0	1	7	0	0	0	0	6	1	0	0	1	7

X = sepnutý výstup převodníku P

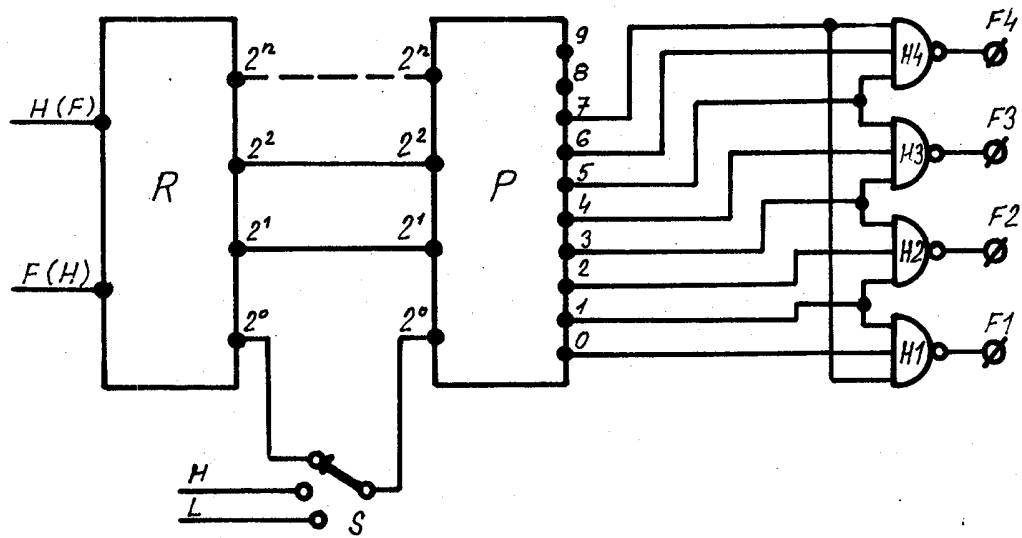
Spínací tabulka 2

poloha přepínače S				2°					L					H								
výstupy čítače R				fáze					X	fáze					X	fáze					X	
2°	2¹	2²	2³	1	2	3	4	5		1	2	3	4	5		1	2	3	4	5		
0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	1	1	1	0	0	1	
1	0	0	0	1	1	1	0	0	1	1	1	0	0	0	0	1	1	1	0	0	1	
0	1	0	0	0	1	1	0	0	2	0	1	1	0	0	2	0	1	1	1	0	3	
1	1	0	0	0	1	1	1	0	3	0	1	1	0	0	2	0	1	1	1	0	3	
0	0	1	0	0	0	1	1	0	4	0	0	1	1	0	4	0	0	1	1	1	5	
1	0	1	0	0	0	1	1	1	5	0	0	1	1	0	4	0	0	1	1	1	5	
0	1	1	0	0	0	0	1	1	6	0	0	0	1	1	6	1	0	0	1	1	7	
1	1	1	0	1	0	0	1	1	7	0	0	0	1	1	6	1	0	0	1	1	7	
0	0	0	1	1	0	0	0	1	8	1	0	0	0	1	8	1	1	0	0	1	9	
1	0	0	1	1	1	0	0	1	9	1	0	0	0	1	8	1	1	0	0	1	9	

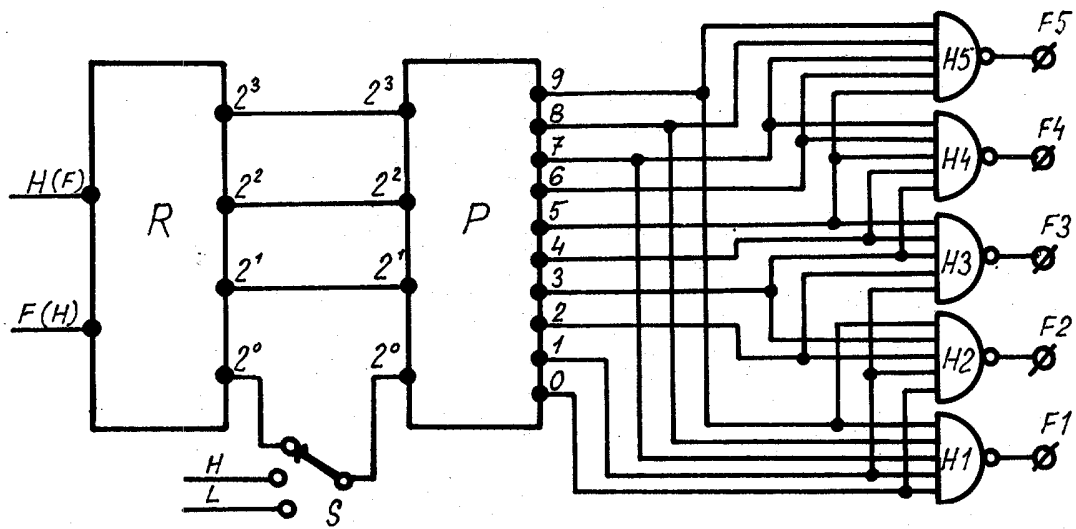
PŘEDMĚT VYNÁLEZU

1. Zapojení elektronického komutátoru pro řízení fázových spínačů krokového motoru, zapojených na výstupy dekodérů, s čítačem čítajícím cyklicky v binárním kódu připojeným ke generátoru krokových impulsů, vyznačený tím, že na čítač (R) je připojen převodník (P) binárního kódu na dekadický kód jedna z deseti tak, že vstupy (2^1 , 2^2 až 2^n) řádu 2^1 , 2^2 až 2^n převodníku (P) jsou spojeny s výstupy (2^1 , 2^2 až 2^n) téhož řádu čítače (R) a vstup (2^0) řádu 2^0 převodníku (P) je přes přepínače (S) připojen jednak k výstupu řádu 2^0 čítače (R), jednak na zdroj napětí úrovně (H) logické 1, jednak na zdroj napětí úrovně (L) logické 0, přičemž na výstupy (0 až 9) převodníku (P) jsou zapojeny dekodéry (H1 až H5), jejichž výstupy jsou spojeny se vstupy příslušných fázových spínačů (F1 až F5).
2. Zapojení podle bodu 1, vyznačené tím, že ke generátoru krokových impulsů je dvěma vstupy nestejné úrovně (H (F), F (H)) připojen vratný čítač (R).

1 výkres



Obr. 1



Obr. 2