



(12) 发明专利

(10) 授权公告号 CN 102754336 B

(45) 授权公告日 2015. 05. 20

(21) 申请号 201180008747. 6

(22) 申请日 2011. 01. 26

(30) 优先权数据

2010-025289 2010. 02. 08 JP

(85) PCT国际申请进入国家阶段日

2012. 08. 08

(86) PCT国际申请的申请数据

PCT/JP2011/000428 2011. 01. 26

(87) PCT国际申请的公布数据

W02011/096175 JA 2011. 08. 11

(73) 专利权人 松下电器产业株式会社

地址 日本大阪

(72) 发明人 菅原宙 佐佐木寿幸 前田佳树

高野智臣 庭山茂树

(74) 专利代理机构 中原信达知识产权代理有限
责任公司 11219

代理人 李亚 戚传江

(51) Int. Cl.

H03F 3/217(2006. 01)

H03K 17/06(2006. 01)

(56) 对比文件

JP 特开 2004-228912 A, 2004. 08. 12, 全文 .

JP 特开 2008-92730 A, 2008. 04. 17, 全文 .

US 2007/0252566 A1, 2007. 11. 01, 全文 .

CN 1794569 A, 2006. 06. 28, 全文 .

审查员 王金萍

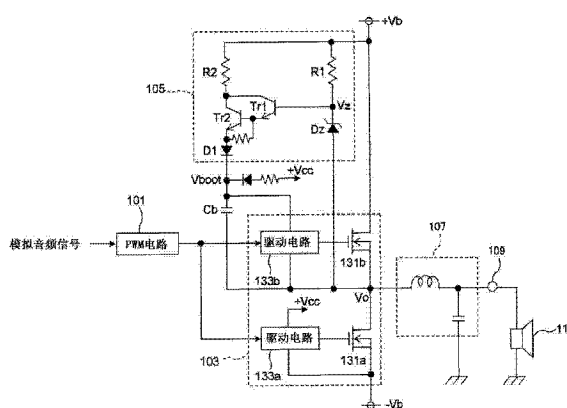
权利要求书1页 说明书4页 附图4页

(54) 发明名称

数字放大器

(57) 摘要

一种数字放大器, 具有 : 放大部, 具有被串联连接的两个开关部、通过预定电压的电源供给到而动作并驱动一个开关部的第一驱动部、和通过电压高于预定电压的电源供给到而动作并驱动另一个开关部的第二驱动部, 通过使两个开关部交替地导通截止将数字脉冲信号放大 ; 自举电容器, 自举供给到第二驱动部的电源 ; 以及自举控制部, 控制自举电容器的充电。如果对预定电压加上自举电容器的输出电压得到的启动电压小于预定值, 则自举控制部进行所述自举电容器的充电。因此, 本发明能够提供在启动时通过简单的控制可靠地进行自举电容器的充电的数字放大器。



1. 一种数字放大器,其特征在于,具有:

数字脉冲信号变换部,将模拟信号变换为数字脉冲信号;

放大部,具有将源极与负电源电压连接的第一 MOSFET 和漏极与正电源电压连接的第二 MOSFET 串联连接的 MOSFET 开关部、向所述第一 MOSFET 的栅极-源极间供给第一预定电压的第一驱动部、和向所述第二 MOSFET 的栅极-源极间供给所述第一预定电压的第二驱动部,通过使所述 MOSFET 开关部的所述第一 MOSFET 和所述第二 MOSFET 交替地导通截止将所述数字脉冲信号放大;

自举电容器,自举供给到所述第二驱动部的电源;

自举控制部,其一端与所述正电源电压连接,另一端与所述自举电容器的一端连接,以便控制所述自举电容器的充电;以及

模拟信号变换部,将由所述放大部放大后的数字脉冲信号变换为模拟信号,

在所述自举电容器被充电后的启动电压小于第二预定电压值的情况下,所述自举控制部进行所述自举电容器的充电,在所述自举电容器被充电后的启动电压为所述第二预定电压值以上的情况下,所述自举控制部切断朝向所述自举电容器的电流路径。

数字放大器

技术领域

[0001] 本发明涉及在启动时对自举电容器充电的数字放大器。

背景技术

[0002] D 类放大器的输出级是将 Nch 的 MOSFET (下面简称为“FET”) 上下组合两级构成的。图 3 是表示 D 类放大器的输出级的结构的电路图。如图 3 所示, 在 D 类放大器中, 通过 PWM (Pulse Width Modulation: 脉冲宽度调制) 电路 101 将例如模拟音频信号变换为数字脉冲信号。数字脉冲信号在由放大电路 103 进行放大后, 通过由 LC 电路构成的解调电路 107 被解码为模拟信号, 该放大电路 103 具有分别构成为上下两级的 FET131a、131b 和驱动电路 133a、133b。另外, 在该 D 类放大器设有自举电容器 Cb, 用于自举供给到上级的 FET131b 用的驱动电路 133b 的电源。

[0003] 放大电路 103 通过使上下两级的 FET131a、131b 交替地导通截止, 将数字脉冲信号放大。首先, 在下级(低端侧)的 FET131a 导通、上级(高端侧)的 FET131b 截止时, 放大电路 103 的输出为 $-V_b$, 并被蓄电于自举电容器 Cb 中。然后, 在低端侧的 FET131a 截止、高端侧的 FET131b 导通时, 被加上了自举电容器 Cb 的电压的电源供给到高端侧的驱动电路 133b。

[0004] 这样, 在驱动高端侧的 FET131b 时, 需要自举供给到驱动电路 133b 的电源。因此, 需要从低端侧的 FET131a 开始导通, 以便预先对自举电容器 Cb 充电。即, 在该 D 类放大器启动时, 需要从低端侧的 FET131a 开始导通。

[0005] 在专利文献 1 中公开了具有预充电电路的驱动器, 该预充电电路包括在启动之前或者从振荡器传输信号之前对自举电容器预充电的自举电路。在该驱动器中, 定时电路在高端侧驱动器接收驱动信号之前对高端侧驱动器供电, 因而提供用于控制预充电电路的预充电定时信号。

[0006] 现有技术文献

[0007] 专利文献

[0008] 专利文献 1: 日本特开 2009 - 33736 号公报

发明内容

[0009] 发明要解决的课题

[0010] 上述说明的专利文献 1 的驱动器需要定时电路, 而且预充电电路的控制程序复杂。

[0011] 本发明的目的在于提供一种数字放大器, 能够在启动时通过简单的控制可靠地进行自举电容器的充电。

[0012] 用于解决课题的手段

[0013] 本发明的数字放大器具有: 数字脉冲信号变换部, 将模拟信号变换为数字脉冲信号; 放大部, 具有将源极与负电源电压连接的第一 FET 和漏极与正电源电压连接的第二 FET 串联连接的 FET 开关部、向所述第一 FET 的栅极-源极间供给第一预定电压的第一

驱动部、和向所述第二 FET 的栅极—源极间供给所述第一预定电压的第二驱动部,通过使所述 FET 开关部的所述第一 FET 和所述第二 FET 交替地导通截止将所述数字脉冲信号放大;自举电容器,自举供给到所述第二驱动部的电源;自举控制部,其一端与所述正的电源电压连接,另一端与所述自举电容器的一端连接,以便控制所述自举电容器的充电;以及模拟信号变换部,将由所述放大部放大后的数字脉冲信号变换为模拟信号,在所述自举电容器被充电后的启动电压小于第二预定电压值的情况下,所述自举控制部进行所述自举电容器的充电,在所述自举电容器被充电后的启动电压为所述第二预定电压值以上的情况下,所述自举控制部切断朝向所述自举电容器的电流路径。

[0014] 根据这种结构,能够通过简单的控制可靠地进行自举电容器的充电。

[0015] 根据这种结构,在 AC 电源暂时降低时或者数字放大器以全功率进行动作时,即使启动电压降低,也能够自动进行自举电容器的再充电。此外,如果对自举电容器的充电结束,则能够停止充电,因而能够降低功耗。

[0016] 发明效果

[0017] 根据本发明的数字放大器,能够在启动时通过简单的控制可靠地进行自举电容器的充电。

附图说明

[0018] 图 1 是表示本发明的一个实施方式的数字放大器的结构的电路图。

[0019] 图 2 是表示启动电压 V_{boot} 降低时的启动电压 V_{boot} 及数字放大器的输出的曲线图。

[0020] 图 3 是表示 D 类放大器的输出级的结构的电路图。

[0021] 图 4 是表示本发明的另一个实施方式的数字放大器的结构的电路图。

具体实施方式

[0022] 下面,参照附图说明本发明的实施方式。

[0023] 图 1 是表示本发明的一个实施方式的数字放大器的输出级的结构的电路图。另外,在图 1 中,对与图 3 相同的构成要素标注相同的参照符号。图 1 所示的数字放大器是一种 D 类放大器,具有 PWM (Pulse Width Modulation) 电路 101、放大电路 103、自举电容器 C_b 、自举控制电路 105、和解调电路 107。本实施方式的数字放大器与图 3 所示的 D 类放大器的不同之处在于具有自举控制电路 105。另外,在图 1 中,作为负载的扬声器 111 连接于数字放大器的输出端 109。下面,对本实施方式的数字放大器具有的各个构成要素进行说明。

[0024] PWM 电路 101 对通过未图示的传声器而集音的模拟音频信号或者来自各种音源的模拟音频信号进行脉冲宽度调制,并变换为数字脉冲信号。

[0025] 放大电路 103 具有上下两级的串联连接的 FET131a、131b 和驱动各个 FET 的驱动电路 133a、133b。下级(低端侧)的驱动电路 133a 对低端侧的 FET131a 进行开关控制,上级(高端侧)的驱动电路 133b 对高端侧的 FET131b 进行开关控制。放大电路 103 通过使这些上下两级的 FET131a、131b 交替地导通截止,将从 PWM 电路 101 输出的数字脉冲信号放大。

[0026] 低端侧的驱动电路 133a 被供给正电源 $V_{cc}(+V_{cc})$ 。正电源 V_{cc} 是驱动电路 133a

驱动 FET131a 导通所需要的电压,例如是“ $-V_b + \alpha$ ”(V)。另外, $-V_b$ 表示负电源电压, α 例如是 $+5 \sim +10$ (V)。另一方面,高端侧的驱动电路 133b 被供给对正电源 $V_b(+V_b)$ 加上自举电容器 C_b 的输出电压得到的启动电压 V_{boot} 的电源。如果启动电压 V_{boot} 为“ $+V_b + \alpha$ ”(V) 以上,高端侧的驱动电路 133b 进行导通驱动。

[0027] 自举电容器 C_b 是用于自举供给到高端侧的驱动电路 133b 的电源的电容器。另外,自举电容器 C_b 的一端连接于高端侧的驱动电路 133b,另一端连接于放大电路 103 的输出端。

[0028] 自举控制电路 105 具有电阻器 R_1 、稳压二极管 D_z 、被进行达林顿连接的晶体管 Tr_1 、 Tr_2 、二极管 D_1 、和电阻器 R_2 。电阻器 R_1 和稳压二极管 D_z 串联连接于电源电压($+V_b$)的正电源和放大电路 103 的输出端之间。并且,电阻器 R_2 、被进行达林顿连接的晶体管 Tr_1 、 Tr_2 以及二极管 D_1 串联连接于电源电压($+V_b$)的正电源和自举电容器 C_b 之间。另外,如图 1 所示,稳压二极管 D_z 的阴极连接于第一级的晶体管 Tr_1 的基极。

[0029] 下面,对在本实施方式的数字放大器启动时的自举控制电路 105 的动作进行说明。

[0030] 在本实施方式的数字放大器启动时,在从低端侧的 FET131a 开始进行导通驱动的情况下,放大电路 103 的输出电压 V_o 成为 $-V_b$ 。此时,高端侧的 FET131b 是截止状态,因而自举电容器 C_b 被充电直到启动电压 V_{boot} 达到阈值“ $V_z - 2V_{be} - V_f$ ”(此时,正电源($+V_{cc}$)未达到足够高的电压,因而不能从正电源($+V_{cc}$)对自举电容器 C_b 充电)。另外, V_z 表示稳压二极管 D_z 的阴极侧的电压,是相对于正电源电压($+V_b$)通过电阻器 R_1 而产生压降后的电压。 V_{be} 表示晶体管 Tr_1 、 Tr_2 的基极-发射极间电压。 V_f 表示二极管 D_1 的顺时针方向电压。并且,自举电容器 C_b 的充电电流依赖于电阻器 R_2 的电阻值。

[0031] 在正电源($+V_{cc}$)不久达到足够高的电压时,从正电源($+V_{cc}$)对自举电容器 C_b 充电,在启动电压 V_{boot} 达到阈值“ $V_z - 2V_{be} - V_f$ ”时,被进行达林顿连接的晶体管 Tr_1 、 Tr_2 成为基极-发射极间电压为 V_{be} 以下的截止状态,并切断从电源电压($+V_b$)的正电源朝向自举电容器 C_b 的电流路径。这样,在启动电压 V_{boot} 达到阈值“ $V_z - 2V_{be} - V_f$ ”时,自举电容器 C_b 的充电停止。

[0032] 另一方面,在本实施方式的数字放大器启动时,在从高端侧的 FET131b 开始进行导通驱动的情况下,自举电容器 C_b 的输出电压不足,启动电压 V_{boot} 小于 $(+V_b + \alpha)$ (V),高端侧的 FET131b 不能驱动 FET131b 导通。此时,两个 FET131a、131b 均是截止状态,放大电路 103 的输出电压 V_o 成为接近 0 (V) 的值。因此,自举电容器 C_b 由于小于“ $V_z - 2V_{be} - V_f$ ”而被充电。其结果是,启动电压 V_{boot} 上升,在成为驱动电路 133b 能够输出对 FET131b 进行导通驱动所需要的电压($+V_b + \alpha$)的状态时,高端侧的 FET131b 导通。但是,与上述说明相同地,在启动电压 V_{boot} 等于“ $V_z - 2V_{be} - V_f$ ”时,自举电容器 C_b 的充电停止。

[0033] 解调电路 107 利用 LC 电路构成,对由放大电路 103 放大后的数字脉冲信号进行解调,并变换为模拟音频信号。由解调电路 107 进行变换后的模拟音频信号经由输出端 109 从扬声器 111 输出。

[0034] 如以上说明的那样,根据本实施方式的数字放大器,在该数字放大器启动时,即使是在从放大电路 103 的高端侧的 FET131b 开始进行导通驱动的情况下,也能够刚刚启动后马上对自举电容器 C_b 充电,因而高端侧的 FET131b 能够驱动 FET131b 导通。该功能由自

举控制电路 105 实现。无论是从高端侧的 FET131b 开始进行导通驱动的情况下、还是从低端侧的 FET131a 开始进行导通驱动的情况下,由自举控制电路 105 进行的控制都是根据自举电容器 Cb 的蓄电状态进行充电这种简单的控制。这样,在该数字放大器启动时,能够通过简单的控制可靠地进行自举电容器的充电。其结果是,数字放大器能够可靠启动。

[0035] 如果在自举电容器 Cb 被充分充电、数字放大器启动后持续进行上述说明的充电,则在低端侧的 FET131a 进行驱动导通的期间将消耗无用的电力。但是,在本实施方式中,如果通过自举电容器 Cb 被充电而使得启动电压 V_{boot} 上升到预定值($V_z - 2V_{be} - V_f$),自举控制电路 105 停止充电。因此,能够降低数字放大器的功耗。

[0036] 在 AC 电源暂时降低时或者数字放大器以全功率进行动作时,如图 2 所示,启动电压 V_{boot} 降低。在本实施方式中,在启动电压 V_{boot} 低于预定值时,自举控制电路 105 再次进行自举电容器 Cb 的充电。这样被充电的自举电容器 Cb 的输出电压能够弥补启动电压 V_{boot} 的降低。

[0037] 另外,在上述实施方式中,放大电路 103 具有构成为上下两级的 FET131a、131b,但也可以是双极晶体管或者 IGBT。

[0038] 另外,在上述实施方式中,针对高端侧的驱动电路 133b 设置自举电容器 Cb 和自举控制电路 105,但也可以如图 4 所示在低端侧设置相同的单元。在这种情况下,在启动时,即使是供给到低端侧的驱动电路 133a 的正电源(+ V_{cc})的电压不足的情况下,也能够可靠地启动。另外,也可以是,图 4 所示的电压检测单元(对应于稳压二极管 D_z)检测按照虚线所示供给到低端侧的驱动电路 133a 的电压。

[0039] 并且,在上述实施方式中说明了数字放大器包括 PWM 电路 101 和解调电路 107 的情况,但也可以将它们一体化或者构成为与数字放大器分体的独立结构。

[0040] 关于本发明,参照特定的实施方式进行了详细说明,但本领域技术人员显然能够在不脱离本发明的精神和范围的前提下实施各种变更和修改。

[0041] 本发明依据于 2010 年 2 月 8 日提出申请的日本专利申请(日本特愿 2010 - 025289),其内容通过引用被包含于此。

[0042] 产业上的可利用性

[0043] 本发明能够用作在启动时对自举电容器充电的数字放大器等。

[0044] 标号说明

[0045] 101 PWM 电路

[0046] 103 放大电路

[0047] 105 自举控制电路

[0048] 107 解调电路

[0049] 131a、131b FET

[0050] 133a、133b 驱动电路

[0051] Cb 自举电容器

[0052] R1、R2 电阻器

[0053] D_z 稳压二极管

[0054] Tr1、Tr2 晶体管

[0055] D1 二极管

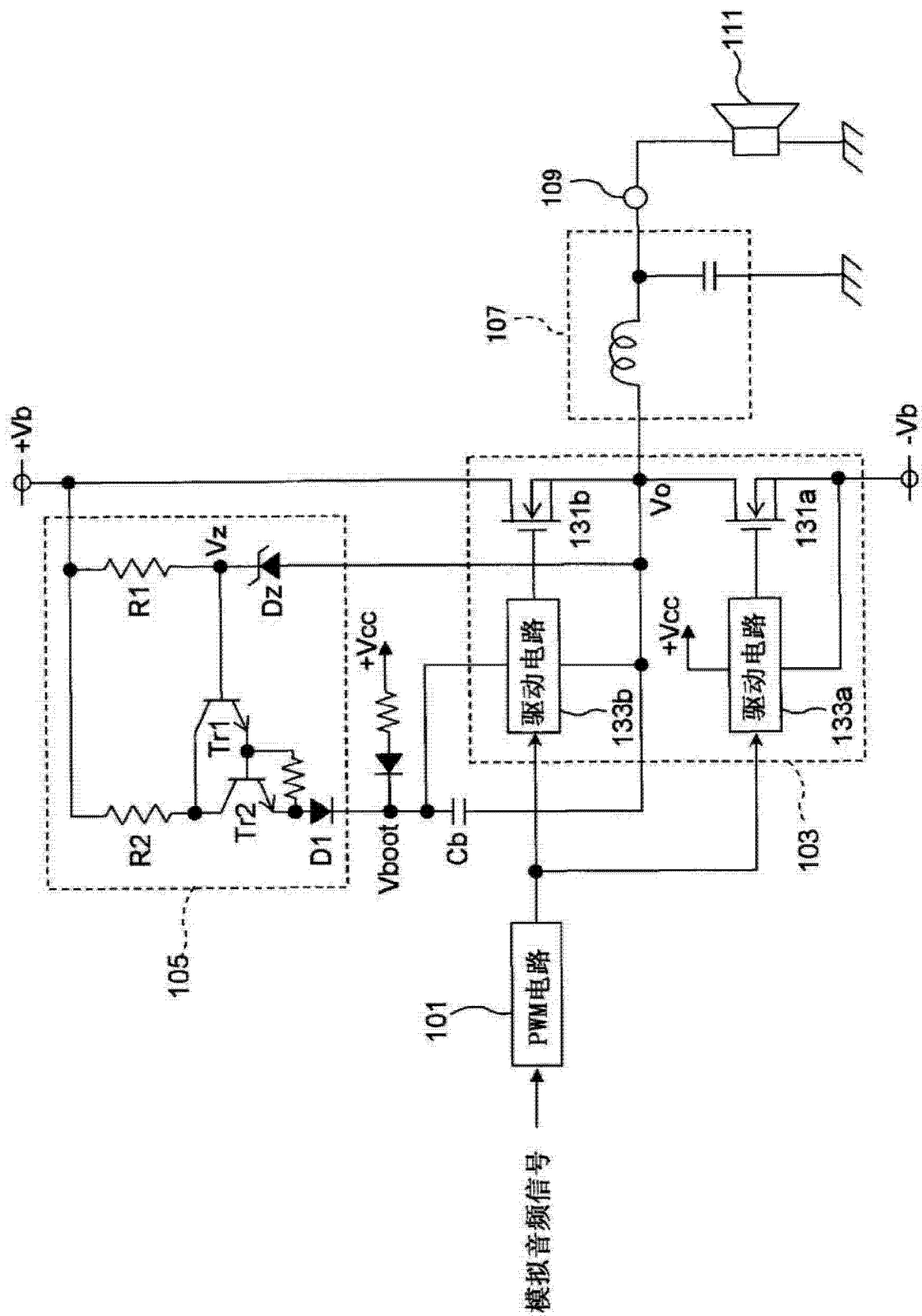


图 1

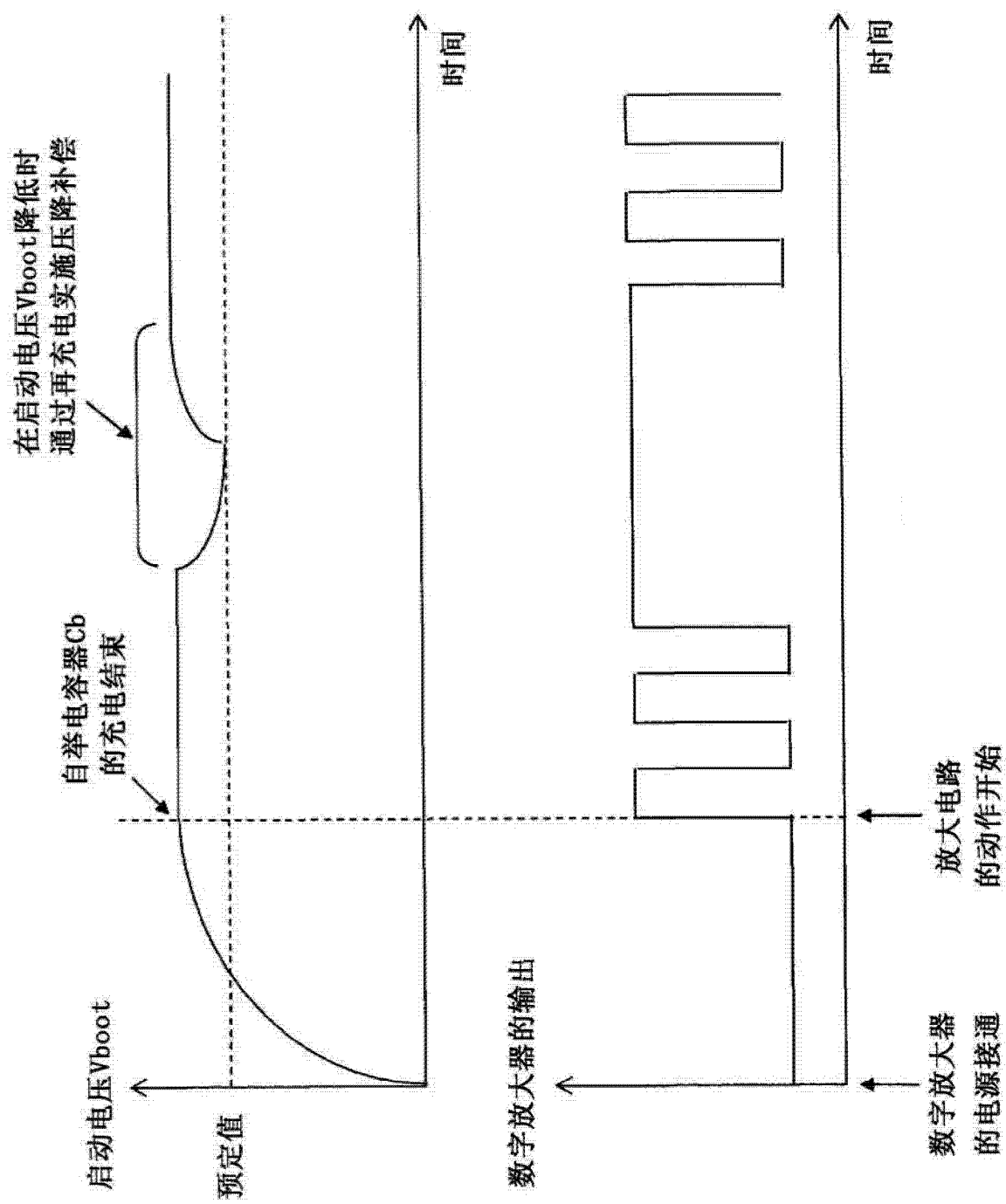


图 2

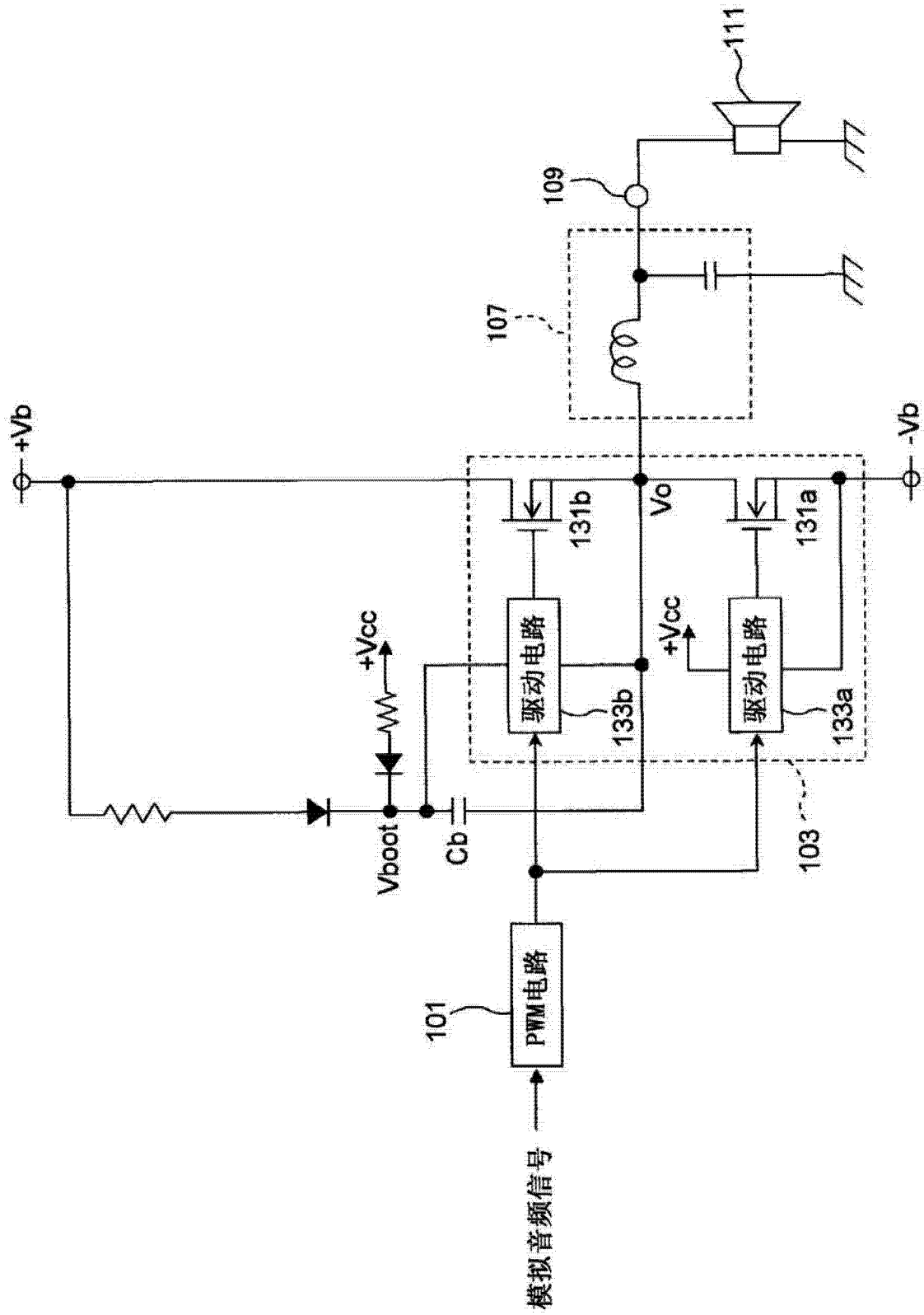


图 3

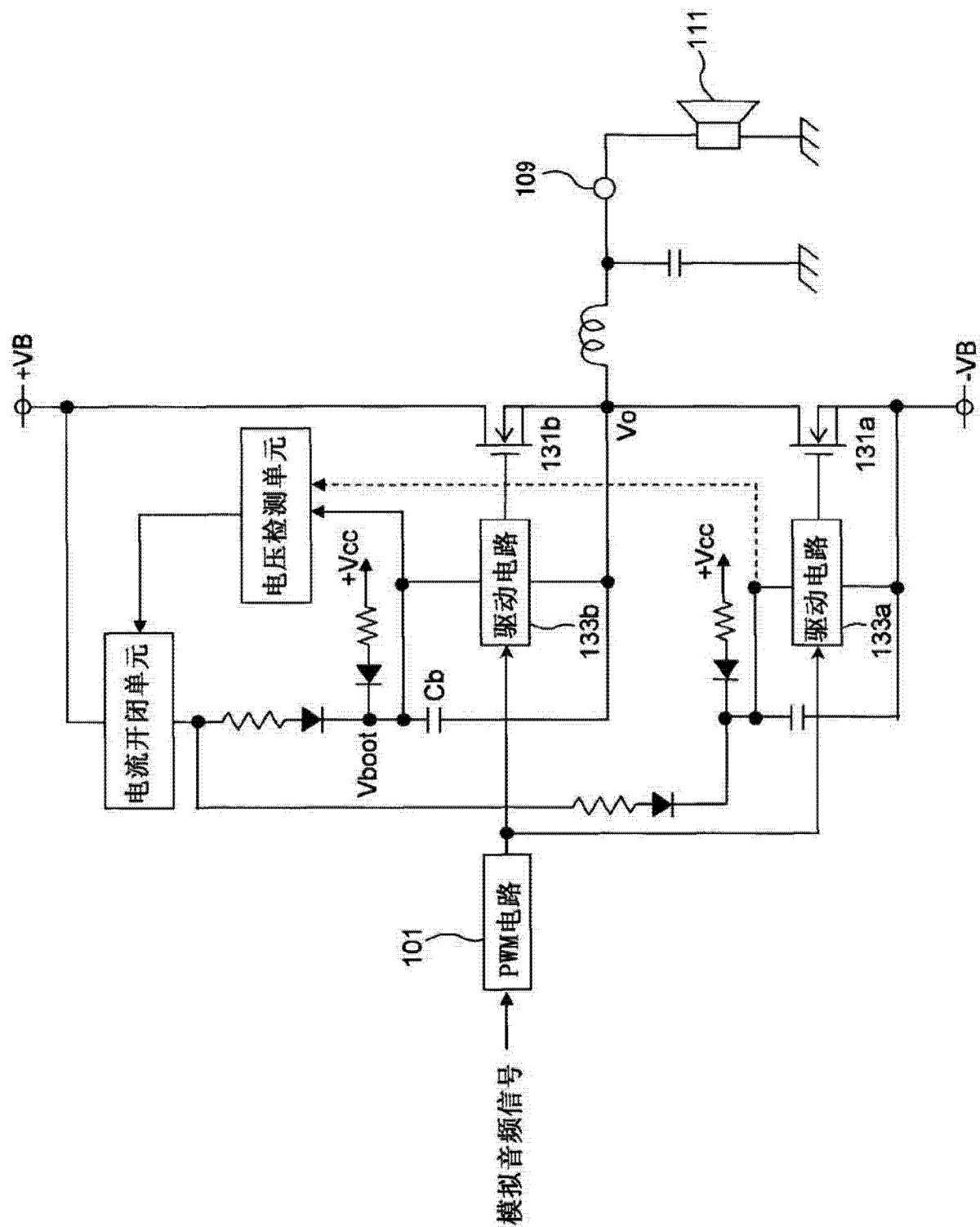


图 4