

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成18年3月30日(2006.3.30)

【公表番号】特表2002-517820(P2002-517820A)

【公表日】平成14年6月18日(2002.6.18)

【出願番号】特願2000-552593(P2000-552593)

【国際特許分類】

**G 0 6 F 13/28 (2006.01)**

【F I】

G 0 6 F 13/28 3 1 0 M

【手続補正書】

【提出日】平成18年2月8日(2006.2.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】 命令を実行するための実行ユニットと、

ソースアドレスレジスタと宛先アドレスレジスタとソース増分フィールドと宛先増分フィールドとを含むダイレクトメモリアクセス(DMA)コントローラとを含み、

ソース増分フィールドおよび宛先増分フィールドは独立してソースアドレスレジスタおよび宛先アドレスレジスタの増分を制御し、

ソースアドレスレジスタおよび宛先アドレスレジスタの増分はデータがDMA転送中に圧縮または拡張され得るようさらに転送サイズから独立しており、さらに、

シリアルデータを受信および送信するためのシリアルポートを含み、シリアルポートはDMAコントローラに結合され、

DMAコントローラはシリアルデータをシリアルポートからメモリに転送し、シリアルデータをメモリからシリアルポートに転送するよう構成可能である、マイクロコントローラ。

【請求項2】 DMAコントローラ(116)は受信されたデータのステータス部が破棄される場合に後続のDMAをメモリからメモリに行なうよう構成可能である、請求項1に記載のマイクロコントローラ。

【請求項3】 シリアルポートは非同期シリアルポートである、請求項2に記載のマイクロコントローラ。

【請求項4】 シリアルポートによって受信されるステータス情報はアドレスビットステータス情報をさらに含む、請求項2に記載のマイクロコントローラ。

【請求項5】 シリアルポートは同期シリアルポートである、請求項4に記載のマイクロコントローラ。

【請求項6】 DMAコントローラは、ソースアドレスから宛先アドレスへのデータのバイトの各転送ごとにソースアドレスを2だけ増分し宛先アドレスを1だけ増分するよう構成可能である、請求項1に記載のマイクロコントローラ。

【請求項7】 ソースアドレスレジスタと宛先アドレスレジスタとソース増分フィールドと宛先増分フィールドとを含むダイレクトメモリアクセス(DMA)コントローラを含み、

ソース増分フィールドおよび宛先増分フィールドは独立してソースアドレスレジスタおよび宛先アドレスレジスタの増分を制御し、

ソースアドレスレジスタおよび宛先アドレスレジスタの増分はデータがDMA転送中に

圧縮または拡張され得るようさらに転送サイズから独立しており、さらに、

シリアルデータを受信および送信するためのシリアルポートを含み、シリアルポートは DMAコントローラに結合され、

DMAコントローラはシリアルデータをシリアルポートからメモリに転送し、シリアルデータをメモリからシリアルポートに転送するよう構成可能である、DMAシステム。

【請求項8】 DMAコントローラは受信されたデータのステータス部が破棄される場合に後続のDMAをメモリからメモリに行なうよう構成可能である、請求項7に記載のDMAシステム。

【請求項9】 シリアルポートは非同期シリアルポートである、請求項8に記載のDMAシステム。

【請求項10】 シリアルポートによって受信されるステータス情報はアドレスビットステータス情報をさらに含む、請求項8に記載のDMAシステム。

【請求項11】 シリアルポートは同期シリアルポートである、請求項10に記載のDMAシステム。

【請求項12】 DMAコントローラは、ソースアドレスから宛先アドレスへのデータのバイトの各転送ごとにソースアドレスを2だけ増分し宛先アドレスを1だけ増分するよう構成可能である、請求項7に記載のDMAシステム。

【請求項13】 ソースアドレスレジスタと、

宛先アドレスレジスタと、

データをメモリからシリアルポートに転送するための、構成可能な手段と、

データをシリアルポートからメモリに転送するための、構成可能な手段と、

データをソースアドレスから宛先アドレスへ転送し、次いで、ソースアドレスおよび宛先アドレスの変更を、ソースアドレスによって指示されるブロック内にあるデータのうちある部分がソースアドレスから宛先アドレスへの転送中にストリッピングされるように行なうための手段とを含む、DMAコントローラ。

【請求項14】 ソースアドレスレジスタと、

宛先アドレスレジスタと、

データをメモリからシリアルポートに転送するための、構成可能な手段と、

データをシリアルポートからメモリに転送するための、構成可能な手段と、

データをソースアドレスから宛先アドレスへ転送し、次いで、ソースアドレスおよび宛先アドレスの変更を、宛先アドレスによって指示されるブロック内にあるデータのうちある部分がソースアドレスから宛先アドレスへの転送中にスキップされるように行なうための手段とを含む、DMAコントローラ。

【請求項15】 DMAコントローラを用いてメモリ内においてデータを圧縮するための方法であつて、

ソースアドレスブロックおよび宛先アドレスブロックを指示するようDMAコントローラをセットするステップと、

ソースアドレスブロックから宛先アドレスブロックへの各転送ごとにソースアドレスを2バイトおよび宛先アドレスを1バイト増分するようDMAコントローラをセットするステップと、

各転送ごとに1バイトの情報を転送するようDMAコントローラをセットするステップと、

ソースアドレスブロックからの情報の1バイトおきが宛先アドレスブロックへの書きで破棄されるようにDMAを実行するステップとを含む、方法。

【請求項16】 ソースアドレスは宛先アドレスと同じ場所にセットされる、請求項15に記載の方法。

【請求項17】 受信された拡張されたシリアルデータを圧縮するための方法であつて、

シリアルデータおよび関連のステータスを非同期シリアルポートを介して受信するステップと、

シリアルデータおよび関連のステータスをメモリ位置に転送するステップと、複数のデータおよびステータスを前記受信するステップと、受信された複数のデータおよびステータスを複数のメモリ位置に前記転送するステップとを繰返して、データおよびステータスの両方を複数のメモリ位置に記憶するステップと、

複数のメモリ位置からデータをダイレクトメモリアクセス転送を実行するステップとを含み、これには、そのデータに関連するステータスを破棄するステップと、そのデータをそのステータスを伴わずに宛先メモリ位置に記憶するステップとが含まれる、方法。

【請求項18】ステータスは8ビットで記憶され、データは8ビットで記憶され、DMA転送は、データの1バイトをソースから宛先に転送すること、ソースアドレスポインタを2だけ増分し宛先アドレスポインタを1だけ増分すること、および転送ステップを繰返すことによって、ステータスをデータからストリッピングする、請求項17に記載の方法。