

[19] Patents Registry  
The Hong Kong Special Administrative Region  
香港特別行政區  
專利註冊處

[11] 1199552 B  
CN 104009049 B

[12]

**STANDARD PATENT SPECIFICATION**  
**標準專利說明書**

[21] Application No. 申請編號  
14113027.4

[51] Int.Cl.<sup>8</sup> H01L H04N

[22] Date of filing 提交日期  
29.12.2014

---

[54] IMAGE SENSOR WITH PIXEL UNITS HAVING MIRRORED TRANSISTOR LAYOUT 包含具有鏡像晶體管布局的像素單元的圖像傳感器

---

[30] Priority 優先權

25.02.2013 US 13/775,747

[43] Date of publication of application 申請發表日期

03.07.2015

[45] Publication of the grant of the patent 批予專利的發表日期

15.06.2018

CN Application No. & Date 中國專利申請編號及日期

CN 201310503867.4 23.10.2013

CN Publication No. & Date 中國專利申請發表編號及日期

CN 104009049 27.08.2014

Date of Grant in Designated Patent Office 指定專利當局批予專利日期

14.11.2017

[73] Proprietor 專利所有人

OMNIVISION TECHNOLOGIES, INC.

4275 BURTON DR.

SANTA CLARA, CA 95054

UNITED STATES/UNITED STATES OF AMERICA

豪威科技股份有限公司

美國/美利堅合眾國

[72] Inventor 發明人

CHEN, Gang 陳剛

MAO, DuLi 毛杜利

TAI, Hsin-Chih 戴幸志

[74] Agent and / or address for service 代理人及/或送達地址

LI Wing Hong

20/F., Central Tower

28 Queen' s Road

Central HONG KONG

---



(12)发明专利

(10)授权公告号 CN 104009049 B

(45)授权公告日 2017.11.14

(21)申请号 201310503867.4

(22)申请日 2013.10.23

(65)同一申请的已公布的文献号  
申请公布号 CN 104009049 A

(43)申请公布日 2014.08.27

(30)优先权数据  
13/775,747 2013.02.25 US

(73)专利权人 豪威科技股份有限公司  
地址 美国加利福尼亚州

(72)发明人 陈刚 毛杜利 戴幸志

(74)专利代理机构 北京律盟知识产权代理有限  
责任公司 11287

代理人 齐杨

(51)Int.Cl.

H01L 27/146(2006.01)

H04N 5/374(2011.01)

(56)对比文件

CN 102655573 A,2012.09.05,

CN 102655573 A,2012.09.05,

CN 102547166 A,2012.07.04,

CN 102469271 A,2012.05.23,

US 2009/0090845 A1,2009.04.09,

审查员 徐晓雷

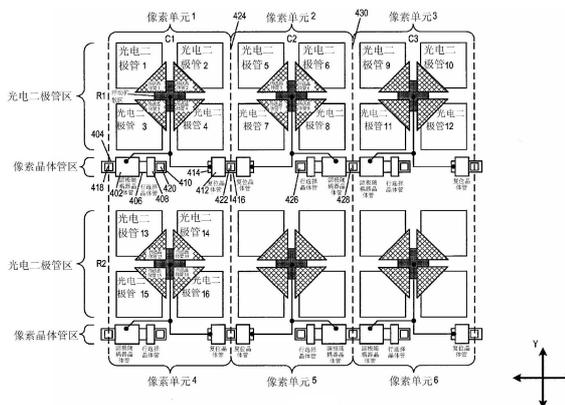
权利要求书3页 说明书7页 附图8页

(54)发明名称

包含具有镜像晶体管布局的像素单元的图像传感器

(57)摘要

本申请案涉及包含具有镜像晶体管布局的像素单元的图像传感器。一种图像传感器包含水平邻近于第二像素单元的第一像素单元。每一像素单元包含多个光电二极管及一共享浮动扩散区。所述第一像素单元的第一像素晶体管区具有多个像素晶体管。所述第二像素单元的第二像素晶体管区水平邻近于所述第一像素晶体管区且也具有多个像素晶体管。所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像。



1. 一种图像传感器,其包括

第一像素单元,其具有第一多个光电二极管及第一共享浮动扩散区;

第二像素单元,其水平邻近于所述第一像素单元,具有第二多个光电二极管及第二共享浮动扩散区;

所述第一像素单元的第一像素晶体管区,其具有用于从所述第一共享浮动扩散区读出图像数据的多个像素晶体管;及

所述第二像素单元的第二像素晶体管区,其水平邻近于所述第一像素晶体管区,具有用于从所述第二共享浮动扩散区读出图像数据的多个像素晶体管;

其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像,且其中所述像素晶体管区各自包含行选择晶体管及源极随耦器晶体管,所述图像传感器进一步包括在所述第一与第二像素晶体管区之间共享的共享复位晶体管,且其中所述镜像是关于二等分所述共享复位晶体管的垂直线取得的。

2. 根据权利要求1所述的图像传感器,其中所述镜像是关于将所述第一像素单元与所述第二像素单元分离的垂直线取得的。

3. 根据权利要求1所述的图像传感器,其中每一像素单元具有不多于一个共享浮动扩散区。

4. 根据权利要求1所述的图像传感器,其中所述第一像素晶体管区在包含所述第一多个光电二极管的第一光电二极管区的外侧垂直位移,且其中所述第二像素晶体管区在包含所述第二多个光电二极管的第二光电二极管区的外侧垂直位移。

5. 根据权利要求1所述的图像传感器,其中所述多个光电二极管中的每一者包含不多于且不少于四个光电二极管。

6. 根据权利要求1所述的图像传感器,其进一步包括:

第三像素单元,其水平邻近于所述第二像素单元,具有第三多个光电二极管及第三共享浮动扩散区;及

所述第三像素单元的第三像素晶体管区,其水平邻近于所述第二像素晶体管区,具有用于从所述第三共享浮动扩散区读出图像数据的多个像素晶体管,

其中所述第三像素晶体管区的晶体管布局为所述第二像素晶体管区的所述晶体管布局的镜像。

7. 根据权利要求6所述的图像传感器,其中所述第二像素晶体管区的源极随耦器晶体管邻近于所述第三像素晶体管区的源极随耦器晶体管安置。

8. 一种互补金属氧化物半导体CMOS图像传感器,其包括

第一像素单元,其具有不多于且不少于四个光电二极管的第一光电二极管区及第一共享浮动扩散区;

第二像素单元,其水平邻近于所述第一像素单元,具有不多于且不少于四个光电二极管的第二光电二极管区及第二共享浮动扩散区;

所述第一像素单元的第一像素晶体管区,其在所述第一光电二极管区的外侧垂直位移;及

所述第二像素单元的第二像素晶体管区,其在所述第二光电二极管区的外侧垂直位移且水平邻近于所述第一像素晶体管区,

其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像,所述镜像是关于将所述第一像素单元与所述第二像素单元分离的垂直线取得的,且其中所述像素晶体管区各自包含行选择晶体管及源极随耦器晶体管,所述图像传感器进一步包括在所述第一与第二像素晶体管区之间共享的共享复位晶体管。

9. 根据权利要求8所述的图像传感器,其中每一像素单元具有不多于一个共享浮动扩散区。

10. 根据权利要求8所述的图像传感器,其进一步包括:

第三像素单元,其水平邻近于所述第二像素单元,具有不多于且不少于四个光电二极管的第三光电二极管区及第三共享浮动扩散区;及

所述第三像素单元的第三像素晶体管区,其在所述第三光电二极管区的外侧垂直移位且水平邻近于所述第二像素晶体管区,所述第三像素晶体管区具有复位晶体管、行选择晶体管及源极随耦器晶体管,

其中所述第三像素晶体管区的晶体管布局为所述第二像素晶体管区的所述晶体管布局的镜像,所述镜像是关于将所述第二像素单元与所述第三像素单元分离的垂直线取得的。

11. 根据权利要求10所述的图像传感器,其中所述第二像素晶体管区的所述源极随耦器晶体管邻近于所述第三像素晶体管区的所述源极随耦器晶体管安置。

12. 一种互补金属氧化物半导体CMOS图像传感器,其包括

第一像素单元,其具有不多于且不少于四个光电二极管的第一光电二极管区及第一共享浮动扩散区;

第二像素单元,其水平邻近于所述第一像素单元,具有不多于且不少于四个光电二极管的第二光电二极管区及第二共享浮动扩散区;

所述第一像素单元的第一像素晶体管区,其在所述第一光电二极管区的外侧垂直移位且具有行选择晶体管及源极随耦器晶体管;

所述第二像素单元的第二像素晶体管区,其在所述第二光电二极管区的外侧垂直移位且水平邻近于所述第一像素晶体管区,所述第二像素晶体管区具有行选择晶体管及源极随耦器晶体管;及

共享复位晶体管,其在所述第一与第二像素晶体管区之间共享,其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像,所述镜像是关于二等分所述共享复位晶体管的垂直线取得的。

13. 根据权利要求12所述的图像传感器,其进一步包括:

第三像素单元,其水平邻近于所述第二像素单元,具有不多于且不少于四个光电二极管的第三光电二极管区及第三共享浮动扩散区;及

所述第三像素单元的第三像素晶体管区,其在所述第三光电二极管区的外侧垂直移位且水平邻近于所述第二像素晶体管区,所述第三像素晶体管区具有行选择晶体管及源极随耦器晶体管,

其中所述第三像素晶体管区的晶体管布局为所述第二像素晶体管区的所述晶体管布局的镜像,所述镜像是关于将所述第二像素单元与所述第三像素单元分离的垂直线取得的。

14. 根据权利要求13所述的图像传感器,其中所述第二像素晶体管区的所述源极随耦器晶体管邻近于所述第三像素晶体管区的所述源极随耦器晶体管安置。

## 包含具有镜像晶体管布局的像素单元的图像传感器

### 技术领域

[0001] 本发明大体来说涉及图像传感器,且特定来说(但非排他性地)涉及互补金属氧化物半导体(CMOS)图像传感器的布局。

### 背景技术

[0002] 图像传感器已变得普遍存在。其广泛地用于数码静态相机、蜂窝式电话、安全摄像机以及医疗、汽车及其它应用中。用以制造图像传感器且特定来说互补金属氧化物半导体(“CMOS”)图像传感器的技术已不断快速地发展。举例来说,对较高分辨率及较低功率消耗的需求已促进了这些图像传感器的进一步小型化及集成。

[0003] 常规CMOS图像传感器通常具有其中多个像素布置成二维阵列的配置,其中每一像素包含光电二极管及相关联像素晶体管。最近,随着图像传感器的继续小型化,为了减少由每一像素占据的面积,已实施其中在数个光电二极管当中共享像素晶体管的像素共享结构。然而,像素共享结构的典型布局通常由于像素晶体管的各个部分非常接近而在其之间具有泄漏问题。

### 发明内容

[0004] 本发明提供一种图像传感器,其包括:第一像素单元,其具有第一多个光电二极管及第一共享浮动扩散区;第二像素单元,其水平邻近于所述第一像素单元,具有第二多个光电二极管及第二共享浮动扩散区;所述第一像素单元的第一像素晶体管区,其具有用于从所述第一共享浮动扩散区读出图像数据的多个像素晶体管;及所述第二像素单元的第二像素晶体管区,其水平邻近于所述第一像素晶体管区,具有用于从所述第二共享浮动扩散区读出图像数据的多个像素晶体管;其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像。

[0005] 本发明还提供一种互补金属氧化物半导体(CMOS)图像传感器,其包括:第一像素单元,其具有不多于且不少于四个光电二极管的第一光电二极管区及第一共享浮动扩散区;第二像素单元,其水平邻近于所述第一像素单元,具有不多于且不少于四个光电二极管的第二光电二极管区及第二共享浮动扩散区;所述第一像素单元的第一像素晶体管区,其在所述第一光电二极管区的外侧垂直位移且具有复位晶体管、行选择晶体管及源极随耦器晶体管;及所述第二像素单元的第二像素晶体管区,其在所述第二光电二极管区的外侧垂直位移且水平邻近于所述第一像素晶体管区,所述第二像素晶体管区具有复位晶体管、行选择晶体管及源极随耦器晶体管,其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像,所述镜像是关于将所述第一像素单元与所述第二像素单元分离的垂直线取得的。

[0006] 本发明还提供一种互补金属氧化物半导体(CMOS)图像传感器,其包括:第一像素单元,其具有不多于且不少于四个光电二极管的第一光电二极管区及第一共享浮动扩散区;第二像素单元,其水平邻近于所述第一像素单元,具有不多于且不少于四个光电二极管

的第二光电二极管区及第二共享浮动扩散区;所述第一像素单元的第一像素晶体管区,其在所述第一光电二极管区的外侧垂直位移且具有行选择晶体管及源极随耦器晶体管;所述第二像素单元的第二像素晶体管区,其在所述第二光电二极管区的外侧垂直位移且水平邻近于所述第一像素晶体管区,所述第二像素晶体管区具有行选择晶体管及源极随耦器晶体管;及共享复位晶体管,其在所述第一与第二像素晶体管区之间共享,其中所述第二像素晶体管区的晶体管布局为所述第一像素晶体管区的晶体管布局的镜像,所述镜像是关于二等分所述共享复位晶体管的垂直线取得的。

### 附图说明

[0007] 参考以下各图描述本发明的非限制性及非详尽实施例,其中在所有各视图中相似参考编号指代相似部件,除非另有规定。

[0008] 图1是图解说明根据本发明的实施例的图像传感器的框图。

[0009] 图2是根据本发明的实施例的图像传感器的像素单元阵列的图。

[0010] 图3是图解说明根据本发明的实施例的图像传感器内的两个像素单元的像素电路的电路图。

[0011] 图4是根据本发明的实施例具有镜像晶体管布局的图像传感器的六个像素单元的图。

[0012] 图5是图4的六个像素单元的图,其进一步图解说明数个金属布线。

[0013] 图6是根据本发明的实施例具有镜像晶体管布局及共享复位晶体管的图像传感器的六个像素单元的图。

[0014] 图7是图解说明根据本发明的实施例具有共享复位晶体管的图像传感器内的两个像素单元的像素电路的电路图。

[0015] 图8是图6的六个像素单元的图,其进一步图解说明数个金属布线。

### 具体实施方式

[0016] 本文中描述包含具有镜像晶体管布局的像素单元的图像传感器的实施例。在以下描述中,阐述众多特定细节以提供对所述实施例的透彻理解。然而,相关领域的技术人员将认识到,可在无所述特定细节中的一者或一者以上的情况下或借助其它方法、组件、材料等实践本文中所描述的技术。在其它实例中,为避免使某些方面模糊,未详细展示或描述众所周知的结构、材料或操作。

[0017] 在本说明书通篇中对“一个实施例”或“一实施例”的提及意指结合所述实施例所描述的特定特征、结构或特性包含于本发明的至少一个实施例中。因此,在本说明书通篇中各个地方短语“在一个实施例中”或“在一实施例中”的出现未必全部指代同一实施例。此外,所述特定特征、结构或特性可以任何适合方式组合于一个或一个以上实施例中。

[0018] 图1是图解说明根据本发明的实施例的图像传感器100的框图。图像传感器100的所图解说明实施例包含有源区域(即,像素阵列105)、读出电路110、功能逻辑115及控制电路120。

[0019] 举例来说,像素阵列105可为背侧或前侧照明式成像像素(例如,像素PD1、...、Pn)的二维阵列。在一个实施例中,每一像素为有源像素传感器(“APS”),例如互补金属氧化物

半导体 (“CMOS”) 成像像素。如所图解说明, 每一像素被布置到一行 (例如, 行R1到Ry) 及一列 (例如, 列C1到Cx) 中以获取人、地点或物体的图像数据, 接着可使用所述图像数据再现所述人、地点或物体的图像。

[0020] 在每一像素已获取其图像数据或图像电荷之后, 所述图像数据由读出电路110读出且传送到功能逻辑115。读出电路110可包含放大电路、模/数转换电路或其它。功能逻辑115可仅存储所述图像数据或甚至通过应用后图像效果 (例如, 剪裁、旋转、移除红眼、调整亮度、调整对比度或其它) 来操纵所述图像数据。在一个实施例中, 读出电路110可沿着读出列线一次读出一行图像数据 (所图解说明) 或可使用多种其它技术 (未图解说明) 读出所述图像数据, 例如串行读出或同时全并行读出所有像素。

[0021] 控制电路120耦合到像素阵列105以控制像素阵列105的操作特性。举例来说, 控制电路120可产生用于控制图像获取的快门信号。

[0022] 图2是根据本发明的实施例的图像传感器的像素单元 (例如, 像素单元202、204、206、208及210) 的阵列200的图。在一个方面中, “像素单元” 是一个或一个以上成像像素 (例如如图1中的图像传感器100中的像素阵列105的成像像素) 的分组。像素单元可包含各自与所述像素单元的单像素对应的数个光电二极管且还可包含在所述像素单元的光电二极管当中共享的至少一个像素晶体管。

[0023] 可在图像传感器的有源区域中包含数个彩色成像像素, 例如红色 (R)、绿色 (G) 及蓝色 (B) 成像像素。举例来说, 将像素单元202图解说明为包含布置成拜耳型式的四个彩色成像像素 (例如, 一个R像素、一个B像素及两个G像素)。根据本发明的教导, 可将未展示的其它彩色成像像素及其它彩色型式实施到像素单元中。

[0024] 如所图解说明, 阵列200的每一像素单元布置到一行 (例如, 行R1到Rj) 及一列 (例如, 列C1到Ci) 中。因此, 根据本文中的教导的图像传感器可包含成像像素阵列及像素单元阵列两者, 其中所述像素单元阵列是像素阵列中的成像像素的经组织分组。此外, 如下文将更详细地论述, 每一像素单元可具有为下一列中邻近的像素单元的镜像的像素晶体管布局。举例来说, 像素单元204的像素晶体管布局可为像素单元202的像素晶体管布局的镜像。

[0025] 图3是图解说明根据本发明的实施例的图像传感器内的两个像素单元的像素电路的电路图。像素电路300是用于实施图2的阵列200内的每一像素单元的一个可能像素电路架构。然而, 应了解, 本发明的实施例并不限于所图解说明的像素架构; 而是, 受益于本发明的所属领域的技术人员将理解本发明教导也适用于各种其它像素架构。

[0026] 在图3中, 像素单元1及像素单元m布置在两行及一列中。每一像素电路的所图解说明实施例包含四个光电二极管 (PD1到PD4)、四个传送晶体管 (TX1到TX4)、复位晶体管RST、源极随耦器晶体管SF及行选择晶体管RS。在第一光电二极管PD1的读出操作期间, 传送晶体管TX1接收传送信号, 所述传送信号致使传送晶体管TX1将在光电二极管PD1中积累的电荷传送到共享浮动扩散区FD。

[0027] 复位晶体管RST耦合于复位电压供应RSTVDD与浮动扩散区FD之间以在复位信号的控制下进行复位 (例如, 将FD放电或充电到预设电压)。浮动扩散区FD耦合到源极随耦器晶体管SF的栅极。源极随耦器晶体管SF耦合于源极随耦器电压供应SFVDD与行选择晶体管RS之间。源极随耦器晶体管SF作为提供来自浮动扩散区FD的高阻抗输出的源极随耦器操作。最后, 行选择晶体管RS在行选择信号的控制下选择性地将像素电路的输出耦合到列位线。

在一个实施例中, 传送信号、复位信号及行选择信号均由控制电路120产生。可借助于图像传感器中所包含的金属互连层(即, 布线)在像素电路中路由传送信号、复位信号、行选择信号、源极随耦器电压供应SFVDD、复位电压供应RSTVDD及接地。

[0028] 图4是根据本发明的实施例具有镜像像素晶体管布局的图像传感器的六个像素单元(例如, 像素单元1到6)的图。图4的六个像素单元布置到包含总共4行及6列像素的像素单元的两行(R1及R2)及三列(C1到C3)中。像素单元1到6可表示图2的阵列200中所包含的像素单元中的至少一些像素单元。举例来说, 像素单元1可对应于图2的像素单元202, 像素单元2可对应于像素单元204, 且像素单元4可对应于像素单元208。

[0029] 如图4中所展示, 每一像素单元包含光电二极管区及像素晶体管区。在光电二极管区内, 每一所图解说明像素单元包含四个光电二极管(PDn)、四个传送栅极(TXn)及一共享浮动扩散区FD。在图4的所图解说明实例中, 每一像素单元包含不多于且不少于四个光电二极管及不多于一个共享浮动扩散区FD。此外, 浮动扩散区耦合在一起将增加浮动扩散电容, 此可导致转换增益/敏感度的降低。因此, 在一个实施例中, 每一像素单元的浮动扩散区FD不耦合到任何其它像素单元的任何其它浮动扩散区。

[0030] 在像素晶体管区内, 每一所图解说明像素单元包含源极随耦器晶体管SF、行选择晶体管RS及复位晶体管RST。源极随耦器晶体管SF包含栅极402以及掺杂区404及406(即, 漏极及源极)。行选择晶体管RS包含栅极408以及掺杂区406及410。将复位晶体管RST展示为包含栅极412以及掺杂区414及416。每一像素单元的像素电路如上文参考图3的电路图所描述而耦合及起作用以从相应浮动扩散区读出图像数据。举例来说, 在第一光电二极管PD1的读出操作期间, 传送栅极TX1接收传送信号, 所述传送信号致使将在光电二极管PD1中积累的电荷传送到像素单元1的共享浮动扩散区FD。

[0031] 像素单元1的复位晶体管RST经耦合以在于栅极412处接收的复位信号的控制下进行复位(例如, 将FD放电或充电到预设电压)。像素单元1的浮动扩散区FD耦合到源极随耦器晶体管SF的栅极402。像素单元1的源极随耦器晶体管SF作为提供来自相关联浮动扩散区FD的高阻抗输出的源极随耦器操作。最后, 像素单元1的行选择晶体管RS在于栅极408处接收的行选择信号的控制下选择性地将像素单元1的像素电路的输出耦合到列位线连接420。

[0032] 像素晶体管区中还包含共享源极随耦器电压供应连接418、列位线连接420及共享复位电压供应连接422。在一个实施例中, 连接418、420及422为用于与在数个像素单元当中载运其相应信号的金属布线(下文参考图5所论述)连接的金属垫。

[0033] 将图4的像素晶体管区展示为在其相应光电二极管区的外侧垂直位移(沿着y轴)。举例来说, 像素单元1的像素晶体管区在像素单元1的光电二极管区的下方及外侧垂直位移, 使得像素单元1的像素晶体管区安置于像素单元1的光电二极管区与下行中的像素单元(即, 像素单元4)的光电二极管区之间。此外, 光电二极管及像素晶体管区水平邻近于同一行中的像素单元的光电二极管及像素晶体管区。举例来说, 像素单元2水平邻近(沿着x轴)于像素单元1, 此意味着像素单元2的光电二极管区水平邻近于像素单元1的光电二极管区且像素单元2的像素晶体管区水平邻近于像素单元1的像素晶体管区。

[0034] 图4中进一步展示每一像素晶体管区的像素晶体管布局为水平邻近像素晶体管区的像素晶体管布局的镜像。也就是说, 在一个实施例中, 一个像素晶体管区的像素晶体管布局与水平邻近像素晶体管区的像素晶体管布局等同, 但被反转。举例来说, 像素单元2的像

素晶体管区的像素晶体管布局为像素单元1的像素晶体管区的像素晶体管布局的镜像。沿着x轴从左向右看,像素单元1的晶体管布局包含源极随耦器电压供应连接408、源极随耦器晶体管SF、行选择晶体管RS、列位线连接420、复位晶体管RST及最后复位电压供应连接422,而仍从左向右看,像素单元2的晶体管布局包含复位电压供应连接422、复位晶体管RST、列位线连接426、行选择晶体管RS、源极随耦器晶体管SF及最后源极随耦器电压供应连接428。

[0035] 如图4中所展示,像素单元1及2的像素晶体管布局之间的镜像是关于将像素单元2与像素单元1分离的垂直(沿着y轴)线424取得的。在一个实施例中,线424二等分复位电压供应连接422,使得镜像是关于复位电压供应连接422的中心取得的。因此,像素单元1的复位晶体管RST邻近于像素单元2的复位晶体管RST,其中两个复位晶体管耦合到同一复位电压供应连接422。因此,复位电压供应连接422为在像素单元1与像素单元2之间共享的共享连接。具有镜像晶体管布局及共享复位电压供应连接422可在像素晶体管区的组件之间提供更多空间及更佳隔离以便减少泄漏。此外,具有共享复位电压供应连接422可减少互连耦合的较少金属布线。

[0036] 如上文所提及,每一像素晶体管区的像素晶体管布局为水平邻近像素晶体管区的像素晶体管布局的镜像。因此,不仅像素单元2的像素晶体管布局为像素单元1的像素晶体管布局的镜像,而且像素单元3的像素晶体管布局为像素单元2的像素晶体管布局的镜像。因此,像素单元3与像素单元2共享源极随耦器电压供应连接428,其中像素单元2的源极随耦器晶体管SF邻近于像素单元3的源极随耦器晶体管SF安置。如图4中所展示,像素单元2及3的像素晶体管布局之间的镜像是关于将像素单元3与像素单元2分离的垂直(沿着y轴)线430取得的。在一个实施例中,线430二等分源极随耦器电压供应连接428,使得镜像是关于源极随耦器电压供应连接428的中心取得的。

[0037] 在像素单元之间具有镜像晶体管布局及共享源极随耦器电压供应连接428可在像素晶体管区的组件之间提供进一步的空间及更佳隔离以便进一步减少泄漏。此外,具有共享源极随耦器电压供应连接422可需要进一步减少互连耦合的较少金属布线。

[0038] 在一个实施例中,镜像晶体管布局及共享连接(例如,连接422及428)提供可分配给像素晶体管区内的其它额外特征的额外像素区域。举例来说,额外像素区域可用以提供接地节点(即,接地触点)、防模糊节点(即,用以收集模糊过量信号的掺杂阱)或可用以允许较大源极随耦器晶体管SF以提供较低随机电报(RTG)噪声。

[0039] 图5是图4的六个像素单元的图,其进一步图解说明数个金属布线。如上文所提及,所述六个像素单元布置到包含总共4行及6列像素的像素单元的两行(R1及R2)及三列(C1到C3)中。图5中展示垂直(沿着y轴)金属布线504到512及水平(沿着x轴)金属布线516到526。在一个实施例中,每一金属布线为图像传感器中所包含的用于将信号路由到先前所论述的连接(例如,图4的连接418、420、422、426及428)及从所述连接路由信号的一个或一个以上金属层。

[0040] 每一像素单元列可包含用于从相应列输出图像数据的相应列位线布线(列位线布线504、508及512)。然而,源极随耦器电压供应布线(SFVDD)及复位电压供应布线(RSTVDD)为在邻近列当中共享的共享布线。举例来说,RSTVDD 506在第一列C1及第二列C2两者的像素单元当中共享,而SFVDD 510在第二列C2及第三列C3两者的像素单元当中共享。在一个实施例中,源极随耦器电压供应与复位电压供应分离使得可独立地设定每一者。

[0041] 如上文所提及,像素单元的晶体管布局为水平邻近像素单元的晶体管布局的镜像。因此,在一个实施例中,所述镜像可关于垂直金属布线取得。举例来说,像素单元1(即,行R1,列C1)的晶体管布局为像素单元2(即,行R1,列C2)的晶体管布局的镜像,所述镜像是关于在第一像素单元与第二像素单元之间垂直(沿着y轴)延续的复位电压供应布线RSTVDD 506取得的。类似地,像素单元2的晶体管布局为像素单元3(即,行R1,列C3)的晶体管布局的镜像,所述镜像是关于在第二像素单元与第三像素单元之间垂直延续的源极随耦器电压供应布线SFVDD 510取得的。

[0042] 具有共享布线可在像素单元的组件之间提供更多空间及更佳隔离以便减少泄漏。此外,具有共享金属布线减少互连耦合、简化制作且减少成本。

[0043] 图5中还展示水平金属布线516到526。金属布线516到522用于提供用于控制像素单元的第一行R1中所包含的传送栅极的传送信号(TX\_1A-TX\_1D)。金属布线524及526用于分别将复位信号(RST\_1)及行选择信号(RS\_1)提供到像素单元的第一行R1的复位晶体管RST及行选择晶体管RS。

[0044] 图6是根据本发明的实施例具有镜像晶体管布局及共享复位晶体管RST的图像传感器的六个像素单元的图。图6的六个像素单元布置到包含总共4行及6列像素的像素单元的两行(R1及R2)及三列(C1到C3)中。像素单元1到6可表示图2的阵列200中所包含的像素单元中的至少一些像素单元。举例来说,像素单元1可对应于图2的像素单元202,像素单元2可对应于像素单元204,且像素单元4可对应于像素单元208。

[0045] 图6的像素单元在结构及功能上类似于上文所描述的图4的像素单元。然而,图6的像素单元包含在水平邻近像素晶体管区之间共享的共享复位晶体管。举例来说,图6图解说明在像素单元1的像素晶体管区与像素单元2的像素晶体管区之间共享的共享复位晶体管RST。将共享复位晶体管RST展示为包含栅极612以及掺杂区614及616。图6中还展示共享复位电压供应连接622。与图4的像素单元一样,图6中所图解说明的每一像素晶体管区的像素晶体管布局为水平邻近像素晶体管区的像素晶体管布局的镜像。也就是说,在一个实施例中,一个像素晶体管区的像素晶体管布局与水平邻近像素晶体管区的像素晶体管布局等同,但被反转。举例来说,像素单元2的像素晶体管区的像素晶体管布局为像素单元1的像素晶体管区的像素晶体管布局的镜像。沿着x轴从左向右看,像素单元1的晶体管布局包含源极随耦器电压供应连接618、源极随耦器晶体管SF、行选择晶体管RS、列位线连接620以及共享复位晶体管RST及复位电压供应连接622。此晶体管布局由像素单元2的晶体管布局镜射。也就是说,仍从左向右看,像素单元2的晶体管布局包含复位电压供应连接622及共享复位晶体管RST、列位线连接626、行选择晶体管RS、源极随耦器晶体管SF及最后共享源极随耦器电压供应连接628。

[0046] 如图6中所展示,像素单元1及2的像素晶体管布局之间的镜像是关于将像素单元2与像素单元1分离的垂直(沿着y轴)线624取得的。在一个实施例中,线624二等分复位电压供应连接622,使得镜像是关于复位电压供应连接622的中心取得的。在另一实施例中,线624二等分共享复位晶体管RST,使得镜像是关于复位晶体管RST的中心取得的。

[0047] 具有镜像晶体管布局以及共享复位晶体管RST及共享复位电压供应连接622可在像素晶体管区的组件之间提供更多空间及更佳隔离以便进一步减少泄漏。此外,具有共享复位电压供应连接622及共享复位晶体管RST可减少互连耦合的较少金属布线。

[0048] 如上文所提及,每一像素晶体管区的像素晶体管布局为水平邻近像素晶体管区的像素晶体管布局的镜像。因此,不仅像素单元2的像素晶体管布局为像素单元1的像素晶体管布局的镜像,而且像素单元3的像素晶体管布局为像素单元2的像素晶体管布局的镜像。因此,像素单元3与像素单元2共享源极随耦器电压供应连接628,其中像素单元2的源极随耦器晶体管SF邻近于像素单元3的源极随耦器晶体管SF安置。如图6中所展示,像素单元2及3的像素晶体管布局之间的镜像是关于将像素单元3与像素单元2分离的垂直(沿着y轴)线630取得的。在一个实施例中,线630二等分源极随耦器电压供应连接628,使得镜像是关于源极随耦器电压供应连接628的中心取得的。

[0049] 图7是图解说明根据本发明的实施例具有共享复位晶体管的图像传感器内的两个像素单元的像素电路的电路图。像素电路700是用于实施图2的阵列200内的每一像素单元的一个可能像素电路架构。然而,应了解,本发明的实施例并不限于所图解说明的像素架构;而是,受益于本发明的所属领域的技术人员将理解本发明教导也适用于各种其它像素架构。

[0050] 在图7中,像素单元1及像素单元4布置在两行及一列中。每一像素电路的所图解说明实施例包含四个光电二极管(PD1到PD4)、四个传送晶体管(TX1到TX4)、源极随耦器晶体管SF及行选择晶体管RS。图3中还展示在水平(沿着x轴)邻近像素单元当中共享的共享复位晶体管RST。在第一光电二极管PD1的读出操作期间,传送晶体管TX1接收传送信号,所述传送信号致使传送晶体管TX1将在光电二极管PD1中积累的电荷传送到共享浮动扩散区FD。

[0051] 共享复位晶体管RST耦合于复位电压供应RSTVDD与浮动扩散区FD之间以在复位信号的控制下进行复位(例如,将FD放电或充电到预设电压)。浮动扩散区FD耦合到源极随耦器晶体管SF的栅极。源极随耦器晶体管SF耦合于源极随耦器电压供应SFVDD与行选择晶体管RS之间。源极随耦器晶体管SF作为提供来自浮动扩散区FD的高阻抗输出的源极随耦器操作。最后,行选择晶体管RS在行选择信号的控制下选择性地将像素电路的输出耦合到列位线。

[0052] 图8是图6的六个像素单元的图,其进一步图解说明数个金属布线。图8的金属布线在结构及功能上类似于上文所描述的图5的金属布线。然而,垂直复位电压供应布线RSTVDD 806经安置以二等分复位电压供应连接622且还二等分共享复位晶体管RST本身。

[0053] 包含发明摘要中所描述内容的本发明的所图解说明实施例的以上描述并非打算为穷尽性或将本发明限制于所揭示的精确形式。尽管出于说明性目的而在本文中描述本发明的特定实施例及实例,但如相关领域的技术人员将认识到,可在本发明的范围内做出各种修改。

[0054] 可根据以上详细描述对本发明做出这些修改。所附权利要求书中所使用的术语不应理解为将本发明限制于说明书中所揭示的特定实施例。相反,本发明的范围将完全由所附权利要求书来确定,所述权利要求书将根据所创建的权利要求解释原则来加以理解。

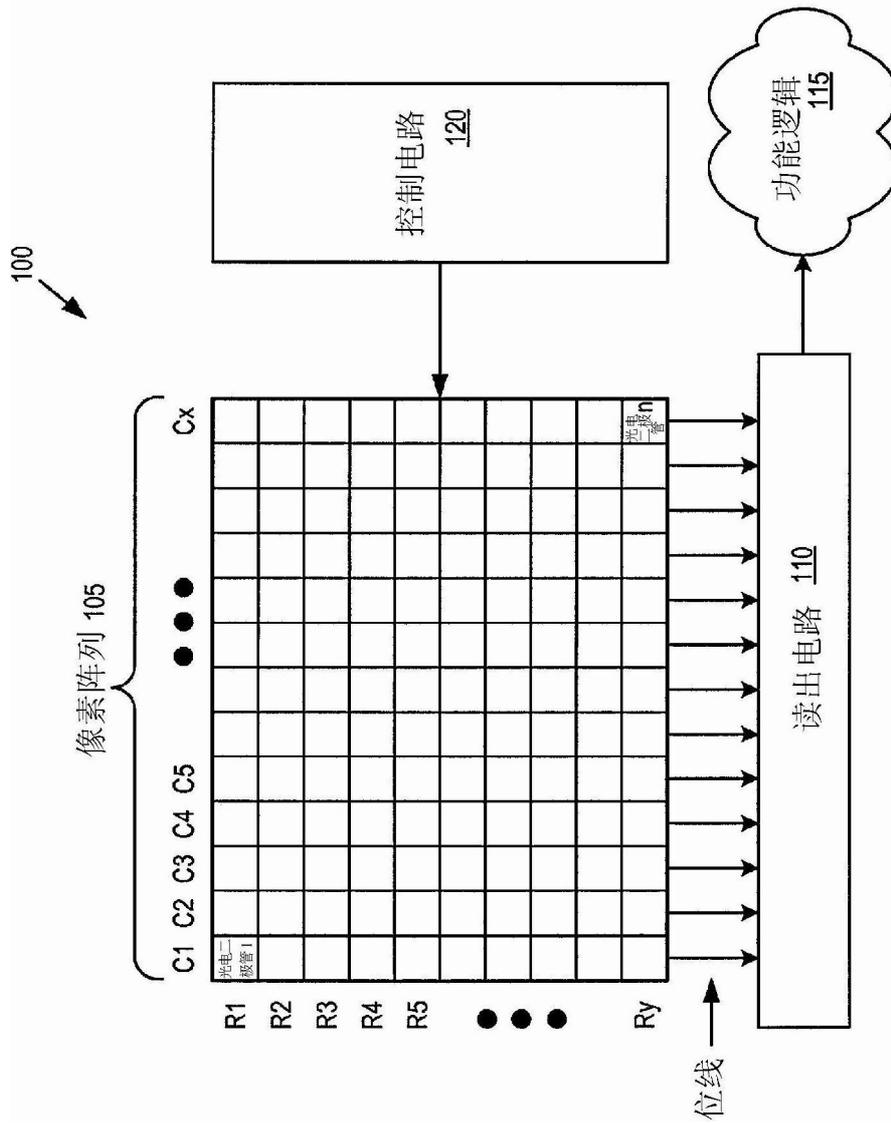


图1



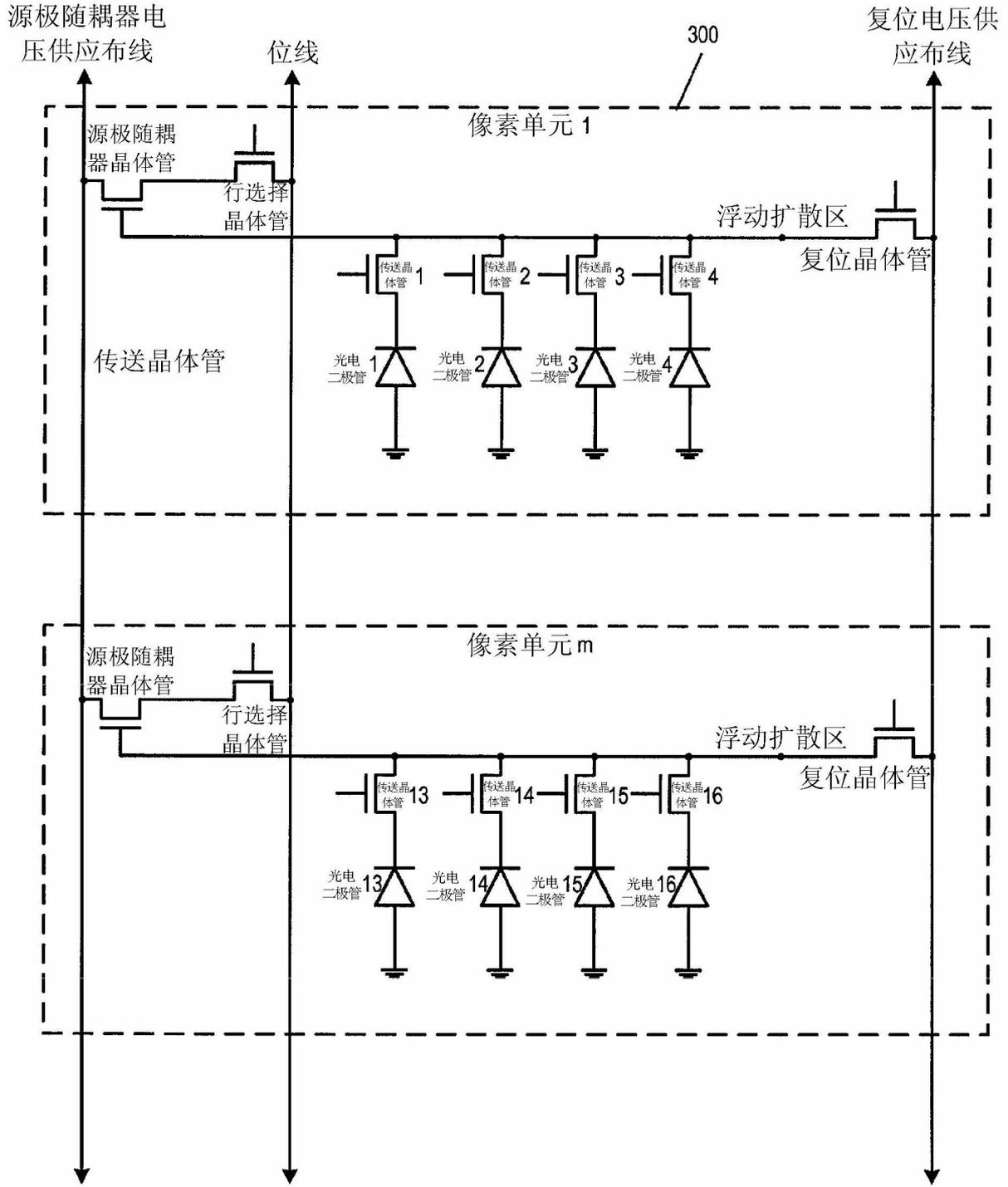


图3

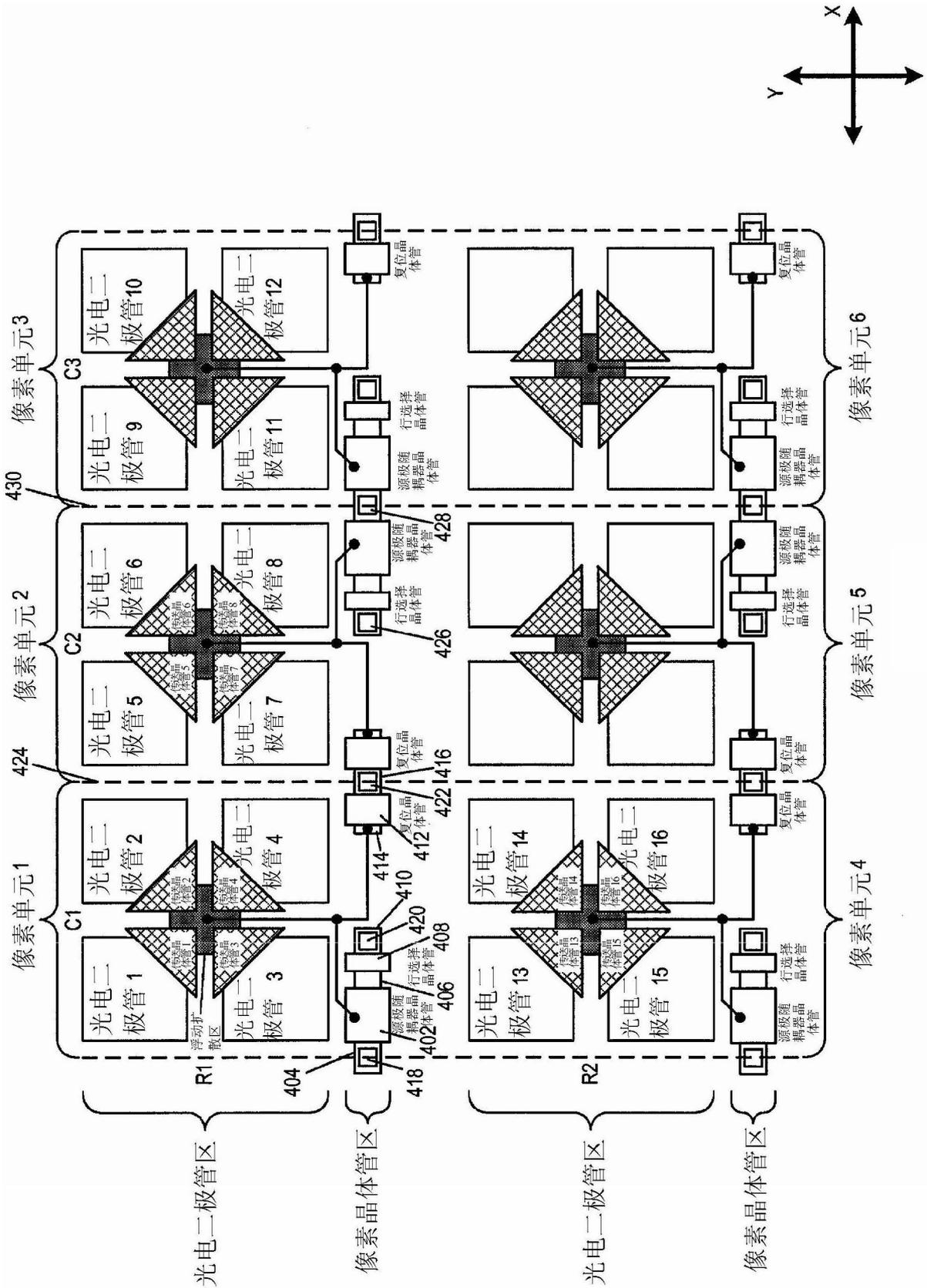


图4

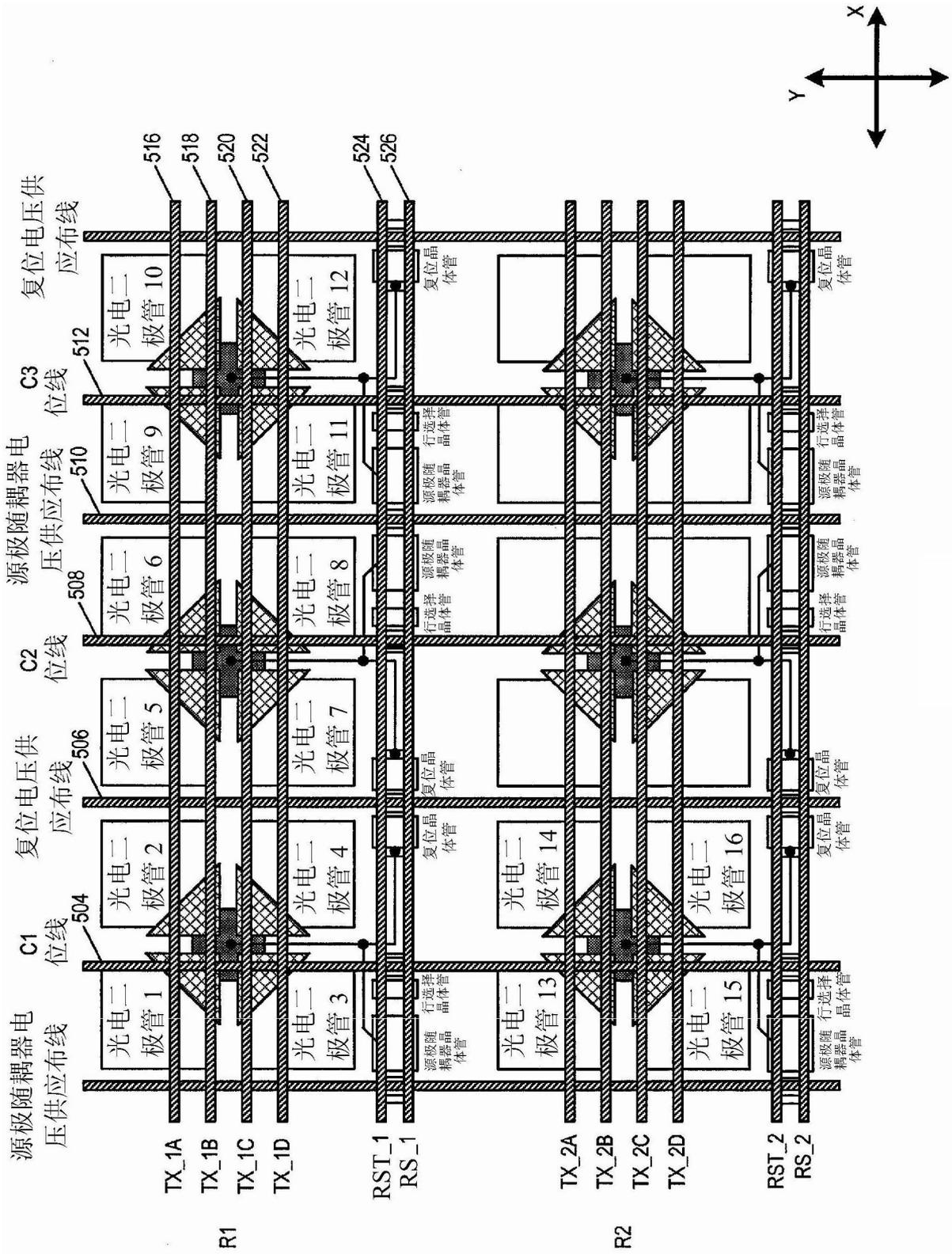


图5

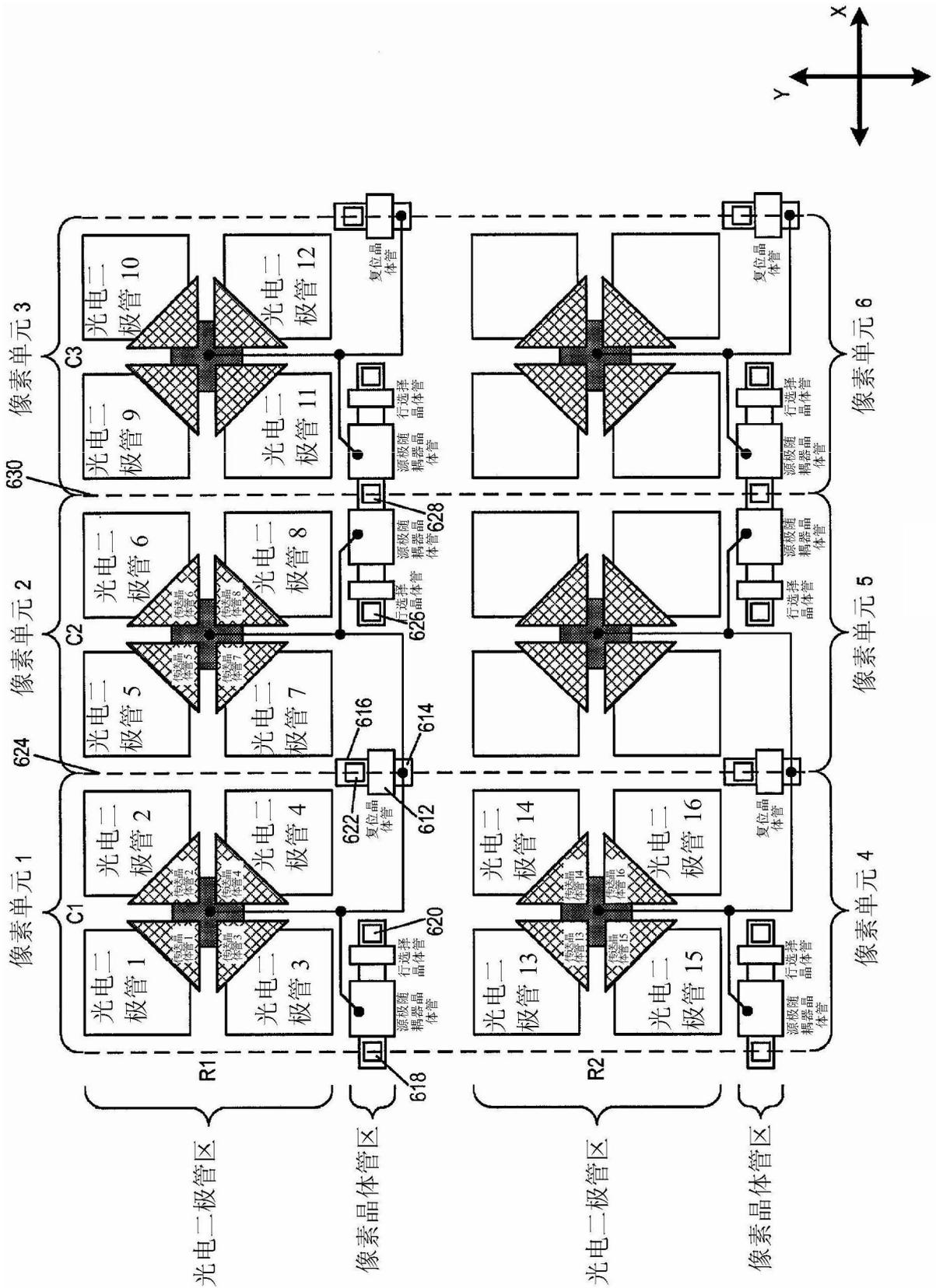


图6

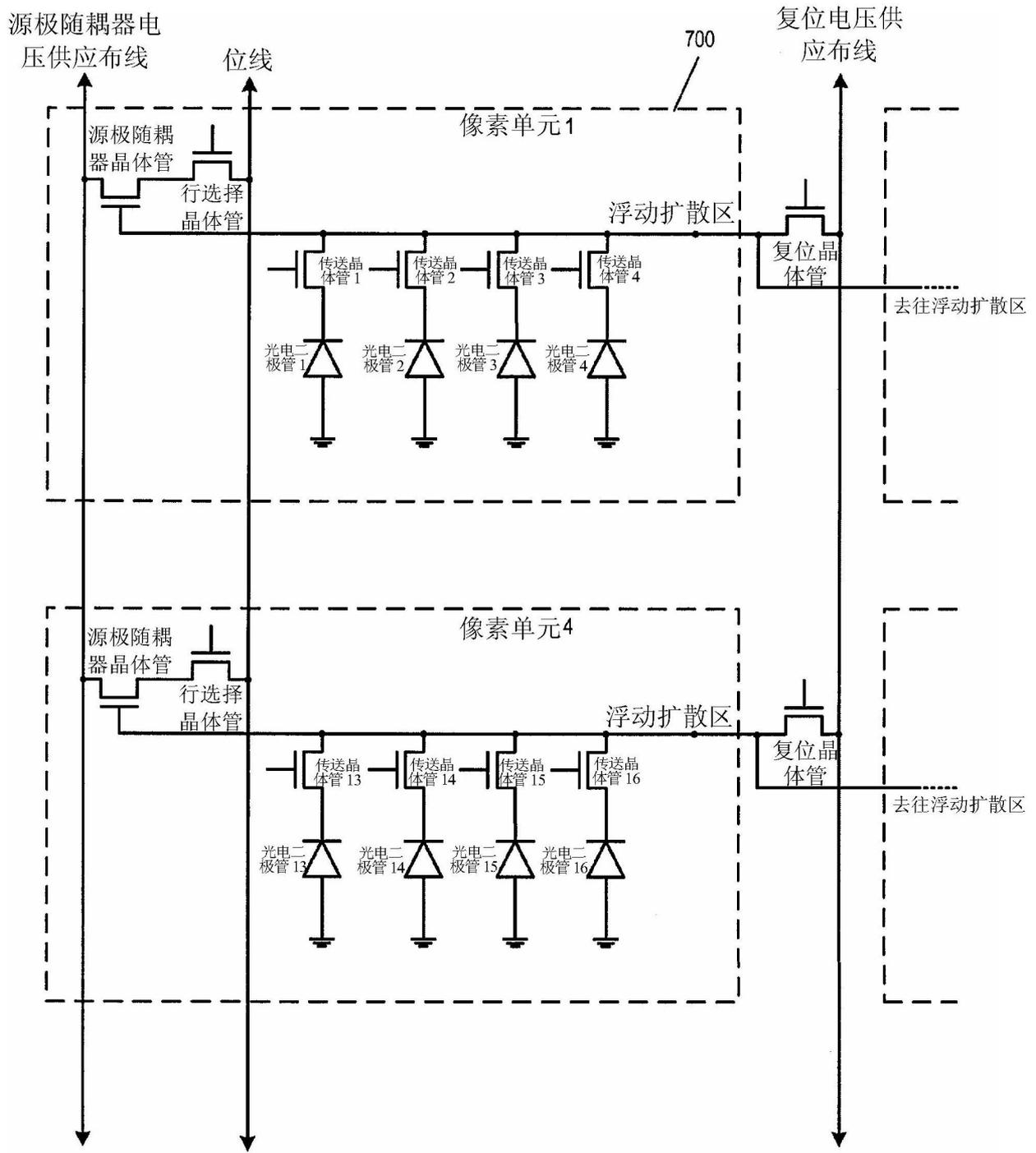


图7

