

發明專利說明書

101年7月31日修正替換頁

中文說明書替換頁(101年7月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：097126121

※ 申請日期：97.7.10

※IPC 分類：G11C 11/406(2006.01)

一、發明名稱：(中文/英文)

具有動態調整軟體程式驗證電壓層級之非揮發性記憶體及其方法

NON-VOLATILE MEMORY HAVING A DYNAMICALLY
ADJUSTABLE SOFT PROGRAM VERIFY VOLTAGE LEVEL AND
METHOD THEREFOR

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商倫巴士公司

RAMBUS, INC.

代表人：(中文/英文)

偉恩 索邦

SOBON, WAYNE

住居所或營業所地址：(中文/英文)

美國加州桑尼維爾市企業路1050號700室

1050 ENTERPRISE WAY, SUITE 700, SUNNYVALE, CA 94089, U. S. A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 理查 K 伊古奇
EGUCHI, RICHARD K.
2. 瓊 S 裘伊
CHOY, JON S.

國 籍：(中文/英文)

1. 加拿大 CANADA
2. 美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年07月31日；11/831,168

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種非揮發性記憶體(10)中之一抹除操作包括選擇其上實行一抹除操作之一區塊(14、16或18)，抹除該選定區塊，接收對應該選定區塊之測試資料，基於該測試資料決定一軟體程式驗證電壓層級，以及使用該軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。一種非揮發性記憶體(10)包括：複數個區塊；一測試區塊(20)，其儲存對應該複數個區塊之每一者的測試資料；以及一快閃控制(30)，其係耦合至該複數個區塊與該測試區塊，當一特定區塊正被軟體程式化時，該快閃控制基於針對該特定區塊之測試資料來決定一針對該複數個區塊之該特定區塊的軟體程式驗證電壓層級。

六、英文發明摘要：

An erase operation in a non-volatile memory (10) includes selecting a block (14, 16, or 18) on which to perform an erase operation, erasing the selected block, receiving test data corresponding to the selected block, determining a soft program verify voltage level based on the test data, and soft programming the erased selected block using the soft program verify voltage level. A non-volatile memory (10) includes a plurality of blocks, a test block (20) which stores test data corresponding to each of the plurality of blocks, and a flash control (30) coupled to the plurality of blocks and the test block, the flash control determining a soft program verify voltage level for a particular block of the plurality of blocks based on the test data for the particular block when the particular block is being soft programmed.

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10	快閃記憶體
12	快閃記憶體單元陣列
14	記憶體區塊
16	記憶體區塊
18	記憶體區塊
20	測試區塊
30	快閃控制
31	臨限儲存電路
32	軟體程式驗證電壓計算器
36	參考電壓產生器
38	軟體程式參考電壓
42	模式控制暫存器
44	區塊選擇暫存器
50	暫存器解碼邏輯
52	記憶體解碼及感測邏輯與寫入緩衝器
54	電荷泵

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本揭示內容一般係關於記憶體，且更明確地說係關於具有一動態調整軟體程式驗證電壓層級的非揮發性記憶體。

先前申請案之參考

本申請案已於2007年7月31日在美國提出申請，其專利申請案號為11/831,168。

【先前技術】

一快閃記憶體單元係一類型之非揮發性記憶體(NVM)單元，其在一浮動閘極上儲存電荷。該浮動閘極上的電荷量決定該單元之一臨限電壓(V_t)，因此決定藉由該單元儲存的邏輯狀態。每次程式化或抹除該單元時，電子都係移至該浮動閘極或自該浮動閘極移出。該浮動閘極係電隔離以使得電荷無限地儲存。然而，隨著幾何形狀繼續縮小，一快閃位元格隨著增加的程式化與抹除循環的 g_m 劣化(其中 $g_m = \Delta I_{ds} / \Delta V_{gs}$)變得更為顯著，從而引起對更佳管理該部分之整個壽命中的行洩漏的需要。為了解決此 g_m 劣化，已引入軟體程式化來收緊抹除的單元之 V_t 分佈。然而，此軟體程式化增加針對該快閃記憶體的抹除時間，因而導致減小的系統效能。

【實施方式】

如上所述，隨著快閃記憶體的幾何形狀持續縮小，隨著增加的程式化與抹除循環的 g_m 劣化變得更為顯著，從而導致增加的抹除時間。此外，與用於通常要求更低數目之循

環的碼儲存的快閃記憶體相比較，此gm劣化對於用於通常要求較高數目之循環的資料儲存應用的快閃記憶體而言係一更嚴重的問題。例如，對於資料儲存應用而言，在該快閃記憶體的壽命期間可能需要實行多達100,000個循環，而對於碼儲存而言，在該快閃記憶體的壽命內可能僅需要1000個循環。因此，與該些要求更低數目之循環的位元格相比較，對於要求更高數目之循環的該些位元格而言需要在軟體程式化期間實現一更緊密的 V_t 分佈。本發明之一具體實施例引入與要實行之循環數目成函數關係的動態調整軟體程式驗證電壓層級。即，通過使用一可調整軟體程式驗證電壓層級，可藉由使用一更低的軟體程式驗證電壓層級來改良針對要求較低數目之循環的該些快閃記憶體區塊的抹除時間，因為需要抹除單元之一不太緊密的 V_t 分佈。然而，對於要求較高數目之循環的該些快閃記憶體區塊而言，可使用確保抹除單元之一更緊密的 V_t 分佈的更高軟體程式驗證電壓層級來充分移除得自更高數目之循環的過度行洩漏。

如本文所使用，術語"匯流排"係用於指複數個信號或導體，其可用於傳輸一或多個各種類型的資訊，例如資料、位址、控制或狀態。可參考一單一導體、複數個導體、單向導體或雙向導體來解說或說明本文所說明的導體。然而，不同具體實施例可改變該等導體的實施方案。例如，可使用分離的單向導體而非雙向導體，反之亦然。同樣，可使用串列地或以一時間多工方式傳送多個信號之一單一

導體來取代複數個導體。同樣，可將載送多個信號的單一導體分離成載送此等信號之子集的各種不同導體。因此，傳送信號存在許多選項。

圖1以方塊圖的形式說明依據本發明之一具體實施例之一快閃記憶體10。在圖1中，為清楚與簡化起見，僅說明有助於說明本發明之具體實施例的電路。快閃記憶體10包括一快閃記憶體單元陣列12、一快閃控制30、暫存器42與44、暫存器解碼邏輯50、記憶體解碼及感測邏輯與寫入緩衝器52、電荷泵54及參考電壓產生器36。該快閃記憶體單元陣列12包括記憶體區塊14、16、18與一測試區塊20。快閃控制30包括軟體程式驗證電壓計算器32與臨限儲存電路31，其係彼此耦合。參考電壓產生器36包括軟體程式參考電壓38。

區塊14、16、18及20之每一者都包括複數個快閃記憶體單元。該等快閃記憶體單元係配置成一具有字線與位元線的矩陣。一記憶體單元係連接於該等字線與該等位元線之交叉處，並包括連接至該字線之一控制閘極、連接至該位元線之一汲極端子及連接至一區塊內所有其他記憶體單元的源極端子之一源極端子。該記憶體單元具有一電荷儲存區域。在一些具體實施例中，該電荷儲存區域係電隔離並係稱為一浮動閘極。該電荷儲存區域可由多晶矽製成，或可包含其他電荷儲存材料，例如奈米晶體或氮化物。在所說明具體實施例中，在具有諸如一微處理器核心的其他電路組件之一積體電路上嵌入記憶體10。在其他具體實施例

中，可將記憶體10實施為一"獨立"記憶體積體電路。

記憶體10具有複數個輸入端子，其用於接收複數個標記為"ADDRESS(位址)"的位址信號。此等位址信號包括(例如)列位址信號、行位址信號及區塊選擇信號。該記憶體解碼及感測邏輯與寫入緩衝器52具有複數個輸入端子，其用於在記憶體10之讀取與程式化操作期間接收該等列與行位址信號。該記憶體解碼及感測邏輯與寫入緩衝器52還係耦合至快閃控制30以用於在抹除操作期間接收列與行位址信號。一般而言，該記憶體解碼及感測邏輯與寫入緩衝器52包括輸入與輸出電路，例如感測放大器、列與行解碼器、用於保持要寫入至快閃陣列12之區塊的資料的寫入緩衝器及類似者。標記為"DATA(資料)"的資料信號係藉由該記憶體解碼及感測邏輯與寫入緩衝器52、快閃控制30及暫存器解碼邏輯50之每一者來傳輸或係傳輸至該記憶體解碼及感測邏輯與寫入緩衝器52、快閃控制30及暫存器解碼邏輯50之每一者。可耦合一處理器(未顯示)以提供及/或接收該等資料信號DATA並提供該等位址信號ADDRESS。可在與記憶體10相同的積體電路上或可在一分離的積體電路上實施該處理器。

記憶體區塊14、16及18係雙向耦合於記憶體解碼及感測邏輯與寫入緩衝器52之間，其用於傳送與接收資料以回應接收列與行位址資料。在所說明具體實施例中，該快閃記憶體10之讀取與程式化操作係傳統的並將不予以詳細說明。而且，應注意，為簡化與清楚起見，在圖1中未說明

讀取與程式化記憶體10所必需的所有電路。在針對一讀取操作或一程式化操作之一正常存取期間，記憶體區塊14、16及18接收位址資訊以選擇該等區塊14、16及18之一或多個區塊內的記憶體單元。在一讀取操作期間藉由該等選擇的記憶體單元來提供資料，並在一寫入操作期間藉由該等選擇的記憶體單元來接收資料。

在一具體實施例中，該等陣列位址選擇要在其上操作的快閃陣列12內之一記憶體位置，其中區塊選擇暫存器44基於該等位址信號ADDRESS來向快閃控制30指示當前區塊。暫存器解碼邏輯50接收位址信號ADDRESS與資料信號DATA並提供要儲存於區塊選擇暫存器44中與模式控制暫存器42中的適當資訊。模式控制暫存器42向參考電壓產生器36與快閃控制30指示快閃記憶體10之當前模式，其中當前模式可指示(例如)一程式化、一抹除、一軟體程式化等。

藉由快閃控制30內之電路來控制抹除操作。快閃控制30具有用於將陣列位址提供至該等區塊14、16及18與測試區塊20之一輸出、用於將一電荷泵控制信號提供至電荷泵54之一輸出及用於提供一軟體程式驗證電壓控制信號之一輸出。在圖1之具體實施例中，快閃控制30包括一軟體程式驗證電壓計算器32，其輸出該軟體程式驗證電壓控制信號。快閃控制30還包括臨限儲存電路31，其儲存藉由軟體程式驗證電壓計算器32用以提供該軟體程式驗證電壓控制信號的一或多個預定臨限值。電荷泵54係用以產生電壓

(包括一脈衝電壓與一驗證電壓)以用於程式化操作、抹除操作或程式化與抹除操作兩者。該泵控制信號指示要致能電荷泵54之何電荷泵，其中快閃控制30可基於(例如)藉由模式控制暫存器42指示之模式來提供該泵控制信號。而且，藉由電荷泵54產生的電壓係基於藉由參考電壓產生器36提供之一接收的參考電壓所產生。參考電壓產生器36包括軟體程式參考電壓38以使得在一軟體程式化期間此等軟體程式參考電壓38之一者可藉由該軟體程式驗證電壓控制信號來予以選擇並作為該參考電壓係提供至電荷泵54。同樣，在其他操作期間，如藉由模式控制暫存器42所示，參考電壓產生器36產生要提供至電荷泵54的適當參考電壓。

測試區塊20本質上發揮與該等記憶體區塊14、16及18相同的作用，不同之處在於測試區塊20係隱藏且不可藉由使用者予以存取。測試資料係自測試區塊20提供至快閃控制30而更新資料係自快閃控制30提供至測試區塊20。可將測試區塊20用於儲存測試資訊、批號、識別號、冗餘映射、修整選項及其他對記憶體10之製造商有用的資訊。此外，區塊20可包括用於儲存其他資訊的位置，圖2與3中提供其範例。

圖2說明依據一具體實施例的測試區塊20之一部分，其中測試區塊20包括若干儲存位置60至62以用於儲存針對快閃陣列12之各區塊的測試資訊。因此，若存在 $N+1$ 個區塊，如圖1所說明，則圖2所說明的測試區塊20之部分可包括 $N+1$ 個位置。圖2中之各位置指示針對快閃陣列12之其對

應區塊之一區塊大小、一程式化/抹除(P/E)計數及一參考乘數。例如，儲存於位置60中的區塊大小、P/E循環計數及參考乘數可全部對應快閃陣列12之區塊14，而儲存於位置61中的區塊大小、P/E循環計數及參考乘數可全部對應快閃陣列12之區塊16。

圖3說明依據另一具體實施例的測試區塊20之一部分，其中測試區塊20包括若干儲存位置66至68以用於儲存針對快閃陣列12之各區塊的測試資訊。因此，若存在N+1個區塊，如圖1所說明，則圖3所說明的測試區塊20之部分可包括N+1個位置。圖2中之各位置指示針對快閃陣列12之對應區塊的區塊P/E循環規格。即，在一具體實施例中，該區塊P/E循環規格可指示預期循環之數目或預期循環之層級。例如，在一具體實施例中，該P/E循環規格可指示是否預期一較高數目的P/E循環(例如針對儲存資料的區塊)或是否預期一較低數目的P/E循環(例如針對儲存碼的區塊)。

圖4說明在快閃記憶體10上實行之一抹除操作之一範例。流程70以區塊72開始，其中自其上要實行之一抹除操作的陣列12選擇一區塊。可將此選擇的區塊之一識別儲存於(例如)圖1之區塊選擇暫存器44中。接著，流程進行至區塊74，其中藉由程式化未通過一預定程式驗證電壓層級之各單元來程式化該選定區塊。例如，可藉由快閃控制30產生適當陣列位址來存取該選定區塊之各單元。可在使用相對短持續時間之一程式化脈衝的步驟中，逐步程式化未通過該程式驗證電壓層級之各單元。可藉由電荷泵54來提供針

對此等程式化脈衝之電壓作為該脈衝電壓。在一具體實施例中，模式控制暫存器 42 係經由位址信號 ADDRESS 與資料信號 DATA 來程式化，以指示正在實行一程式化。以此方式，使用模式控制暫存器 42 內之此資訊，參考電壓產生器 36 可將針對該參考電壓之適當值提供至電荷泵 54，以使得可產生該程式脈衝電壓。在應用各程式化脈衝之後，可使用一驗證步驟來檢查該 V_t ，以決定是否已充分增加該 V_t 。可藉由電荷泵 54 來提供針對該驗證步驟之程式驗證電壓作為對陣列 12 之驗證電壓，其中對於該脈衝電壓，參考電壓產生器 36 將適當參考電壓提供至電荷泵 54，以使得可針對該驗證步驟提供適當程式驗證電壓。重複該程式化與驗證步驟直至該選定區塊中的所有單元都通過該程式驗證電壓層級（即直至該等單元無一對該驗證步驟指示一已抹除回應）。

圖 5 說明在程式化（分佈 90）、抹除（分佈 92）及軟體程式化（分佈 94）之後一區塊內之快閃單元的 V_t 分佈。因此，參考分佈 90，應注意該選定區塊中之單元之各單元係被程式化直至該選定區塊中的所有單元都通過（例如高於）該程式驗證電壓層級。若分佈 90 中之單元的任一者都係位於該程式驗證電壓層級的左側，則其可以係讀取為未程式化而非係程式化。應注意，在所說明具體實施例中，一程式化的單元表示一儲存的邏輯層級零，而一抹除的單元表示一儲存的邏輯層級一。然而，替代地，一程式化的單元可表示一儲存的邏輯層級一，而一抹除的單元可表示一儲存的邏輯

層級零。

回頭參考圖4，在藉由程式化各單元來程式化該選定區塊之後，流程進行至區塊76，其中藉由施加抹除脈衝來抹除該選定區塊直至所有單元都通過一預定抹除驗證電壓層級。可在使用相對短持續時間之一抹除脈衝的步驟中逐步抹除未通過該抹除驗證電壓層級之各單元。可藉由電荷泵54來提供針對此等抹除脈衝之電壓作為該脈衝電壓。在一具體實施例中，模式控制暫存器42係經由位址信號ADDRESS與資料信號DATA來程式化，以指示正在實行一抹除。以此方式，使用模式控制暫存器42內之此資訊，參考電壓產生器36可將針對該參考電壓之適當值提供至電荷泵54，以使得可以產生該抹除脈衝電壓。在應用各抹除脈衝之後，可使用一驗證步驟來檢查該 V_t ，以決定是否已充分減低該 V_t 。可藉由電荷泵54來提供針對該驗證步驟之抹除驗證電壓作為對陣列12之驗證電壓，其中對於該脈衝電壓，參考電壓產生器36將適當參考電壓提供至電荷泵54，以使得可針對該驗證步驟提供適當抹除驗證電壓。重複該等抹除與驗證步驟直至該等單元無一對該驗證步驟指示一未抹除回應。

因此，參考圖5之分佈92，應注意該選定區塊中之單元之各單元係抹除直至該選定區塊中的所有單元都通過(例如低於)該抹除驗證電壓層級。若分佈92中的單元之任一者都係位於該抹除驗證電壓層級的右側，則其可以係讀取為未抹除而非係抹除。因此，於此點，應注意所有單元都

係抹除。然而，為了移除過度行洩漏，藉由實行一軟體程式化來收緊該抹除的 V_t 分佈。若需要，於低於一單元之一程式化之一閘極電壓來實行該單元之一軟體程式化。在一範例中，藉由將一電流電極置於0伏特，將另一電流電極置於5伏特並將該控制電極置於9伏特來程式化一單元，而其中藉由將一電流電極置於0伏特，將另一電流電極置於5伏特並將該控制電極置於3伏特來軟體程式化該單元。以此方式，所得分佈(例如圖5之分佈94)比分佈92更緊湊(並更遠離 $V_t=0$ 伏特)，其中在軟體程式化一選擇的區塊之後，該區塊中的所有單元都具有大於一軟體程式驗證電壓層級但仍小於該抹除驗證電壓層級之一 V_t 。(下面將參考區塊78、80、82及84來更詳細說明軟體程式化。)因此，應注意在所說明具體實施例中，該抹除驗證電壓小於該程式驗證電壓，並且該軟體程式驗證電壓小於該抹除驗證電壓，其中該正常讀取驗證電壓係位於該抹除驗證電壓與該程式驗證電壓之間。

需要針對一特定區塊實現的 V_t 分佈之緊密度取決於以下因數，例如在該特定區塊之壽命內實行的程式化/抹除(P/E)循環之數目、該區塊大小等。例如，若很可能將實行一較大數目的循環，則可能需要一更緊密的 V_t 分佈，其中可使用一更高的軟體程式驗證電壓層級來實現此更緊密的 V_t 分佈。然而，若很可能將實行一較小數目的循環，則一不太緊密的 V_t 分佈可能係可接受的。在此情況下，一更低的軟體程式驗證層級可能足夠。在其中可使用一更低軟體

程式驗證層級的該些區塊中，要求更少的脈衝來實行該軟體程式化。以此方式，藉由在可能時使用一更低的軟體程式驗證電壓層級，可改良總體抹除效能。

因此，回頭參考圖4之流程，在區塊76中抹除該選定區塊之後，流程進行至區塊78，其中自對應該選定區塊之一預定測試區塊位置擷取測試資料。可藉由快閃控制30(例如)經由來自測試區塊20之測試信號TEST DATA(測試資料)來接收此測試資料。替代地，可藉由快閃控制30經由記憶體解碼及感測邏輯與寫入緩衝器52及資料信號DATA來接收此測試資料。該測試資料可包括(例如)以下資訊之一或多個資訊：一區塊大小、一P/E循環計數、一參考乘數、一區塊P/E循環規格等。在圖2之範例中，測試區塊20包括對應陣列12之各測試區塊之一儲存位置(例如位置60至61之每一者)。在圖2之範例中，各儲存位置儲存針對12之對應區塊的一區塊大小、一P/E循環計數及一參考乘數。在圖3之範例中，各儲存位置儲存針對12之對應區塊的一區塊P/E循環規格。替代具體實施例可包括比圖2與3之範例多或少的資訊或不同資訊。

在區塊78之後，流程進行至區塊80，其中使用對應該選定區塊之測試資料來決定用於在區塊82中要針對該選定區塊實行之軟體程式化的一軟體程式驗證電壓層級。在一具體實施例中，設定該軟體程式驗證電壓層級以使得每一行之洩漏電流(即於 $V_{gs}=0$ 伏特的電流)低於一特定值以使得該感測放大器(例如位於圖1之記憶體解碼及感測邏輯與寫

入緩衝器 52 中)可精確辨別一抹除的位元與一程式化的位元。因此，在一具體實施例中，軟體程式驗證電壓計算器 32 使用該測試資料來經由該軟體程式驗證電壓控制信號選擇軟體程式參考電壓 38 之一者。接著，將該選定軟體程式參考電壓作為該參考電壓來提供至電荷泵 54 以使得電荷泵 54 可將適當的對應軟體程式驗證電壓提供至陣列 12 之選擇的區塊。因此，在一具體實施例中，軟體程式參考電壓 38 儲存兩個或更多不同的軟體程式參考電壓，其可用以產生兩個或更多對應的軟體程式驗證電壓。以此方式，藉由(例如)選擇該適當的軟體程式參考電壓，軟體程式驗證電壓監視器 32 決定要使用的軟體程式驗證電壓層級。替代地，軟體程式驗證電壓計算器 32 或參考電壓產生器 36 可直接計算或另外決定對應該所需軟體程式驗證電壓層級的軟體程式參考電壓層級。在其他具體實施例中，軟體程式驗證電壓計算器 32 可使用其他方法來基於該測試資料選擇或決定該軟體程式驗證電壓層級。因此，其上實行該抹除操作之各選擇的區塊可使用一訂製的軟體程式驗證電壓層級，如藉由(例如)軟體程式驗證電壓計算器 32 所決定。例如，不需要與一 V_t 分佈一樣緊的陣列 12 內之區塊可使用一更低的軟體程式驗證電壓層級。

對於圖 2 之具體實施例而言，軟體程式驗證電壓計算器 32 使用針對該選定區塊之 P/E 循環計數來決定該軟體程式驗證電壓層級，其中該 P/E 循環計數指示已在該選定區塊上實行的 P/E 循環之數目。例如，若已實行一特定數目之

P/E循環(即若該P/E循環計數超過一第一預定臨限值，該臨限值可以係儲存於臨限儲存電路31中)，則可使用一更高的軟體程式驗證電壓層級。然而，若該P/E循環計數尚未通過該第一預定臨限值，則仍可使用一更低的軟體程式驗證電壓。以此方式，軟體程式驗證電壓計算器32可動態調整在操作期間的軟體程式驗證電壓層級。即，藉由基於該P/E循環計數(或該P/E循環計數之一函數)是否已達到該第一臨限值來選擇一不同的軟體程式參考電壓，可藉由電荷泵54來產生不同的軟體程式參考電壓。

此外，該區塊大小還影響該總行洩漏，因為該總行洩漏係來自沿一區塊之行的每一位元的所有電流之和。因為位元數目隨著該區塊大小而增加，故該行洩漏亦隨著區塊大小而增加。因此，在一具體實施例中，當決定一軟體程式驗證電壓層級時，除P/E循環計數以外還考量區塊大小。例如，與一更大的區塊相比較，一更小的區塊可處理一更大數目的P/E循環而仍保持一足夠緊密的 V_t 分佈。在一具體實施例中，該接收的P/E循環之一函數與該區塊大小係與儲存的預定臨限值相比較以決定一軟體程式驗證電壓層級。在替代具體實施例中，可使用該接收的P/E循環之一函數、該區塊大小及一參考乘數來與預定臨限值相比較以決定一軟體程式驗證電壓層級。該參考乘數可基於快閃記憶體10之設計予以特徵化，並可針對各區塊係相同的或針對不同區塊大小具有一不同值。例如，在一具體實施例中，軟體程式驗證電壓計算器32可計算等於"P/E循環計數

*區塊大小*參考乘數"之一軟體程式驗證值，其中比較此軟體程式驗證值與一或多個不同臨限值相比較以便決定該軟體程式驗證電壓層級(並相應提供該軟體程式驗證電壓控制信號)。例如，若使用一預定臨限值，則當該軟體程式驗證值大於該一預定臨限值時可決定一第一軟體程式驗證電壓層級，並且當該軟體程式驗證值小於或等於該一預定臨限值時可決定一第二軟體程式驗證電壓層級。

對於圖3之具體實施例而言，軟體程式驗證電壓計算器32使用針對該選定區塊之區塊P/E循環規格以決定該軟體程式驗證電壓層級。例如，該區塊P/E循環規格可指示是否預期該對應區塊具有在其壽命內實行之一較高數目的P/E循環或一較低數目之P/E循環，其中在前者情況下，軟體程式驗證電壓計算器32決定要使用比後者情況高的軟體程式驗證電壓。替代地，該區塊P/E循環規格可指示要實行的預期數目之循環的任何數目之不同層級之一者，其中各層級(例如預期要在該壽命內實行較低、中等或較高數目之P/E循環)對應一不同的軟體程式驗證電壓層級。因此，在此具體實施例中，軟體程式驗證電壓計算器32可基於針對該選定區塊之接收的P/E循環規格來計算一軟體程式驗證值以與一或多個預定臨限值相比較並因而決定一軟體程式驗證電壓層級。

因此，應注意，軟體程式驗證電壓計算器32可使用一或多個預定臨限值(例如其係儲存於臨限儲存電路31中)，其中基於該接收的測試資料，一軟體程式驗證值可被決定並

與該一或多個臨限值相比較。因此，此等一或多個臨限值之每一者皆可對應可以係提供為該軟體程式驗證電壓之一或多個不同軟體程式驗證電壓層級。該軟體程式驗證值可以係基於任何類型之測試資料，並可以係一或多個參數之一函數。例如，其可等於針對該選定區塊之P/E循環計數本身或其可以係一個以上參數之一函數，例如該P/E循環計數、區塊大小及參考乘數之一函數。作為另一範例，其可以係基於針對該特定區塊之P/E循環規格。

回頭參考圖4之流程，流程自區塊80進行至區塊82，其中藉由軟體程式化未通過該預定軟體程式驗證電壓(現在在區塊80中予以決定)之各單元來軟體程式化該選定區塊。例如，可藉由快閃控制30藉由產生適當陣列位址來存取該選定區塊之各單元。在一具體實施例中，可在使用相對短持續時間之一軟體程式化脈衝的步驟中逐步軟體程式化未通過該軟體程式驗證電壓層級之各單元。可藉由電荷泵54來提供針對此等程式化脈衝之電壓作為該脈衝電壓。在一具體實施例中，模式控制暫存器42係經由位址信號ADDRESS與資料信號DATA來程式化以指示在實行一程式化。以此方式，使用模式控制暫存器42內之此資訊，參考電壓產生器36可將針對該參考電壓之適當值提供至電荷泵54以使得可以產生該軟體程式脈衝電壓。在應用各軟體程式化脈衝之後，使用一驗證步驟來檢查該 V_t 以決定是否已充分增加該 V_t 。針對該驗證步驟之軟體程式驗證電壓對應基於針對該選定區塊接收之TEST DATA針對該選定區塊藉

由軟體程式驗證電壓計算器32決定的軟體程式驗證電壓層級。重複該等軟體程式化與驗證步驟直至該選定區塊中的所有單元都通過該軟體程式驗證電壓層級。

接著，流程進行至區塊84，其中更新對應該選定區塊之測試資料。例如，對於圖2之具體實施例而言，更新對應該選定區塊之P/E循環計數。即，遞增該P/E循環計數以反映剛剛已針對該選定區塊實行另一P/E循環。接著，以此更新的P/E循環計數來程式化測試區塊20內的預定測試區塊位置。在一具體實施例中，此P/E循環計數係藉由快閃控制30來更新並藉由快閃控制30經由更新信號UPDATE DATA(更新資料)來提供至測試區塊20。替代地，可藉由快閃控制30經由要程式化於測試區塊20中的資料信號DATA來將該更新的P/E循環計數提供至該記憶體解碼及感測邏輯與寫入緩衝器52之寫入緩衝器。在替代具體實施例中，例如對於圖3之具體實施例而言，不需要對應測試資料之更新，因此在流程70中可不存在區塊84。

接著，流程進行至決策菱形86，其中決定在陣列12中是否存在另外區塊要選擇。若否，則流程70結束。若是，則選擇其上實行一抹除操作之下一區塊，並且流程返回至區塊74。應注意，對於此下一區塊而言，基於對應此下一區塊之儲存於測試區塊20中的測試資料，可將一不同的軟體程式驗證電壓層級用於區塊82的軟體程式化。

應注意，可如此項技術中已知之基於該特定快閃記憶體之設計來選擇用於針對該程式化與抹除之驗證電壓與脈衝

電壓的實際值。藉由軟體程式驗證電壓計算器32所使用之儲存之臨限值的值，可能取決於用以決定該等軟體程式驗證值的函數類型與測試資料類型，因而可隨具體實施例而改變，並且可基於該特定快閃記憶體之設計來選擇用於該等對應軟體程式驗證電壓層級的電壓值。

因此，現在可明白如何使用針對陣列12之各區塊之儲存的測試資料來動態調整在一選擇區塊之軟體程式化期間使用的軟體程式驗證電壓層級。即，可出於各種原因來基於各種不同因數調整該軟體程式驗證電壓層級。例如，可至少部分基於該區塊大小與至目前為止已實行多少P/E循環來選擇或決定或產生不同的軟體程式驗證電壓層級。在另一範例中，可基於預期要在該特定區塊之壽命內實行多少P/E循環(即針對該特定區塊的特定P/E循環規格)來選擇或決定或產生不同的軟體程式驗證電壓層級。在其他具體實施例中，可使用其他類型之資訊來動態決定適當的軟體程式驗證電壓層級。因此，應注意，視記憶體10之設計、需要及使用而定，可使用任何數目的不同軟體程式驗證電壓層級。通過使用可基於針對一特定區塊之測試資料決定之一可調整軟體程式驗證電壓層級，不需要針對陣列12之每一區塊來使用一單一信號軟體程式驗證電壓層級，其涵蓋針對全部陣列12之最差情況區塊。以此方式，陣列12內的一些區塊可能能夠使用一更低的軟體程式驗證電壓層級，因而節省一抹除操作之軟體程式化部分期間的時間。

在一具體實施例中，一種用於在一非揮發性記憶體中實

行一抹除操作的方法包括：選擇其上要實行一抹除操作之一區塊；抹除該選定區塊；接收對應該選定區塊之測試資料；基於該測試資料決定一軟體程式驗證電壓層級；以及使用該軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。

在另一具體實施例中，決定該軟體程式驗證電壓層級包括自複數個軟體程式驗證電壓層級選擇該軟體程式驗證電壓層級。

在另一具體實施例中，決定該軟體程式驗證電壓層級包括：決定一軟體程式參考電壓；及使用該軟體程式參考電壓來產生位於該軟體程式驗證電壓層級處之一軟體程式驗證電壓。

在另一具體實施例中，軟體程式化該抹除的選定區塊包括：決定該抹除的選定區塊之一單元未通過該軟體程式驗證電壓層級；將一軟體程式化電壓脈衝施加至該單元；及決定該單元是否未通過或通過該軟體程式驗證電壓層級。

在另一具體實施例中，抹除該選定區塊包括將抹除脈衝施加至該選定區塊之各單元直至各單元皆通過一預定的抹除驗證電壓層級，其中該軟體程式驗證電壓層級小於該抹除驗證電壓層級。在另一具體實施例中，該方法包括在抹除該選定區塊之前程式化未通過一預定程式驗證電壓層級之選擇的區塊之各單元，其中該抹除驗證電壓層級小於該程式驗證電壓層級。

在另一具體實施例中，該測試資料包括針對該選定區塊

之一程式化/抹除循環計數，並且該軟體程式驗證電壓層級係至少部分基於該程式化/抹除循環計數來決定。在另一具體實施例中，該方法進一步包括：更新針對該選定區塊之程式化/抹除循環計數，及儲存該更新的程式化/抹除循環計數。在另一具體實施例中，該測試資料進一步包括針對該選定區塊之一區塊大小，並且該軟體程式驗證電壓層級係至少部分基於該程式化/抹除循環計數與該區塊大小來決定。

在另一具體實施例中，該測試資料指示要在該選定區塊上實行的程式化/抹除循環之一預期數目，且其中該軟體程式驗證電壓層級係至少部分基於要在該選定區塊上實行的程式化/抹除循環之預期數目來決定。

在另一具體實施例中，一種用於在一非揮發性記憶體中實行一抹除操作的方法包括：選擇其上要實行一抹除操作之一區塊；抹除該選定區塊；接收對應該選定區塊之一程式化/抹除循環計數；至少部分基於該程式化/抹除循環計數來決定一軟體程式驗證電壓層級；以及使用該軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。

在該另一具體實施例之另一具體實施例中，該方法進一步包括：增加該程式化/抹除循環計數；及儲存該增加的程式化/抹除循環計數。在另一具體實施例中，該方法進一步包括在該選定區塊上實行一第二抹除操作，其中在該選定區塊上實行該第二抹除操作包括：抹除該選定區塊；接收對應該選定區塊之增加的程式化/抹除循環計數；至

少部分基於該增加的程式化/抹除循環計數來決定一第二軟體程式驗證電壓層級，其中該第二軟體程式驗證電壓層級不同於該軟體程式驗證電壓層級；及使用該第二軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。

在該另一具體實施例之另一具體實施例中，決定該軟體程式驗證電壓層級包括至少部分基於該程式化/抹除循環計數與該選定區塊之一區塊大小來決定該軟體程式驗證電壓層級。

在該另一具體實施例之另一具體實施例中，軟體程式化該抹除的選定區塊包括：決定該抹除的選定區塊之一單元未通過該軟體程式驗證電壓層級；將一軟體程式化電壓脈衝施加至該單元；及決定該單元是否未通過或通過該軟體程式驗證電壓層級。在另一具體實施例中，抹除該選定區塊包括將抹除脈衝施加至該選定區塊之各單元直至各單元皆通過一預定的抹除驗證電壓層級，其中該軟體程式驗證電壓層級小於該抹除驗證電壓層級。

在另一具體實施例中，一非揮發性記憶體包括：複數個區塊；一測試區塊，其中該測試區塊儲存對應該複數個區塊之每一者的測試資料；以及一快閃控制，其係耦合至該複數個區塊與該測試區塊，當一特定區塊係軟體程式化時該快閃控制基於針對該特定區塊之測試資料來決定針對該複數個區塊之該特定區塊的一軟體程式驗證電壓層級。

在該另一具體實施例之另一具體實施例中，該儲存的測試資料儲存針對該複數個區塊之每一者的一程式化/抹除

循環計數。

在該另一具體實施例之另一具體實施例中，該儲存的測試資料指示要在該複數個區塊之每一者上實行的程式化/抹除循環之一預期數目。

在該另一具體實施例之另一具體實施例中，該非揮發性記憶體進一步包括耦合至該複數個區塊之一電荷泵，當在軟體程式化特定區塊時該電荷泵提供位於該決定的軟體程式驗證電壓層級處之一軟體程式驗證電壓至該特定區塊。

因為實施本發明的裝置大部份係由熟習此項技術者已知的電子組件與電路所組成，故為瞭解與明白本發明的基本概念且為了不混淆或轉移本發明之教導，除上述的必要內容以外，將不對電路細節作任何更詳盡說明。

雖然已就特定導電率類型或電位極性來說明本發明，熟習此項技術者仍應明白導電率類型與電位極性可以係反轉。

應用時，可使用各種不同快閃記憶體設計來實施以上具體實施例的一些具體實施例。例如，雖然圖1及其說明說明一範例性快閃記憶體架構，但此範例性架構僅係呈現以在說明本發明之各種態樣中提供一有用參考。當然，出於說明目的已簡化該架構之說明，並且其僅係可依據本發明使用的許多不同類型之適當架構與設計之一者。熟習此項技術者將認識到邏輯區塊之間的邊界僅係說明性並且替代性具體實施例可合併邏輯區塊或電路元件或在各種邏輯區塊或電路元件上施加功能性之一替代性分解。

因而，應明白，本文繪示的架構進行範例性，並且實際上可實施許多其他架構，其視訊相同功能性。在一抽象但仍明確的意義上，視訊相同功能性的任何組件配置都係有效地"關聯"以使得所需功能性係實現。因此，本文中組合以實現一特定功能性的任何兩個組件可以係視為彼此"關聯"以使得所需功能性係實現，而與架構或中間組件無關。同樣，還可將如此關聯的任何兩個組件視為彼此"可操作地連接"或"可操作地耦合"以實現所需功能性。

同樣例如，在一具體實施例中，在具有諸如一微處理器核心的其他電路組件之一積體電路上嵌入記憶體10之所說明元件。在其他具體實施例中，可將記憶體10實施為一"獨立"記憶體積體電路。同樣例如，記憶體10或其部分可以係實體電路之軟體或碼表示或可轉換成實體電路的邏輯表示。如此，可以任何適當類型之一硬體描述語言來實行記憶體10。

此外，熟習此項技術者將認識到上述操作之功能性之間的邊界僅係說明性。可將多個操作之功能性組合成一單一操作，及/或可將一單一操作之功能性分成額外操作。此外，替代性具體實施例可包括一特定操作的多個實例，並且在各種其他具體實施例中可改變操作順序。

雖然本文中參考特定具體實施例說明本發明，但可進行各種修改與改變而不脫離如下面申請專利範圍所提出的本發明之範疇。例如，可將不同類型之測試資料儲存於測試區塊20中，並且還可以一不同方式來組織此儲存的測試資

料。而且，該軟體程式驗證值可使用該測試資料之不同函數予以決定，並可與任何數目之臨限相比較以決定一軟體程式驗證電壓層級。因此，規格與附圖應視為說明性，而不應視為限制性，並且所有此類修改皆旨在包括於本發明之範疇內。本文中關於特定具體實施例說明的任何好處、優點或問題解決方式都不旨在視為任何或所有申請專利範圍之一關鍵、要求或基本特徵或元件。

如本文所使用的術語"耦合"並不旨在限於一直接耦合或一機械耦合。

此外，如本文所使用的術語"一"或"一個"係定義為一或一個以上。同樣，在申請專利範圍中使用介紹性辭令，例如"至少一"與"一或多個"，不應視為意味著，藉由不定冠詞"一"或"一個"介紹另一申請專利範圍元件將包含此類介紹的申請專利範圍元件之任何特定申請專利範圍限於僅包含一此類元件之發明，即使在相同申請專利範圍包括該等介紹性辭令"一或多個"或"至少一"及不定冠詞(例如"一"或"一個")時。定冠詞的使用亦如此。

除非另外說明，諸如"第一"與"第二"的術語係用於任意區分此類術語說明的元件。因而，此等術語不必旨在指示此類元件的時間或其他優先。

【圖式簡單說明】

本發明係經由舉例來解說並且不受附圖限制，其中相同參考指示類似元件。圖式中之元件係為簡化及清楚起見來繪示並且未必要地按比例繪製。

圖 1 以方塊圖的形式說明依據本發明之一具體實施例之一快閃記憶體。

圖 2 以方塊圖的形式說明依據本發明之一具體實施例的圖 1 之快閃記憶體之一測試區塊之一部分。

圖 3 以方塊圖的形式說明依據本發明之一具體實施例的圖 1 之快閃記憶體之一測試區塊之一部分。

圖 4 以流程圖的形式說明用於在依據本發明之一具體實施例的圖 1 之快閃記憶體上實行一抹除操作之一方法。

圖 5 以曲線圖的形式說明在依據本發明之一具體實施例的圖 1 之快閃記憶體之操作期間的各種 V_t 分佈。

【主要元件符號說明】

10	快閃記憶體
12	快閃記憶體單元陣列
14	記憶體區塊
16	記憶體區塊
18	記憶體區塊
20	測試區塊
30	快閃控制
31	臨限儲存電路
32	軟體程式驗證電壓計算器
36	參考電壓產生器
38	軟體程式參考電壓
42	模式控制暫存器
44	區塊選擇暫存器

50	暫存器解碼邏輯
52	記憶體解碼及感測邏輯與寫入緩衝器
54	電荷泵
60	儲存位置
61	儲存位置
62	儲存位置
66	儲存位置
67	儲存位置
68	儲存位置
90	分佈
92	分佈
94	分佈
ADDRESS	位址信號
DATA	資料信號

十、申請專利範圍：

1. 一種用於在一非揮發性記憶體中實行一抹除操作的方法，其包含：
 - 選擇一其上實行一抹除操作之區塊；
 - 抹除該選定區塊；
 - 接收對應該選定區塊之測試資料；
 - 基於該測試資料來決定一軟體程式驗證電壓層級；以及 ✓
 - 使用該軟體程式驗證電壓層級來軟體程式化該抹除的 ✓
選定區塊。
2. 如請求項1之方法，其中該決定該軟體程式驗證電壓層級包含自複數個軟體程式驗證電壓層級選擇該軟體程式驗證電壓層級。
3. 如請求項1之方法，其中該決定該軟體程式驗證電壓層級包含：
 - 決定一軟體程式參考電壓；以及
 - 使用該軟體程式參考電壓來產生位於該軟體程式驗證電壓層級處之一軟體程式驗證電壓。
4. 如請求項1之方法，其中該軟體程式化該抹除的選定區塊包含：
 - 決定該抹除之選定區塊之一單元未通過該軟體程式驗證電壓層級；
 - 將一軟體程式化電壓脈衝施加至該單元；以及
 - 決定該單元是否未通過或通過該軟體程式驗證電壓層級。

5. 如請求項4之方法，其中抹除該選定區塊包含：

將抹除脈衝施加至該選定區塊之各單元直至各單元皆通過一預定的抹除驗證電壓層級，其中該軟體程式驗證電壓層級小於該抹除驗證電壓層級。

6. 如請求項5之方法，進一步包含：

在抹除該選定區塊之前，程式化未通過一預定程式驗證電壓層級之該選定區塊之各單元，其中該抹除驗證電壓層級小於該程式驗證電壓層級。

7. 如請求項1之方法，其中該測試資料包含針對該選定區塊之一程式化/抹除循環計數，且其中該軟體程式驗證電壓層級係至少部分基於該程式化/抹除循環計數來決定。

8. 如請求項7之方法，進一步包含：

更新針對該選定區塊之該程式化/抹除循環計數；以及儲存該更新的程式化/抹除循環計數。

9. 如請求項7之方法，其中該測試資料進一步包含針對該選定區塊之一區塊大小，且其中該軟體程式驗證電壓層級係至少部分基於該程式化/抹除循環計數與該區塊大小來決定。

10. 如請求項1之方法，其中該測試資料指示要在該選定區塊上實行之程式化/抹除循環之一預期數目，且其中該軟體程式驗證電壓層級係至少部分基於要在該選定區塊上實行之程式化/抹除循環之該預期數目來決定。

11. 一種用於在一非揮發性記憶體中實行一抹除操作的方法，其包含：

選擇一其上實行一抹除操作之區塊；

抹除該選定區塊；

接收對應該選定區塊之一程式化/抹除循環計數；

至少部分基於該程式化/抹除循環計數來決定一軟體程式驗證電壓層級；以及

使用該軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。

12. 如請求項11之方法，進一步包含：

增加該程式化/抹除循環計數；以及

儲存該增加的程式化/抹除循環計數。

13. 如請求項12之方法，進一步包含在該選定區塊上實行一第二抹除操作，其中該在該選定區塊上實行該第二抹除操作包含：

抹除該選定區塊；

接收對應該選定區塊之該增加的程式化/抹除循環計數；

至少部分基於該增加的程式化/抹除循環計數來決定一第二軟體程式驗證電壓層級，其中該第二軟體程式驗證電壓層級不同於該軟體程式驗證電壓層級；以及

使用該第二軟體程式驗證電壓層級來軟體程式化該抹除的選定區塊。

14. 如請求項11之方法，其中該決定該軟體程式驗證電壓層級包含至少部分基於該程式化/抹除循環計數與該選定區塊之一區塊大小來決定該軟體程式驗證電壓層級。

15. 如請求項11之方法，其中該軟體程式化該抹除的選定區塊包含：

決定該抹除之選定區塊之一單元未通過該軟體程式驗證電壓層級；

將一軟體程式化電壓脈衝施加至該單元；以及

決定該單元是否未通過或通過該軟體程式驗證電壓層級。

16. 如請求項15之方法，其中抹除該選定區塊包含：

將抹除脈衝施加至該選定區塊之各單元直至各單元皆通過一預定的抹除驗證電壓層級，其中該軟體程式驗證電壓層級小於該抹除驗證電壓層級。

17. 一種非揮發性記憶體，其包含：

複數個區塊；

一測試區塊，其中該測試區塊儲存對應該複數個區塊之每一者的測試資料；以及

一快閃控制，其係耦合至該複數個區塊與該測試區塊，當軟體程式化一特定區塊時，該快閃控制基於針對該特定區塊之該測試資料來決定針對該複數個區塊之該特定區塊之一軟體程式驗證電壓層級。

18. 如請求項17之非揮發性記憶體，其中該儲存的測試資料儲存針對該複數個區塊之每一者之一程式化/抹除循環計數。

19. 如請求項17之非揮發性記憶體，其中該儲存的測試資料指示要在該複數個區塊之每一者上實行之程式化/抹除循

環之一預期數目。

20. 如請求項17之非揮發性記憶體，進一步包含：

一電荷泵，其係耦合至該複數個區塊，當在軟體程式化該特定區塊時，該電荷泵提供位於該決定之軟體程式驗證電壓層級之一軟體程式驗證電壓至該特定區塊。



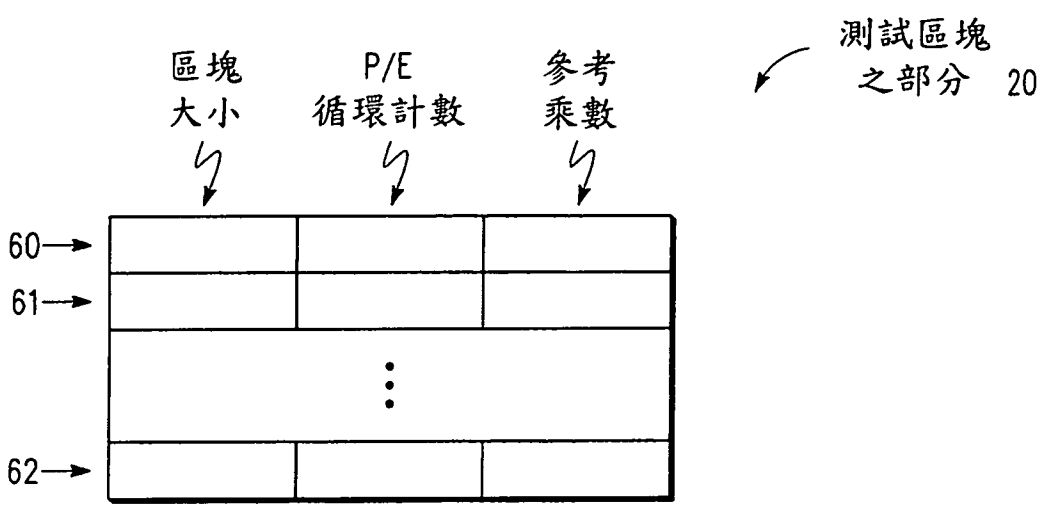


圖 2

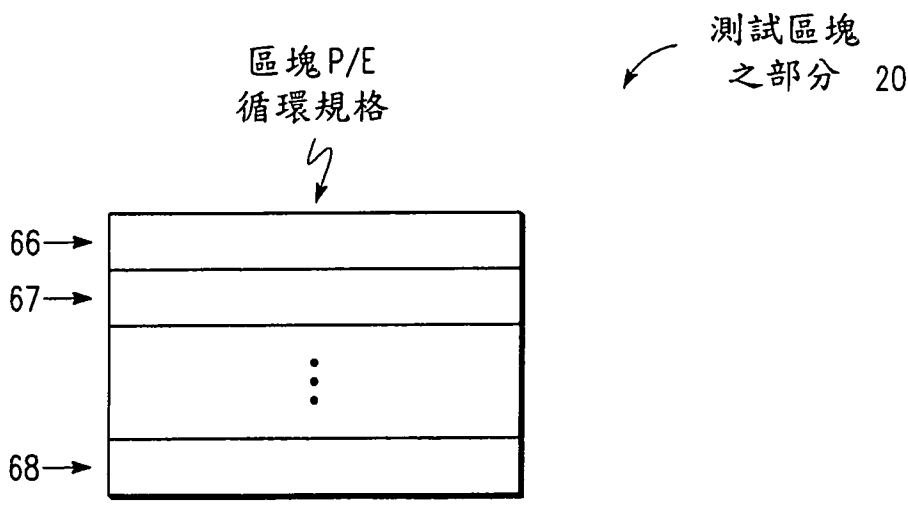


圖 3

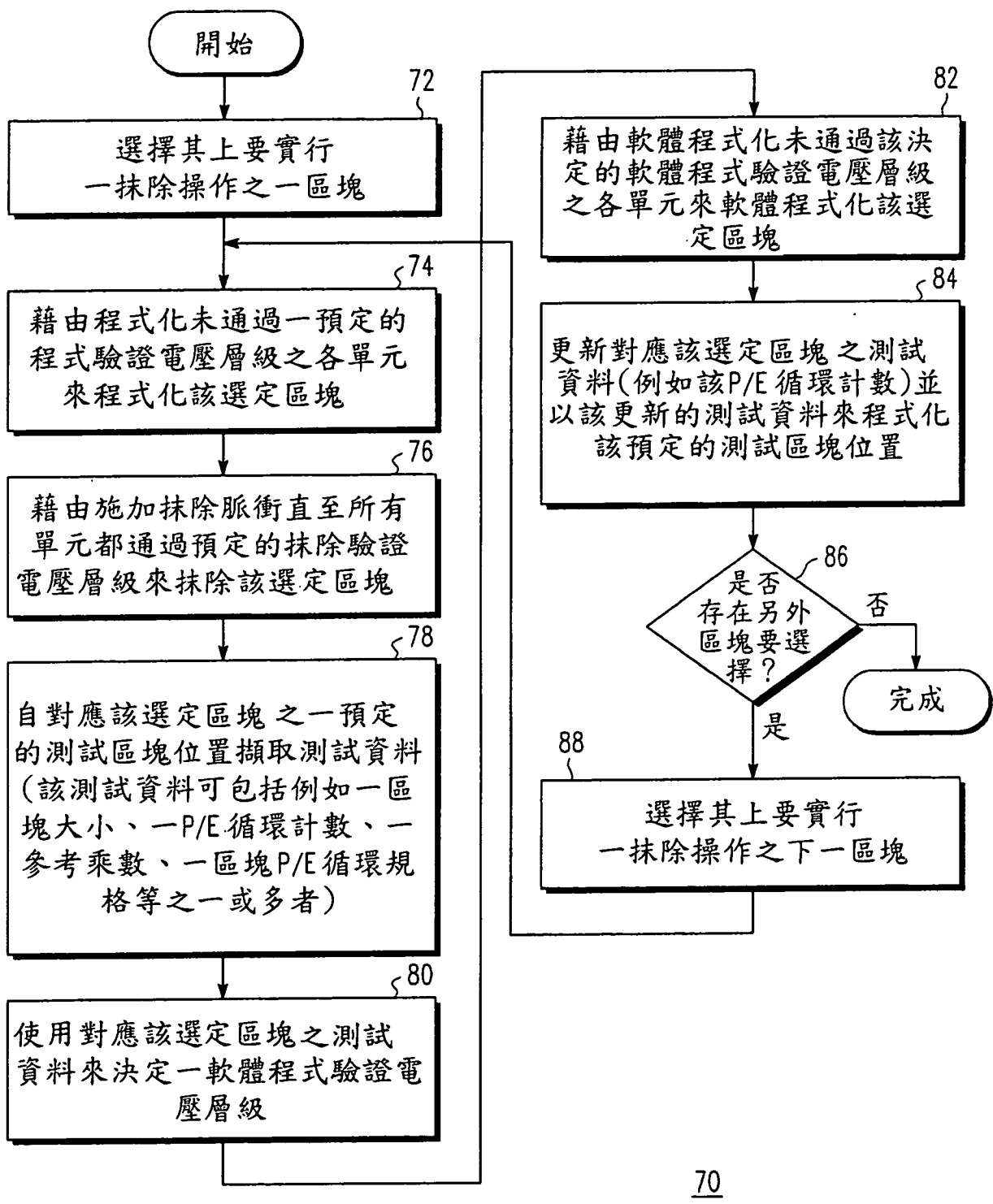


圖 4

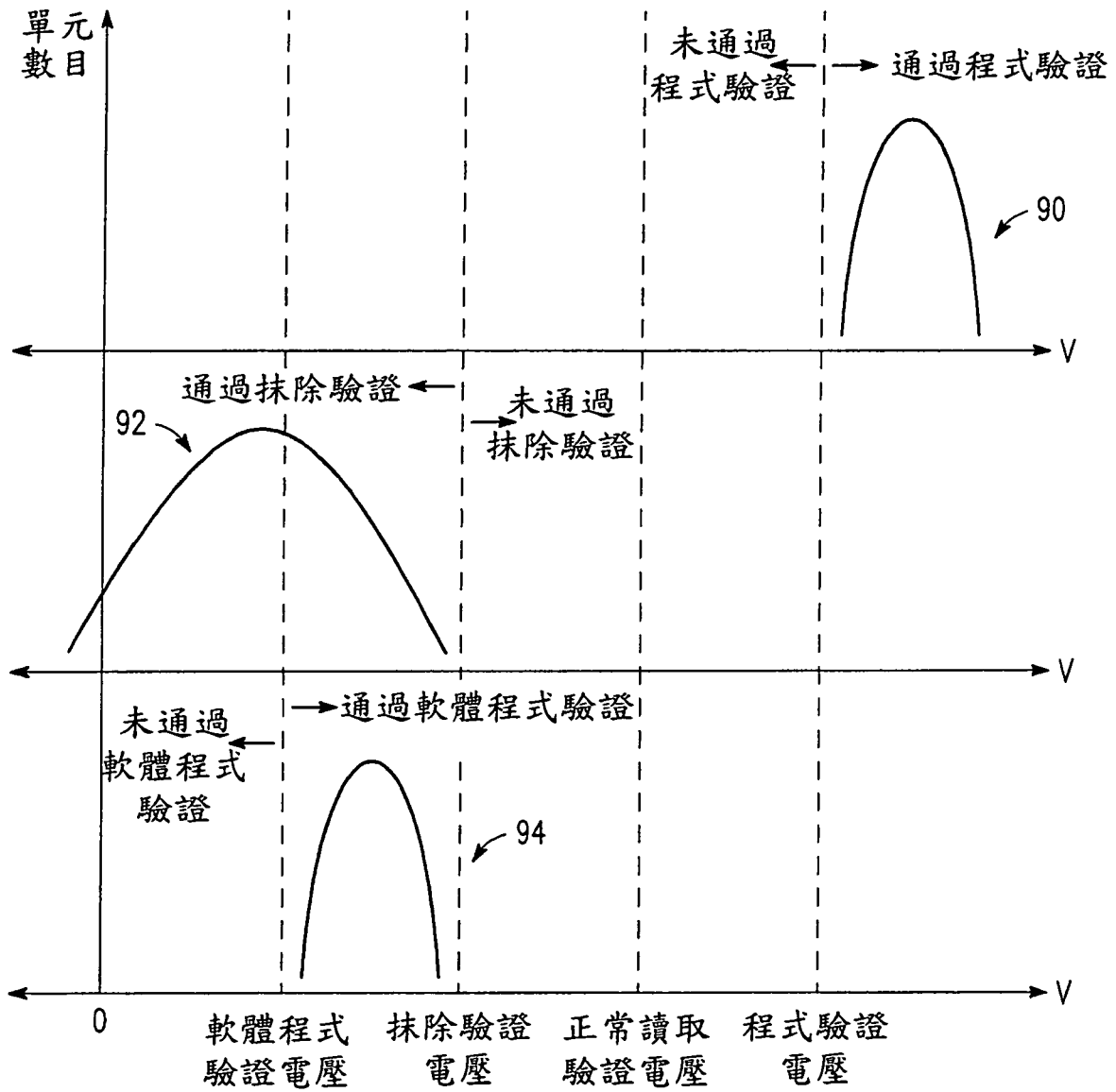


圖5