



# [12] 发明专利说明书

专利号 ZL 200610059850.4

[45] 授权公告日 2009年5月20日

[11] 授权公告号 CN 100489758C

[22] 申请日 2006.3.15

[21] 申请号 200610059850.4

[30] 优先权

[32] 2005.3.15 [33] US [31] 60/662,173

[32] 2006.3.3 [33] US [31] 11/367,565

[73] 专利权人 美国凹凸微系有限公司

地址 美国加利福尼亚州

[72] 发明人 尼尔·摩洛 布莱恩·噢

[56] 参考文献

CN2625963Y 2004.7.14

US2003/0137404A1 2003.7.24

US2004/0065734A1 2004.4.8

US5149945A 1992.9.22

CN2678019Y 2005.2.9

US6769607B1 2004.8.3

审查员 刘宇儒

[74] 专利代理机构 北京天昊联合知识产权代理有限公司

代理人 陈源 张天舒

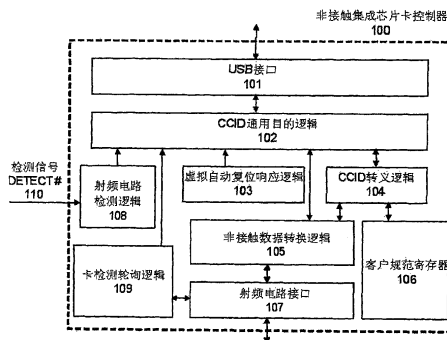
权利要求书5页 说明书12页 附图4页

## [54] 发明名称

用于非接触集成芯片卡连接的方法和设备

## [57] 摘要

本发明提供一个用于连接非接触集成芯片卡和具有 USB 主输入/输出总线接口的主计算机的装置，该装置包括一个第一逻辑单元、一个第二逻辑单元和一个第三逻辑单元。所述第一逻辑单元检测一个与非接触集成芯片卡通信的外部射频电路的存在。第二逻辑单元包括一个芯片/智能卡接口装置 (CCID) 接口，其中当第一逻辑单元确定检测到所述外部射频电路存在时，所述 CCID 接口被启动。第三逻辑单元将由所述 CCID 接口接收到的数据转换成一个与所述 USB 主输入/输出总线接口相兼容的格式，以便连接所述非接触集成芯片卡和主计算机。



1. 一种控制器，用于连接一个非接触集成芯片卡和一个具有主输入/输出总线接口的主计算机，该控制器包括：

第一逻辑单元，用于检测一个外部射频电路是否存在，其中所述外部射频电路提供与所述非接触集成芯片卡的通信；

第二逻辑单元，包括一个芯片/智能卡接口装置 CCID 接口，其中当所述第一逻辑单元检测到所述外部射频电路存在时，所述 CCID 接口被启动；以及

第三逻辑单元，用于转换由所述 CCID 接口接收到的数据，以便将所述非接触集成芯片卡和主计算机进行通信连接。

2. 根据权利要求 1 所述的控制器，其特征在于，所述第三逻辑单元将由所述 CCID 接口从所述主计算机接收到的数据转换成与所述非接触集成芯片卡相兼容的格式，以便将所述非接触集成芯片卡和所述主计算机进行通信连接。

3. 根据权利要求 1 所述的控制器，其特征在于，所述第三逻辑单元将从所述非接触集成芯片卡接收到的数据转换成一个与所述主输入/输出总线接口相兼容的格式。

4. 根据权利要求 1 所述的控制器，其特征在于，所述控制器进一步包括：

第四逻辑单元，该第四逻辑单元包括至少一个预定的与所述控制器相关联的自动复位响应数据结构，用于识别所述控制器。

5. 根据权利要求 1 所述的控制器，其特征在于，所述第三逻辑单元将由所述 CCID 接口接收的所述数据转换成与所述非接触集成芯片卡相兼容的格式。

6. 根据权利要求 1 所述的控制器，其特征在于，响应一个状态请求，所述 CCID 接口传送一个预定的所述非接触集成芯片卡的确定存在。

7. 根据权利要求 1 所述的控制器，其特征在于，所述控制器进一步包括：

第四逻辑单元，该第四逻辑单元用于通过轮询技术确定所述非接触集成芯片卡的存在。

8. 根据权利要求 1 所述的控制器，其特征在于，所述主输入/输出总线接口包括一个通用异步接收器/发送器信号接口。

9. 根据权利要求 1 所述的控制器，其特征在于，所述主输入/输出总线接口包括一个通用串行总线信号接口。

10. 一种识别非接触集成芯片卡的方法，其特征在于，该方法包括：

在非接触集成芯片卡控制器上检测一个外部射频电路是否存在，该外部射频电路用于与所述非接触集成芯片卡通信；

当检测到所述外部射频电路存在时，启动一个芯片/智能卡接口装置 CCID 接口；以及

转换由所述 CCID 接口接收到的数据，以便将所述非接触集成芯片卡和一主计算机进行通信连接。

11. 根据权利要求 10 所述的方法，其特征在于，所述转换数据的步骤包括：

将由所述 CCID 接口从所述主计算机接收到的数据转换成与所述非接触集成芯片卡相兼容的格式。

12. 根据权利要求 10 所述的方法，其特征在于，所述转换数据

的步骤包括：

将从所述非接触集成芯片卡接收到的数据转换成一个与所述主计算机所具有的主输入/输出总线接口相兼容的格式。

13. 根据权利要求 10 所述的方法，其特征在于，所述启动一个 CCID 接口的步骤进一步包括：

获得一个与所述非接触集成芯片卡控制器相关联的标识符；

基于所述标识符确定一个预定值；以及

从所述非接触集成芯片卡控制器获得一个自动复位响应数据结构，所述非接触集成芯片卡控制器包括至少一个预定的自动复位响应数据结构。

14. 根据权利要求 13 所述的方法，其特征在于，所述方法进一步包括：

比较所述自动复位响应数据结构和所述预定值，其中所述预定值对应于所述非接触集成芯片卡控制器；

如果所述自动复位响应数据结构与所述预定值相匹配，则从所述非接触集成芯片卡读取一个序列号识别信息；以及

当所述序列号识别信息与对应于有效非接触集成芯片卡的多个已知值中的一个相匹配时，在所述非接触集成芯片卡和所述非接触集成芯片卡控制器之间建立一个通信通道。

15. 根据权利要求 10 所述的方法，其特征在于，所述转换数据的步骤进一步包括：

将来自多个转义命令中的至少一个的数据转换成与所述非接触集成芯片卡相兼容的格式。

16. 一种通过非接触集成芯片卡交换数据的设备，其特征在于，该设备包括：

射频电路，用于与所述非接触集成芯片卡通信；

连接到所述射频电路的天线，其用来实现所述射频电路和所述非接触集成芯片卡之间的无线通信；

主系统附加装置，用于连接所述射频电路和一个主计算机，所述主系统附加装置包括：

- 第一信号单元，给所述设备提供一个基准地电压；
- 第二信号单元，给所述设备提供电源；
- 第三信号单元，给所述射频电路提供数据输入/输出；以及
- 第四信号单元，当所述设备连接到所述主计算机时，提供指示；以及

控制器，用于连接所述非接触集成芯片卡和所述主计算机，所述主计算机具有主输入/输出总线接口，所述控制器包括：

- 第一逻辑单元，用于检测一个外部射频电路是否存在，其中所述外部射频电路提供与所述非接触集成芯片卡的通信；
- 第二逻辑单元，包括一个芯片/智能卡接口装置 CCID 接口，其中当所述第一逻辑单元检测到所述外部射频电路存在时，所述 CCID 接口被启动；以及
- 第三逻辑单元，用于转换由所述 CCID 接口接收到的数据，以便将所述非接触集成芯片卡和主计算机进行通信连接。

17. 根据权利要求 16 所述的设备，其特征在于，所述第四信号单元、第一信号单元和所述第三信号单元连接在一起。

18. 根据权利要求 16 所述的设备，其特征在于，所述第三信号单元是一个通用异步接收器/发送器信号接口的一个元件。

19. 根据权利要求 16 所述的设备，其特征在于，所述设备进一步包括：

一个第五信号单元，用于给所述第三信号单元提供一个定时时钟基准。

20. 根据权利要求 16 所述的设备，其特征在于，所述主系统附加装置连接到所述控制器，用于在第一数据格式和第二数据格式之间进行数据转换，所述第一数据格式与所述非接触集成芯片卡相兼容，所述第二数据格式与一个和所述主计算机相关联的主输入/输出总线接口相兼容。

## 用于非接触集成芯片卡连接的方法和设备

本申请要求 2005 年 3 月 15 日提交的名为“METHOD, APPARATUS, AND SYSTEM FOR CONTACTLESS ICC CONNECTIVITY,”的美国临时专利申请 60/662173, Attorney Docket Number O2-0234 的优先权, 其已被转让给本申请的受让人, 在此将其内容引作参考。

### 技术领域

本发明涉及集成芯片卡 (ICC) 接口装置的设计和制造, 特别地, 涉及非接触集成芯片卡接口装置 (即控制器), 采用软件编程方法去识别和控制非接触集成芯片卡, 如已知的智能卡, 以及提供非接触集成芯片卡连接路径的计算机系统。

### 背景技术

符合国际标准化组织的 ISO14443、ISO15693 和其它专有标准的非接触集成芯片卡装置, 例如飞利浦的 MIFARE 和索尼的 FeliCa 具有比接触集成芯片卡装置更多的优点, 例如因为不需使用机械的连接器而对周围环境的耐受力和使用方法。这些非接触卡的流行带动了对高级的连接系统、装置和方法的需求。

对于传统的接触集成芯片卡装置, 一个工业上的改进就是免除芯片/智能卡接口装置 (CCID) 规范, 让装置的通用软件接口支持上述标准, 也就是说, 各种不同的集成芯片卡装置可以被符合 CCID 规范及其衍生出的规范的装置支持。

然而, 这些传统的支持装置被设计成支持传统接触集成芯片卡装置的接口, 而不能支持非接触集成芯片卡装置。同样地, 创造能连接非接触集成芯片卡装置的独立的和完整的支持装置会产生额外的成本和接触、和对非接触集成芯片卡装置的重复支持。

## 发明内容

本发明提供一个用于连接非接触集成芯片卡和具有通用串行总线（USB）主输入/输出总线接口的主计算机的方法和设备，其包括一个第一逻辑单元、一个第二逻辑单元和一个第三逻辑单元。所述第一逻辑单元检测一个与非接触集成芯片卡通信的外部射频电路的存在。第二逻辑单元包括一个芯片/智能卡接口装置（CCID）接口，其中当第一逻辑单元确定检测到所述射频电路存在时，所述 CCID 接口被启动。第三逻辑单元将由所述 CCID 接口接收到的数据转换成一个与所述 USB 主输入/输出总线接口相兼容的格式，以便连接所述非接触集成芯片卡和主计算机。

## 附图说明

本发明的实施例所主张的主旨的特征和优势将通过下述详细说明以及参考附图而变得更为明显，其中：

图 1 所示为根据本发明一个实施例的非接触集成芯片卡控制器的方块图。

图 2 所示为根据本发明一个实施例的射频模块设备和相关元件图。

图 3 所示为根据本发明一个实施例的装有非接触集成芯片卡连接路径的计算机系统图。

图 4 所示为根据本发明一个实施例的用于识别非接触智能卡的软件流程图。

## 具体实施方式

下面通过参考附图对本发明的实施例进行述详细说明，虽然本发明的详述将结合优选实施例，但应当认识到本发明并不局限于这些实施例。相反，本发明意图包括各种替代、修改、和等效实施方式，它们也应包含在由后附权利要求所限定的本发明的精神和范围内。另外，对于本发明实施例的以下详述，阐明的许多特定细节是为了更彻



底的理解本发明。然而，本领域技术人员应当认识到没有这些特定细节也可以实施本发明。其他情况下，熟知的方法、程序、元件和电路在此没有详述，避免使本发明特征模糊不清。

一般而言，本发明的实施例能够扩展 CCID 装置以支持非接触集成芯片卡通信，其可通过包括一个用于非接触卡的控制器产生虚拟自动复位响应（ATR）而被实现，使用 CCID 标准来支持并实施非接触集成芯片卡通信。并且，控制器检测外部支持非接触集成芯片卡连接的射频电路的存在，并且基于所述检测结果来修正装置的运作。另外，本发明的实施例提供一个模块化方法使非接触集成芯片卡通过一个连接器连接。并且，本发明实施例还提供使用由控制器提供的虚拟自动复位响应、以及通过使非接触集成芯片卡的序列号和具有已知卡特征的查找表相匹配的轮询（polling）技术来识别非接触集成芯片卡的方法。因此，本发明的实施例可以采用通用 CCID 软件结构来支持接触集成芯片卡接口装置和非接触集成芯片卡接口装置。本发明实施例和其它优点在下面将进一步描述。

本发明的实施例是针对支持、设计和制造集成芯片卡接口装置，如所知的“智能卡”。虽然在说明书中描述的实施例针对集成芯片卡接口装置，但是所述术语“集成芯片卡接口装置”和“智能卡”可以在整个说明书交换使用。

本发明的实施例描述采用 USB 芯片/智能卡接口装置规范或由其派生出的规范来支持非接触集成芯片卡接口装置。然而本发明的其它实施例也可以采用除了所述 CCID 规范外的任何接口，来支持非接触集成芯片卡接口装置。

依照对计算机存储器内的数据比特进行操作的过程、步骤、逻辑块、处理、及其它象征性表达，存在有以下详细描述的一些部分。这些描述和表达是数据处理领域技术人员为了把他们工作的主旨更有效地传达给其它本领域技术人员而使用的手段。在此，过程、计算机执行的步骤、逻辑块等通常被设想为达到所期望的结果的自组顺序的步骤和指令。这些步骤是需要物理量进行实体操作的步骤。通常，虽然是不必要的，但是这些物理量可以采取能够被存储、发送、结合、

比较和在其它计算机系统中进行操作的电或磁信号的形式。已经多次证明，为了便于使用，所述信号指的是作为比特、值、码元、符号、字符、术语、数量等的这些信号。

然而，应该注意到，全部这些或类似术语和适当的物理量相关联，并且仅仅是应用于这些量的标号。除非具体的描述，否则从下面的讨论中可见，在本发明中，将采用如“检测”、“转换”、“比较”等进行的讨论指的是计算机系统（如图3中的计算机系统300）或类似的电子计算装置的运作和处理，操作并将计算机系统内寄存器和存储器中的显示成物理（电子）量的数据转换成、其它类似的在计算机系统内存储器、寄存器或其它如信息存储、传送或显示装置中的显示成物理（电子）量的数据。

图1为本发明一个实施例的非接触集成芯片卡控制器100的方块图，该非接触集成芯片卡控制器100能够识别和支持一个非接触集成芯片卡接口装置。控制器100实现将一个USB接口101连接到一个计算机系统，例如图3所示的计算机系统。所述USB接口是一个双线信号结构，其操作一个打包协议来传送控制、状态和数据信息，所述信息包括在USB规范及其衍生出的规范中定义的USB装置说明符（descriptor）信息。其它实施例非常适用于具有将任何类型的接口连接到计算机系统300的控制器100。

非接触集成芯片卡控制器100通过在USB CCID规范中规定的接口和类说明符传送功能性能，其包括CCID规范兼容所需的CCID通用目的逻辑102。该CCID通用目的逻辑102接受命令并传送在CCID规范中规定的响应，在一个实施例中，此处的指令和响应用于集成芯片卡的控制和数据的传输。

根据本发明的一个实施例，非接触集成芯片卡控制器100包括一个用于识别一个外部射频电路（未图示）是否存在的射频电路检测逻辑108。在本实施例中，它可以通过一个外部输入信号110，例如检测信号DETECT#来实施，在一个实施例中，一个低输入用于识别外部射频电路。所述外部射频电路提供在所述集成芯片卡控制器100和集成芯片卡接口装置（未图示）之间的无线通信。

在本发明的实施例中，当外部射频电路不存在时，所述控制器 100 可以识别此情况。在一个实施例中，控制器 100 可以通过 USB 协议报告 USB 装置被断开。在另一个实施例中，控制器 100 通过可选择的方式报告没有连上 USB 总线。在又一实施例中，控制器 100 可以通过 CCID 通用目的逻辑 102 报告一个集成芯片卡被移除，或者通过包括标准、厂商规范及 CCID 访问的可选择方法将此信息传送给主计算机系统 300。

在一个实施例中，射频电路检测逻辑 108 检测非接触集成芯片卡控制器 100 是否连接到射频电路，该射频电路用于与集成芯片卡接口装置通信和控制集成芯片卡接口装置。在另一个实施例中，实施可选方式用于识别非接触集成芯片卡控制器 100 是否连接到一个用于控制集成芯片卡接口装置的射频电路。

在任一情况下，当本实施例确定非接触集成芯片卡控制器 100 连接到一个用于控制集成芯片卡接口装置的射频电路时，CCID 通用目的逻辑 102 通过 CCID 方法可以确定一个集成芯片卡接口装置的固定存在，并将其报告给集成芯片卡应用软件，例如在一个实施例的规范中，通过在 CCID 中定义的 RDR\_to\_PC\_SlotStatus 消息来报告。可选择地，在另一个实施例中，上述确定存在的信息可以通过厂商规范方法被传送，例如通过由 CCID 转义 (Escape) 逻辑 104 处理的 CCID 转义 (Escape) 命令通信来传送。在一个采用轮询方法的可选实施例中，卡检测轮询逻辑 109 或集成芯片卡应用软件通过直接访问所述射频电路接口 107 来重复地确认非接触智能卡的存在。

一般来说，CCID 规范被设计用于控制接触集成芯片卡接口装置，而不支持非接触卡的操作。在另外一个实施例中，所述 CCID 转义 (Escape) 逻辑 104 能够把 CCID 转义 (Escape) 结构数据映射到其它厂商规范寄存器 106。例如厂商规范寄存器 106 包括配置控制器 100 性能的性能寄存器，如将电源提供给外部电路的性能或识别外部射频电路类型的性能。

在本发明的实施例中，非接触数据转换器逻辑 105 一般用于控制在 CCID 通用目的逻辑 102 和射频电路接口 107 之间通常由标准

CCID 命令结构数据组成的信息流。上述数据流允许在运行在主计算机系统 300 上运行的集成芯片卡应用软件中使用标准 CCID 数据结构，而不允许使用上述非接触集成芯片卡控制器的厂商规范的、唯一的、转义 (Escape) 结构数据。

例如，非接触集成芯片卡控制器 100 包括允许一个完整的标准 CCID 软件接口的增强，标准 CCID 软件接口用于集成芯片卡应用软件，包括预先定义的虚拟自动复位响应逻辑 103，该虚拟自动复位响应逻辑 103 产生一个传统的自动复位响应数据结构，该数据结构包含预先定义在集成芯片卡控制器 100 中的数据单元。传统方法是通过接触直接从集成芯片卡接口装置获得自动复位响应数据；然而，非接触集成芯片卡接口装置一般不包括自动复位响应数据结构，改为使用一个序列号方法来识别。同样地，在本实施例中，非接触集成芯片卡控制器 100 中的自动复位响应逻辑 103 通过一个传统的 CCID 命令和响应方法来与主机计算机 300 通信，如以下有关于图 4 的描述。

在另一个可选择的实施例中，所述规范包括厂商规范命令，在 CCID 规范中称为转义 (Escape) 命令，其可以用于扩展集成芯片卡控制或其它未指定的元件。在一个实施例中，非接触集成芯片卡控制器 100 采用 CCID 转义 (Escape) 指令使非接触集成芯片卡连接。通过用 CCID 转义 (Escape) 逻辑 104 处理 CCID 转义 (Escape) 指令，CCID 转义 (Escape) 逻辑 104 传送用于非接触集成芯片卡控制和与一个数据转换器 105 通信的 CCID 转义 (Escape) 结构数据，所述数据转换器 105 具备这样的逻辑，即，将所述 CCID 转义 (Escape) 结构数据映射到适用于射频电路接口 107 的格式。也就是说，使用在传统系统中的 CCID 转义 (Escape) 命令通过数据转换器 105 被映射，从而提供用于控制非接触集成芯片卡接口装置 (未图示) 的命令。

射频电路接口 107 是传统的三种类型：集成的、附属通用异步接收器/发送器 (UART)、附属串行外围接口 (SPI)。在一个实施例中，所述集成类型包括在非接触集成芯片卡控制器 100 中的射频电路，用于传送和接收适于非接触集成芯片卡通信的射频信号。在本发明的实施例中，集成射频电路的射频要求由 ISO14443 和 ISO15693

标准定义。在一个实施例的在 UART 模式中，发送和接收两个信号在所述控制器 100 和一个外部射频电路之间提供一个异步数据路径。在此情况下，所述发送信号是一个发送通道，所述接收信号是一个接收通道。在附属 SPI 模式中，至少三个信号在所述控制器 100 和一个外部射频电路之间提供一个同步数据路径，例如，一个时钟（CLK）提供一个输入和输出信号的定时基准。

图 2 所示为通过一个前端线缆 209 连接到主计算机系统（例如图 3 中的计算机系统 300）的射频模块设备 200。该射频模块设备 200 用于和一个非接触集成芯片卡接口装置进行无线通信。图 2 所示的前端线缆 209 通过一个主连接器 208（例如柔性扁平线缆[FFC]或柔性印刷电路[FPC]连接器等）插入射频模块 200。在本实施例中，前端线缆 209 将功率从计算机系统 300 传递到射频模块设备 200。同样地，主连接器 208 包括适当的连接器单元，例如功率单元 213、接地单元 211 和数据单元 212，使得功率得以从主计算机系统 300 传递到射频模块 200。

在本实施例中，前端线缆 209 包括一个模块检测信号 210，用以识别射频模块 200 的存在。也就是说前端线缆 209 能够支持一个主连接器 208 上适当的检测信号单元 210，以使模块检测信号 210 与射频模块 200 连接。在一个实施例中，当通过在射频模块设备 200 上连接（例如短路 311）（例如，当接地单元 211 连接到模块检测单元 210 时），主系统通过采样模块检测信号 210 能够判定所述射频模块 200 的存在。例如，在一个实施例中，模块检测信号 210 可以断定一个包含在计算机系统 300 内的上拉电阻上的逻辑低电平。同样地，通过这个过程，当模块检测信号 210 采样到一个逻辑低电平时，射频模块 200 是存在的。

另外，所述射频模块 200 包括用于控制非接触集成芯片卡接口装置（例如符合 ISO14443、ISO15693 规范或其它任何用于非接触集成芯片卡连接的行业或专有标准的特定集成芯片卡接口装置）并且与其通信的射频集成电路 201。在一个实施例中，射频集成电路 201 包括一个或多个与主计算机系统 300 通信的信号。这些信号经过前端线

缆 209 提供射频模块 200 和主计算机系统 300 之间的通信。主连接器 208 通过适当的线缆连接数据单元 212 适应所述通信协议。该数据接口可以是上述 UART 或 SPI 类型。

在一个实施例中，射频模块 200 包括一个印刷电路板 202。图 2 中的印刷电路板包括射频集成电路 201、主连接器 208、天线连接器 205 和其它射频模块元件 206，例如那些用于针对特殊天线 214 和环境条件调谐射频电路的元件。在一个实施例中，通过传统的焊接技术将这些元件固定到印刷电路板上，在实施例中的所有元件都是无铅的，以便所述模块符合世界范围的涉及到铅的健康和环境标准，并将其引入本发明的其它实施例。

在一个实施例中，天线连接器 205 启动一个线缆附属天线 214，用于分离在计算机系统 300 上的射频模块位置限制和天线位置限制。例如，天线 214 由柔性印刷电路材料制成，包括与射频模块 200 上的 FPC 天线连接器 205 直接相配合的连接点端子 204。在另一个实施例中，天线 214 的结构包括一片铁酸盐薄片 203，用作一个磁性绝缘体，从而限制其它环境条件对非接触射频通信的影响，例如其它附近的元件的影响。所述铁酸盐薄片 203 的典型厚度在 0.5mm 到 1.5mm 之间。

图 3 所示为装有非接触集成芯片卡连接的计算机系统 300。计算机系统 300 包括一个中央处理器（CPU）301，其操作存储在系统动态随机访问存储器（DRAM）302 内的数据结构，并通过一个中央核芯片组逻辑元件 305 连接其它计算机子系统。芯片组 305 一般通过加速图形端口（AGP）总线连接到一个用于用户视频显示的图形处理器 303。所述图形子系统包括一组图形动态随机访问存储器（DRAM），用以存储视频相关数据结构。芯片组 305 通常连接到系统硬盘驱动器（HDD）306，HDD 306 部分地用于存储操作系统、应用和用户数据文件。芯片组 305 通常连接到音频子系统。例如，音频子系统包括一个用于扬声器和麦克风音频连接的音频编解码器（CODEC）307。芯片组 305 还连接到网络连接部 308，从而实现有线和/或无线局域网（LAN）连接，例如，所述连接能够实现和执行因特网协议。芯片组 305 还通过主总线接口例如 USB 串行总线接口 309 和其它 IO 连接

310 而连接到各种外围元件，其它 IO 连接 310 可以包括外围设备互联（PCI）、PCI-Express 和 IEEE1394 标准。

在一个实施例中，虽然其它 IO 连接 310 在其它可选实施例中可以被使用，但是，计算机系统 300 通过 USB 串行总线接口 309 连接到非接触集成芯片卡控制器 100。控制器 100 能够检测到包含外部射频电路的射频模块 200 的存在。射频模块 200 与非接触集成芯片卡接口装置进行无线通信。例如，在一个实施例中，控制器 100 采样称作 DETECT# 110 的信号线来判定射频模块 200 的外部射频电路的存在，如前面所述。具体来说，射频模块 200 包括主连接器 208，主连接器 208 包括接地单元 211 和检测单元 210。射频模块 200 还包括在该模块上连接地和 DETECT# 110 的短路 311。在一个实施例中，通过上述设置，非接触集成芯片卡控制器 100 能够使用直接来自线缆 209 的检测信号以识别射频模块 200 的存在。更具体地说，在一个实施例中，主计算机系统 300 包括一个连接到 DETECT# 信号的上拉电阻。同样地，当射频模块 200 没有连接到主计算机系统 300 时，DETECT# 信号出现一个高电压电平，而当射频模块 200 连接到主计算机系统 300 时，DETECT# 信号出现一个低电压电平。

射频模块 200 上的主连接器 208 还包括至少一个功率单元 213 和至少一个接地单元 211，用以为射频模块 200 传送功率和提供基准接地。另外，主连接器 208 中还分配至少一个数据单元 212，用于显示一个由射频模块 200 的射频集成电路 201 和非接触集成芯片卡控制器 100 共用的通信协议。

在一个实施例中，天线 214 位于和射频模块 200 分离的印刷电路板上，例如，天线制作在一个印刷电路板材料上。虽然任何数量的天线设计都是适当的，但是在一个实施例中，采用一个传统的差分天线 214 结构。所述差分天线 214 有两个连接单元，位于射频模块 200 上的天线连接器 205。通过更详细描述，基于环境条件、天线印刷电路板设计和调谐元件 206 的限制，一个实施例把天线到射频模块 200 的距离限制为最高到 5cm。另一方案也可以通过较大型的天线设和/或更准确的调整计来超过 5cm。在实际的实施例中，铁酸盐薄片 203

附在天线 214 上，提供一个磁性绝缘体。

图 4 所示为根据本发明一个实施例的用于确定识别非接触集成芯片卡接口装置的非接触集成芯片卡软件应用程序流程。在本实施例中，所述非接触集成芯片卡的软件应用程序是特定集成芯片卡控制器装置。在步骤 400，本实施例获得所述集成芯片卡控制器的 ID。在步骤 401，本实施例基于第一步骤 400 中获得的集成芯片卡控制器的 ID 而访问一个称作 VALUE 的值。例如，本实施例通过参考集成芯片卡控制器的 ID 而访问一个查找表，以确定上述值 VALUE。同样地，所述非接触集成芯片卡的软件应用程序能够识别集成芯片卡控制器装置并与集成芯片卡控制器装置通信。

在步骤 402，本实施例等候非接触集成芯片卡控制器 100 传送一个卡插入事件。在卡插入事件被传送后，本实施例执行步骤 403，即从控制器 100 读取自动复位响应数据。由于一般的如前所述的非接触集成芯片卡接口装置不提供自动复位响应数据，所以该自动复位响应数据由控制器 100 提供。正常的自动复位响应数据包括由集成芯片卡接口装置上的复位、插入或启动的初始信息。

在本实施例中，依赖判定块 404 的输出而产生一个走向。判定块 404 判断自动复位响应数据是否与存储在步骤 401 中的值 VALUE 相匹配。当二者不匹配时，本实施例返回步骤 402 并等候一个新的卡插入事件。可选地，本实施例也可选择停止尝试识别所述卡。

另一方面，在步骤 404，当自动复位响应数据与值 VALUE 相匹配时，本实施例继续执行步骤 405，通过卡规范协议从非接触集成芯片卡读取序列号（SSN#）。在步骤 406，本实施例比较所述 SSN#和已知序列号中的每一个。例如，为了匹配已知的卡，比较 SSN#和已知的在一个表格中序列号。

在步骤 407，当二者相匹配时，本实施例打开一个通信通道，基于已知道的从上述 SSN#查找表获得的卡参数开始与所述卡通信。

另一方面，当二者不匹配时，本实施例在步骤 409 执行一个失败计数比较。也就是说，确定尝试失败的次数。例如，在步骤 407，当 SSN#与已知序列号不匹配时，本实施例将尝试失败的次数值加 1。



其后，本实施例决定所述尝试失败次数是否超出预定的失败尝试次数。如果失败尝试次数超过预定失败尝试次数，则本实施例继续执行步骤 410，并且关闭上述通信通道以停止与任何打开的卡通信。在一个实施例中，所述失败计数可以被预先设定成 1。

另一方面，在步骤 409，如果所述尝试失败次数未超出预定的失败尝试次数，本实施例返回到步骤 405，在第一比较步骤 404 产生一个肯定的结果之后，重复地读取所述集成芯片卡的 SSN#（例如，使用一个传统的轮询方法）以判定非接触集成芯片卡接口装置的存在。

另外，在本实施例在步骤 408 打开通信通道之后执行步骤 405。并且，还可以在本实施例在步骤 410 关闭的通信通道之后返回到步骤 405。

本发明的实施例适用于扩展 CCID 装置，使其可通过包括一个用于非接触卡的控制器产生虚拟自动复位响应来支持非接触集成芯片卡通信，通过所述传统 CCID 方法进行通信。另外，在另一个实施例中包括一个检测支持非接触集成芯片卡连接的外部支持射频电路是否存在的控制器，并且基于所述检测结果来修正装置的运作。

本发明的实施例提供一个唯一的模块方法，允许通过一个连接器进行非接触集成芯片卡连接，并且本发明的实施例包括几个用于模块本身和与主计算机系统的连接的唯一射频模块设计要求和可分离的天线。而且，本发明实施例还适用于非接触集成芯片卡软件应用方法，采用由控制器提供的虚拟自动复位响应以及通过使非接触集成芯片卡的序列号和具有已知卡特征的查找表相匹配的轮询（polling）技术，来识别非接触集成芯片卡接口装置或智能卡。

因此，本发明的 CCID 软件结构既可以适用于接触集成芯片卡接口装置，也可以适用于新的非接触集成芯片卡接口装置（例如智能卡）。另外，本发明的实施例还提供一种模块方法，使非接触集成芯片卡连接，该非接触集成芯片卡的连接与传统的软件方法相一致，并包括与非接触智能卡兼容的射频系统。

虽然之前的描述以及附图说明了本发明的优选实施例，但应认识到，还存在并不脱离本发明精神范围本质的各种添加、修改及代替，

如后附权利要求的定义。本领域技术人员应理解，许多形式、结构、排列、比例、材料、元件、组件或其他方面经修改也可用于本发明，尤其适用在特定环境下和特定操作需要时实施本发明，这些都不脱离本发明的实质。因此，这里揭示的实施例应作为本发明范围所有方面的说明，而不是限制性的，本发明由后附的权利要求及其合法的等效物表示，并不局限于之前的描述。

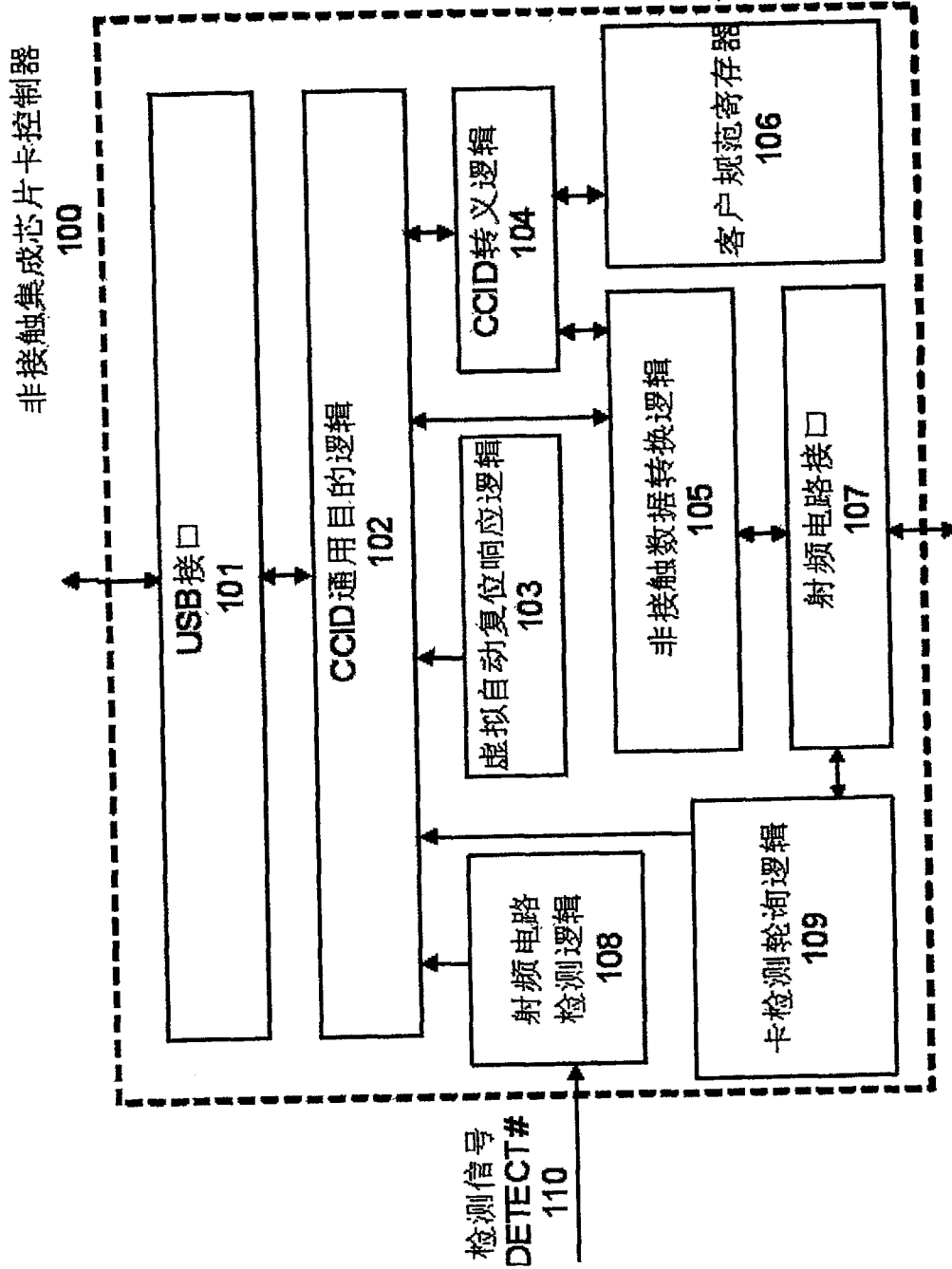


图 1

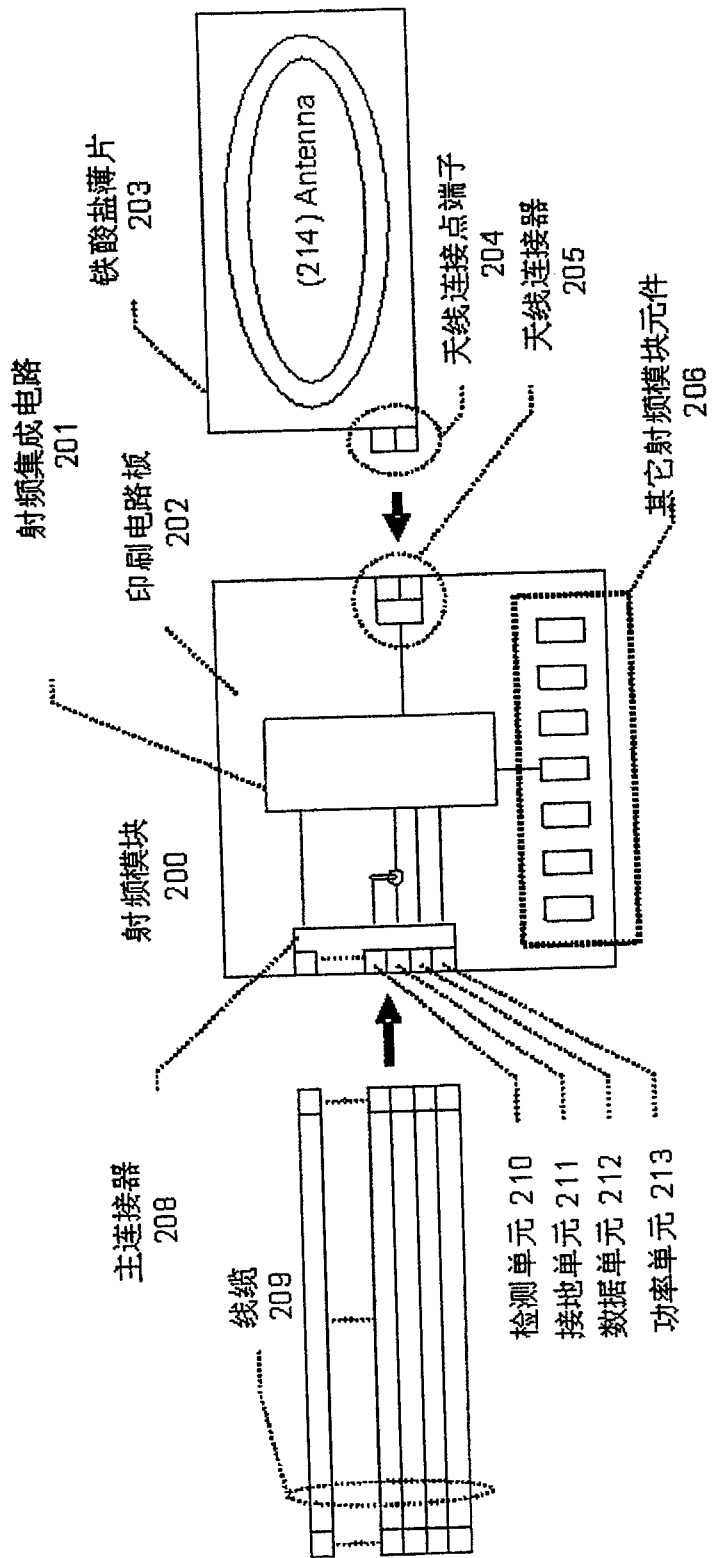


图 2

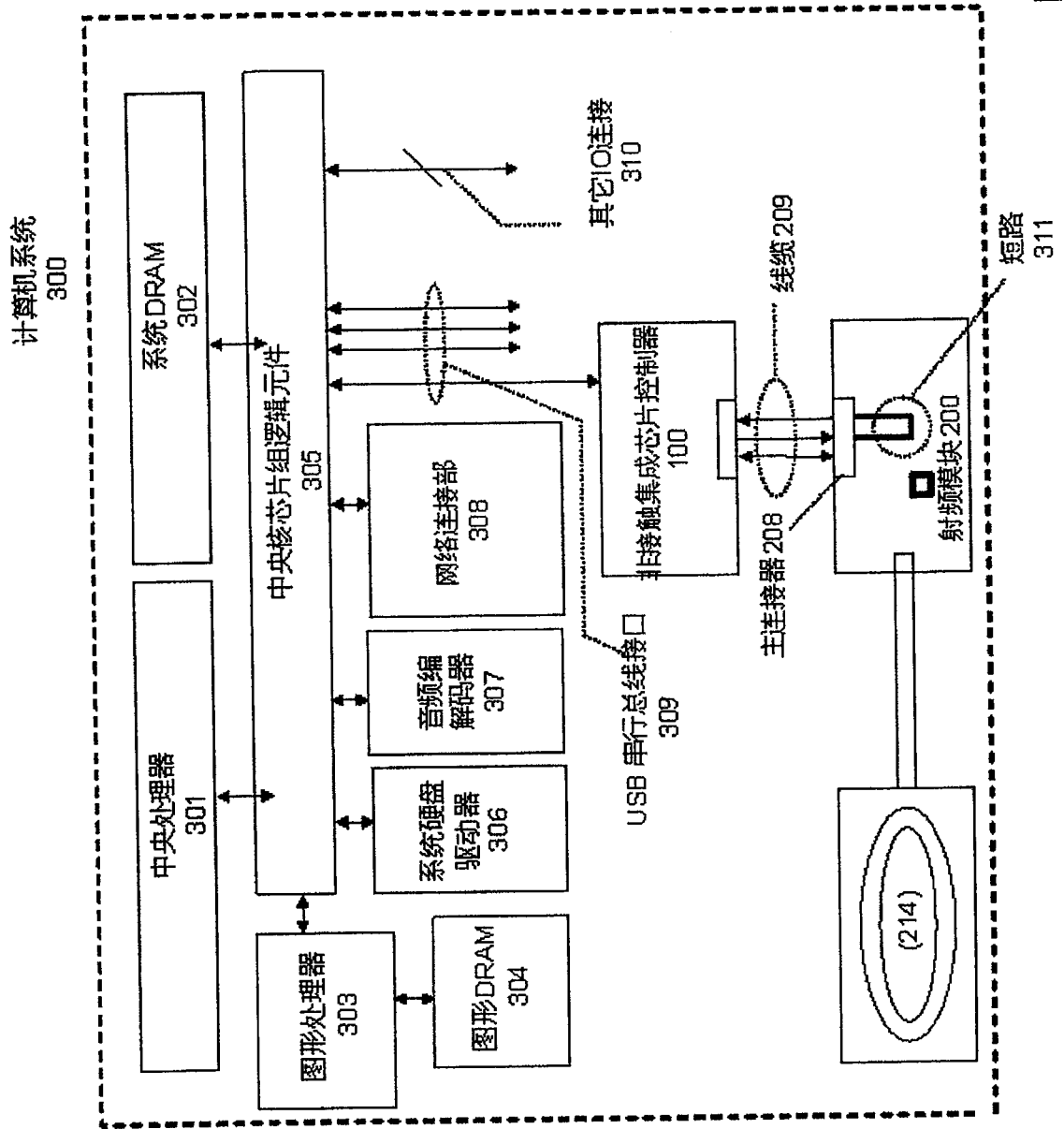


图 3

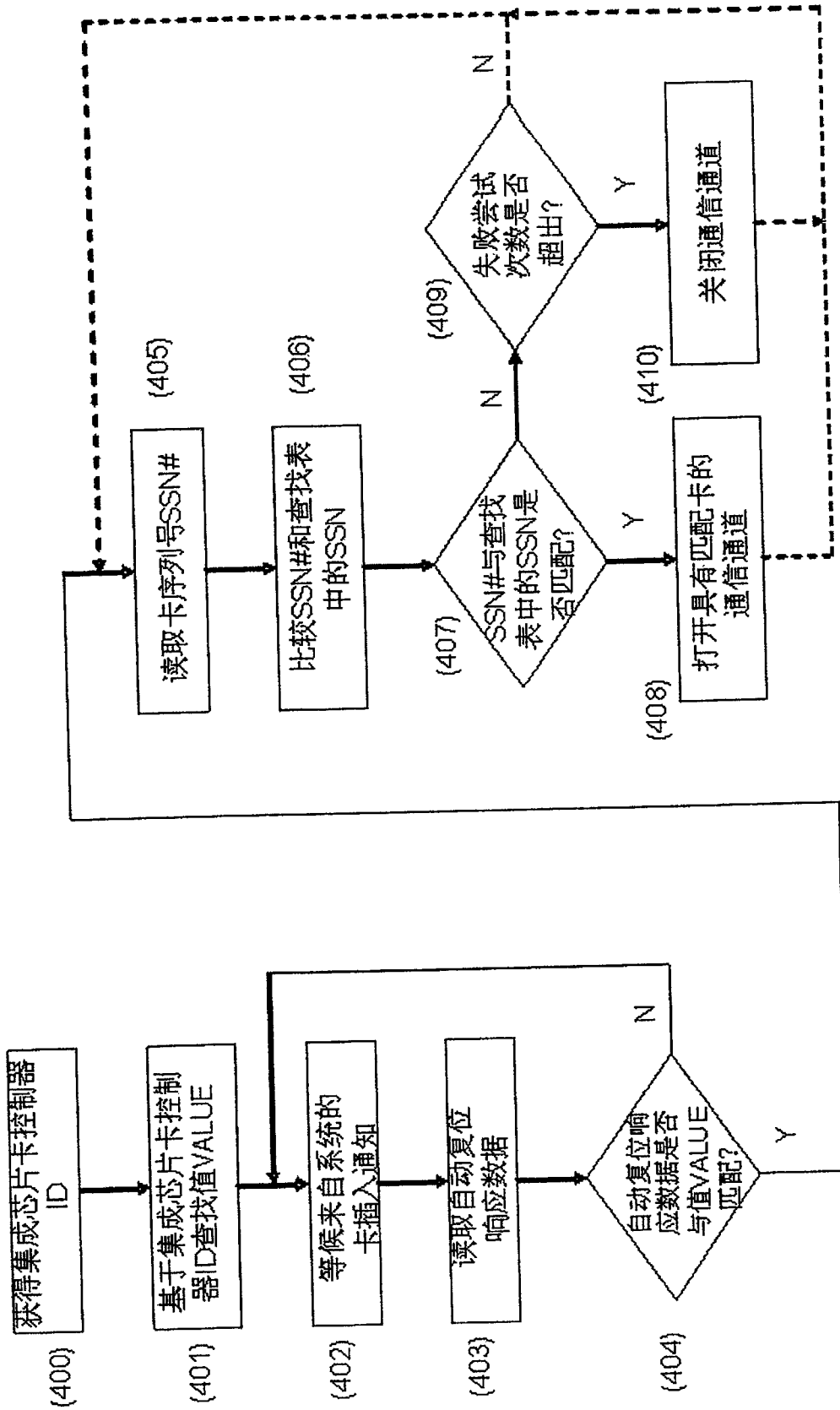


图 4