



(12) 发明专利申请

(10) 申请公布号 CN 103687344 A

(43) 申请公布日 2014. 03. 26

(21) 申请号 201210363082. 7

(22) 申请日 2012. 09. 26

(71) 申请人 宏启胜精密电子(秦皇岛)有限公司

地址 066000 河北省秦皇岛市经济技术开发区腾飞路18号

申请人 臻鼎科技股份有限公司

(72) 发明人 胡文宏

(51) Int. Cl.

H05K 3/46(2006. 01)

H05K 3/38(2006. 01)

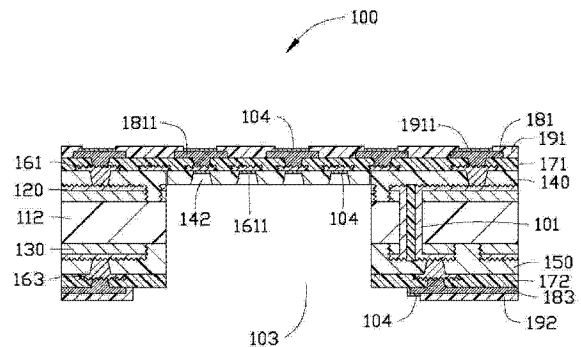
权利要求书3页 说明书8页 附图5页

(54) 发明名称

电路板制作方法

(57) 摘要

一种电路板,包括依次设置的第五导电路层、第四介电层、第三导电路层、第二介电层、第一导电路层、第一介电层及第二导电路层,所述电路板内形成有凹槽,凹槽自第二导电路层一侧向第二介电层开设,第二介电层从凹槽内露出,所述第一导电路层与第二介电层相结合的表面及第三导电路层与第四介电层相结合的表面为经过粗化处理的粗糙表面。本发明还提供一种所述电路板的制作方法。



1. 一种电路板的制作方法,包括步骤:

提供芯层基板,所述芯层基板包括去除区域及环绕连接所述去除区域的线路区域,所述芯层基板包括第一介电层,第一介电层具有相对的第一表面和第二表面;

在位于线路区域所述第一表面形成第一导电路层,在位于线路区域的所述第二表面形成第二导电路层,在位于去除区域的所述第一表面形成离型金属层,所述离型金属层具有远离第一表面的光滑表面;

在所述光滑表面形成蚀刻阻挡层;

对第一导电路层的表面及离型金属层未被蚀刻阻挡层覆盖的表面进行粗化处理;

从所述光滑表面去除所述蚀刻阻挡层;

在第一导电路层及离型金属层一侧压合第二介电层;

在第二介电层远离第一介电层的表面形成第三导电路层;

对所述第三导电路层的表面进行粗化处理;

在第三导电路层一侧压合第四介电层;

在第四介电层远离第二介电层的表面形成第五导电路层;以及

沿着所述去除区域与线路区域的交界线,自所述第一介电层向第二介电层形成环形的切口,使用外力使得所述光滑表面与第二介电层相互分离,并将被所述切口环绕的第一介电层及离型金属层去除形成凹槽,所述第二介电层从所述凹槽内露出。

2. 如权利要求 1 所述的电路板的制作方法,其特征在于,与所述去除区域对应的第三导电路层包括多个第一电性连接垫,在从凹槽内露出的第二介电层中形成与多个第一电性连接垫一一对应的多个第一开孔,每个第一电性连接垫从对应的第一开孔露出。

3. 如权利要求 2 所述的电路板的制作方法,其特征在于,还包括在从所述第一开孔露出的第一电性连接垫表面形成保护层。

4. 如权利要求 1 所述的电路板的制作方法,其特征在于,在形成第一导电路层和第二导电路层时,还在第一介电层中形成第一导电孔。

5. 如权利要求 4 所述的电路板的制作方法,其特征在于,所述芯层基板还包括第一铜箔层和第二铜箔层,第一铜箔层形成于第一表面,第二铜箔层形成于第二表面,形成所述第一导电路层、第二导电路层及第一导电孔包括步骤:

在核心基板内形成第一通孔,并在第一通孔的内壁、第一铜箔层表面及第二铜箔层表面形成金属导电层,得到第一导电孔,第一铜箔层与第二铜箔层通过第一导电孔相互电导通;以及

将位于线路区域内第一铜箔层及形成于第一铜箔层表面的导电金属层制作形成第一导电路层,将位于线路区域内第二铜箔层及形成于第二铜箔层表面的导电金属层制作形成第二导电路层,并将位于去除区域的第二铜箔层及形成于第二铜箔层表面的导电金属层去除,位于去除区域的第一铜箔层及形成于第一铜箔层表面的导电金属层留在第一介电层表面,形成离型金属层。

6. 如权利要求 1 所述的电路板的制作方法,其特征在于,在对第一导电路层的表面及离型金属层未被蚀刻阻挡层覆盖的表面进行粗化处理时,还对第二导电路层的表面进行粗化处理,在第一导电路层及离型金属层一侧压合第二介电层时,还在第二导电路层一侧压合第三介电层;在第二介电层远离第一介电层的表面形成第三导电路层时,还

在第三介电层远离第一介电层的表面形成第四导电路层,第四导电路层与所述线路区域相对应,在形成切口时,所述切口也贯穿所述第三介电层,并且被切口环绕的第三介电层去除。

7. 如权利要求 1 所述的电路板的制作方法,其特征在于,所述第五导电路层包括多个第二电性连接垫,所述电路板的制作方法还包括在所述第五导电路层表面及从第五导电路层露出的第四介电层表面形成第一防焊层,所述第一防焊层内形成有多个与第二电性连接垫一一对应的多个第一开口,每个第二电性连接垫从对应的第一开口露出。

8. 如权利要求 7 所述的电路板的制作方法,其特征在于,还包括在从所述第一开口露出的第二电性连接垫表面形成保护层。

9. 如权利要求 1 所述的电路板的制作方法,其特征在于,采用蚀刻的方式对所述第一导电路层的表面及第三导电路层的表面进行粗化处理。

10. 如权利要求 1 所述的电路板的制作方法,其特征在于,在形成第五导电路层时,还在第四介电层内形成有第四导电孔,第三导电路层与第五导电路层通过第四导电孔相互电导通。

11. 一种电路板的制作方法,包括步骤:

提供芯层基板,所述芯层基板包括去除区域及环绕连接所述去除区域的线路区域,所述芯层基板包括第一介电层,第一介电层具有相对的第一表面和第二表面;

在位于线路区域所述第一表面形成第一导电路层,在位于线路区域的所述第二表面形成第二导电路层,在位于去除区域的所述第一表面形成离型金属层,所述离型金属层具有远离第一表面的光滑表面;

在所述光滑表面形成蚀刻阻挡层;

对第一导电路层的表面、第二导电路层的表面及离型金属层未被蚀刻阻挡层覆盖的表面进行粗化处理;

从所述光滑表面去除所述蚀刻阻挡层;

在第一导电路层及离型金属层一侧压合第二介电层,在第二导电路层一侧压合第三介电层;

在第二介电层远离第一介电层的表面形成第三导电路层,在第三介电层远离第一介电层的表面形成第四导电路层;

对所述第三导电路层的表面及第四导电路层的表面进行粗化处理;

在第三导电路层一侧压合第四介电层,在第四导电路层一侧压合第五介电层;

在第四介电层远离第二介电层的表面形成第五导电路层,在第五介电层远离第三介电层的表面形成第六导电路层,所述第六导电路层与所述线路区域相对应;以及

沿着所述去除区域与线路区域的交界线,自所述第五介电层向第二介电层形成环形的切口,使用外力使得所述光滑表面与第二介电层相互分离,并将被所述切口环绕的第五介电层、第三介电层、第一介电层及离型金属层去除形成凹槽,所述第二介电层从所述凹槽内露出。

12. 如权利要求 11 所述的电路板的制作方法,其特征在于,与所述去除区域对应的第三导电路层包括多个第一电性连接垫,在从凹槽内露出的第二介电层中形成与多个第一电性连接垫一一对应的多个第一开孔,每个第一电性连接垫从对应的第一开孔露出。

13. 如权利要求 11 所述的电路板的制作方法,其特征在于,所述第五导电路层包括多个第二电性连接垫,所述电路板的制作方法还包括在所述第五导电路层表面及从第五导电路层露出的第四介电层表面形成第一防焊层,所述第一防焊层内形成有多个与第二电性连接垫一一对应的多个第一开口,每个第二电性连接垫从对应的第一开口露出。

14. 一种电路板,包括依次设置的第五导电路层、第四介电层、第三导电路层、第二介电层、第一导电路层、第一介电层及第二导电路层,所述电路板内形成有凹槽,凹槽自第二导电路层一侧向第二介电层开设,第二介电层从凹槽内露出,所述第一导电路层与第二介电层相结合的表面及第三导电路层与第四介电层相结合的表面为经过粗化处理的粗糙表面。

15. 如权利要求 14 所述的电路板,其特征在于,所述第三导电路层包括多个第一电性连接垫,在凹槽内露出的第二介电层内形成有多个第一开孔,每个第一电性连接垫从对应的第一开孔露出。

16. 如权利要求 15 所述的电路板,其特征在于,还包括形成于所述第五导电路层表面及从第五导电路层露出的第四介电层表面的第一防焊层,所述第五导电路层包括多个第二电性连接垫,所述第一防焊层内形成有多个与第二电性连接垫一一对应的多个第一开口,每个第二电性连接垫从对应的第一开口露出。

17. 如权利要求 16 所述的电路板,其特征在于,从第一开孔露出的第一电性连接垫表面及从第一开口露出的第二电性连接垫表面均形成有保护层。

18. 一种电路板,包括依次设置的第五导电路层、第四介电层、第三导电路层、第二介电层、第一导电路层、第一介电层、第二导电路层、第三介电层、第四导电路层、第五介电层及第六导电路层,电路板内形成有凹槽,凹槽自第六导电路层一侧向第二介电层开设,第二介电层从凹槽内露出,第一导电路层与第二介电层相结合的表面、第三导电路层与第四介电层相结合的表面、第二导电路层与第三介电层相结合的表面以及第四导电路层与第五介电层相结合的表面均为经过粗化处理的粗糙表面。

19. 如权利要求 18 所述的电路板,其特征在于,所述第三导电路层包括多个第一电性连接垫,在凹槽内露出的第二介电层内形成有多个第一开孔,每个第一电性连接垫从对应的第一开孔露出。

## 电路板制作方法

### 技术领域

[0001] 本发明涉及电路板制作领域,尤其涉及一种具有凹槽结构的电路板制作方法。

### 背景技术

[0002] 印刷电路板因具有装配密度高等优点而得到了广泛的应用。关于电路板的应用请参见文献Takahashi, A. Ooki, N. Nagai, A. Akahoshi, H. Mukoh, A. Wajima, M. Res. Lab, High density multilayer printed circuit board for HITAC M-880, IEEE Trans. on Components, Packaging, and Manufacturing Technology, 1992, 15(4): 418-425。

[0003] 由于电子设备小型化的需求,通常在电路板中设置有凹槽结构,该封装凹槽用于与其他封装或者插接的电子元件相互配合,从而减小整个电路板封装所占据的空间。然而,现有技术中,在凹槽结构底部的内层导电路径表面形成可剥离层,可以有效避免后续进行压合过程中胶层与上述的内层导电路径接触,从而可以避免凹槽结构的底部的导电路径在形成凹槽结构的过程中受到损坏。但是,内层导电路径表面形成的可剥离层增加了电路板制作的成本。

### 发明内容

[0004] 因此,有必要提供一种电路板及其制作方法,能够降低电路板的制作成本。

[0005] 以下将以实施例说明一种电路板及其制作方法。

[0006] 一种电路板的制作方法,包括步骤:提供芯层基板,所述芯层基板包括去除区域及环绕连接所述去除区域的线路区域,所述芯层基板包括第一介电层,第一介电层具有相对的第一表面和第二表面;在位于线路区域所述第一表面形成第一导电路径层,在位于线路区域的所述第二表面形成第二导电路径层,在位于去除区域的所述第一表面形成离型金属层,所述离型金属层具有远离第一表面的光滑表面;在所述光滑表面形成蚀刻阻挡层;对第一导电路径层的表面及离型金属层未被蚀刻阻挡层覆盖的表面进行粗化处理;从所述光滑表面去除所述蚀刻阻挡层;在第一导电路径层及离型金属层一侧压合第二介电层;在第二介电层远离第一介电层的表面形成第三导电路径层;对所述第三导电路径层的表面进行粗化处理;在第三导电路径层一侧压合第四介电层;在第四介电层远离第二介电层的表面形成第五导电路径层;以及沿着所述去除区域与线路区域的交界线,自所述第一介电层向第二介电层形成环形的切口,使用外力使得所述光滑表面与第二介电层相互分离,并将被所述切口环绕的第一介电层及离型金属层去除形成凹槽,所述第二介电层从所述凹槽内露出。

[0007] 一种电路板,包括依次设置的第五导电路径层、第四介电层、第三导电路径层、第二介电层、第一导电路径层、第一介电层及第二导电路径层,所述电路板内形成有凹槽,凹槽自第二导电路径层一侧向第二介电层开设,第二介电层从凹槽内露出,所述第一导电路径层与第二介电层相结合的表面及第三导电路径层与第四介电层相结合的表面为经过粗化处理的粗糙表面。

[0008] 与现有技术相比,本实施例提供的电路板制作方法,在制作第一导电路层时制作了离型金属层,离型金属层具有光滑表面,并对第一导电路层表面、第二导电路层表面、第三导电路层表面及第四导电路层表面进行了粗化处理,而离型金属层的光滑表面相对光滑,第二介电层与第一导电路层表面的结合力和第三介电层与第二导电路层之间的结合力均大于第二介电层与光滑表面之间的结合力,这样,在形成凹槽过程中,离型金属层与第二介电层容易相互分离而形成凹槽。因此,本技术方案提供的电路板制作方法,无需另外在制作凹槽时设置可剥离层,从而可以降低电路板制作的成本。

#### 附图说明

[0009] 图 1 是本技术方案实施例提供的芯层基板的剖面示意图。

[0010] 图 2 是图 1 的芯层基板中形成第一通孔后的剖面示意图。

[0011] 图 3 至图 4 是图 2 中的第一通孔中形成第一导电金属材料并在第一介电层的第一表面形成第一导电路层和离型金属层,在第一介电层的第二表面形成第二导电路层后的剖面示意图。

[0012] 图 5 是图 4 的离型金属层表面形成蚀刻阻挡层后的剖面示意图。

[0013] 图 6 是对图 5 中的第一导电路层表面及第二导电路层表面进行粗化处理后的剖面示意图。

[0014] 图 7 是去除图 6 中的蚀刻阻挡层后的剖面示意图。

[0015] 图 8 是在图 7 的第一导电路层一侧形成第三介电层并在第二导电路层一侧形成第二介电层后的剖面示意图。

[0016] 图 9 是图 8 形成第二导电孔、第三导电孔、第三导电路层及第四导电路层后的剖面示意图。

[0017] 图 10 是对图 9 的第三导电路层的表面及第四导电路层表面进行粗化处理后的剖面示意图。

[0018] 图 11 是在图 10 的第三导电路层一侧形成第四介电层并在第四导电路层一侧形成第五介电层后的剖面示意图。

[0019] 图 12 是图 11 形成第四导电孔、第五导电孔、第五导电路层及第六导电路层后的剖面示意图。

[0020] 图 13 是在图 12 的第五导电路层表面及第六导电路层表面形成防焊层后的剖面示意图。

[0021] 图 14 是图 13 沿着线路区域与去除区域的交接线形成开口后的剖面示意图。

[0022] 图 15 是图 14 形成凹槽后的剖面示意图。

[0023] 图 16 是本技术方案实施例制得的电路板的剖面示意图。

[0024] 主要元件符号说明

电路板	100
保护层	104
切口	102
凹槽	103
蚀刻阻挡层	1010
核心基板	110
去除区域	1101

线路区域	1102
第一导电孔	1103
第一通孔	1104
金属导电层	1105
塞孔材料	1106
第一介电层	112
第一铜箔层	111
第二铜箔层	113
第一导电路层	120
离型金属层	121
光滑表面	122
第二导电路层	130
第二介电层	140
第一微孔	141
第一开孔	142
第三介电层	150
第二微孔	151
第三导电路层	161
第一电性连接垫	1611
第二导电孔	162
第四导电路层	163
第三导电孔	164
第四介电层	171
第五介电层	172
第五导电路层	181
第二电性连接垫	1811
第四导电孔	182
第六导电路层	183
第五导电孔	184
第一防焊层	191
第一开口	1911
第二防焊层	192
第二开口	1921

如下具体实施方式将结合上述附图进一步说明本发明。

### 具体实施方式

[0025] 下面结合附图及实施例对本技术方案提供的电路板制作方法作进一步说明。

[0026] 本技术方案提供的电路板制作方法包括如下步骤：

第一步，请参阅图 1，提供核心基板 110。

[0027] 本实施例中，核心基板 110 为双面覆铜基板，其包括第一铜箔层 111、第一介电层 112 及第二铜箔层 113。第一介电层 112 具有相对的第一表面 1121 及第二表面 1122。第一铜箔层 111 位于第一介电层 112 的第一表面 1121，第二铜箔层 113 位于第一介电层 112 的第二表面 1122。核心基板 110 包括去除区域 1101 及环绕去除区域 1101 的线路区域 1102。

[0028] 第二步，请一并参阅图 2 至图 4，在核心基板 110 内形成第一导电孔 1103，并在第一介电层 112 的第一表面 1121 形成第一导电路层 120，在第一介电层 112 的第二表面 1122 形成第二导电路层 130。

[0029] 本步骤具体可以采用如下方法实现：

首先,在核心基板 110 内形成第一通孔 1104,并在第一通孔 1104 的内壁形成金属导电层 1105,从而得到第一导电孔 1103,第一铜箔层 111 与第二铜箔层 113 通过第一导电孔 1103 相互电导通。

[0030] 具体地,通过激光烧蚀或者机械钻孔的方式形成贯穿核心基板 110 的第一通孔 1104。接着,采用先化学镀铜再电镀铜的方式在第一通孔 1104 的内壁形成金属导电层 1105,再在第一通孔 1104 内填充塞孔材料 1106,使得第一通孔 1104 被完全填充。

[0031] 本实施例中,金属导电层 1105 还形成在第一铜箔层 111 远离第一介电层 112 的表面及第二铜箔层 113 远离第一介电层 112 的表面。

[0032] 然后,将位于线路区域 1102 内第一铜箔层 111 及形成于第一铜箔层 111 表面的金属导电层 1105 制作形成第一导电路层 120,将位于线路区域 1102 内第二铜箔层 113 及形成于第二铜箔层 113 表面的金属导电层 1105 制作形成第二导电路层 130,并将位于去除区域 1101 的第二铜箔层 113 及形成于第二铜箔层 113 表面的金属导电层 1105 去除,位于去除区域 1101 的第一铜箔层 111 及形成于第一铜箔层 111 表面的金属导电层 1105 留在第一介电层 112 表面,形成离型金属层 121。

[0033] 本步骤可以采用影像转移工艺及蚀刻工艺,选择性去除部分位于线路区域 1102 内第一铜箔层 111 及形成于第一铜箔层 111 表面的金属导电层 1105,从而形成第一导电路层 120,选择性去除位于线路区域 1102 内第二铜箔层 113 及形成于第二铜箔层 113 表面的金属导电层 1105 制作形成第二导电路层 130,并将位于去除区域 1101 的第二铜箔层 113 及形成于第二铜箔层 113 表面的金属导电层 1105 去除。

[0034] 本实施例中,离型金属层 121 的面积略大于去除区域 1101 的面积。离型金属层 121 还覆盖在环绕去除区域 1101 的部分第一介电层 112 的表面。离型金属层 121 具有远离第一介电层 112 的光滑表面 122。

[0035] 第三步,请参阅图 5,在离型金属层 121 远离第一介电层 112 的表面形成蚀刻阻挡层 1010。

[0036] 本步骤可以采用贴合干膜,然后曝光及显影的方式形成蚀刻阻挡层 1010。也可以直接在离型金属层 121 远离第一介电层 112 的表面直接印刷的方式形成蚀刻阻挡层 1010。蚀刻阻挡层 1010 用于保护离型金属层 121 的光滑表面 122 不被蚀刻。

[0037] 第四步,请参阅图 6,对第一导电路层 120 的表面、第二导电路层 130 以及离型金属层 121 未被蚀刻阻挡层 1010 覆盖的表面进行粗化处理。

[0038] 本步骤中,可以采用蚀刻的方式将第一导电路层 120 的表面、第二导电路层 130 以及离型金属层 121 未被蚀刻阻挡层 1010 覆盖的表面粗化。具体地,可以通过控制蚀刻的持续时间及蚀刻药水的浓度等,控制第一导电路层 120 的表面、第二导电路层 130 以及离型金属层 121 未被蚀刻阻挡层 1010 覆盖的表面的粗化程度。

[0039] 本实施例中,离型金属层 121 具有连接于光滑表面 122 与第一介电层 112 之间的侧面 123,在此步骤中,侧面 123 也被粗化处理。

[0040] 第五步,请一并参阅图 7,去除离型金属层 121 的光滑表面 122 覆盖的蚀刻阻挡层 1010。

[0041] 蚀刻阻挡层 1010 可以通过剥膜的方式去除。即使得蚀刻阻挡层 1010 与对应的试剂发生反应,使得蚀刻阻挡层 1010 破碎并从光滑表面 122 脱离。或者直接采用人工剥离的



方式,将蚀刻阻挡层 1010 从光滑表面 122 去除。

[0042] 第六步,请参阅图 8,在第一导电路层 120 及离型金属层 121 的一侧压合第二介电层 140,在第二导电路层 130 的一侧压合第三介电层 150。

[0043] 本步骤中,采用热压合的方式将第二介电层 140 压合于第一导电路层 120 及离型金属层 121 的一侧,将第三介电层 150 压合于第二导电路层 130 的一侧。第二介电层 140 及第三介电层 150 的材料可以为聚酰亚胺(Polyimide, PI)、聚乙烯对苯二甲酸乙二醇酯(Polyethylene Terephthalate, PET)或聚萘二甲酸乙二醇酯(Polyethylene naphthalate, PEN)、PP (Prepreg)或 ABF (Ajinomoto Build-up film)等,优选为 PP 或 ABF。

[0044] 第一介电层 112 的材料与第二介电层 140 的材料相近,第一介电层 112 与第二介电层 140 之间的结合力较大,第二介电层 140 与金属之间的结合力小。由于第一导电路层 120 及第二导电路层 130 的表面进行了粗化处理,而光滑表面 122 表面相对光滑,第二介电层 140 与第一导电路层 120 表面的结合力和第三介电层 150 与第二导电路层 130 之间的结合力均大于第二介电层 140 与光滑表面 122 之间的结合力。

[0045] 第七步,请参阅图 9,在第二介电层 140 表面形成第三导电路层 161,并形成多个第二导电孔 162,第一导电路层 120 与第三导电路层 161 通过第二导电孔 162 相互电导通。在第三介电层 150 表面形成第四导电路层 163,并形成多个第三导电孔 164,第二导电路层 130 与第四导电路层 163 通过第三导电孔 164 相互电导通。

[0046] 本步骤具体可以包括如下步骤:

首先,在第二介电层 140 内形成第一微孔 141,在第三介电层 150 内形成第二微孔 151,部分第一导电路层 120 从第一微孔 141 露出,部分第二导电路层 130 从第二微孔 151 露出。第一微孔 141 和第二微孔 151 可以采用激光烧蚀的方式形成。

[0047] 然后,在第二介电层 140 的表面、第三介电层 150 的表面、第一微孔 141 的内壁及第二微孔 151 的内壁形成化学镀铜层。然后,在第二介电层 140 的表面形成与第三导电路层 161 形状互补的光致抗蚀剂图形,在第三介电层 150 的表面形成与第四导电路层 163 形状互补的光致抗蚀剂图形。采用电镀的方式在从光致抗蚀剂图形露出的化学镀铜层的表面进行电镀铜,从而得到第二导电孔 162、第三导电孔 164、第三导电路层 161 及第四导电路层 163。最后,采用剥膜的方式去除光致抗蚀剂图形,并采用微蚀的方式去除原被光致抗蚀剂图形覆盖的化学镀铜层。

[0048] 本实施例中,在第三导电路层 161 与去除区域 1101 相对应的位置,具有多个第一电性连接垫 1611。第一电性连接垫 1611 用于与后续形成的凹槽内收容的元件进行电连接。第四导电路层 163 形成于线路区域 1102,去除区域 1101 并未形成有导电路路。

[0049] 第八步,请参阅图 10,对第三导电路层 161 的表面及第四导电路层 163 的表面进行粗化处理。

[0050] 可以采用与第四步中相同的方法,对第三导电路层 161 的表面及第四导电路层 163 的表面进行粗化处理。

[0051] 第九步,请参阅图 11,在第三导电路层 161 的一侧压合第四介电层 171,在第四导电路层 163 的一侧压合第五介电层 172。

[0052] 本步骤中,采用热压合的方式将第四介电层 171 压合于第三导电路层 161 一

侧,将第五介电层 172 压合于第四导电路层 163 的一侧。第四介电层 171 及第五介电层 172 的材料可以为聚酰亚胺(Polyimide, PI)、聚乙烯对苯二甲酸乙二醇酯 (Polyethylene Terephthalate, PET)、聚萘二甲酸乙二醇酯 (Polyethylene naphthalate, PEN)、PP (Prepreg) 或 ABF (Ajinomoto Build-up film) 等,优选为 PP 或 ABF。

[0053] 由于第三导电路层 161 及第四导电路层 163 的表面进行了粗化处理,第四介电层 171 与第三导电路层 161 之间的结合力增强,第五介电层 172 与第四导电路层 163 之间的结合力增强。

[0054] 第十步,请参阅图 12,在第四介电层 171 表面形成第五导电路层 181,并形成多个第四导电孔 182,第三导电路层 161 与第五导电路层 181 通过第四导电孔 182 相互电导通。在第五介电层 172 表面形成第六导电路层 183,并形成多个第五导电孔 184,第四导电路层 163 与第六导电路层 183 通过第五导电孔 184 相互电导通。

[0055] 可以采用与第七步中形成第三导电路层 161、第二导电孔 162、第四导电路层 163 及第三导电孔 164 对应相同的方法形成第五导电路层 181、第四导电孔 182、第六导电路层 183 及第五导电孔 184。

[0056] 本实施例中,第五导电路层 181 包括多个第二电性连接垫 1811,用于在其上形成焊锡,以与其他元件进行电连接。第六导电路层 183 形成于线路区域 1102,去除区域 1101 并未设置有导电路层。

[0057] 第十一步,请参阅图 13,在第五导电路层 181 一侧形成第一防焊层 191,第一防焊层 191 中具有多个第一开口 1911,部分第五导电路层 181 从第一开口 1911 露出。在第六导电路层 183 一侧形成第二防焊层 192,第二防焊层 192 内具有第二开口 1921,与去除区域 1101 对应的第五介电层 172 及部分第六导电路层 183 从第二开口 1921 露出。

[0058] 本实施例中,多个第一开口 1911 与多个第二电性连接垫 1811 一一对应,每个第二电性连接垫 1811 从对应的第一开口 1911 露出。

[0059] 第十二步,请一并参阅图 14 及图 15,沿着去除区域 1101 与线路区域 1102 的交界线,在第五介电层 172、第三介电层 150、第一介电层 112、离型金属层 121 及第二介电层 140 中形成环形的切口 102,并去除被切口 102 环绕的第五介电层 172、第三介电层 150、第一介电层 112 及离型金属层 121,形成凹槽 103。

[0060] 本步骤中,可以采用激光切割的方式沿着去除区域 1101 与线路区域 1102 的交界线,在第五介电层 172、第三介电层 150、第一介电层 112、离型金属层 121 及第二介电层 140 中形成环形的切口 102。由于离型金属层 121 的光滑表面 122 与第二介电层 140 的结合力较小,可以采用真空吸附的方式或者物理移除的方式,使得离型金属层 121 与第二介电层 140 相互分离,将被切口 102 环绕的第五介电层 172、第三介电层 150、第一介电层 112 及离型金属层 121 去除,形成凹槽 103。

[0061] 第十三步,请参阅图 16,在从凹槽 103 露出的第二介电层 140 中形成多个与第一电性连接垫 1611 一一对应的多个第一开孔 142,使得每个第一电性连接垫 1611 从对应的第一开孔 142 露出。

[0062] 本步骤中,可以采用激光烧蚀的方式在第二介电层 140 中形成多个第一开孔 142。

[0063] 第十四步,在从第一防焊层 191 露出的第二电性连接垫 1811 表面、从第二防焊层 192 露出的第六导电路层 183 表面及从第一开孔 142 露出的第一电性连接垫 1611 表面均

形成保护层 104, 得到电路板 100。

[0064] 保护层 104 可以为锡、铅、银、金、镍、钯等金属或其合金的单层结构, 也可以为上述金属中两种或者两种以上的多层结构。保护层 104 也可以为有机保焊层(OSP)。当保护层 104 采用金属制成时, 可以采用化学镀的方式形成。保护层 104 为有机保焊层时, 可以采用化学方法形成。

[0065] 可以理解的是, 本实施例提供的电路板可以为更多层的电路板, 即在第十步之后, 重复第八至第十步, 得到更多层的电路板。

[0066] 另外, 本技术方案提供的电路板制作方法, 可以仅在第一导电路层 120 的一侧形成第二介电层 140、第三导电路层 161、第四介电层 171 及第五导电路层 181, 而并不在第二导电路层 130 一侧形成第三介电层 150、第四导电路层 163、第五介电层 172 及第六导电路层 183, 此时, 第二导电路层 130 表面则无须进行粗化处理。凹槽 103 仅贯穿第一介电层 112 及离型金属层 121。或者仅在第二导电路层 130 一侧形成第三介电层 150 及第四导电路层 163, 而不形成第五介电层 172 及第六导电路层 183。凹槽 103 仅贯穿第三介电层 150、第一介电层 112 及离型金属层 121。

[0067] 另外, 离型金属层 121 设置的位置不限于第一导电路层 120 内, 也可以根据需要, 设置于其他导电路层内, 以对应形成具有不同深度的凹槽的电路板。

[0068] 请参阅图 16, 本技术方案还提供一种采用上述方法制得的电路板 100, 电路板 100 包括依次设置的第五导电路层 181、第四介电层 171、第三导电路层 161、第二介电层 140、第一导电路层 120、第一介电层 112、第二导电路层 130、第三介电层 150、第四导电路层 163、第五介电层 172 及第六导电路层 183。电路板 100 内形成有凹槽 103, 凹槽 103 自第六导电路层 183 向第二介电层 140 开设。第三导电路层 161 包括多个第一电性连接垫 1611, 在凹槽 103 内露出的第二介电层 140 内形成有多个第一开孔 142, 每个第一电性连接垫 1611 从对应的第一开孔 142 露出。第一导电路层 120 与第二介电层 140 相结合的表面、第三导电路层 161 与第四介电层 171 相结合的表面、第二导电路层 130 与第三介电层 150 相结合的表面以及第四导电路层 163 与第五介电层 172 相结合的表面均为经过粗化处理的粗糙表面。

[0069] 第五导电路层 181 包括多个第二电性连接垫 1811。在第五导电路层 181 上还形成有第一防焊层 191。第一防焊层 191 中具有多个第一开口 1911, 每个第二电性连接垫 1811 从对应的第一开口 1911 露出。在第六导电路层 183 上还形成有第二防焊层 192。第二防焊层 192 中具有第二开口 1921, 部分第六导电路层 183 从第二开口 1921 露出。

[0070] 从第一防焊层 191 露出的第二电性连接垫 1811 表面、从第二防焊层 192 露出的第六导电路层 183 表面及从第一开孔 142 露出的第一电性连接垫 1611 表面均形成保护层 104。

[0071] 可以理解的是, 电路板 100 也可以不包括第三介电层 150、第四导电路层 163、第五介电层 172 及第六导电路层 183, 凹槽 103 仅自第二导电路层 130 向第二介电层 140 开设。电路板 100 也可以不包括第五介电层 172 及第六导电路层 183。凹槽 103 仅自第四导电路层 163 向第二介电层 140 开设。

[0072] 本实施例提供的电路板制作方法, 在制作第一导电路层时制作了离型金属层, 离型金属层具有光滑表面, 并对第一导电路层表面、第二导电路层表面、第三导电路

层表面及第四导电路层表面进行了粗化处理,而离型金属层的光滑表面相对光滑,第二介电层与第一导电路层表面的结合力和第三介电层与第二导电路层之间的结合力均大于第二介电层与光滑表面之间的结合力,这样,在形成凹槽过程中,离型金属层与第二介电层容易相互分离而形成凹槽。因此,本技术方案提供的电路板制作方法,无需另外在制作凹槽时设置可剥离层,从而可以降低电路板制作的成本。

[0073] 可以理解的是,对于本领域的普通技术人员来说,可以根据本发明的技术构思做出其它各种相应的改变与变形,而所有这些改变与变形都应属于本发明权利要求的保护范围。

110

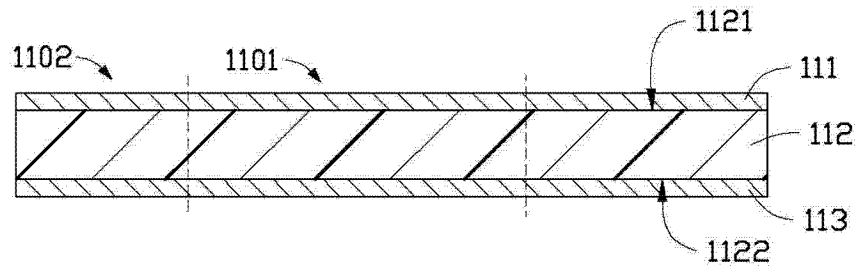


图 1

110

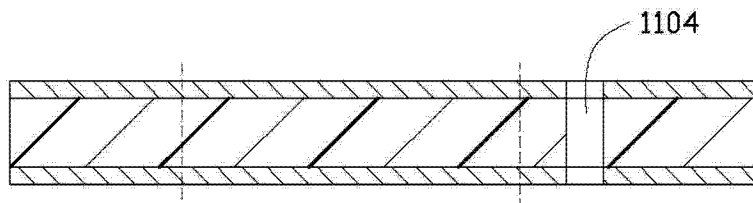


图 2

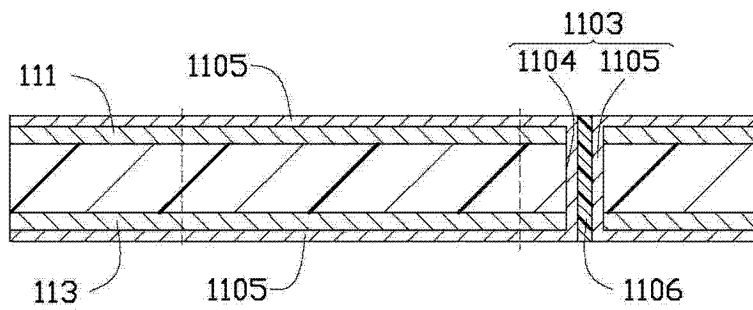


图 3

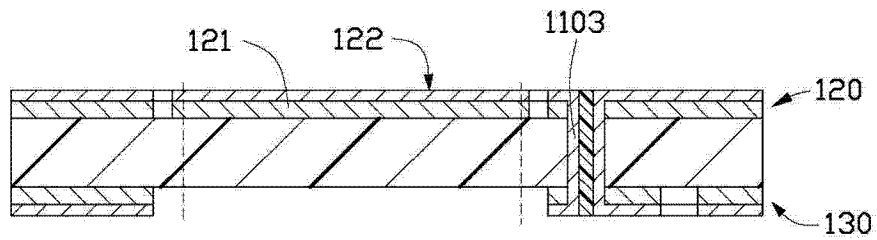


图 4

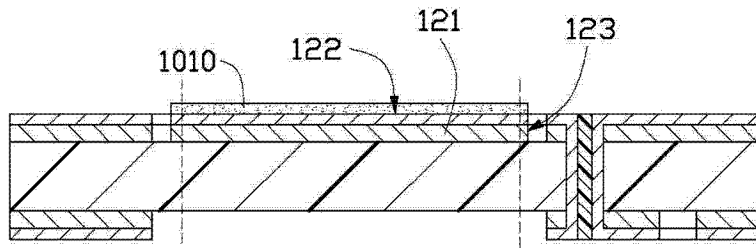


图 5

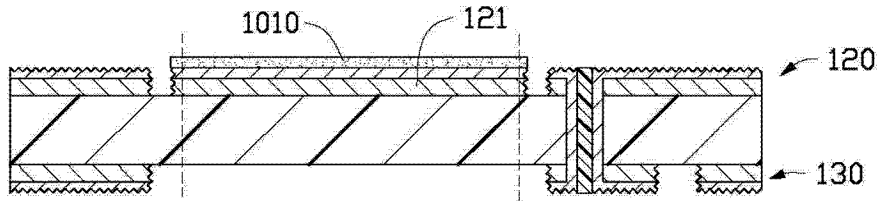


图 6

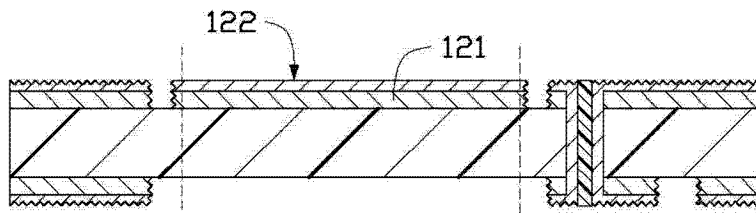


图 7

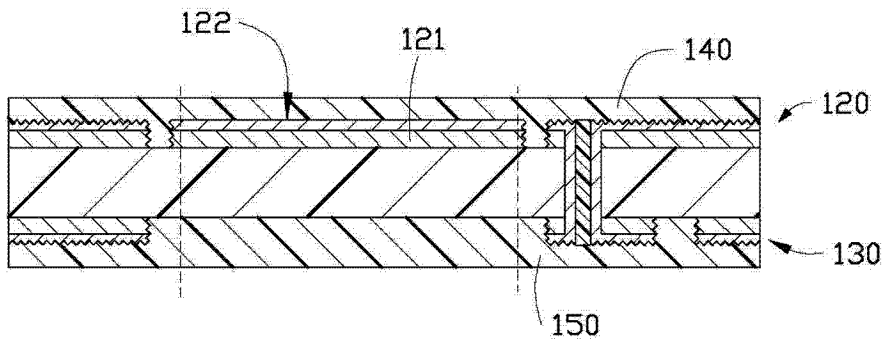


图 8

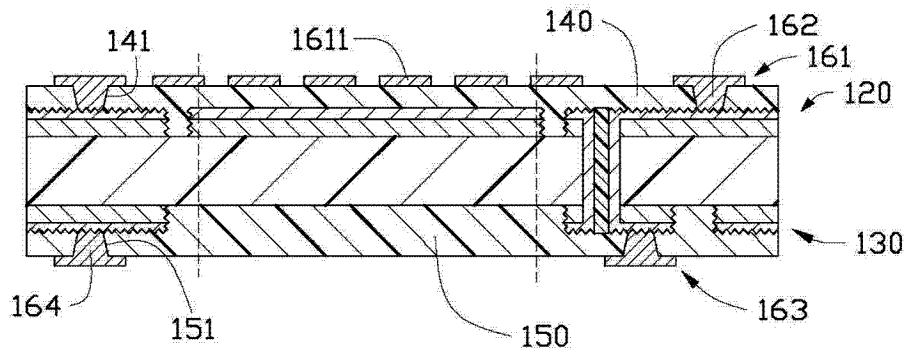


图 9

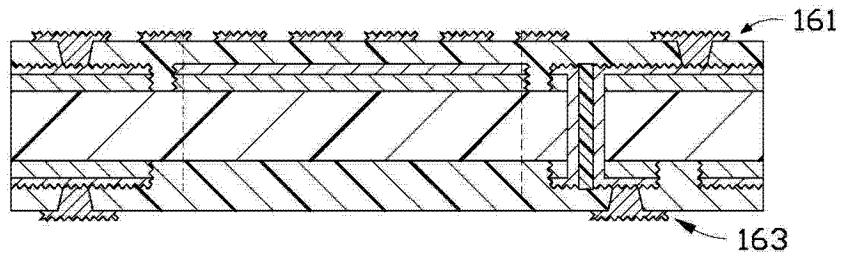


图 10

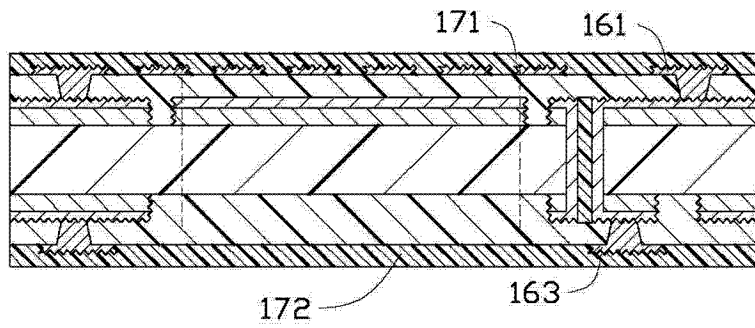


图 11

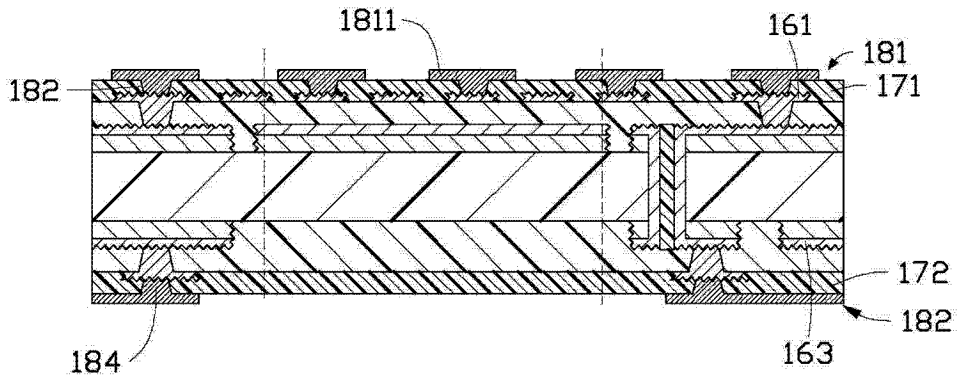


图 12

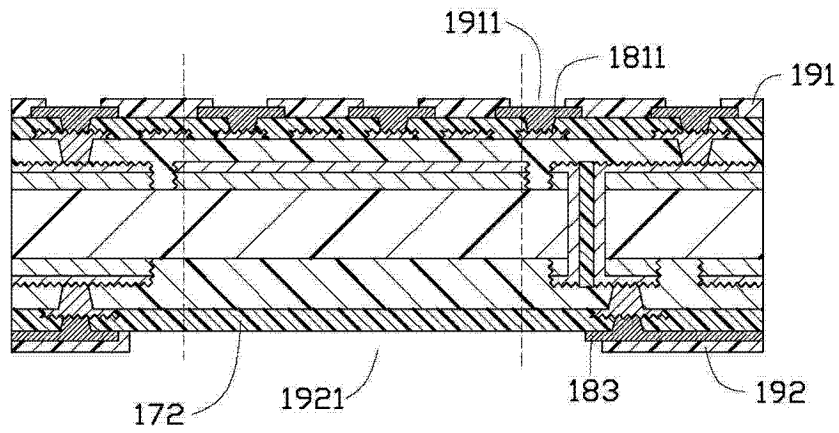


图 13

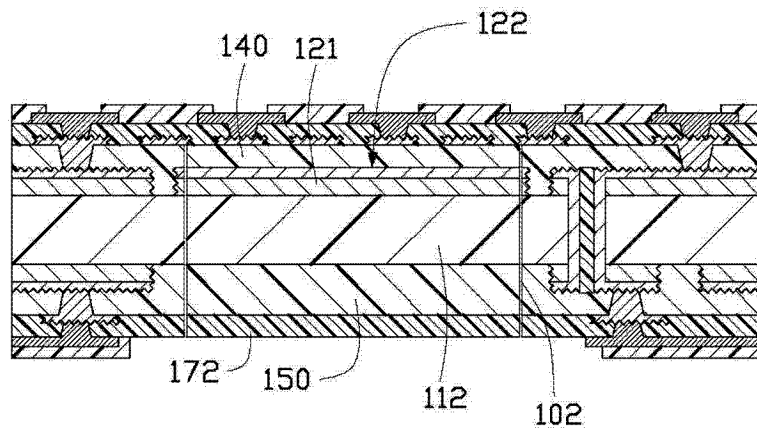


图 14



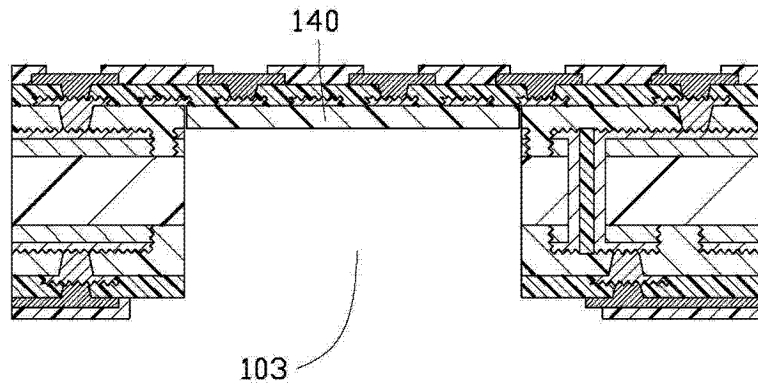


图 15

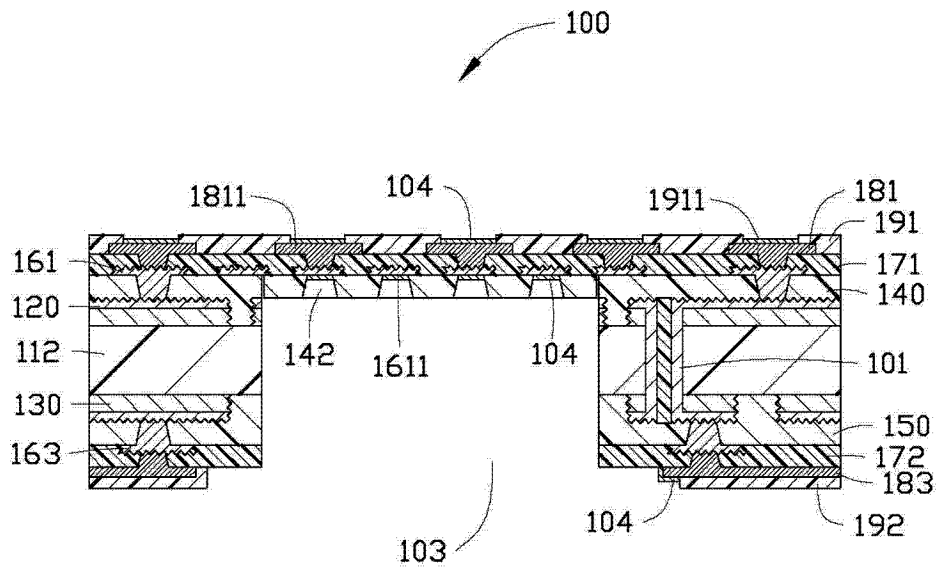


图 16