

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-145882
(P2004-145882A)

(43) 公開日 平成16年5月20日(2004.5.20)

| | | |
|----------------------------|-----------------|-------------|
| (51) Int. Cl. ⁷ | F I | テーマコード (参考) |
| G06F 17/50 | G06F 17/50 670G | 3D001 |
| // B60G 17/00 | B60G 17/00 | 5B046 |

審査請求 未請求 請求項の数 10 O L (全 10 頁)

| | | | |
|--------------|------------------------------|----------|--------------------------------------|
| (21) 出願番号 | 特願2003-350743 (P2003-350743) | (71) 出願人 | 503003854 |
| (22) 出願日 | 平成15年10月9日 (2003.10.9) | | ヒューレット・パッカー ド デベロップメント カンパニー エル. ピー. |
| (31) 優先権主張番号 | 10/274712 | | アメリカ合衆国 テキサス州 77070 |
| (32) 優先日 | 平成14年10月21日 (2002.10.21) | | ヒューストン 20555 ステイト |
| (33) 優先権主張国 | 米国 (US) | | ハイウェイ 249 |
| | | (74) 代理人 | 100087642 |
| | | | 弁理士 古谷 聡 |
| | | (74) 代理人 | 100076680 |
| | | | 弁理士 溝部 孝彦 |
| | | (74) 代理人 | 100121061 |
| | | | 弁理士 西山 清春 |

最終頁に続く

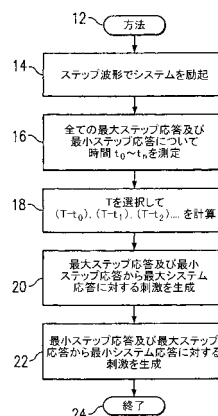
(54) 【発明の名称】 システム応答のテスト及びモデリングのためのシステム及び方法

(57) 【要約】

【課題】 適切なシステム応答を得るための励起信号を生成する。

【解決手段】 方法(12)は、所定の最大及び最小入力値を有する入力でシステム(10)を励起するステップ(14)と、時点 t_i における複数の最大応答値と、時点 t_j における複数の最小応答値とを有するシステム応答における時点 t_i 及び t_j を選択するステップ(16)を含む。最悪のケースの最大励起入力値が生成される。最悪のケースの最大励起入力値は、所定の最小入力値から各時間 $(T - t_i)$ における所定の最大入力値への正の遷移と、所定の最大入力値から各時間 $(T - t_j)$ における所定の最小入力値への負の遷移を有する(18,20)。この方法は、さらに、最小入力値から各時間 $(T - t_i)$ における最大入力値への負の遷移と、最大入力値から各時間 $(T - t_j)$ における最小入力値への正の遷移を有する最悪のケースの最小励起入力を生成する(18,22)。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

所定の最大及び最小入力値を有する標準入力でシステム(10)を励起するステップ(14)と、

時点 t_i で複数の最大応答値を示し、時点 t_j で複数の最小応答値を示すシステム応答における時点 t_i 及び t_j を選択するステップ(16)と、

各時点 $(T - t_i)$ において所定の最小入力値から所定の最大入力値への正の遷移を生じ、各時点 $(T - t_j)$ において所定の最大入力値から所定の最小入力値への負の遷移を生じる最悪の事態の最大励起入力が発生するステップ(18、20)を含む、方法(12)。

10

【請求項 2】

さらに、各時点 $(T - t_i)$ における所定の最小入力値から所定の最大入力値への負の遷移を生じ、各時点 $(T - t_j)$ における所定の最大入力値から所定の最小入力値への正の遷移を生じる、最悪の事態の最小励起入力が発生するステップ(18、22)を含む、請求項 1 に記載の方法。

【請求項 3】

システムを励起するステップが、単位ステップ電流入力で前記システムを励起するステップ(14)を含む、請求項 1 に記載の方法。

【請求項 4】

時点を選択するステップが、その間に最小応答値がある、任意の 2 つの隣接最大応答値を選択するステップを含む、請求項 1 に記載の方法。

20

【請求項 5】

さらに、前記最悪の事態の最大及び最小励起入力の少なくとも一方を用いて、前記システムを励起するステップを含む、請求項 2 に記載の方法。

【請求項 6】

さらに、前記最悪の事態の最大及び最小励起入力の少なくとも一方を用いて、前記システムのシミュレーション・モデルを励起するステップを含む、請求項 2 に記載の方法。

【請求項 7】

以下の動作が可能な符号化されたプロセスを有するコンピュータで実行可能な媒体を備えるシステム。

30

所定の最大及び最小入力値を有するステップ入力でシステム(10)を励起し(14)

、
時点 t_i で複数の最大応答値を示し、時点 t_j で複数の最小応答値を示すシステム応答における時点 t_i 及び t_j を選択し(16)、

各時点 $(T - t_i)$ において所定の最小入力値から所定の最大入力値への正の遷移を生じ、各時点 $(T - t_j)$ において所定の最大入力値から所定の最小入力値への負の遷移を生じる、最悪の事態の最大励起入力が発生する(18、20)。

【請求項 8】

前記プロセスが、さらに、各時点 $(T - t_i)$ において所定の最小入力値から所定の最大入力値への負の遷移を生じ、各時点 $(T - t_j)$ において所定の最大入力値から所定の最小入力値への正の遷移を生じる、最悪の事態の最小励起入力が発生する(18、22)よう動作可能である、請求項 7 に記載のシステム。

40

【請求項 9】

前記プロセスが、さらに、単位ステップ電流入力で前記システムを励起する(14)よう動作可能である、請求項 7 に記載のシステム。

【請求項 10】

前記プロセスが、さらに、その間に最小応答値がくる、任意の 2 つの隣接最大応答値を選択するよう動作可能である、請求項 7 に記載のシステム。

【発明の詳細な説明】

【技術分野】

50

【0001】

本発明は、一般に、システム解析の分野に関するものであり、とりわけ、システム応答のテスト及びモデリング用のシステム及び方法に関するものである。

【背景技術】

【0002】

システム設計の解析時に重要なのは、最悪の事態の励起または応答をもたらすことになる、システムへの入力のプロファイル（プロフィール）を決定することである。システムが最大ストレスを受けているときに、システムの挙動を調査することができ、設計変更によって、任意の望ましくないシステム応答を改善することが可能である。この解析から恩恵を受けることが可能なシステムには、自動車の懸架装置のような機械的システム、並びに、マイクロプロセッサのような電子回路及びシステムが含まれる。

10

【0003】

マイクロプロセッサのクロック周波数及び電力の要求がますます厳しくなるにつれて、配電システム（電力分配システム）に対する要求も増大している。極めて重要な点は、配電システムが、ある許容範囲内の一定電圧で、マイクロプロセッサの要求する大電流を供給できることである。マイクロプロセッサが必要とする電流量は、マイクロプロセッサのクロック周期内において、及び、多くのクロック・サイクルにわたって、時間と共に変化する。配電システムを解析し、モデル化（モデリング）し、テストするための伝統的な方法では、周波数の関数としてのインピーダンスの測定に焦点を絞ってきた。しかし、配電システムの周波数領域の挙動に焦点を絞ると、マイクロプロセッサの実際の電圧プロファイルが考慮されないことになる。こうした情報は、極めて役に立つ可能性がある。

20

【発明の開示】

【発明が解決しようとする課題】

【0004】

電気的なシステムや機械的なシステムなどのシステムのテスト及びモデリングのために、適切なシステム応答を得るための励起信号を生成する。

【課題を解決するための手段】

【0005】

本発明の実施態様の1つによる方法には、所定の最大及び最小入力値を有するステップ入力でシステムを励起するステップと、時点 t_i において複数の最大応答値を示し、時点 t_j において複数の最小応答値を示すシステム応答における時点 t_i 及び t_j を選択するステップが含まれる。次に、最悪の事態（またはワーストケース。以下同じ）の最大励起入力が発生する。最悪の事態の最大励起入力、各時点（ $T - t_i$ ）毎に、所定の最小入力値から所定の最大入力値への正の遷移を生じ、各時点（ $T - t_j$ ）毎に所定の最大入力値から所定の最小入力値への負の遷移を生じる。

30

【0006】

本発明のもう1つの実施態様による方法には、最悪の事態の励起入力でシステムを励起するステップが含まれる。最悪の事態の励起入力、時点 t_i で複数の最大応答値を示し、時点 t_j で複数の最小応答値を示す、所定の最小及び最大入力値を有する標準入力に対する標準システム応答における時点 t_i 及び t_j を選択することによって発生させる。各時点（ $T - t_i$ ）毎に、所定の最小入力値から所定の最大入力値への正の遷移を生じ、各時点（ $T - t_j$ ）毎に、所定の最大入力値から所定の最小入力値への負の遷移を生じる、最悪の事態の最大励起入力が発生する。次に、最悪の事態の励起入力に対する最悪の事態のシステム応答を観測する。

40

【0007】

本発明のさらにもう1つの実施態様によれば、システムには、ターゲット・システムに入力を供給し、ターゲット・システムからの出力を受け取るよう動作可能なターゲット・システムに対するインターフェイスと、インターフェイスに結合されて、最悪の事態の励起入力が発生するよう動作可能なマイクロプロセッサが含まれる。最悪の事態の励起入力、時点 t_i で複数の最大応答値を示し、時点 t_j で複数の最小応答値を示す、所定の最

50

小及び最大入力値を有する標準入力に対する標準システム応答における時点 t_i 及び t_j を選択して、各時点 ($T - t_i$) 毎に、所定の最小入力値から所定の最大入力値への正の遷移を有し、各時点 ($T - t_j$) 毎に所定の最大入力値から所定の最小入力値への負の遷移を有する、最悪の事態の最大励起波形を発生することによって発生される。

【0008】

本発明の別の実施態様によれば、符号化されたプロセスを有するコンピュータで実行可能な媒体を含むシステムが提供される。このプロセスは、所定の最大及び最小入力値を有するステップ入力でシステムを励起し、時点 t_i で複数の最大応答値を示し、時点 t_j で複数の最小応答値を示すシステム応答における時点 t_i 及び t_j を選択し、各時点 ($T - t_i$) 毎に所定の最小入力値から所定の最大入力値への正の遷移を生じ、各時点 ($T - t_j$) 毎に所定の最大入力値から所定の最小入力値への負の遷移を生じる最悪の事態の最大励起入力を発生するよう動作可能である。

10

【発明の効果】

【0009】

本発明によれば、電気的なシステムや機械的なシステムなどのテスト及びモデリングのための適切な励起信号を生成することができる。

【実施例】

【0010】

本発明の望ましい実施態様及びその利点については、図面の図1～10を参照することによって最も良く理解される。それぞれの図面の同様な部分及び対応する部分には同じ番号を付している。本発明と、本発明の目的及び利点をより完全に理解できるように、以下では添付の図面を参照しつつ説明する。

20

【0011】

図1は、本発明の1実施態様を例示した略ブロック図である。本発明は、機械または電気システムに適用可能である。システム10は、 $I(t)$ のような時間の関数として入力を受信する。入力は、システムのタイプに応じて、例えば、自動車の懸架装置の場合であれば、道路の凸凹であったり、あるいは、マイクロプロセッサのような電気/電子回路であれば、入力電流であったりする。時間の関数としての入力に対する出力またはシステム応答は、 $V(t)$ である。システム設計者の関心事は、システム10が、システム10に最大励起を受けさせる入力に加えられた場合に、適正に機能することができるか否かを確認することである。

30

【0012】

図2は、本発明の教示に従って、最大システム応答を生じさせることになる入力を決定する方法12の1実施態様のフローチャートである。まず、システム10にステップ入力(または階段状波形)を加える。図3は、 $t < 0$ において高電流レベルを生じ、 $t > 0$ において低電流レベルを生じるステップ電流関数の典型的なグラフである。機械システムの場合、この入力は、測定可能なシステム応答を生じさせることになるある標準的な入力または励起とすることが可能である。電流レベルが高レベルから低レベルに遷移する有限時間が存在する点に留意されたい。ステップ関数が単位ステップ関数であれば、下記のように表わすことが可能である。

40

【0013】

【数1】

$$I(t) = I_{min} + (I_{max} - I_{min}) * I(t),$$

ここで、

$$I(t) = \begin{cases} 0, & t < 0 \\ 1, & t \geq 0, \end{cases}$$

【0014】

50

I_{min} 、 I_{max} は、最小及び最大入力値である。図 3 には、さらに、入力電流に対する電力ステップ応答が示されている。図 2 のブロック 14 及び 16 に示されるように、極大値（例えば、図 3 に示す V_0 及び V_2 ）及び極小値（例えば、 V_1 及び V_3 ）応答が生じる時点 t_0 、 t_1 、 t_2 、 t_3 、... が認められる（以下では、極大、極小を、それぞれ最大、最小とも呼ぶ）。 $V(t)$ が漸減して、取るに足りない、すなわち重要でない測定値になるまで極大値時間（最大応答時点）及び極小値時間（最小応答時点）の存在が認められる。極大値をとる時点と極小値をとる時点は交互に生じるはずである。換言すれば、任意の 2 つの隣接する極小値をとる時点間には、極大値をとる時点が 1 つだけしか存在せず、任意の 2 つの隣接する極大値をとる時点間には、極小値をとる時点が 1 つだけしか存在しない。

10

【0015】

ブロック 18 では、時間的に最大応答時点 t_0 、 t_1 、 t_2 、 t_3 、... 以降の時点 T が選択される。次に、量 $(T - t_0)$ 、 $(T - t_1)$ 、 $(T - t_2)$ 、 $(T - t_3)$ 、... が計算される。 T はそれぞれの最大及び最小応答時点より大きいので、これらの量は正になる。 T は、最悪の事態の応答の発生のために選択された時点になる。最悪の事態の刺激は、最大または最小応答値を生じさせることになる入力として定義される。時点 T におけるシステムの最大応答値に関する刺激を得るために、こうした全ての時点 $(T - t_i)$ における入力の低レベルから高レベルへの全ての正遷移は、時点 t_i が過渡応答に関して最大の時点になるように設定される。こうした全ての時点 $(T - t_j)$ に関して、入力の高レベルから低レベルへの負遷移も設定される。時点 t_j は、局部的最小応答（極小値）が生じる時点である。時点 T におけるシステムの最小応答値に関する刺激を得るために、こうした全ての時点 $(T - t_i)$ における入力の高レベルから低レベルへの全ての負遷移は、時点 t_i が過渡応答に関して最大の時点になるように設定される。時点 $(T - t_j)$ における入力の低レベルから高レベルへの正遷移は、 t_j が最小の時点になるように設定される。これら 2 つのステップが、ブロック 20 及び 22 に示されている。

20

【0016】

従って、正及び負の電圧ステップ応答は、図 4 に示すように、正及び負の入力電流遷移をシフトして、最悪の事態の電圧応答が T において生じるようにシフトすることが可能である。この例の場合、 t_0 において、低から高への電圧応答遷移が生じるので、図 5 A に示すように、電圧ステップ応答を $-t_0$ だけシフトさせて、最大入力値における入力が求められる。図 5 B では、負または逆電圧ステップ応答が $-t_1$ だけシフトされる。図 5 C では、電圧ステップ応答が $-t_2$ だけシフトされる。図 5 D では、負電圧ステップ応答が $-t_3$ だけシフトされる。図 5 E には、全てのシフトされた電圧ステップ応答及び負電圧ステップ応答の合成グラフが示されている。時点 T において、最悪の事態のシステム応答が生じることになる。

30

【0017】

全ての最大システム応答及び全ての最大逆システム応答が、時点 T におけるこの特殊入力波形によって収集されることになる。このように構成されると、時点 $(T - t_i)$ において始まる各正の遷移によって、ちょうど時点 T において最大過渡応答が生じることになる。各負の遷移によって、時点 T において最大逆過渡応答が生じることになる。従って、全ての最大システム応答及び全ての最大逆システム応答は、時点 T において累積される。実際、システム応答は、時間軸に対して反転されるので、最悪の事態の刺激を生じさせるのに利用される時間は、図 4 B に示すように、システム・ステップ応答の最大時点及び最小時点と逆順になる。図 6 には、図 3 ~ 5 における電圧応答に対応する典型的な励起入力電流を例示したグラフが示されている。図からわかるように、全ての最大時点及び最小時点が、選択された時間 T に生じるようにシフトされている。従って、この例の場合、

40

$$V(0) = V_0 - V_1 + V_2 - V_3$$

または、一般に、次のように表わされる。

【0018】

【数 2】

$$V_{\max} = \sum_i^{\infty} V_{\max_i} - \sum_i^{\infty} V_{\min_i},$$

$$V_{\min} = \sum_i^{\infty} V_{\min_i} - \sum_i^{\infty} V_{\max_i}$$

ここで、

【0019】

【数 3】

$$\sum_i^{\infty} V_{\max_i}$$

10

は、 $0 < t < \infty$ における関数 $V(t)$ の全ての最大値（極大値）の総和であり、

【0020】

【数 4】

$$\sum_i^{\infty} V_{\min_i}$$

20

は、 $0 < t < \infty$ における関数 $V(t)$ の全ての最小値（極小値）の総和である。

【0021】

図 7 に示すように、典型的な標準刺激電流及び逆標準刺激電流のグラフは、回路シミュレーション・ソフトウェアによって作図されている。図 8 は、典型的な標準電圧応答及び逆標準電圧応答 $V(t)$ のグラフである。図 9 は、本発明の教示による典型的な最悪の事態の最小電圧及び刺激電流のグラフであり、図 10 は、本発明の教示による典型的な最悪の事態の最大電圧及び刺激電流のグラフである。

【0022】

従来のシステム・テスト及びモデリング（モデル化）では、ステップ関数の典型的な選択、または、一定のパルス繰り返し周波数を有する蛇行波のために、最悪の事態のシステム応答が導入されることはない。本発明の方法によれば、ターゲット・システムにおける最大及び最小応答を誘発することになる励起入力を決定することが可能である。テスト条件において、波形がランダムである間、刺激入力、その最大限度と最小限度の範囲内に維持される。

30

【0023】

本発明の説明は電気または電子システムに関して行われたが、本発明は、最悪の事態の応答を生じさせることになる入力にシステムをさらして、システムの設計及び動作を検証することが重要な、例えば、自動車の懸架システムのような機械的システムにも適用可能である。例えば、懸架システムへの単位ステップ入力は、5 インチといった所定の高さの隆起部とすることが可能である。システム応答は、上方及び下方への中立位置からの偏差量、及び、上方への最大偏差に関する時間 t_i 及び下方への最大偏差に関する時間 t_j になる。明らかに、本発明は、研究室またはシミュレートされたモデルにおける他のタイプのシステムのテスト及びモデリングに合わせて修正し、及び、適応させることが可能である。

40

【0024】

本発明は、まず、ターゲット・システムの最悪の事態の励起入力を決定し、次に、ターゲット・システムをその最悪の場合の励起入力にさらすテスト・システムまたはシミュレーション・システムにおいて具現化することが可能である。この場合も、システムは、実際のシステムをテストすることもできるし、または、システムのモデルを用いたテストを

50

シミュレートすることも可能である。こうしたシステムは、マイクロプロセッサをベースにしたものあって、テストを受けるシステムに励起入力を提供して、そのシステムから出力を受け取るよう動作可能なインターフェイスを備えるものである場合が多いであろう。

【0025】

本発明による方法(12)は、所定の最大及び最小入力値を有する入力でシステム(10)を励起するステップ(14)と、時点 t_i における複数の最大応答値と、時点 t_j における複数の最小応答値とを有するシステム応答における時点 t_i 及び t_j を選択するステップ(16)を含む。最悪のケースの最大励起入力生成される。最悪のケースの最大励起入力は、所定の最小入力値から各時間 $(T - t_i)$ における所定の最大入力値への正の遷移と、所定の最大入力値から各時間 $(T - t_j)$ における所定の最小入力値への負の遷移を有する(18,20)。この方法は、さらに、最小入力値から各時間 $(T - t_i)$ における最大入力値への負の遷移と、最大入力値から各時間 $(T - t_j)$ における最小入力値への正の遷移を有する最悪のケースの最小励起入力を生成する。

10

【図面の簡単な説明】

【0026】

【図1】本発明の1実施態様を例示した略ブロック図である。

【図2】本発明の教示に従って、最大システム応答を決定する方法の1実施態様に関するフローチャートである。

【図3A】本発明の教示による典型的な刺激電流及び標準電圧応答のグラフである。

【図3B】本発明の教示による典型的な刺激電流及び標準電圧応答のグラフである。

20

【図4A】本発明の教示に従って刺激入力を構築するための、標準電圧応答の典型的なシフトに関するグラフである。

【図4B】逆時間順の典型的なシステム応答波形に関するグラフである。

【図5A】本発明の教示による t_i または t_j だけシフトされた典型的な電圧応答のグラフである。

【図5B】本発明の教示による t_i または t_j だけシフトされた典型的な電圧応答のグラフである。

【図5C】本発明の教示による t_i または t_j だけシフトされた典型的な電圧応答のグラフである。

【図5D】本発明の教示による t_i または t_j だけシフトされた典型的な電圧応答のグラフである。

30

【図5E】図5A - 5Dに示す電圧ステップ応答及び負電圧ステップ応答を合成して示すグラフである。

【図6】本発明の教示に従って最悪の事態の電圧応答を誘発するよう動作可能な典型的な入力刺激電流のグラフである。

【図7】本発明の教示による典型的な刺激電流及び逆標準刺激電流のグラフである。

【図8】本発明の教示による典型的な標準電圧応答及び逆標準電圧応答のグラフである。

【図9】本発明の教示による典型的な最悪の事態の最小電圧及び刺激電流のグラフである。

【図10】本発明の教示による典型的な最悪の事態の最大電圧及び刺激電流のグラフである。

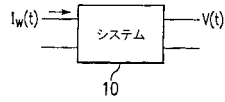
40

【符号の説明】

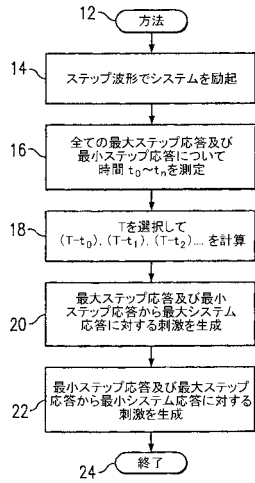
【0027】

10 システム

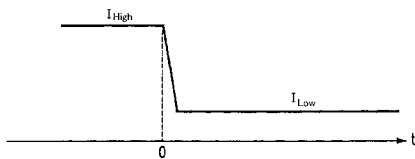
【 図 1 】



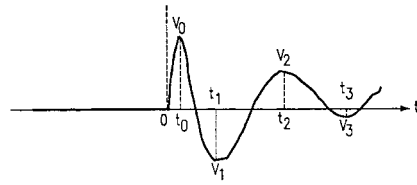
【 図 2 】



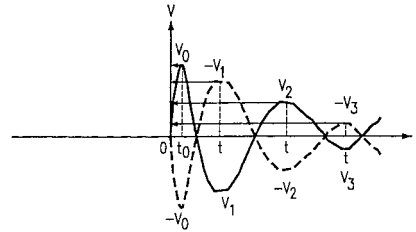
【 図 3 A 】



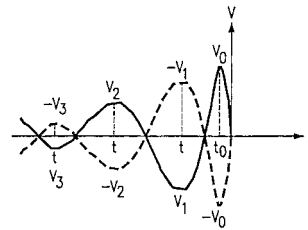
【 図 3 B 】



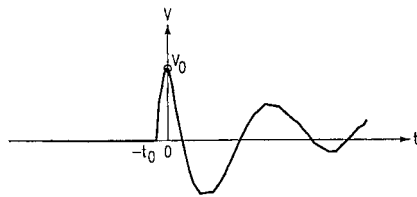
【 図 4 A 】



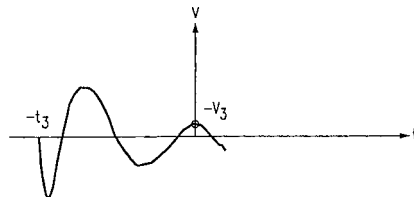
【 図 4 B 】



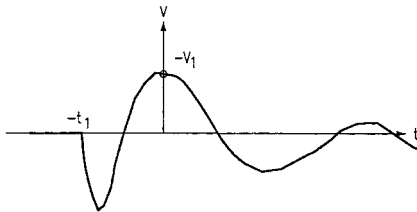
【 図 5 A 】



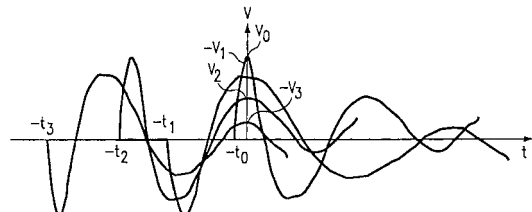
【 図 5 D 】



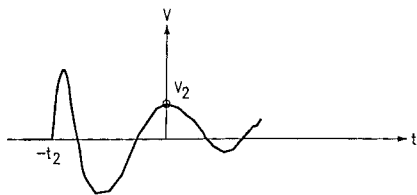
【 図 5 B 】



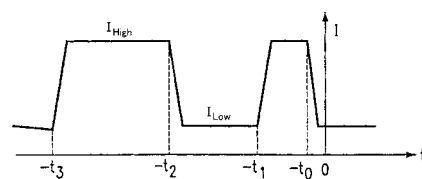
【 図 5 E 】



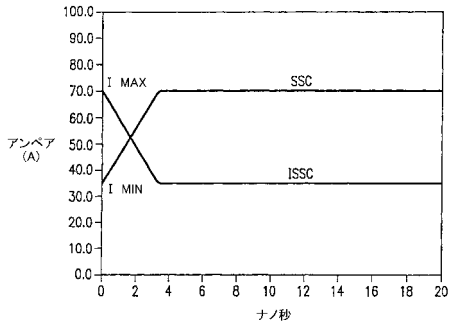
【 図 5 C 】



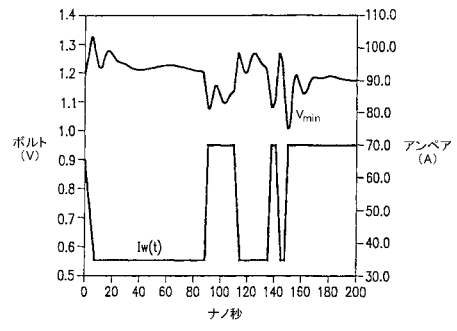
【 図 6 】



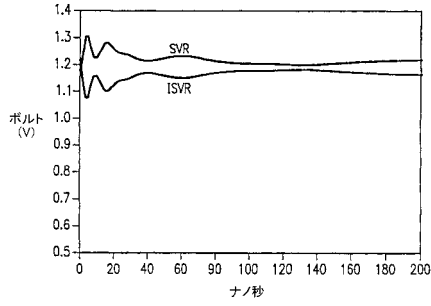
【 図 7 】



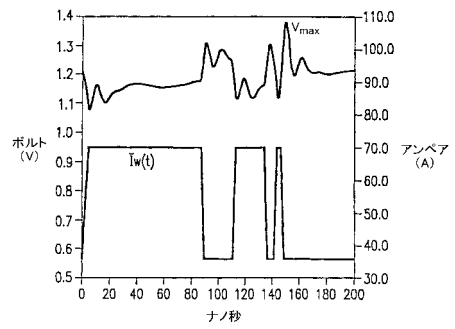
【 図 9 】



【 図 8 】



【 図 10 】



フロントページの続き

- (72)発明者 ビクター・エイ・ドラブキン
アメリカ合衆国マサチューセッツ州01902, リン, オーシャン・ストリート・131, アパー
トメント・71
- (72)発明者 クリストファー・エル・ハウトン
アメリカ合衆国マサチューセッツ州01581, ウエストボロー, ヤコブ・アムスデン・ロード・
4
- (72)発明者 マイケル・ジェイ・ツク
アメリカ合衆国マサチューセッツ州02476, アーリントン, アイロコイ・ロード・66
- (72)発明者 イサック・カントロヴィッチ
アメリカ合衆国マサチューセッツ州02467, チェストナットヒル, シャーマン・ロード・45
- Fターム(参考) 3D001 DA16 DA17
5B046 AA08 BA03 JA04