



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년05월24일
(11) 등록번호 10-1739261
(24) 등록일자 2017년05월18일

(51) 국제특허분류(Int. Cl.)
G01R 33/09 (2006.01) G01R 33/05 (2006.01)
(21) 출원번호 10-2011-7014581
(22) 출원일자(국제) 2010년02월08일
심사청구일자 2015년02월06일
(85) 번역문제출일자 2011년06월24일
(65) 공개번호 10-2011-0127638
(43) 공개일자 2011년11월25일
(86) 국제출원번호 PCT/US2010/023444
(87) 국제공개번호 WO 2010/098967
국제공개일자 2010년09월02일
(30) 우선권주장
12/392,638 2009년02월25일 미국(US)
(56) 선행기술조사문헌
JP06235759 A*
JP06275887 A*
US20070026558 A1*
US20070099031 A1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
에버스핀 테크놀로지스, 인크.
미국 애리조나 85224 찬들러 스위트 200 노스 엘
마 스쿨 로드 1347
(72) 발명자
마더, 필립 쥐.
미국 애리조나 85238 마리코파 사우스 케이번 드
라이브 43718
슬로터, 존, 엠.
미국 애리조나 85284 탬피 사우스 케네스 플레이
스 9251
(74) 대리인
장훈

전체 청구항 수 : 총 8 항

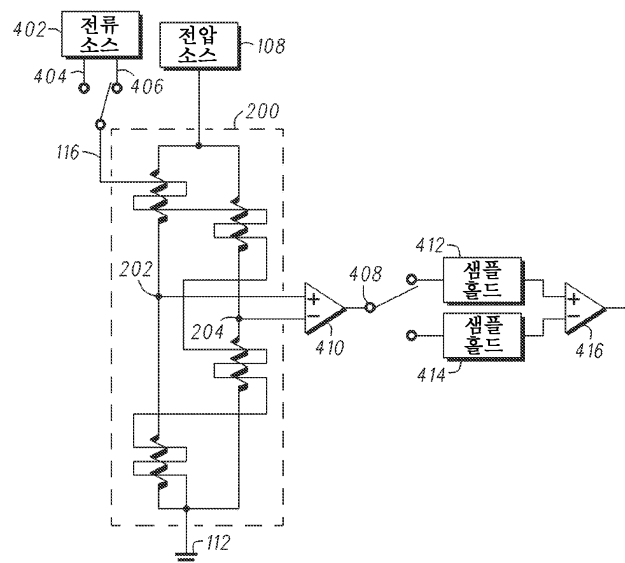
심사관 : 양찬호

(54) 발명의 명칭 자기장 감지 디바이스

(57) 요약

자기장 강도를 결정하는 자기장 감지 디바이스는 브리지(200)로서 구성된 4개의 자기 터널 접합 소자들 또는 소자 어레이들(100)을 포함한다. 전류 소스는 시간적으로 이격된 제 1 전류 및 제 2 전류를 선택적으로 공급하기 위한 4개의 자기 터널 접합 소자들(100) 각각의 근처에 배치된 전류 라인(116)에 결합된다. 전류 소스에 결합된 샘플링 회로(412, 414)는 제 1 전류 및 제 2 전류 동안 브리지 출력을 샘플링하고, 제 1 값과 제 2 값의 차이로부터 자기장의 값을 결정한다.

대표도 - 도4



명세서

청구범위

청구항 1

자기장을 감지하기 위한 센서에 있어서:

강자성 감지 층을 포함하고 적어도 하나의 감지 소자 출력 단자를 가지는 적어도 하나의 감지 소자;

상기 적어도 하나의 감지 소자에 가장 가까운 적어도 하나의 전류 라인으로서, 상기 적어도 하나의 전류 라인은 제 1 전류 값 및 제 2 전류 값을 포함하는 가변 안정화 전류 수신시 상기 센서의 감도를 조정하도록 구성되는, 상기 적어도 하나의 전류 라인;

상기 적어도 하나의 감지 소자 출력 단자에 접속되고 상기 제 1 전류 값 및 제 2 전류 값 각각에 대한 상기 적어도 하나의 상기 감지 소자 출력 단자의 제 1 출력 값 및 제 2 출력 값을 측정하도록 구성된 측정 회로; 및

상기 센서의 포화 상태를 검출하고 상기 가변 안정화 전류를 조절하도록 구성된 제어 회로를 포함하고,

상기 측정 회로는 상기 자기장의 강도를 결정하고 상기 적어도 하나의 감지 소자 출력 단자에서의 오프셋 전압 및 저 주파수 잡음을 감소하도록 추가로 구성되는, 자기장을 감지하기 위한 센서.

청구항 2

제 1 항에 있어서,

상기 적어도 하나의 감지 소자는 자기 터널 접합 소자를 포함하는, 자기장을 감지하기 위한 센서.

청구항 3

제 1 항에 있어서,

상기 적어도 하나의 전류 라인은 상기 적어도 하나의 감지 소자의 서로 대향하는 양측 상에 배치됨으로써 전류가 상기 적어도 하나의 감지 소자의 상기 서로 대향하는 양측 상에서 2개의 서로 반대되는 방향들로 상기 전류 라인을 통해 전류가 흐르게 되는, 자기장을 감지하기 위한 센서.

청구항 4

제 1 항에 있어서,

상기 적어도 하나의 전류 라인은 상기 적어도 하나의 감지 소자에 근접하여 배치된 2개의 직교하는 전류 라인들을 포함하고,

상기 자기장을 감지하기 위한 센서는:

상기 적어도 하나의 감지 소자 출력 단자 및 상기 측정 회로 사이에 접속된 샘플링 회로로서, 상기 샘플링 회로는 토글 전류 펄스 시퀀스가 상기 2개의 직교하는 전류 라인들에 공급되기 전 및 후에 상기 적어도 하나의 감지 소자 출력 단자의 출력을 샘플링하기 위해 구성되는, 상기 샘플링 회로를 더 포함하는, 자기장을 감지하기 위한 센서.

청구항 5

제 1 항에 있어서,

상기 적어도 하나의 감지 소자는 한 쌍의 전압 소스 단자들을 갖는 휘트스톤 브리지(Wheatstone bridge)로 구성된 제 1, 제 2, 제 3, 및 제 4 감지 소자들을 포함하고,

상기 적어도 하나의 감지 소자 출력 단자는 출력을 공급하기 위한 한 쌍의 출력 단자들을 포함하는, 자기장을 감지하기 위한 센서.

청구항 6

제 5 항에 있어서,

상기 제 1, 제 2, 제 3, 및 제 4 감지 소자들 각각은 자기 터널 접합 감지 소자를 포함하는, 자기장을 감지하기 위한 센서.

청구항 7

제 1 항에 있어서,

상기 가변 안정화 전류는 상기 적어도 하나의 전류 라인에 사용가능하게 접속된 전류 소스에 의해 공급되고,

상기 전류 소스는 상기 가변 안정화 전류를 시간적으로 이격된 제 1 및 제 2 전류들로 선택적으로 공급하고;

상기 자기장을 감지하기 위한 센서는:

상기 적어도 하나의 감지 소자 출력 단자 및 상기 측정 회로 사이에 접속된 샘플링 회로로서, 상기 샘플링 회로는 상기 제 1 및 제 2 전류들 각각이 공급될 때, 상기 적어도 하나의 감지 소자 출력 단자의 출력을 샘플링하기 위해 구성되는, 상기 샘플링 회로를 더 포함하는, 자기장을 감지하기 위한 센서.

청구항 8

제 1 항에 있어서,

(i) 제 1 전류 및 제 2 전류에 대한 상기 제 1 출력 값 및 제 2 출력 값에서의 차이를 계산하고 (ii) 감지된 자기장의 크기를 나타내는 센서 출력을 생성하도록 구성된 상기 측정 회로에 접속된 출력 회로를 더 포함하는, 자기장을 감지하기 위한 센서.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로 자기장 감지 디바이스에 관한 것으로, 특히 작은 자기장들을 정확하게 감지할 수 있는 자기 터널 접합 디바이스에 관한 것이다.

배경 기술

[0002] 센서들은 위치, 운동, 힘, 가속도, 온도, 압력, 등과 같은 물리적 파라미터들을 측정 또는 검출하기 위해 최근의 시스템들에서 널리 이용된다. 이들 및 다른 파라미터들을 측정하기 위한 다양한 서로 다른 센서 유형들이 존재하나, 이들 모두는 다양한 한계들이 있다. 예를 들면, 전자 컴퍼스 및 그와 유사한 자기 감지 애플리케이션들에서 이용되는 것들과 같은 저가의 저 자기장 센서들은 일반적으로 비등방성 자기저항(AMR) 기반의 디바이스들을 포함한다. CMOS에 잘 맞는 요구되는 감도 및 적절한 저항들에 도달하기 위해서, 이러한 센서들의 감지 유닛들은 일반적으로 크기가 제곱 밀리미터 정도이다. 또한, 일반적으로 벌크 코일들로부터 대략 10 mA의 큰 리셋 펄스들이 요구된다. 모바일 애플리케이션들에 있어서 이러한 AMR 센서 구성들은 비용, 회로 면적, 및 파워 소비 면에서 너무 비용이 든다.

[0003] 소형 프로파일 센서들을 제공하기 위해서 자기 터널 접합(MTJ) 센서들 및 거대 자기저항(GMR) 센서들과 같은 다른 유형들의 센서들이 이용되었지만, 이러한 센서들은 부적당한 감도 및 온도 변화들에 의해 영향을 받는 것 등, 이들 자신의 결점들이 있다. 이들 결점들을 해결하기 위해서, 감도를 증가시키고 온도 종속적 저항 변화들을 제거하기 위해 휘스톤 브리지 구조에 MTJ, GMR, 및 AMR 센서들이 채용되었다. 최소 센서 크기 및 비용때문에, MTJ 또는 GMR 소자들이 바람직하다.

[0004] 제조 공정 변동들의 결과로서, 이들 저 자기장 휘스톤 브리지 기반 자기 센서들은 작지만 가변적인 잔류한 오프셋을 나타낼 수 있다. 디바이스의 온도 변동들, 기계적 스트레스, 및 노후는 이 오프셋을 더 심하게 할 수 있다. 또한, 종래의 자기 센서들은 감지 층 두께, 형상, 및 자속 집중기 기하구조와 같은 인자들에 의해 디바이스에 부여되는 감도를 갖는데, 그럼으로써 유용한 범위 및 선형 범위가 제한된다.

발명의 내용

해결하려는 과제

[0005] 따라서, 저 자기장 측정들을 위한 분해능을 제공하고, CMOS에 호환할 수 있고, 오프셋들을 최소화하고, 동적범위를 확장하는 저렴한 저 자기장 센서를 제공하는 것이 바람직하다. 또한, 본 발명의 그와 바람직한 특징들 및 특성들은 동반된 도면들 및 발명의 이 배경기술 설명에 관련하여 취해진, 발명의 다음 상세한 설명 및 첨부된 청구항들로부터 명백하게 될 것이다.

과제의 해결 수단

[0006] 자기장의 강도를 결정하기 위한 자기장 감지 디바이스는 강자성 감지 층을 포함하고 적어도 하나의 감지 소자 출력 단자를 가지는 적어도 하나의 감지 소자를 포함한다. 적어도 하나의 전류 라인은 적어도 하나의 감지 소자 근처에 배치된다. 전류 소스는 센서의 감도를 조절하기 위해 적어도 하나의 전류 라인에 가변 전류를 공급하고, 측정 회로는 가변 전류에 대한 출력을 측정하고 자기장의 강도를 결정하기 위해 감지 소자 출력 단자에 결합된다.

[0007] 자기장 감지 디바이스의 또 다른 실시예는 휘스톤 브리지로서 구성된 4개의 자기 터널 접합 소자들을 포함한다. 전류 소스는 시간적으로 이격된 제 1 전류 및 제 2 전류를 선택적으로 공급하기 위한 4개의 자기 터널 접합 감지 소자들 각각의 근처에 배치된 전류 라인에 결합된다. 브리지 출력 신호에 결합된 샘플링 회로는 제 1 전류 및 제 2 전류 각각에 브리지 신호를 샘플링하고 제 1 샘플과 제 2 샘플과의 차이로부터 자기장의 값을 결정한다. 자기장을 감지하기 위한 방법은 제 1 전류를 전류 라인에 공급하는 단계, 제 2 전류를 전류 라인에 공급하는 단계, 제 1 전류 및 제 2 전류 각각에 대해 브리지 출력에 값을 샘플링하는 단계, 제 1 전류 및 제 2 전류 동안 출력의 샘플링 간에 차이를 결정하는 단계, 및 결정된 차이에 기초하여 측정된 자기장을 결정하는 단계를 포함한다.

[0008] 본 발명은 이하 동일 요소들에 동일 참조 부호들을 이용한 다음 도면들에 관련하여 기술될 것이다.

도면의 간단한 설명

[0009] 도 1은 일 예시적인 실시예에 따른 자기 터널 접합 디바이스의 단면도.

도 2는 도 1의 4개의 자기 터널 접합 디바이스들을 포함하는 휘스톤 브리지를 도시한 도면.

도 3은 도 2의 휘스톤 브리지에 있어 안정화 전류에 대한 감도의 그래프.

도 4는 일 예시적인 실시예에 따른 자기장 감지 디바이스의 블록도.

도 5는 도 4의 실시예에 있어 시간에 따른 출력 신호의 그래프.

발명을 실시하기 위한 구체적인 내용

[0010] 발명의 다음 상세한 설명은 사실상 단지 예시적인 것이며 발명 또는 발명의 적용 및 용도들을 제한시키려는 것이 아니다. 또한, 발명의 기술한 배경기술에서 설명된 임의의 이론 또는 발명의 다음 상세한 설명으로 국한되게 하려는 것이 아니다.

[0011] 소형 자기 센서들은 전형적으로 휘스톤 브리지 구성으로 배치되고, 제로 자기장에서 최소 응답을 야기하게 브리지에 회로 소자들의 저항들 간에 정밀한 밸런스가 유지되어야 한다. 제조 공정으로부터 야기된 어떠한 비제로 응답(브리지 오프셋)이든 오류가 없는 신호들을 생성하게 캘리브레이트되어야 하거나 상쇄되어야 한다. 이들 오프셋들은 온도 변화들, 기계적 스트레스들, 또는 그외 영향들에 따라 부품의 수명 동안 변할 수 있다. 전형적인 자기장 응답이 1.0 내지 5.0 mV/V/Oe인 컴퍼스 애플리케이션에서, 1도 미만의 정확성을 유지한다는 것은 10 μ V 미만의 오프셋 변동이 제거되어야 하거나 오류 신호로부터 캘리브레이트 되어야 함을 의미한다. 이것은 여기에 기술된 바와 같이 휘스톤 브리지의 4개의 강자성 터널 접합 감지 소자들 각각에 근접하거나 인접하여 배치된 전류 수송 라인에 의해 달성된다. 이 전류 수송 라인을 통해 가변 안정화 전류를 조절하는 것은 외부 자기장에 대한 센서 응답을 변화시킨다. 센서 출력은 안정화 전류의 2개의 서로 다른 시간적으로 이격된 값들에서 샘플링되고, 이들 두개의 값들은 서로 감하여져 감지 소자 저항의 불균형들을 통해 야기된 오프셋 및 1/f 잡음을 감소 또는 제거한다. 자기장이 없을 때 오프셋과 센서 출력에 변동(1/f 잡음) 양쪽 모두는 유효한 저 주파수 신호로서 간주될 수 있다. 샘플링 회로가 이 원하지 않는(및 아마도 시변하는) 신호보다 높은 주파수에서 동작될 때, 바람직하지 못한 저 주파수 신호와 함께 자기장의 값(강도)는 고 감도 센서로 감지되고, 이어서 양쪽 모두는 나중에 저 감도 센서로 감지되는 동안 다시 잠시 샘플링된다. 2개의 값들의 후속되는 감산은 직류(DC) 및 샘플링 주파수 미만의 주파수들로 있는 시변 오프셋들(1/f 잡음)이 없는 신호를 생성할 것이다. 전류 값들 및 듀티 사이클은 신호 대 잡음 비를 최대화하고 파워 소비(전압) 요건들을 최소화하기 위해 선택된다.

[0012] 위에 개괄된 기술에 관련하여, 또는 별도의 DC 측정 애플리케이션에서, 안정화 전류 값들 중 하나 또는 양쪽 모두에 대해 센서 응답이 포화되는 자기장 값들이 있을 수 있다. 이 경우에, 안정화 전류는 감지 비트의 전체 H_k 를 증가시키고 포화로부터 센서 응답을 이동시키기 위해 증가될 수 있다. 제어 회로는 이러한 포화 상태를 검출하고, 증가된 안정화 전류값들을 적용하고, 이어진 하류측에 회로에는 감도 캘리브레이션을 축소시킬 것이 통보될 수 있다. 따라서 안정화 전류값들의 조절을 통해서, 안정화 전류가 DC 및 상관 이중 샘플링(CDS) 측정을 위해 하나 또는 2개의 값들로 고정되었을 경우 가능했을 것보다 더 큰 동적 범위가 저 자기장 응답에 대한 분해능을 잃지 않고 수용될 수 있다.

[0013] 또 다른 실시예에서, 기준 층은 통상의 핀 SAF 기준 층 대신 언-핀(unpinned) 합성 반강자성(SAF) 층으로 구성될 수 있다. 이 언-핀 SAF는 방향을 반대로 하기 위해서 감지 층 위 및 아래에 근접하여 배치된 2개의 직교 전류 라인들로부터 토글 펄스 시퀀스인 인가될 수 있다. 이러한 경우에, 2개의 전류 라인들은 기준 층에 관하여

대략 45 도 방위로 놓여질 것이다. 제 1 토글 전류 펄스는 1 전류 라인을 따라 통과하고, 이 펄스와 중첩하여, 제 2 토글 전류 펄스가 제 2 전류 라인을 따라 통과할 것이다. 제 1 토글 전류 펄스는 제 2 펄스 전에 시작하고 제 2 토글 전류 펄스는 제 1 펄스가 끝난 후에 종료한다. 결국, 센서 기준 층은 토글 펄스 시퀀스 전 및 후에 180도 만큼 회전된다. 센서 출력은 두 기준 층의 놓여진 방위들에서 샘플링되고, 2개의 값들은 서로 감해진다. 이 경우에, 제 1 측정은 제 1 신호값과 오프셋 + 저 주파수 항을 가진 브리지 응답을 생성한다. 이어서 응답은 기준 층의 반대되는 방위에서 다시 샘플링되어 제 2 신호값과 동일한 오프셋 + 저 주파수 항을 생성한다. 자기 터널 접합들의 특성에 기인하여, 2개의 신호 값들은 부호가 서로 반대이지만 크기를 같을 것이다. 그러면 감산으로 오프셋은 제거되고 신호값은 2배가 된다.

[0014] 도 1을 참조하면, 자기 터널 디바이스(100)는 유전 물질(118) 내에 형성되고 터널 배리어(106)에 의해 이격된 강자성 감지 층(102) 및 고정된 강자성 영역(104) 을 포함한다. 감지 층(102)는 비아(110)에 의해 제 1 도전 라인(108)에 연결되고, 고정 영역(104)은 비아(114)에 의해 제 2 도전 라인(112)에 연결된다. 전류 수송 라인(116)은 센서 층(102) 및 고정 영역(104) 양쪽 모두에 가깝게 자기 터널 디바이스(100)의 서로 대향 양측 상에 위치된다. 전류(115)의 방향은 방향이 반대가 될 수도 있을지라도, 도면용지 안으로 가는 것을 X로 나타내었고 도면용지에서 밖으로 가는 것을 점(113)으로 나타내었다. 바람직한 실시예에 따라 전류 수송 라인(116)이 감지 층(102) 및 고정 영역(104) 양쪽 모두의 근처에 있는 것으로 도시되었을지라도, 감지 층(102) 및 고정 영역(104) 중 하나 근처에만 위치될 수도 있음을 알 것이다. 언-핀 SAF 실시예의 경우에, 전류 수송 라인은 2개의 수직한 라인으로 구성될 수 있고, 하나는 SAF 층 위에 있고 다른 하나는 SAF 층 아래에 있으며 이들은 서로 연결되어 있지 않다. 이 경우에, 측정 동안 전류는 결과적인 자기장이 감지 층의 용이 축선 또는 비용이(hard) 축선을 따라 나아가도록 하는 방향으로 라인들 중 한 라인을 통해 흐르는 단일의 값일 것이다. 이들 전류 라인들은 기준 층 편 방향에 관하여 45도 방위로 놓여지는 것이 바람직하다. 기준 층의 방향을 전환하기 위해서, 2개 펄스들의 토글 시퀀스는 각각의 전류 라인쪽으로 보내진다. 이들 펄스들 중 제 1 펄스는 제 2 펄스 전에 시작하고, 적어도 3.0 나노초의 시간적 겹침이 있고, 이 후에 제 1 펄스는 제거된다. 제 2 펄스는 약간 더 길게 유지되고 마찬가지로 제거된다.

[0015] 고정 자기 영역(104)은 이 기술에 공지되어 있고, 전형적으로 터널 배리어와 반강자성 결합 스페이서 층(도시되지 않음) 사이에 배치된 고정 층(도시되지 않음)을 포함한다. 반강자성 결합 스페이서 층은 임의의 적합한 비자성 물질, 예를 들면, Ru, Os, Re, Cr, Rh, Cu 중 적어도 하나, 또는 이들의 조합들로부터 형성된다. 핀 층(도시되지 않음)은 반강자성 결합 스페이서 층과 선택적 핀 층 사이에 배치된다. 핀 층은 언-핀 SAF 실시예에선 생략된다. 감지 층(102) 및 고정 층은 임의의 적합한 강자성 물질, 이를테면 원소들 Ni, Fe, Co, B, 중 적어도 하나, 또는 이들의 합금들, 및 NiMnSb, PtMnSb, Fe₃O₄, 또는 CrO₂와 같은 소위 반금속(half-metallic) 강자성체들로부터 형성될 수 있다. 터널 배리어(106)은 AlOx, MgOx, RuOx, HfOx, ZrOx, TiOx, 또는 이들 원소들의 질화물들 및 옥시디나이트라이드(oxidinitrides)과 같은 절연체 물질들일 수 있다.

[0016] 실시예에서, 유전 물질(118)은 산화실리콘, 질화실리콘(SiN), 실리콘 옥시나이트라이드(SiON), 폴리이미드, 또는 이들의 조합들일 수 있다. 도전 라인들(108, 112), 비아들(110, 114), 및 전류 수송 라인(116)은 바람직하게 구리이지만, 이들은 탄탈, 질화탄탈, 은, 금, 알루미늄, 플래티늄, 또는 또 다른 적합한 도전성 물질과 같은 다른 물질들일 수 있음을 알 것이다.

[0017] 강자성 고정 층 및 핀 층 각각은 통상은 반강자성 결합 스페이서 층에 의해 역평행(anti-parallel)을 유지하고 있어 자유롭게 회전하지 않아 기준 층으로서 이용되는 결과적인 자기 모멘트 벡터(132)을 야기하는 자기 모멘트 벡터를 갖는다. 감지 층(102)은 자기장이 있을 때 자유롭게 회전하는 자기 모멘트 벡터(134)를 갖는다. 인가된 자기장이 없을 때, 자기 모멘트 벡터(134)는 감지 층의 비등방성 용이-축선을 따른 방위에 놓여진다.

[0018] 자기 터널 디바이스(100)의 제조 동안에, 각각의 연이은 층이 순차적으로 피착 또는 형성되고 각각의 자기 터널 디바이스(100)는 반도체업에서 공지된 기술들 중 어느 것을 이용하여, 선택적 피착, 포토리소그래피 가공, 에칭, 등에 의해 정의될 수 있다. 적어도 강자성 센서(102) 및 고정 영역(104)의 피착동안에, 바람직한 비등방성 용이-축선(유도된 진성 비등방성)을 설정하기 위해서 자기장이 제공된다. 제공되는 자기장은 자기 모멘트 벡터들(132, 134)에 대해 바람직한 비등방성 용이-축선을 야기한다. 진성 비등방성 외에도, 1보다 큰 어스펙트 비들을 갖는 감지 소자들은 형상 비등방성을 가질 수 있고, 이 형상과 진성 비등방성의 조합은 바람직하게는 감지 소자의 장축선에 평행한 용이 축선을 규정한다. 이 용이 축선은 기준 자화(132)에 대해 약 30 내지 90 도의 각도에 있게 선택될 수 있다. 자속 집중기들을 갖추지 않은 브리지 실시예에서, 이것은 약 45도 각도에 있는 것이 바람직하다.

[0019] 4개의 자기 터널 감지 소자들(100)을 결합하여 휘스톤 브리지(200)(도 2)를 형성한다. 자기 터널 디바이스들(100)에 이용되는 각각의 저항기는 개선된 신뢰성 및 신호/잡음 비를 위한 자기 터널 접합 감지 소자들의 어레이일 수 있다. 감지 소자들을 통하는 전류 흐름 방향은 레그들(leg) 각각에서 유지되고 있어 한 레그가 전압 입력(108)으로부터 브리지의 양 경로를 따라 나아가므로 전류는 자기 터널 접합 스택의 상부에서 하부로 또는 하부에서 상부로 흐른다. 전류 수송 라인(116)은 4개의 자기 터널 디바이스들(100) 각각 근처에서 전류를 제공하게 위치된다. 전류 수송 라인(116)이 자기 터널 디바이스들(100)의 단지 일측에만 배치될 수 있을지라도, 바람직하게는 이의 대향되는 측에도 배치되어 소정의 저항에 대해 인가되는 유효한 자기장이 2배가 되게 한다. 예를 들면, 도 1은 도면용지 안으로 가는 전류(X로 나타냄), 및 도면용지 밖으로 나오는 전류(점으로 나타냄)를 도시한다. 도 2는 각각의 자기 터널 디바이스(100)를 거쳐가는 지그재그 형태의 전류 수송 라인(116)에 의해 서로 반대되는 전류 방향을 도시한다. 브리지에는 전압 소스 단자들(108, 112) 사이에 일정 전압 바이어스가 공급된다. 센서 응답은 노드들, 또는 출력부들(202, 204)에 브리지의 중간부분에 걸쳐 차동적으로 측정된다. 여기에 기술된 상관 이중(correlated double) 샘플링이 다양한 브리지의 배치된 방위들에 적용될 수 있는데, 일례는 본원의 양수인에 양도된 미국특허 출원번호 12/055,482에서 찾아볼 수 있다.

[0020] 도 3의 그래프는 전류 수송 라인(116)을 통해 흐르는 안정화 전류의 함수로서 센서 응답(감도)를 도시한 것이다. 0.01 mV의 분해능을 가진 12 비트 아날로그-디지털 변환기(ADC)로 센서 출력이 감지되고 있다면, 50 0e 신호(302)는 약 40 mA 미만의 안정화 전류에 대해 응답을 포화시킬 것이다. 그러나, 40 mA 안정화 전류에서는 20 0e 자기장(304)을 나타내기 위해 11 비트만이 이용되고 있으므로, 이 자기장 레벨에서 분해능은 가능한만큼 높지 않다. 또한, 감지 소자들 응답은 낮은 안정화 전류에 대해선 조기에 포화할 것이므로 측정가능한 자기장 범위는 안정화 전류에 따라 감소할 것이다. 최적의 응답을 위해서, 자기 감지 회로를 제어하는 회로(도시되지 않음)는 포화(분해능 한계) 점에 다가가고 있는 때를 검출하고 더 높은(더 낮은) 안정화 전류로 전환하고, 측정된 자기장에 출력 신호의 적합한 스케일 팩터 변환을 제공할 것이다. 또 다른 실시예에서, 안정화 전류에 종속적인 자기장 응답은 2개의 서로 다른 안정화 전류들을 인가함으로써 검출될 수 있고, 2개의 샘플링된 값들을 차감함으로써 자기장 값이 결정될 수 있다.

[0021] 도 4를 참조하면, 휘스톤 브리지(200)의 전류 수송 라인(116)에 인가되는 안정화 전류는 전류 소스(402)에 의해 입력부들(404, 406)에 2개의 미리 설정된 값들 간에 전환되고 증폭기들(410, 416) 및 샘플 홀드(S 및 H) 회로들(412, 414)을 포함하는 출력 회로에 제공된다. 차동 증폭기(410)(출력 단자(408))의 출력은 각각의 값에서 샘플링된다. 이들 값들은 바람직하게는 약 2.5mA 및 20mA이지만, 기하형태에 종속적이며, 최적 파워 소비를 위해 조절될 수 있다. 대응하는 값들은 두 값들이 공지의 S 및 H 기술들을 이용하여 나타낼 때까지 유지된다. 바람직하게, 전류값(502)(도 5)은 각각의 S 및 H 회로들(412, 414)이 선택되기 전에 약 2 마이크로초 간 선택되고, 각각의 S 및 H 회로(412, 414)는 전류 소스가 전환되기 전에 약 0.5 마이크로초 간 단절된다. 예를 들면, 10 0e 자기장에 대해서 504 또는 -10 0e 자기장에 대해서 506인 센서 응답은 t1 및 t2(도 5)에서 샘플링되고, 차동 증폭기(416)에 의해 측정된 결과적인 차이는 측정된 자기장 값을 차동 증폭기(420)를 통해 판정하기 위해 이용된다. 이 방법은 브리지 응답에 있는 어떠한 오프셋이든 이것은 두 신호들에 있게 될 것이기 때문에 이를 감산하는 잇점이 있다. 샘플링 주파수는 고 주파수 값에 설정되고 센서 RC 시정수들에 의해서만 제한될 수 있기 때문에, 두 신호들은 신속하게 취해질 수 있고(100 KHz) 어떠한 낮은 주파수 잡음이든 감산될 것이다. 이 특성은 잡음이 1 ~ 10 KHz에서 코너를 갖는 - 이후에 잡음 응답은 주파수에 무관한 존슨 잡음으로 바뀐다 - 강한 1/f 특성들을 갖는 터널 접합 기반 자기 센서들에선 특히 중요해진다. 샘플링 주파수가 1/f 잡음 코너 이상인 한, 신호/잡음 비는 존슨 잡음만에 의해 제한될 것이다. 이것은 저 주파수 또는 DC 자기장의 측정이 요망되는 경우 측정을 자기 센서의 단조로운 고 주파수 응답 영역으로 이동시키는 수단으로서 매우 유용해진다. 또한, DC 자기장들의 측정에 있어서, 일반적으로 업데이트 레이트는 꽤 낮으므로(전형적으로 10 Hz 범위에서), 짧은 측정은 매우 낮은 듀티 사이클을 초래할 수 있어 1000X 이상만큼 파워 소비를 감소시킬 수 있다. 2개의 값들에서 안정화 전류는 유니폴라(20 mA, 5 mA), 또는 바이폴라(+5mA, -5mA 또는 -5, +20 mA)일 수 있지만, 유니폴라 설계는 오프셋 감산이 더 낮고 회로에 구현하기가 더 간단하고 기준 층 피닝(pinning)에서 공정 변동을 더 용인하기 때문에 바람직하다. 전류 소스의 전환과 S 및 H의 전환 간에 지연들에 대안적으로 또는 이에 더하여, 과도현상들을 억압하기 위해 RC 필터가 이용될 수 있다.

[0022] 적어도 일 실시예가 발명의 기술한 상세한 설명에 제시되었지만 상당수의 변형예들이 존재함을 알 것이다. 실시예 또는 실시예들은 단지 예이며 어떠한 식으로든 발명의 범위, 적용성 또는 구성을 한정하려는 것이 아님을 알 것이다. 그보다는, 기술한 상세한 설명은 당업자들에게 발명의 실시예를 구현하기 위한 편리한 로드맵을 제공할 것이며, 첨부된 청구항들에 개시된 발명의 범위 내에서 실시예에 기술된 요소들의 기능 및 배열에 다양한 변경

들이 행해질 수 있음을 알 것이다.

부호의 설명

[0023]

100: 자기 터널 디바이스

102: 감지 층

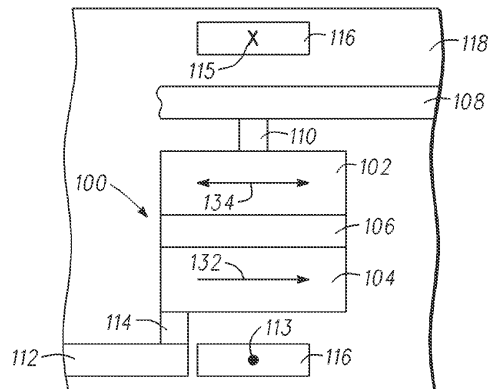
200: 휘스톤 브리지

410, 416: 증폭기

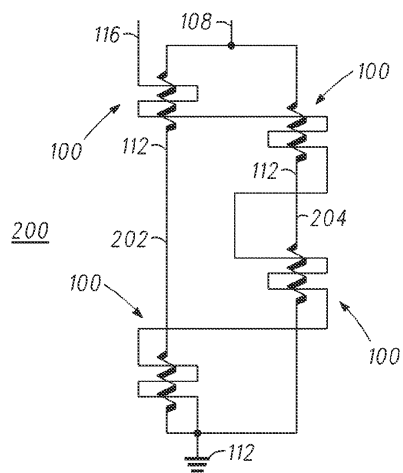
412, 414: 샘플 홀드 회로

도면

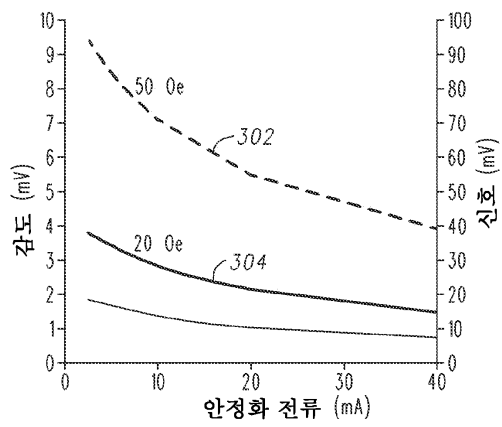
도면1



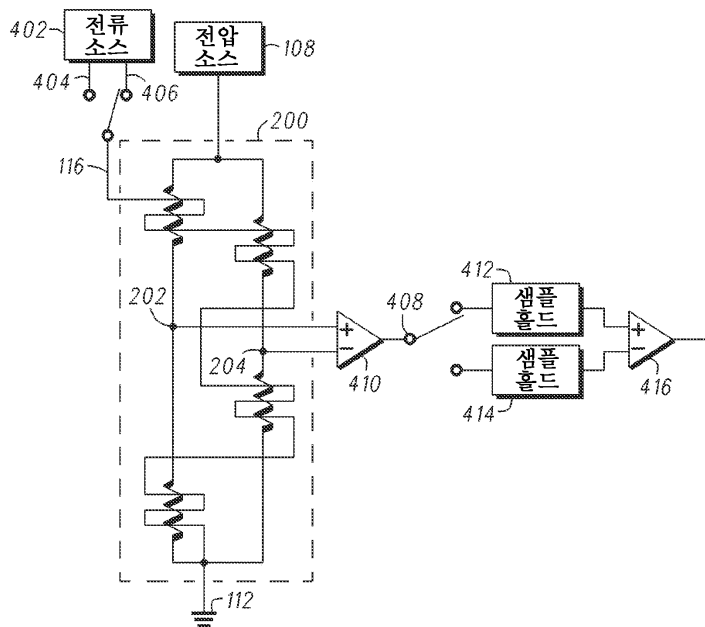
도면2



도면3



도면4



도면5

