

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年11月24日(24.11.2022)



(10) 国際公開番号

WO 2022/244246 A1

(51) 国際特許分類:

G01R 27/02 (2006.01) G01R 31/26 (2020.01)
H01L 21/64 (2006.01) G01R 31/30 (2006.01)
G06F 11/24 (2006.01)

(74) 代理人: 弁理士法人深見特許事務所(FUKAMI
PATENT OFFICE, P.C.); 〒5300005 大阪府大
阪市北区中之島三丁目2番4号 中之島フェス
ティバルタワー・ウエスト Osaka (JP).

(21) 国際出願番号: PCT/JP2021/019384

(22) 国際出願日: 2021年5月21日(21.05.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 三菱電機株式会社(MITSUBISHI ELEC-
TRIC CORPORATION) [JP/JP]; 〒1008310 東
京 都 千 代 田 区 丸 の 内 二 丁 目 7 番
3号 Tokyo (JP).

(72) 発明者: 山 梶 佑 介 (YAMAKAJI, Yusuke);
〒1008310 東京都千代田区丸の内二丁目7番3
号 三菱電機株式会社内 Tokyo (JP). 鷲野 将臣
(WASHINO, Masaomi); 〒1008310 東京都千代
田区丸の内二丁目7番3号 三菱電機株式会社内
Tokyo (JP). 春名 延是(HARUNA, Nobuyuki);
〒1008310 東京都千代田区丸の内二丁目7番
3号 三菱電機株式会社内 Tokyo (JP).

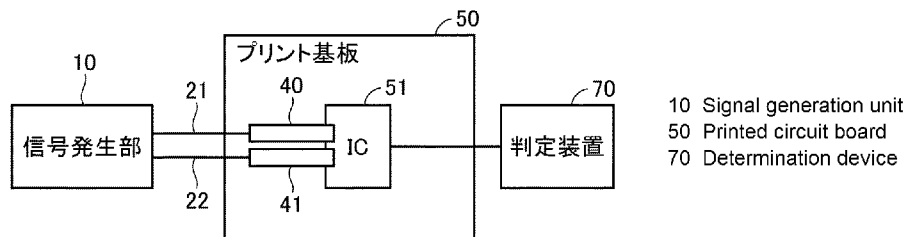
(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,

(54) Title: DEVICE FOR DETECTING IC NOISE RESISTANCE AMOUNT, METHOD FOR DETECTING IC NOISE
RESISTANCE AMOUNT, AND METHOD FOR MEASURING INTERNAL IMPEDANCE OF IC

(54) 発明の名称: ICのノイズ耐量検出装置、ICのノイズ耐量検出方法、および
ICの内部インピーダンス測定方法

図1



(57) Abstract: A signal generation unit (10) outputs, as noise, a first AC signal and a second AC signal of different phases. A first coaxial cable (21) transmits the first AC signal. A second coaxial cable (22) transmits the second AC signal. A first probe (40) is connected to the first coaxial cable (21), is disposed in proximity to an IC (51) on a printed circuit board (50), and applies the first AC signal to the IC (51). A second probe (41) is connected to the second coaxial cable (22), is disposed in proximity to the IC (51), and applies the second AC signal to the IC (51). On the basis of the state of the IC (51) after application of the first AC signal and the second AC signal, a determination device (70) determines whether the IC (51) is operating erroneously.

LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：信号発生部（10）は、異なる位相の第1の交流信号および第2の交流信号をノイズとして出力する。第1の同軸ケーブル（21）は、第1の交流信号を伝送する。第2の同軸ケーブル（22）は、第2の交流信号を伝送する。第1のプロープ（40）は、第1の同軸ケーブル（21）と接続され、プリント基板（50）上のIC（51）に近接して配置され、第1の交流信号をIC（51）に印加する。第2のプロープ（41）は、第2の同軸ケーブル（22）と接続され、IC（51）に近接して配置され、第2の交流信号をIC（51）に印加する。判定装置（70）は、第1の交流信号および第2の交流信号の印加後のIC（51）の状態に基づいて、IC（51）が誤動作しているか否かを判定する。

明 細 書

発明の名称：

ＩＣのノイズ耐量検出装置、ＩＣのノイズ耐量検出方法、およびＩＣの内部インピーダンス測定方法

技術分野

[0001] 本開示は、ＩＣのノイズ耐量検出装置、ＩＣのノイズ耐量検出方法、およびＩＣの内部インピーダンス測定方法に関する。

背景技術

[0002] ＩＣ（Integrated Circuit）の外部から伝搬してくる電磁ノイズによって、ＩＣが誤動作（瞬停や動作異常）または破壊されることが知られている。電磁ノイズを模擬した試験が行われて、ＩＣを含む機器の出荷前に誤動作または破壊の有無が調査されている。電磁ノイズを模擬した試験には、ＥＦＴ／Ｂ（Electrical Fast Transient／Burst）試験、ＥＳＤ（Electro Static Discharge）試験、伝導イミュニティ試験、放射イミュニティ試験、または雷サージ試験などがある。試験の結果規格を満足できない場合は、再設計が行われる。誤動作の原因であるＩＣの耐電磁ノイズ評価法には、ＩＥＣ（International Electrotechnical commission）621132の中のIEC62132-4によって定められているＤＰＩ（Direct Power Injection）法、またはIEC62132-9によって定められている表面走査法などがある。

[0003] 以下の４つの過程によって、ＩＣのノイズ耐量を検出するＩＣのノイズ耐量検出装置が知られている（例えば特許文献１を参照）。

[0004] 第１過程では、ＩＣのノイズ耐量検出装置は、ノイズ源が電子製品に備えられた伝送線路へ周波数を掃引しながらコモンモードノイズを注入する。

[0005] 第２過程では、ＩＣのノイズ耐量検出装置は、伝送線路を介して電子製品に備えられたデバイスの端子に注入されたコモンモードノイズの各周波数におけるノイズレベルを示す周波数特性を測定する。

[0006] 第３過程では、ＩＣのノイズ耐量検出装置は、デバイスに誤動作が発生す

る各ノイズ周波数におけるノイズレベルを示す耐久特性を取得する。

[0007] 第4過程では、ICのノイズ耐量検出装置は、周波数特性と耐久特性とから電子製品に誤動作を発生させるコモンモードノイズの周波数帯を特定する。

[0008] 一方、測定系への影響が小さくなるように、非接触で測定対象となるICにノイズを印加し、誤動作を確認する方法が知られている（例えば非特許文献1を参照）。

先行技術文献

特許文献

[0009] 特許文献1：特開2020-30073号公報（6頁15～22行、図1）

非特許文献

[0010] 非特許文献1：Investigation of Semi-Rigid Coaxial Test Probes as RF Injection Devices for Immunity Tests at PCB Level, IEEE open Access, VOLUME8, 2020

発明の概要

発明が解決しようとする課題

[0011] ICの誤動作条件を測定するためには、測定対象となるICの端子に外部から信号を印加し、印加した信号の伝搬経路を定める必要がある。

[0012] 従来の非接触プローブを用いる手法では、電界または磁界を印加することができる。しかしながら、印加した電界または磁界によって生じる電流源または電圧源により、キルヒホッフの法則に従って電流のリターン経路が生じる。リターン経路は、空間の距離および構造などに依存する電界結合および磁界結合などの寄生成分によって生じる。よって、非接触プローブを配置するだけでは伝搬経路が定まらない。

[0013] 測定対象のICに接触型プローブを接触させて、リターン経路を設けると伝搬経路を定めることができる。しかしながら、接触させることによって測定対象のICの動作条件が変化するので、ICの実際の動作状態における誤

動作する条件（以下、誤動作条件）を正確に測定するのは困難である。

[0014] それゆえに、本開示の目的は、ＩＣの誤動作条件を正確に測定することができるＩＣのノイズ耐量検出装置、ＩＣのノイズ耐量検出方法、およびＩＣの内部インピーダンス測定方法を提供することである。

課題を解決するための手段

[0015] 本開示のＩＣのノイズ耐量検出装置は、異なる位相の第１の交流信号および第２の交流信号をノイズとして出力する信号発生部と、第１の交流信号を伝送するための第１の同軸ケーブルと、第２の交流信号を伝送するための第２の同軸ケーブルと、第１の同軸ケーブルにおいて、信号発生部とは反対側の端部に接続され、プリント基板上のＩＣに近接して配置される第１のプロープと、第２の同軸ケーブルにおいて、信号発生部と反対側の端部に接続され、ＩＣに近接して配置される第２のプロープと、第１の交流信号および第２の交流信号を印加した後のＩＣまたは、ＩＣが実装された装置の動作状態に基づいて、ＩＣが誤動作しているか否かを判定する判定装置とを備える。

[0016] 本開示のＩＣのノイズ耐量検出装置は、異なる位相の第１の交流信号および第２の交流信号を出力する信号発生部と、各々が、第１の交流信号を伝送するための複数の第１の同軸ケーブルと、各々が、第２の交流信号を伝送するための複数の第２の同軸ケーブルと、各々が、対応する第１の同軸ケーブルと接続され、プリント基板上のＩＣに近接して配置され、第１の交流信号をＩＣに印加するための複数の第１のプロープと、各々が、対応する第２の同軸ケーブルと接続され、ＩＣに近接して配置され、第２の交流信号をＩＣに印加するための複数の第２のプロープと、各々が、ＩＣに近接して配置されて、ＩＣの出力信号を計測するための複数の第３のプロープと、各々が、対応する第３のプロープと接続され、ＩＣの出力信号を伝送するための複数の第３の同軸ケーブルと、第１の交流信号および第２の交流信号の印加後に、第３のプロープから入力されるＩＣの出力信号に基づいて、ＩＣが誤動作しているか否かを判定する判定装置と、複数の第１の同軸ケーブルと信号発生部との間に設けられて、信号発生部と接続する１つの第１の同軸ケーブル

を切り替えるための第1のスイッチと、複数の第2の同軸ケーブルと信号発生部との間に設けられて、信号発生部と接続する1つの第2の同軸ケーブルを切り替える第2のスイッチと、複数の第3の同軸ケーブルと判定装置との間に設けられて、判定装置と接続する1つの第3の同軸ケーブルを切り替えるための第3のスイッチとを備える。

[0017] 本開示のICのノイズ耐量検出方法は、異なる位相の第1の交流信号および第2の交流信号を出力するように構成された信号発生部と、第1の交流信号を伝送するための第1の同軸ケーブルと、第2の交流信号を伝送するための第2の同軸ケーブルと、第1の同軸ケーブルと接続される第1のプローブと、第2の同軸ケーブルと接続される第2のプローブと、判定装置、とを備えたICのノイズ耐量検出装置におけるノイズ耐量検出方法である。本開示のICのノイズ耐量検出方法は、第1のプローブおよび第2のプローブをICに近接して配置するステップと、信号発生部が、第1の交流信号および第2の交流信号を出力するステップと、判定装置が、IC、またはICが実装されたプリント基板、またはICが実装されたプリント基板に接続される異なるプリント基板の状態に基づいて、ICが誤動作しているか否かを判定するステップとを備える。

[0018] 本開示のICの内部インピーダンス測定方法は、電界プローブを用いて、動作状態のICにおける出力信号が変化しない出力端子が生成する電界を測定するステップと、磁界プローブを用いて、出力端子が生成する磁界を測定するステップと、測定された電界と測定された磁界とに基づいて、ICの出力端子の内部インピーダンスを算出するステップとを含む。

[0019] 本開示のICの内部インピーダンス測定方法は、動作状態のICの測定対象の入力端子に印加されている電圧を測定するステップと、電圧の振幅よりも小さい振幅を有する既知の擬似乱数の信号、または変調信号を入力端子に注入するステップと、電界プローブを用いて、入力端子が生成する電界を測定するステップと、磁界プローブを用いて、入力端子が生成する磁界を測定するステップと、測定された電界と測定された磁界とに基づいて、入力端子

の内部インピーダンスを算出するステップとを含む。

[0020] 本開示の IC の内部インピーダンス測定方法は、電界プローブを用いて、既知のインピーダンスの入力端子が生成する電界を測定するステップと、磁界プローブを用いて、既知のインピーダンスの入力端子が生成する磁界を測定するステップと、既知のインピーダンスと、既知のインピーダンスの入力端子が生成する電界および磁界とを用いて、複素補正係数の周波数特性を算出するステップと、電界プローブを用いて、測定対象の入力端子が生成する電界を測定するステップと、磁界プローブを用いて、測定対象の入力端子が生成する磁界を測定するステップと、複素補正係数の周波数特性と、測定対象の入力端子が生成する電界および磁界とを用いて、測定対象の入力端子の内部インピーダンスを算出するステップとを備える。

発明の効果

[0021] 本開示によれば、IC の誤動作条件を正確に測定することができる。

図面の簡単な説明

[0022] [図1]実施の形態1の IC のノイズ耐量検出装置の構成を表わす図である。

[図2] IC 51 への第1の交流信号および第2の交流信号の注入を説明するための図である。

[図3]判定装置70の構成例を表わす図である。

[図4]同軸プローブの例を表わす図である。

[図5]実施の形態1の IC のノイズ耐量検出方法の手順を表わすフローチャートである。

[図6]実施の形態1の第1の測定方法の概略図である。

[図7]実施の形態1の第2の測定方法の概略図である。

[図8]実施の形態1の第3の測定方法の概略図である。

[図9]従来の測定装置の概略図である。

[図10]従来の別の測定装置の概略図である。

[図11]実施の形態2の IC のノイズ耐量検出方法の手順を表わすフローチャートである。

[図12]実施の形態2の応答マップの例を表わす図である。

[図13]2つの応答マップによる誤動作条件の判定方法の手順を表わすフローチャートである。

[図14]第2のICについての応答マップを表わす図である。

[図15]2つの応答マップを用いた、誤動作条件の特定方法を説明するための図である。

[図16]実施の形態2の変形例のICのノイズ耐量検出方法の手順を表わすフローチャートである。

[図17]実施の形態2の変形例の応答マップの例を表わす図である。

[図18]実施の形態3におけるICの出力端子の内部インピーダンスの測定方法の手順を表わすフローチャートである。

[図19]内部インピーダンスの記載を含む応答マップの例を表わす図である。

[図20]実施の形態4におけるICの入力端子の内部インピーダンスの測定方法の手順を表わすフローチャートである。

[図21]実施の形態5のICのノイズ耐量検出装置の構成を表わす図である。

[図22]実施の形態5の変形例のICのノイズ耐量検出装置の構成を表わす図である。

[図23]実施の形態6に係るICのノイズ耐量検出装置の構成を表わす図である。

[図24]実施の形態6の変形例1のICのノイズ耐量検出装置の構成を表わす図である。

[図25]実施の形態6の変形例2のICのノイズ耐量検出装置の構成を表わす図である。

[図26]実施の形態6の変形例3のICのノイズ耐量検出装置の構成を表わす図である。

[図27]実施の形態7のICのノイズ耐量検出装置の一部を示す図である。

[図28]プリント基板50にノイズを印加した場合の測定結果を示す図である。

[図29]非接触の同軸プローブ（電界プローブ）を用いた場合の測定結果と、磁界プローブを用いた場合の測定結果とを示す図である。

[図30]電源 IC 51 にノイズ印加した場合の、IC 51 の正常出力（1.35 V）と異常出力の測定結果を示す図である。

[図31]電源 IC のフィードバック端子に 10 V の信号を注入したときの結果を示す図である。

[図32]実施の形態 7 の変形例 1 の第 1 のプローブ 40 を表わす図である。

[図33]実施の形態 8 の IC のノイズ耐量検出装置の一部の構成を表わす図である。

[図34]差動配線にノイズを印加した場合における誤動作条件の測定結果を示す図である。

[図35]実施の形態 9 の IC のノイズ耐量検出装置の一部の構成を表わす図である。

[図36]実施の形態 10 の IC のノイズ耐量検出装置の構成を表わす図である。

[図37]実施の形態 11 の IC のノイズ耐量検出装置の構成を表わす図である。

[図38]実施の形態 12 における電磁界プローブを表わす図である。

[図39]実施の形態 12 の変形例における電磁界プローブを表わす図である。

[図40]実施の形態 14 における内部インピーダンス $Z(f)$ の推定結果を表わす図である。

[図41]実施の形態 14 による補正複素係数 $\beta(f)$ による校正を実行する場合と、校正を実行しない場合の $50\ \Omega$ 終端に対する内部インピーダンス $Z(f)$ の推定値の周波数特性を示す図である。

[図42]実施の形態 14 における内部インピーダンスの測定方法の手順を表わすフローチャートである。

発明を実施するための形態

[0023] 以下、実施の形態について、図面を参照して説明する。

実施の形態 1.

図 1 は、実施の形態 1 の IC のノイズ耐量検出装置の構成を表わす図である。この IC のノイズ耐量検出装置は、プリント基板 50 上の IC 51 のノイズ耐量を検出する。ノイズとは、一般に測定対象となる機器の内部または外部において生じて、配線または空間を伝搬する信号のことであるが、本実施の形態においては特に記載がない限りは外部から意図的に印加する信号をノイズと呼ぶ。ただし、評価基板などにおいて、基板設計時にプリント基板に信号源を組み込んだ場合には、この信号源をノイズの発生源としても構わない。

[0024] ノイズ耐量検出装置は、信号発生部 10 と、第 1 のプローブ 40 と、第 2 のプローブ 41 と、判定装置 70 と、第 1 の同軸ケーブル 21 と、第 2 の同軸ケーブル 22 とを備える。

[0025] 信号発生部 10 は、異なる位相の第 1 の交流信号および第 2 の交流信号をノイズとして出力する。たとえば、信号発生部 10 は、1 つの帯域幅あたり 10 周期以上の第 1 の交流信号および第 2 の交流信号を出力するものとしてもよい。

[0026] 第 1 の同軸ケーブル 21 は、第 1 の交流信号を伝送する。第 2 の同軸ケーブル 22 は、第 2 の交流信号を伝送する。第 1 の交流信号および第 2 の交流信号の位相差は、180 度とすることができる。すなわち、第 1 の交流信号および第 2 の交流信号は、差動信号とすることができる。あるいは、第 1 の交流信号および第 2 の交流信号の位相差は、120 度としてもよい。

[0027] 第 1 のプローブ 40 は、第 1 の同軸ケーブル 21 と接続される。第 1 のプローブ 40 は、プリント基板 50 上の IC 51 に近接して配置され、第 1 の交流信号を IC 51 に注入する。第 1 のプローブ 40 は、プリント基板 50 上の IC 51 に非接触で配置されるものとしてもよい。

[0028] 第 2 のプローブ 41 は、第 2 の同軸ケーブル 22 と接続される。第 2 のプローブ 41 は、プリント基板 50 上の IC に近接して配置され、第 2 の交流信号を IC 51 に注入する。第 2 のプローブ 41 は、プリント基板 50 上の

IC51に非接触で配置されるものとしてもよい。

[0029] 判定装置70は、第1の交流信号および第2の交流信号の注入後のIC51の状態に基づいて、IC51が誤動作しているか否かを判定する。たとえば、判定装置70は、IC501の出力信号に基づいて、IC51が誤動作しているか否かを判定するものとしてもよい。

[0030] 第1の交流信号および第2の交流信号を注入する端子は、IC51の信号入力端子または信号入出力端子とし、IC51からの出力信号を観測する端子は、IC51の信号出力端子または信号入出力端子としてもよい。

[0031] (信号発生部10)

信号発生部10は、評価用の2つの信号を発生する。2つの信号は、位相の異なる第1の交流信号および第2の交流信号である。信号発生部10が生成した第1の交流信号が第1の同軸ケーブル21を介して、第1のプロブ40に注入される。信号発生部10が生成した第2の交流信号が第2の同軸ケーブル22を介して、第2のプロブ41に注入される。

[0032] 例えば、信号発生部10は、2出力のシグナルジェネレータまたはファンクションジェネレータ、または2台のシグナルジェネレータまたはファンクションジェネレータによって構成されている。

[0033] 信号発生部10が2台のジェネレータによって構成される場合には、外部から各々のジェネレータを制御することによって、両者を同期させて位相が異なる第1の交流信号および第2の交流信号を出力させてもよい。

[0034] 1台のジェネレータからカプラ、分配器、または移相器などを介して、2出力以上の信号が生成されるものとしてもよい。また、180度ハイブリッドカプラ（別名：バラン）などを用いて位相の異なる信号の一例である差動信号を生成することもできる。第1の同軸ケーブル21の電気長と第2の同軸ケーブル22の電気長とを異ならせることによって、位相の異なる第1の交流信号および第2の交流信号を生成することも可能である。ただし、電気長で調整する場合、信号発生部10から出力される信号の周波数に応じて、第1の交流信号と第2の交流信号の位相差が変化する。したがって、第1の

同軸ケーブル 21 の電気長と、第 2 の同軸ケーブル 22 の電気長を等しくし、信号発生部 10 の 2 出力を異なるようにすることによって第 1 の交流信号と第 2 の交流信号の位相差を作るのが望ましい。

[0035] 上記のように評価用の 2 つの信号の位相が異なるのではなく、評価用の 2 つの信号の振幅が異なるものであっても良く、位相および振幅が異なるものであってもよい。

[0036] 同軸ケーブル 21、22 およびプローブ 40、41 については、一般に同じ材料の誘電体がいわれている場合には、同じ長さのものをいれれば良い。より正確には、ベクトルネットワークアナライザ (VNA) の反射特性または透過特性を測定し、または時間領域反射率測定法 (TDR) を用いて伝搬遅延時間または反射率を測定することによって、電気長の正確な測定をすることが可能となる。特に 1 GHz 以上の周波数信号を含む信号を信号発生部 10 から出力する場合には、同軸ケーブル 21、22 の個体差を考慮して電気長を測定してから本実施の形態による測定を実施するのが望ましい。電気長の測定の結果、位相または振幅が異なる場合には、位相器またはアッテネータなどによって、信号発生部 10 の出力を調整すればよい。

[0037] (プローブ)

同軸ケーブル 21、22 の第 1 端には、信号発生部 10 が出力した信号が入力される。同軸ケーブル 21、22 の第 2 端には、第 1 のプローブ 40、及び第 2 のプローブ 41 がそれぞれ接続されている。第 1 のプローブ 40 と第 2 のプローブ 41 は、同じ種類のプローブであっても異なる種類のプローブであっても構わない。ただし、異なる種類のプローブを用いた場合には、電気長が異なり、および測定対象との結合量の周波数特性が異なる。よって、理由がない限りは同じ種類のプローブを用いるのが望ましい。

[0038] プローブには、電界プローブと磁界プローブとがある。

電界プローブは、同軸の芯線と、同軸の芯線の先端に付された導体とを有する。この導体は、アンテナとして機能する。電界プローブとして、例えばパッチ構造の電界プローブまたは同軸プローブが用いられる。電界プローブ

の同軸の芯線の先端を開放端とすることによって、同軸の芯線の先端部と測定対象となるICの端子または配線との間に電位差を発生させるようにして、測定対象に電界を重畳する。これによって、測定対象に電力が注入される。

[0039] 磁界プローブは、同軸の芯線と、同軸の芯線の先端に接続された同軸の外導体とを有する。あるいは、磁界プローブは、同軸の芯線と、同軸の外導体と、同軸の芯線の先端と同軸の外導体との間の50Ωの抵抗部材とを有する。同軸の芯線の先端を同軸の外導体と短絡、またはインピーダンス素子経由で短絡することによって、同軸の芯線の先端に電流が流れるようにして、測定対象に磁界を加える。これによって、測定対象に電力が注入される。磁界プローブは、同軸の芯線を備えずに、ループ状に巻かれた被覆線を備えるものであってもよい。被覆線の両端に電圧が印加される。磁界プローブの場合、同軸ケーブルの芯線にカップリングコンデンサ（芯線に直列に設けるコンデンサでDCカットコンデンサとも呼ばれる）を設けてもよい。例えば、後述するバイポーラ電源をアンプとして用いる場合においては、バイポーラ電源の短絡保護回路が働き、高周波成分が重畳できない場合がある。そのような場合においてカップリングコンデンサを磁界プローブとバイポーラ電源の間に設けることによって、短絡保護回路が働かず、必要な高周波信号を磁界プローブに重畳することができる。また、短パルス発生器のようなパルス状信号を発生させる装置においても、振幅成分の大きい低周波成分（一般的には60Hzの30倍の高調波である1.8kHz以下とされるが、本実施の形態では100kHz以下の帯域）において、磁界プローブまたは信号発生器に過電流が流れることがあり、カップリングコンデンサはこのような過電流を防ぐことができる。また、カップリングコンデンサ以外にもハイパスフィルタ、バンドパスフィルタ、またはバンドリジエクトフィルタなどのフィルタを用いて低域を除去しても構わない。

[0040] 電界プローブまたは磁界プローブには、意図的に指向性を増加させているものと、意図的に無指向性に近づけたものがある。

- [0041] ICの端子などのように配線の向きが分かっているものに関しては、指向性のプローブを用いて結合量を大きくすることによって、信号発生部10の出力電力を下げる可以降低。指向性のプローブを用いると、信号発生部10の出力電力を小さくできるだけでなく、プローブに印加する電圧を小さくできる。指向性の磁界プローブを用いた場合には、流せる電流を小さくすることができるため、配線を細くできるとともに、磁界プローブも小さくできる。その結果、印加位置の分解能を向上させることができる。よって、指向性のプローブを用いるのが望ましい。
- [0042] IC自体にノイズを印加する場合にはIC内部の配線、およびボンディングワイヤの向きが分からないため、無指向性のプローブを用いるのが望ましい。ただし、指向性プローブをICに対して回転させることによって、結合量が大きくなる向きを見出すことができる場合、あるいはIC内部の配線、およびボンディングワイヤの向きが事前に分かっている場合には、指向性プローブを用いるのが望ましい。
- [0043] 電界プローブまたは磁界プローブである第1のプローブ40および第2のプローブ41をプリント基板50上のIC51に近接して配置させる。IC51の端子間の距離に応じて決まる必要なプローブの位置分解能、及び印加電圧による絶縁破壊距離にも依存するが、通常は、測定対象のIC51の端子から10mm以内に第1のプローブ40および第2のプローブ41を近接させるのが望ましい。
- [0044] さらに、第1のプローブ40および第2のプローブ41のうちの一方のプローブの先端箇所が絶縁されている場合には、一方のプローブの先端をIC51の端子に接触させて配置するのが望ましい。このようにすることによって、一方のプローブから放射される電磁界成分が測定対象となるIC51に注入しやすくなり、注入効率を上げることができる。その結果、信号発生部10から振幅の大きな電圧を出力する必要があるため、信号発生部10を小型化することができるとともに、信号発生部10と接続する配線および一方のプローブの耐圧および電流定格を下げる可以降低。

- [0045] IC51がリードフレームタイプの場合には、IC51の端子またはIC51の端子に接続される配線に近接して、第1のプローブ40および第2のプローブ41のうち的一方のプローブを配置するのが望ましい。
- [0046] 第1のプローブ40および第2のプローブ41のうち的一方のプローブをIC51の上部に配置し、IC51内部のボンディングワイヤに外部から信号（ノイズ）を印加することができる。IC51が、ワイヤーボンディングを使わないフリップチップタイプのIC、およびTAB（Tape Automated Bonding）タイプのICのように、下部に端子が出ている場合には、IC51の端子に接続されている配線に近接して、あるいはIC51の上部に第1のプローブ40および第2のプローブ41のうち的一方のプローブを近接して配置する。このようにすることによって、IC51の内部の半導体にノイズを印加することができるので、IC51自体、すなわちIC51の内部のノイズ耐性を測定することができる。IC51の内部のダイおよびパッケージの配線が把握できるのであれば、それらに対してノイズを印加することもできる。
- [0047] 上記では、第1のプローブ40および第2のプローブ41のうち的一方のプローブについて説明を行ったが他方のプローブの配置について説明する。他方のプローブも測定対象のIC51に近接して配置される。測定対象となる1つのIC51に対して、第1のプローブ40および第2のプローブ41を配置するのが望ましい。幾つかの実例を用いて、説明する。
- [0048] 第1の例として、スイッチング電源の電源入力端子にノイズを印加したい場合には、一方のプローブを測定対象のIC51の電源入力端子の近傍（例えば高さ1mmの位置）、他方のプローブを測定対象IC51の電流経路であるGND端子の近傍に配置する。このように一方のプローブを測定対象となるIC51のGND端子の近傍に配置することは、シングルエンドの高速信号線、またはセンサ信号に対しても適用することができる。
- [0049] 第2の例として、半導体内部のブロック図がスペックシート等で分かる場合においては、コンパレータ、オペアンプ、またはダイオードが実装された

配線間に、2つのプローブを配置することによって、IC51のそれぞれの端子間での耐ノイズ性能を調べることができる。

[0050] 第3の例として、位相の異なる信号の一例として差動信号を用いた場合についても同様の方法で耐ノイズ性能を評価することができる。すなわち、差動信号の片側の線路に一方のプローブを近接して配置し、その対となる差動線路に他方のプローブを近接して配置する。このようにすることによって、差動線路に対して位相差が異なる信号、または振幅が等しく位相差が180度異なる差動信号を注入することができるため、差動線路に対して非接触で外部から差動信号を注入することができる。これにより、2つのプローブが近接した配線間に電圧を印加すること、または、上記の配線間に電流を流すことができるため、入力した信号の伝搬経路を一意に決めることができる。なぜなら、一方のプローブから印加された信号が、他方のプローブに抜けていく経路が生成されるためである。この時、IC51の出力端子よりもIC51の入力端子、または入出力端子に2つのプローブを近接させるのが望ましい。なぜなら、IC51の入力端子の方が信号を受信する必要があるため、高感度に設計されており、ノイズの影響を受けやすいためである。

[0051] 第4の例として、3相交流を扱う場合には、配線間の位相差が120度となる。このような場合においては、位相が120度異なる信号を第1のプローブ40と第2のプローブ41に印加することで、ノイズに対する誤動作耐性を測定することができる。なお、従来のように、1つのプローブしか用いない手法では、印加する端子の間に意図したノイズを印加することができなかったため、このように位相が異なる信号が伝送される配線に対して測定することは困難であった。

[0052] 図2は、IC51への第1の交流信号および第2の交流信号の注入を説明するための図である。

[0053] 図2には、2つのプローブ40、41を用いて第1のノイズ印加部54および第2のノイズ印加部55に第1の交流信号および第2の交流信号を注入している様子が示されている。図2に示されるように、第1のノイズ印加部

54 とおよび第2のノイズ印加部55に接続されるIC51の内部のインピーダンス56を介してノイズの伝搬経路が形成される。図2には記載されていないが、測定対象のIC51に別のICが接続されている場合には、その別のICの内部インピーダンスも電流経路となるため、各々のICの内部インピーダンスを介した電流の経路が形成される。このような測定対象に対して、第1のプロブ40と第1のノイズ印加部54とは、寄生容量と相互インダクタンスとによって、空間を経由して接続される。第2のプロブ41と第2のノイズ印加部55とは、寄生容量と相互インダクタンスとによって、空間を経由して接続される。第1のプロブ40および第2のプロブ41として、電界プローブを用いた場合は寄生容量成分が支配的であり、磁界プローブを用いた場合は相互インダクタンス成分が支配的である。

[0054] 第1のプロブ40と第2のプロブ41との間に位相が異なる信号が注入されるため、一方のプロブから他方のプロブに向かって、IC51の内部インピーダンス56を経由して信号が流れる。先行技術（非特許文献1）で示されるように、1つのプロブを用いて測定する場合には電流の経路が決まらず、プローブから各端子に対する寄生容量、および測定系の電源経路で印加信号の伝搬経路が形成されるため、測定条件、系統電源に接続される機器、および周囲の電子機器などの測定環境によって動作が変化しやすい。その結果、測定の再現性を確保するのが難しい。

[0055] 本実施の形態によれば、電流の経路を固定することができるので、測定の再現性を向上させることができる。更に、信号の伝搬経路を形成することによって、電流のリターン経路が形成されるため信号が回路に注入しやすくなる。

[0056] 外部から信号を印加する測定では、IC51が動作した状態で行うのが望ましい。なぜなら、IC51は半導体であるため、動作時と非動作時において内部のインピーダンスが異なるためである。図2におけるIC51の内部インピーダンス56がIC51のオンとオフとで変化する。

[0057] IC51の動作周波数に応じた測定時間を設けるのが望ましい。例えばス

イッチング電源のように100kHzで動作するICの周期は10μsecである。この場合、1周期以上、望ましくは10周期すなわち100μsec程度の間、同じ周波数で第1の交流信号および第2の交流信号を印加するのが望ましい。ただし、周波数はアナログ値であるので、特定の周波数の帯域についてはこの方法でも良いが、一般的には以下に述べるような帯域幅を設定して網羅的に測定するのが望ましい。すなわち、信号発生部10が帯域幅を設定することができるタイプの場合には、複数の帯域幅を設定することによって測定を行う。例えば、信号発生部10は、1MHzまでは1kHz間隔の帯域幅、100MHzまでは1MHz間隔の帯域幅、1GHzまでは10MHz間隔の帯域幅で第1の交流信号および第2の交流信号を出力する。帯域幅が数kHz～数100kHzと狭いため、信号発生部10が、1つの周波数ずつしか第1の交流信号および第2の交流信号を発生することができない場合には、信号発生部10が、第1の交流信号および第2の交流信号の周波数を掃引させながら、ICのノイズ耐量が測定されるものとしてもよい。ただし、その場合においてもIC51が直ちに誤動作しない場合があるため、信号発生部10は、1つの帯域幅について10周期以上、またはIC51の動作周波数よりも第1の交流信号および第2の交流信号の掃引速度を10倍以上遅くして、1つの周波数の第1の交流信号および第2の交流信号を出力するのが望ましい。

[0058] (判定装置)

判定装置70は、第1のプロブ40および第2のプロブ41によってノイズとして印加された第1の交流信号および第2の交流信号による誤動作を検出する。判定装置70として最も単純なものは、電子機器が動作しなくなったことを知らせる、例えばパイロットランプ、またはスピーカなどを有する装置である。このような装置は、電子機器が動作しなくなると、音が鳴ったり、点灯していたパイロットランプが消えたり、点灯したり、点滅したりする。特に測定対象となるIC51と上記の動作しなくなったことを知らせる装置とが実装されている場合には、追加の装置は不要である。

[0059] 測定対象のＩＣ５１、または測定対象に直接または間接的に接続されて誤動作を検出する機能があるＩＣは、ＵＳＢ（Universal Serial Bus）コネクタなどのコネクタを介して、ケーブルを経由で外部のＰＣ（Personal Computer）などに誤動作を知らせる信号を送信してもよい。そのようなＩＣは、ケーブル経由でなくとも無線または超音波などの電波または音波を経由して誤動作を知らせる信号を送信してもよい。ただし、ＩＣ５１の内部の判定装置が正常動作していない限り、ＩＣ５１が誤動作していても誤った判定がされてしまうことがある。更に、ＩＣ５１の内部の判定装置が正常に動作する場合でも、ＩＣ５１が誤動作を判定するまでに時間がかかり、誤った結果となることがある。

[0060] 図３は、判定装置７０の構成例を表わす図である。

判定装置７０は、計測部７１、演算部７２、および表示部７３を備える。このような判定装置７０の代表的なものは、オシロスコープ、またはリアルタイムスペクトラムアナライザである。計測用ケーブル６０は、ＩＣ５１に直接接続されている。計測用ケーブル６０は、ＩＣ５１が異常信号を検知して特定の出力信号を出力するコネクタを有する場合に適用できる。一方、ＩＣ５１がこのようなコネクタを有さない場合には、判定装置７０は、ＩＣ５１の出力端子、出力端子に接続される配線の出力、または外部信号による出力信号の変化を観測することによって、ＩＣ５１の誤動作を判定することができる。測定する端子は出力端子だけでなく、入力端子、または入出力端子であっても構わないが、出力端子と入出力端子に絞ることによって測定時間を短くすることができる。または、判定装置７０は、ＩＣ５１に接続されるＩＣとは異なるＩＣの動作状態の変化をもって、誤動作と判定しても構わない。例えば、判定装置７０は、ＩＣ５１が電源ＩＣであった場合には電源ＩＣからの電力供給をされて動作するＣＰＵまたはＦＰＧＡなどの他のＩＣの動作状態を監視することで、電源ＩＣの誤動作状態を判定しても構わない。また、ノイズを印加する対象と、誤動作状態を監視する対象とが必ずしも同一基板上に配置されている必要はない。例えばＰＨＹによってプリント基板

が接続されている場合、判定装置 70 は、一方のプリント基板の P H Y にノイズを印加し、他方のプリント基板の P H Y の動作状態を監視することで、ノイズを印加した P H Y の誤動作状態を判定しても構わない。更に装置 A が、電波、超音波または光などの信号を空間に伝搬する場合において、判定装置 70 は、それらの信号を受信した装置 B の動作状態によって、装置 A の動作状態を監視しても構わない。

[0061] 測定に用いるプローブとして、シングルエンドのパッシブプローブ、F E T (Field Effect Transistor) プローブ (アクティブプローブとも呼ばれる)、または差動プローブなどの接触型のハイインピーダンスプローブを用いることができる。あるいは、測定に用いるプローブとして、電流プローブまたはロコスキーコイルなどの非接触プローブを用いることができる。更に信号を受信する際には、光電界プローブなどの光プローブ、または E / O 変換装置を備えた装置を使うことによって出力信号がプローブによって歪む影響も小さくすることができる。ただし、I C 51 の出力信号は、電気信号だけでなく、映像、音、振動、熱、光などであってもよい。I C 51 の出力信号は、I C 51 が接続される周辺機器の動作異常などであってもよい。特に、直流を出力する I C の場合においては上記のような装置は必ずしも必要はなく、テスタによって直流電圧を測定してもよい。

[0062] 表示部 73 は、オシロスコープまたはテスタのモニタである。判定装置 70 が、表示部 73 (モニタ) を有さない場合には、判定装置 70 に P C などを接続して、P C によって観測することができる。

[0063] (測定方法)

以下にプローブを用いた測定方法の一例を説明する。

[0064] プリント基板 50 上の配線のリターン経路がプリント基板 50 のグラウンドとなるシングルエンドの信号線であれば、I C 51 の出力位置に接触または非接触のプローブを接続すればよい。上記の測定には測定器が必要であるが、時間変化を見ることができるためオシロスコープが最も望ましく、出力が足りない場合、および大きすぎる場合には適宜プリアンプ、アッテネータ

、フィルタ（ローパスフィルタ、ハイパスフィルタ、バンドパスフィルタ、またはバンドリジエクトフィルタ）、またはDCカットなどを用いても良い。また、オシロスコープの他にもリアルタイムスペクトラムアナライザを用いればGHz帯などの高い周波数帯域においても大きなダイナミックレンジ（例えば16ビット）で時間変化をとらえることができる。更に、ノイズを印加したときのIC51の挙動、および誤動作発生時の周波数特性が事前に分かっている場合においては、スペクトラムアナライザのゼロスパンモードで時間変化を見ても構わない。また、誤動作を観測するIC51の端子は、IC51の出力信号を出力する端子だけでも構わない。これは、誤動作する原因の多くが出力信号にノイズが混入することによる変化か、あるいはIC51自体が所望の信号を出力できなくなることによるものであるからである。判定装置70は、IC51の出力信号をフーリエ変換、またはショートタイムフーリエ変換してもよい。

[0065] IC51にノイズを印加して、IC51に誤動作、または異常が発生した場合は、直ちに信号発生部10の出力を停止する、あるいは出力信号の振幅を低下させるのが望ましい。IC51の状態、およびIC51に書き込まれたファームウェアの状態に応じて対応が異なるものの、自動復旧できるIC51に関しては、IC51が自動復旧してから、判定装置70の出力を観測し、その結果をフィードバックして信号発生部10の信号の出力を再開してもよい。

[0066] IC51が自動で復旧できない場合においては、測定対象のIC51の電源を停止させて再起動する必要がある。また、測定対象のIC51に接続される周辺回路、または別のプリント基板がある場合においても、IC51を含む機器を再起動するのが望ましい。また、機器によっては再起動後に、すぐにIC51が動作し始めるものばかりでない。よって、電源および駆動用ソフトウェアが起動してから、IC51が動作を開始するまで待ち、その後、判定装置70によって、IC51が誤動作する前の状態に戻っているか否かを確認してから機器を再起動するのが望ましい。また、再起動してもIC

５１が正常動作に戻らない場合には、機器が破壊された状態であるため新しい機器で測定を再開するか、アラートを上げて作業者に交換を促すのが望ましい。

[0067] ＩＣ５１の誤動作が検出されたときには、信号発生部１０の出力を停止する、あるいは出力信号の振幅を低下させるのが望ましい。なぜなら、ＩＣ５１の破壊は、多くの電流が配線および回路部品に流れることによって発生する熱によって引き起こされるからである。上記のような破壊に至る信号が流れる原因には、第１のプローブ４０および第２のプローブ４１からＩＣ５１に直接励起する電流がある。また、例えば電源ＩＣのフィードバック配線が誤動作した場合においては、単位時間当たりの電流を多く流し続けることが可能であり、放熱よりも発熱が大きくなることでＩＣ５１内部のボンディングワイヤなどを融解させ、破壊に至る。また、同様の理由でパワー半導体などは絶縁破壊電圧を発生させることで破壊に至る場合もある。そのため、測定時に必ずしも、機器が誤動作するまで出力電圧を上げなくても、判定装置７０の出力波形が変化した時点で測定を終えても構わない。

[0068] なお、信号発生部１０から出力する第１の交流信号および第２の交流信号の振幅および周波数、第１のプローブ４０および第２のプローブ４１の位置および向き、誤動作の判定の有無、および機器の再起動などを自動機によって制御し、連続的に測定を行ってもよい。特に、ロボットアームなどを具備した自動機によって、第１のプローブ４０および第２のプローブ４１と測定対象との距離、および第１のプローブ４０および第２のプローブ４１の指向性を考慮した向きが一定となるように設定することとしてもよい。また、測定対象のＩＣ５１が破壊に至る前に誤動作を判定するには、信号発生部１０の出力電圧を徐々に変化させ、判定装置７０の出力の変化を観測するのが望ましい。それらの制御を自動機で連続的に行うことによって、測定対象のＩＣ５１の誤動作を早期に発見できるので、破壊が起こる前の条件（具体的には電圧および電力）で測定を止めることができる。また、プローブとして非接触プローブを用いる場合には、測定対象のＩＣ５１との空間結合量を一定

にするため、測定対象の I C 5 1 と非接触プローブとの距離を一定に維持する必要がある。機械的な手段で非接触プローブの移動を制御することによって、測定の再現性を上げることができる。プローブとして接触プローブを使用する場合には、測定する端子に対して接触プローブの位置がずれることがない。よって、短絡などが発生しにくく、安全な測定が可能となる。

[0069] 以下では、本実施の形態における各部品について詳細に述べる。

<測定対象>

測定対象の I C 5 1 は動作状態であることが望ましい。そのため、電源を入れると動作するプリント基板 5 0 に実装された I C 5 1 が評価対象となる。I C 5 1 の電源がオフの場合には、I C 5 1 に含まれる半導体素子自体も常時オン状態、または常時オフ状態となっている。半導体素子がオンのときには、半導体素子は低インピーダンスとなる。半導体素子がオフの時には、半導体素子は高インピーダンスになる。I C 5 1 の電源がオン時とオフ時とで、I C 5 1 のインピーダンスが異なる。また、ワイドバンドギャップ半導体の 1 つである G a N（窒化ガリウム）を用いた半導体素子のようにノーマリーオンの半導体素子の場合には、上記のインピーダンスは逆になる。いずれの場合においても印加した信号の伝搬経路も変化することから、I C 5 1 の印加した信号に対する周波数特性の変化を正しく把握することができない。

[0070] そのため、例えば、I C 5 1 の評価基板、試作基板、または製品搭載された I C 5 1 を測定するのが望ましい。特に F P G A（Field Programmable Gate Array）などのようにソフトウェアで回路を書き換えられるものについては、ファームウェアが実際の製品に近いものである状態が望ましい。I C 5 1 の評価基板のように外部から書き換えが可能なものについては、実際の製品に近い状態で評価するのが望ましい。

[0071] ノーマルモードチョークコイル、コモンモードチョークコイル、線間コンデンサ、対地間コンデンサ、ダンピング抵抗などのノイズフィルタ、および I C の端子に接続される配線長が、試作品と実際の製品とでは異なる場合が

ある。そのような条件下においては共振周波数などが変化してしまう。しかし、本実施の形態に従うと意図した IC 51 の端子間にのみ電圧を印加して、電流を流すことができるため、IC 51 の外部の配線および部品の状況によって変化しにくい測定をすることができる。

[0072] 受動部品のインピーダンス特性を測定し、寄生容量または残留インダクタンスなどの寄生成分を含む等価回路に変換した後、一般的な直並列の回路方程式を解く後処理によって IC 51 の内部に印加されるノイズを算出しても構わない。また、これらの処理は回路シミュレータに上記の等価回路を入力し、内部に印加されるノイズを算出しても構わない。

[0073] 評価する対象となる IC 51 は、スイッチング電源などのフィードバック制御が必要な IC、PHY (PHYsical layer) チップのような通信用 IC、センサ、SD メモリカードなどの人の手が触れる外部カードリーダー、DDR SDRAM (Double Data Rate Synchronous Dynamic Random Access Memory) または CPU などの高速信号を扱う IC、ASIC (Application Specific Integrated Circuit)、または FPGA など特殊な機能を有する IC などが含まれる。ただし、これに限定されるものではなく、リニアレギュレータなど上記に含まれない IC であっても構わない。

[0074] <信号発生部の出力信号>

次に、信号発生部 10 から出力する試験信号の使い方の一例について説明する。

[0075] 第 1 ステップにおいて、試験信号である第 1 の交流信号および第 2 の交流信号を入力する第 1 のプローブ 40 および第 2 のプローブ 41 を操作して所望の IC 51 または IC 51 の端子の近くに配置する。

[0076] 第 2 ステップにおいて、信号発生部 10 が出力する第 1 の交流信号および第 2 の交流信号の振幅を最小にして、第 1 の交流信号および第 2 の交流信号の周波数を例えば 100 kHz から 1 GHz まで 10 秒かけてスイープさせる。これで IC 51 に誤動作が起きないことを確認する。

[0077] 第 3 ステップにおいて、信号発生部 10 が出力する第 1 の交流信号および

第2の交流信号の振幅を徐々に上げて、同様の周波数帯で測定を行い、IC51に誤動作が起こる振幅まで変化させる。IC51に誤動作が発生しない場合は、第1のプロブ40および第2のプロブ41の位置を変更する。

[0078] 第4ステップにおいて、誤動作が起きた場合には、信号発生部10が出力する第1の交流信号および第2の交流信号の振幅を固定して周波数帯を変化させる。周波数帯は例えば10MHz毎に100回に分けて100kHzから1GHzまでをスイープする。1帯域当たり10秒程度でスイープすれば1000秒、すなわち15分程度で測定を終えることができる。周波数帯の刻み幅は、10MHzであるが、その刻みで十分な場合にはここで検討を終了する。

[0079] 第5ステップにおいて、より小さな帯域におけるIC51の誤動作が発生する最低電圧を観測するために、上記のように誤動作が発生した帯域内で更に帯域と印加電圧（振幅）を変化させて誤動作の判定を行う。

[0080] 上記の測定をすることによって、周波数ごとのIC51の誤動作する電圧（振幅）を把握することができる。上記において1つの周波数あたり10周期以上の信号を測定対象に印加することによって、通信回路のように誤動作するまでに時間がかかるICを評価することが可能となる。なぜなら、通信回路は、再送要求をするなどによって、誤動作と判断されるまでに時間を要するため、ノイズを短時間印加しただけでは誤動作は発生しないことが多いからである。

[0081] 更に、自然界で発生する多数のランダム過程の効果を模倣する加算性白色ガウス雑音（AWGN: Additive White Gaussian Noise）は帯域幅を有する信号として考えることができるため、このような信号を信号発生部10から出力してもよい。信号発生部10は、正弦波をパルス変調することによって、特定の帯域幅を有する信号を出力することができる。なお、上記の信号を発生させる信号発生部10の一例として、Keysight社のベクトル信号発生器E8267Dなどを用いることができる。ただし、信号発生部10の出力が小さい場合は、信号発生部10の出力をアンプによって増幅してもよい。周波

数が50MHz以下程度の場合には、バイポーラ電源を信号発生部10として用いても構わない。信号発生部10がバイポーラ電源の場合には、第1のプローブ40、第2のプローブ41のインピーダンスに関係なく、一定電圧または一定電流をIC51に注入することができる。

[0082] 本実施の形態においては、信号発生部10を電圧源としているが、電流源を用いても良い。更に分布定数として考える必要がある周波数帯域（例えば100MHz以上）においては、信号発生部10を電力源としてもよい。また、印加電圧であっても、印加電流であっても、印加電力であっても、第1のプローブ40および第2のプローブ41のインピーダンスの周波数特性は一意に決まるため、相互に変換することができる。よって、信号発生部10は、どのような信号源および単位系であっても構わない。

[0083] <第1のプローブおよび第2のプローブ>

第1のプローブ40および第2のプローブ41は、電界プローブ、磁界プローブ、または電界と磁界の両方を送受信できるプローブなど、どのようなものでも構わない。ただし、IC51によっては端子の間隔が100μm程度であることもあるので、第1のプローブ40および第2のプローブ41の印加部の寸法が端子の間隔と同程度の寸法であることが望ましい。ただし、信号発生部10からの印加電圧および印加電流が高い場合には、第1のプローブ40および第2のプローブ41を構成する配線は、電流容量を有し、最大定格電流を流せるものでなければならない。導電率および使用環境によって変わるが、配線として一般的な銅線を用いた場合は、1mm²(1平方ミリメートル)あたり1A程度の電流を流すことができる。第1のプローブ40および第2のプローブ41を構成する同軸の芯線と外導体との距離は、絶縁破壊距離以上にする必要がある。一般的な絶縁破壊距離は距離1mmあたり1kV程度である。より詳しくはパッシェンの法則、または修正パッシェンの法則に従うが、絶縁破壊電圧は再現性が高くないこと、および構造に起因するため、参考値である。特に、同軸の芯線と外導体の間に鋭利な箇所が存在する場合には、絶縁破壊距離をこれ以上に大きくする必要があり、通常、安全

率（例えば3以上）を考慮して絶縁破壊電圧を用いる。

[0084] 本実施の形態に従うと、電流の経路を第1のプローブ40と第2のプローブ41とによって作り出すことができるため、測定点間のインピーダンスが低くなり、第1の交流信号および第2の交流信号が測定対象に混入しやすくなる。その結果、信号発生部10から出力する第1の交流信号および第2の交流信号の電圧、電流、および電力を小さくすることができるので、第1のプローブ40および第2のプローブ41を小さくすることができる。さらに、第1のプローブ40および第2のプローブ41が小さくなることによって、IC51、またはIC51の端子に近接させる第1のプローブ40の箇所および第2のプローブ41の箇所を小さくすることができる。その結果、従来の方法に比べ、印加箇所の位置分解能を向上させることができる。また、同じ印加電圧を得るために第1のプローブ40および第2のプローブ41を測定対象から離しても良く、測定対象へのプローブの影響を小さくすることができる。

[0085] 近接する箇所を小さくできるプローブの例として、電界プローブとしては同軸プローブ、磁界プローブとしてはループプローブがある。

[0086] 図4は、同軸プローブの例を表わす図である。

同軸プローブが電界プローブの場合には、細線同軸、またはセミリジッドケーブルの芯線44が外導体49から数100 μm ～数mmだけ突出する。この同軸プローブには、電流が流れず、芯線を細くできるため小型化できる。例えば特性インピーダンスが50 Ω の細線同軸の場合には、芯線44の太さを直径40 μm 、外導体49の直径を200 μm とすることができる。その結果、同軸プローブをIC51の微細な端子の近傍にも配置することができるので、IC51の特定端子のみにノイズを印加することができる。セミリジッドケーブルの場合には、芯線44の太さを直径0.1mm、外導体49の直径を1mm以下にすることができる。細線同軸、セミリジッドケーブル、または同軸ケーブルの先端にプローブを取り付けてもよい。

[0087] 同軸プローブが磁界プローブの場合には、芯線44と外導体49との間に

ループ構造を形成できるため、上記の細線同軸、またはセミリジッドケーブルを利用すれば容易に作成可能である。ただし、上述のとおり電流容量を満たす配線である必要がある。

[0088] 第1のプロブ40および第2のプロブ41と測定対象となるIC51、またはIC51の端子との距離は近いことが望ましい。たとえば、距離は、1mm以下であるのが望ましい。第1のプロブ40および第2のプロブ41の先端に導体部が露出している場合には、プリント基板50上の銅箔などと接触しても導通しないように、導体部が誘電体で覆われていることが望ましい。誘電体で覆われた第1のプロブ40および第2のプロブ41を用いる場合、または測定対象の表面が絶縁されている場合には、第1のプロブ40および第2のプロブ41を測定対象のIC51の表面の絶縁材料に接触させて測定するのが望ましい。例えば、カプトンテープなどの絶縁材料の場合には、 $10\mu\text{m} \sim 100\mu\text{m}$ 程度の印加位置の分解能を向上できる。

[0089] 図5は、実施の形態1のICのノイズ耐量検出方法の手順を表わすフローチャートである。

[0090] ステップS101において、第1のプロブ40および第2のプロブ41をIC51に近接して配置する。

[0091] ステップS102において、信号発生部10が、位相が相違する第1の交流信号および前記第2の交流信号をノイズとして出力する。

[0092] ステップS103において、判定装置70が、IC51の状態に基づいて、IC51が誤動作しているか否かを判定する。

[0093] 図6は、実施の形態1の第1の測定方法の概略図である。

第1のプロブ40をIC51の1つの端子の近傍に配置し、第2のプロブ41をIC51の他の端子の近傍に配置する。信号発生部10から第1の交流信号および第2の交流信号を出力することによって、IC51の2つの端子間にノイズを印加することができる。

[0094] 図7は、実施の形態1の第2の測定方法の概略図である。

第1のプローブ40をIC51の端子の近傍に配置する。第2のプローブ41をIC51の内部の半導体素子またはボンディングワイヤの近傍に配置する。この方法は、IC51の端子が基板上に見えないBGA (Ball Grid Array) タイプに対しても有効な方法である。この方法であれば、BGAタイプのIC51の信号配線とGND端子との間に電位差を加えることができる。

[0095] 図8は、実施の形態1の第3の測定方法の概略図である。

IC51の端子に接続されるプリント基板50上の配線に、第1のプローブ40と第2のプローブ41とを配置する。IC51の端子に接続されるプリント基板50上の配線にノイズを印加することができる。この方法では、IC51の端子が小さい場合、またはBGAタイプのようにIC51の端子が直接プリント基板表面に見えない場合に、IC51の端子に接続される配線にノイズを印加することができる。

[0096] 図6～図8によるプローブの位置の組合せは、ノイズ印加方法の一例を示したものであって、ここに示したものに限られず、どのような組合せであっても構わない。

[0097] さらに、測定条件を減らして評価を簡易化したい場合においては、信号発生部10から第1の交流信号および第2の交流信号を注入する箇所は測定対象となるIC51の入力端子または入出力端子とし、IC51の出力信号を検出する箇所は測定対象となるIC51の出力端子または入出力端子とする。また、シングルエンドの信号については一方のプローブを測定対象となるIC51のGND端子の近傍に配置し、他方のプローブを測定対象となるIC51の信号端子の近傍に配置することによって、組合せの数を減らし、IC51の評価を効率的に行うことができる。

[0098] 入力端子または入出力端子のみに外部から信号を印加する箇所を絞っても良い。それらの端子は高感度であること、アナログ信号などのように閾値を有さない信号を検出するような構成を有するためである。一方、出力端子はそのような構成を有していない場合が多いこと、出力端子自身の出力信号に

よって誤動作しないように保護回路などによってノイズに対して頑強になっている場合が多いためである。

[0099] 測定対象に対して結合量が最大となるようにプローブの向きを変更するのが望ましい。磁界プローブの一種であるループプローブの場合には、ループ面と I C 5 1 の端子の向きか配線の向きの少なくともどちらか一方とを平行にすることによって結合量を最大とすることで印加対象へのノイズの印加量を最大にすることができる。同軸プローブまたはパッチプローブの場合には、測定対象に対して対向面積が最大となる直角の向き、かつ測定対象との距離が最小となるようにプローブを配置することで結合量を最大とすることで印加対象へのノイズの印加量を最大にすることができる。このように結合量を最大にすることによって、信号発生部 1 0 の出力を小さくできるため、第 1 のプローブ 4 0 および第 2 のプローブ 4 1 を小型化することができる。また、予め既知の測定対象について結合量を把握しておき、その結合量を補正することとしてもよい。

[0100] <判定装置>

判定装置 7 0 は、望ましくは測定対象の電子機器全体の誤動作を検出する。その理由としては、特定の I C のみが誤動作したとしても、測定対象の電子機器が誤動作しなければ問題とはならないためである。ただし、全体の特性だけを観測する場合においては測定対象が誤動作する兆候を検知するのが難しく、測定対象が破壊に至る場合もある。よって、信号発生部 1 0 は出力電圧を少しずつ上昇させ、判定装置 7 0 は、全体の誤動作を測定しながら、信号を印加している I C 5 1 の出力波形を観測するのが望ましい。

[0101] ただし、誤動作だけでなく誤動作に至る兆候を測定するだけでも良い。具体的には、判定装置 7 0 は、外部から信号を印加したときの出力信号を観測し、印加した信号の電圧および電力、周波数を変化させたときの条件とともに測定する。印加する信号によって出力波形の変化を観測することができ、それらの変化が急峻な条件で誤動作が発生する場合が多い。

[0102] I C 5 1 の状態を測定するために、電磁界プローブ（電界プローブまたは

磁界プローブ)、電流プローブ(電流プローブまたはロコスキーコイル)、光電界プローブなどの非接触プローブを用いることができる。これにより、測定対象の電磁環境に影響を与えにくくすることができる。このような非接触プローブの測定が有効なのは、測定対象の内部のインピーダンスが高い場合であり、一般的に入力信号を受け取るICの端子が該当する。一例としてスイッチング電源のフィードバック配線、水晶発振器の出力端子が接続されるCPU、またはメモリ(DDR)の入力端子などがある。

[0103] 更に、測定用のプローブは、ノイズ印加用の第1のプローブ40および第2のプローブ41と同様に、指向性を有するものとすることができる。具体的には、測定対象に対して結合量が最大となるように測定用のプローブの向きを変更するのが望ましい。例えばループプローブの場合にはループ面と、IC51の端子の向きまたは配線の向きとを平行にすることによって、結合量を最大とすることができる。

[0104] <従来の測定法>

参考のために、従来のICのノイズ耐量の測定法の一例であるDPI(Direct Power Injection)法について説明する。

[0105] 図9は、従来の測定装置の概略図である。図9に示すように、信号発生部10と接続される同軸ケーブル21がIC51の近傍に配置される。同軸ケーブル21の芯線と測定対象のICの端子との間に1000pFのコンデンサC42が配置される。

[0106] 図10は、従来の別の測定装置の概略図である。図10に示すように、同軸ケーブル21の芯線とIC51の端子と間のコンデンサC42に加えて、IC51のGND端子53と同軸ケーブル21の外導体49との間にもコンデンサC43が配置される。このようにすることで、コンデンサC42から伝搬したノイズがコンデンサC43に流れる構造を作ることができるため、本実施の形態で述べた方法に近い特性を得ることができる。なお、コンデンサC42やコンデンサC43は積層セラミックコンデンサなどの物理的なコンデンサであり、寄生容量によるコンデンサではない。

[0107] しかしながら、同軸ケーブルの外導体49とプリント基板50の基準電位となるGNDの電位が異なる場合においては、本実施の形態とは異なる結果となる。本実施の形態においては、同軸ケーブルの外導体とプリント基板50のGNDとが接続されることはないため、両者に電位差があっても測定できる。一方、従来手法においては、両者の電位が異なる場合において、一方の導体から他方の導体に信号が伝搬してしまう。その結果、IC51が正常に動作している時とは異なる条件で測定が行われる。また、信号を注入していないプローブを取り付けるだけで誤動作する場合、またはIC51が起動しない場合がある。例えば、プリント基板50がバッテリーなどの内部電池で動作しており、信号発生部10が商用電源に接続される場合には、DCバイアスを含めて両者のGNDの電位は必ずしも一致しない。また、電子機器が商用電源に接続された場合、またはグラウンドに対してアースされた場合においても、直流としては同電位になるものの、交流としては寄生成分により、必ずしも電子機器内の基準電位はグラウンドと同電位とはならない。そのため、多くの場合において、プローブのGNDと測定対象となる電子機器とを接続することによって、測定対象を正常に動作させることは難しい。本実施の形態は、そのような誤動作を発生させる要因を取り除くことができるため、従来の手法と比べると、どのようなICおよびプリント基板に対しても、同じように測定することができる。

[0108] 実施の形態2.

本実施の形態は、ICの誤動作の判定法に関する。

[0109] 電子機器の最も明確な誤動作は、機器が動作しなくなることである。しかし、停止しているはずの電子機器が動作を始めること、電子機器が瞬間停止すること、または信号に遅延が生じることも誤動作に該当する。すなわち、電子機器の出力を人または他の電子機器が受け取ったときに、異常と判定できることが誤動作となる。この誤動作を試験環境で模擬する方法として、信号発生部10が出力する第1の交流信号および第2の交流信号の電圧、電力、周波数、周波数帯域幅、連続波またはパルス波をパラメータとして、誤動

作の有無を計測する方法がある。

[0110] ただし、上記の方法を用いることができるのは、プリント基板などのハードウェアの実装、およびそれらを制御するソフトウェアの実装が完了し、電子機器として完成した状態のみである。また、この状態においてIC51の誤動作が分かったとしても、少なくとも試作が完了した状態であるので、ICの変更などの大幅な修正をすることができない場合が多い。本実施の形態においては電子機器が完成する前の段階において、ICの評価を実施する方法を提供する。

[0111] 具体的には、本実施の形態のノイズ耐量測定方法では、測定対象となるIC51が搭載された電子機器が動作状態において、外部から印加する第1の交流信号および第2の交流信号の周波数と振幅とを変化させて、IC51の出力信号を測定することによって、各周波数と各振幅における出力信号の波形を表わす応答マップを作成する。

[0112] 図11は、実施の形態2のICのノイズ耐量検出方法の手順を表わすフローチャートである。

[0113] ステップS201において、第1のプロブ40および第2のプロブ41をIC51に近接して配置する。

[0114] ステップS202において、信号発生部10が、周波数 f を初期値 f_0 、振幅 V を初期値 V_0 に設定する。

[0115] ステップS203において、信号発生部10が、周波数が f で、振幅が V で、位相が相違する第1の交流信号および前記第2の交流信号をノイズとして出力する。第1のプロブ40および第2のプロブ41によって、IC51に第1の交流信号および第2の交流信号を注入する。

[0116] ステップS204において、判定装置70が、IC51の出力信号を検出する。

ステップS205において、判定装置70が、応答マップにおける周波数 f 、振幅 V に対応するグリッドに出力信号の波形を書き込む。

[0117] ステップS206において、周波数 f が終了値 f_n である場合には、処理

がステップS 2 0 8に進み、周波数 f が終了値 f_n でない場合には、処理がステップS 2 0 7に進む。

[0118] ステップS 2 0 7において、信号発生部 1 0 は、周波数 f を刻み幅 Δf だけ増加させる。

[0119] ステップS 2 0 8において、振幅 V が終了値 V_n である場合には、処理が終了し、振幅 V が終了値 V_n でない場合には、処理がステップS 2 0 9に進む。

[0120] ステップS 2 0 9において、信号発生部 1 0 は、振幅 V を刻み幅 ΔV だけ増加させる。

図 1 2 は、実施の形態 2 の応答マップの例を表わす図である。図 1 2 の横軸は、I C 5 1 の入力端子に入力する第 1 の交流信号および第 2 の交流信号の周波数を表わす。図 1 2 の縦軸は、I C 5 1 の入力端子に入力する第 1 の交流信号および第 2 の交流信号の振幅を表わす。横軸と縦軸とを区切ることによって、グリッドが形成される。応答マップは、各グリッドにおける出力波形を含む。この出力波形は、周波数特性を示す。応答マップの横軸の周波数は等間隔で記しているが等間隔でなくてもよく、更には真値または対数であっても良い。応答マップの縦軸の振幅についても等間隔で記しているが等間隔でなくてもよく、真値または対数でも良い。縦軸の振幅は、信号発生部 1 0、第 1 のプローブ 4 0 および第 2 のプローブ 4 1 の種類によって変わる。縦軸の振幅は、電圧、電流、電力、電界、または磁界などの I C に電気信号として注入できるものであればどのような信号の振幅であってもよい。入力方法および出力方法については、接触型のプローブを用いても、非接触型のプローブを用いても構わない。ただし、接触型プローブを用いる場合は、測定した出力波形をプローブの内部回路成分を補正した信号波形とするのが望ましく、非接触型プローブを用いる場合にはアンテナファクタで補正した信号波形とするのが望ましい。さらに、I C 5 1 の端子にノイズフィルタ、またはコイルなどのような、I C 5 1 以外の回路部品が実装されている場合は、それらの部品の周波数特性を事前に測定し、計測した出力波形をそれら

の部品がない場合の信号波形に補正するのが望ましい。

[0121] 図12において、グリッドの数は周波数軸、振幅軸ともに 4×4 であるが、この限りでなく、どのような分割数でもよい。必ずしも各軸に対して等間隔で分割する必要はなく、特に誤動作が発生しやすい周波数、及び電圧付近においてグリッドを細かく切ってもよい。そのような誤動作が発生しやすい帯域において、帯域幅により誤動作の仕方が異なる場合においては、グリッドがオーバーラップしていても構わない。更に、周波数軸に対して対数で表示し、振幅軸に対して真数で表示してもよい。この場合には、信号発生部10は、周波数方向に対しては対数で、振幅方向に対して真数で出力信号を変化させることも望ましい。周波数方向に対数とすることで低い周波数帯域から高い周波数帯域まで大まかな特性を把握することができる。また、振幅方向はICのしきい値電圧となるなど、真数に比例することが多いため、ICの特性にもよるが、多くの場合は真数で構わない。

[0122] 単一のICで誤動作が判定できる場合においては、単一の応答マップで誤動作する周波数と振幅とを把握する。ただし、例えばスイッチング電源ICのように外部からの信号によって出力電圧が変わるものなど、誤動作とは言えないものが発生する。測定対象である第1のICについて応答マップを作成し、第1のICに接続される第2のICについて応答マップを作成すればよい。第1のICは、スイッチング電源ICのような単体では誤動作を判定できないICである。第2のICは、誤動作の判定ができるICである。

[0123] 図13は、2つの応答マップによる誤動作条件の判定方法の手順を表わすフローチャートである。図14は、第2のICについての応答マップを表わす図である。図15は、2つの応答マップを用いた、誤動作条件の特定方法を説明するための図である。

[0124] ステップS601において、第1のICについての応答マップを作成する。

ステップS602において、第1のICと接続される第2のICについての応答マップを作成する。

- [0125] ステップS603において、第2のICについての応答マップ内の誤動作条件となる周波数(f_1)および振幅(amp_1)の組み合わせを抽出する。
- [0126] ステップS604において、第1のICについての応答マップ内の出力信号のうち、抽出した周波数(f_1)および振幅(amp_1)の組み合わせを含む出力信号の第1のICについての応答マップ内の周波数および振幅の組み合わせを第1のICの誤動作条件として特定する。図15に示すように、第1のICについての応答マップのグリッドAの出力波形が振幅(amp_1)と周波数(f_1)とを含むので、グリッドAの周波数 f_2 および振幅 amp_2 が第1のICの誤動作条件として特定される。また、第1のICについての応答マップのグリッドBの出力波形が振幅(amp_1)と周波数(f_1)とを含むので、グリッドBの周波数 f_3 および振幅 amp_2 が第1のICの誤動作条件として特定される。
- [0127] 第2のICによって誤動作の判定ができない場合には、第2のICに接続される第3のICによって誤動作を判定する。前述のとおり、この手法は、第1のICの誤動作の有無が判定できない場合にのみ適用されるものである。第1のIC単体で誤動作を判定できるものであれば、このような手法を必ずしも用いる必要はない。ただし、上述のとおり第1のICが誤動作しなくても第2のICが誤動作することはありうるので、IC単体で評価できる場合においても本手法を用いることができる。
- [0128] 応答マップにおいて、周波数帯域の分割は細かく、例えば1Hz毎などに設定するのが望ましいが、測定時間が膨大であり、現実的な時間で測定することは困難である。そこで、信号発生部10から出力する第1の交流信号および第2の交流信号を少なくとも1kHz以上の帯域幅を有する信号とすることによって測定時間を短縮することができる。CISPR11などの規格試験においては9kHz以上の帯域幅が用いられることが多いが、それよりも狭い帯域幅にすることで誤動作する帯域をより正確にとらえることができるためである。

- [0129] 1つまたは複数の正弦波を重ね合わせた連続波を信号発生部10から出力することによって測定時間を短縮することができる。この場合においても、応答マップをグリッドに切って、対応する条件のグリッド内に出力信号の波形を書き込めばよい。
- [0130] 信号発生部10から少なくとも振幅、立ち上がり時間、立ち下がり時間、周期、オン時間、およびDuty比が決まった台形波信号を出力することによって、応答マップを作ることにもできる。例えば、電力によって誤動作するICには、広い帯域の信号を同時に注入する必要があるが、このように広い周波数帯域を有する台形波を用いることができる。
- [0131] 伝導過渡試験（FET／B試験）などによって、インパルス信号に類似した信号に対する応答マップを生成することにもできる。この場合には応答マップの各グリッド内に書き込む出力信号は周波数特性でなくとも良く、オシロスコープを用いた時間信号、またはリアルタイムスペクトラムアナライザを用いたスペクトログラムであっても良い。判定装置70は、上記の台形波をフーリエ変換して周波数特性を求めても良い。信号発生部10は、台形波の代わりに、中心周波数から帯域幅を有するガウス分布を有する波形を用いることによって広帯域の信号を測定対象に印加してもよい。
- [0132] 従来は、電子機器に複数のICが含まれている場合に、これらの複数のICの組合せに対して、誤動作条件を評価する必要があった。それゆえ、複数のICの組合せおよび接続関係が変わると、誤動作条件を再評価しなければならなかった。本実施の形態においては、IC毎に応答マップを事前に作っておくことによって、複数のICの組合せおよび接続関係が変わったとしても誤動作条件の再評価が不要となる。各々の応答マップを事前に用意しておくことによって、設計変更が容易な設計初期段階で誤動作の発生の有無を定量的に評価することができる。
- [0133] 実施の形態2の変形例。
- 図16は、実施の形態2の変形例のICのノイズ耐量検出方法の手順を表わすフローチャートである。

[0134] ステップS 9 0 1において、第1のプローブ4 0および第2のプローブ4 1をIC 5 1に近接して配置する。

[0135] ステップS 9 0 2において、信号発生部1 0が、IC 5 1の端子番号Pを0、周波数fを初期値f 0、振幅Vを初期値V 0に設定する。

[0136] ステップS 9 0 3において、信号発生部1 0が、周波数がfで、振幅がVで、位相が相違する第1の交流信号および前記第2の交流信号をノイズとして出力する。第1のプローブ4 0および第2のプローブ4 1によって、IC 5 1の端子番号PNの端子に第1の交流信号および第2の交流信号を注入する。

[0137] ステップS 9 0 4において、判定装置7 0が、IC 5 1の出力信号を検出する。

ステップS 9 0 5において、判定装置7 0が、応答マップにおける周波数f、振幅V、端子番号Pに対応するグリッドに出力信号の波形を書き込む。

[0138] ステップS 9 0 6において、周波数fが終了値f nである場合には、処理がステップS 9 0 8に進み、周波数fが終了値f nでない場合には、処理がステップS 9 0 7に進む。

[0139] ステップS 9 0 7において、信号発生部1 0は、周波数fを刻み幅 Δf だけ増加させる。

[0140] ステップS 9 0 8において、振幅Vが終了値V nである場合には、処理がステップS 9 1 0に進み、振幅Vが終了値V nでない場合には、処理がステップS 9 0 9に進む。

[0141] ステップS 9 0 9において、信号発生部1 0は、振幅Vを刻み幅 ΔV だけ増加させる。

ステップS 9 1 0において、端子番号Pが終了値P nである場合には、処理が終了し、端子番号Pが終了値P nでない場合には、処理がステップS 9 1 1に進む。

[0142] ステップS 9 1 1において、信号発生部1 0は、端子番号Pを1だけ増加させる。

図 1 7 は、実施の形態 2 の変形例の応答マップの例を表わす図である。

[0143] 実施の形態 2 の変形例の応答マップは、I C に注入される交流信号の周波数、I C に注入される交流信号の振幅、および I C の交流信号を注入する端子の組合せにおける、出力信号の波形が書き込まれる。

[0144] 実施の形態 3.

本実施の形態は、I C 5 1 の出力端子の内部インピーダンスの測定に関する。

[0145] I C および I C の端子には、それぞれ、内部に回路が形成されている。内部インピーダンスが I C の端子間で異なる。たとえば、入力端子の内部インピーダンスが 0 Ω、すなわち短絡に近い場合には、I C 内部の回路に励起電圧が発生しないため出力は小さく、電圧起因で誤動作している回路の場合においては誤動作しにくい。一方、入力端子の内部インピーダンスが例えば 1 MΩ、すなわち開放に近い場合には、励起電圧が大きくなるため、出力は大きくなる。通常、I C の端子の内部インピーダンスは短絡と開放の中間にある。I C の内部インピーダンスは、抵抗成分のみでなくインダクタンス成分、キャパシタンス成分、およびダイオードなどの非線形成分も有する。このような内部インピーダンスの特性によって外部から印加された信号が、I C の内部に生成する電圧振幅が変化する。

[0146] 図 1 8 は、実施の形態 3 における I C の出力端子の内部インピーダンスの測定方法の手順を表わすフローチャートである。

[0147] ステップ S 3 0 1 において、信号発生部 1 0 の出力を停止した状態に設定する。

ステップ S 3 0 2 において、動作状態の I C における出力信号が変化しない、または周期性を持って変化する出力端子 P O の近傍に電界プローブを配置して、電界プローブによって、出力端子 P O が生成する電界 E を測定する。

[0148] ステップ S 3 0 3 において、電界プローブを配置した箇所と同一の箇所に磁界プローブを配置して、磁界プローブによって、出力端子 P O が生成する

磁界Hを測定する。

[0149] 測定された電界と磁界は、電界プローブのアンテナファクタと、磁界プローブのアンテナファクタとを用いて、プローブ位置における電界と磁界とに変換してもよい。特に電界に関しては、近傍領域（具体的にはフレネル領域、または極近傍領域に属し、およそ1～3波長程度以下の領域）で用いるため、測定対象との距離が各プローブの校正値と異なる場合には、マイクロストリップ線路などの既知の測定対象に対してアンテナファクタを算出しておくのが望ましい。

[0150] ステップS304において、判定装置70は、電界Eと磁界HとからインピーダンスZを以下の式によって算出する。インピーダンスZをIC51の出力端子POの内部インピーダンスとみなすことができる。例えば、ICの内部インピーダンスが高い場合には、電流が流れないので磁界Hは小さくなり、電圧が上昇するので電界Eは大きくなる。その結果インピーダンスZは大きな値になる。

[0151] $Z = E / H \cdots (1)$

簡単のためIC1とIC2だけが接続された配線を考えると、IC1の端子に流れる電流と、IC2の端子に流れる電流は等しくなる。しかし、IC1の内部インピーダンスとIC2の内部インピーダンスとが異なる場合にはIC1の端子に印加される電圧とIC2の端子に印加される電圧が異なるため、IC1の端子の近傍の電界分布とIC2の端子の近傍の電界分布とが異なる。すなわち、内部インピーダンスが高い方の励起電圧が高くなるため電界が大きくなり、内部インピーダンスが低い方の励起電圧が低くなるため電界が小さくなる。この情報と磁界プローブによって測定した磁界から、各ICの端子の内部インピーダンスを予測することができる。

[0152] 更に、IC間の配線に接続されているダンピング抵抗などの部品のインピーダンスの周波数特性が既知、または測定できる場合においては、回路シミュレータなどを用いて、それらのインピーダンス特性、分圧および分流を考慮して、測定対象のインピーダンスを決めることもできる。また、既知のイ

ンピーダンスを配線に意図的に実装して変化率から I C の内部インピーダンスを算出しても構わない。

[0153] I C 端子の配線を介しての接続先はどのようなものでも構わないが、インピーダンスの周波数特性を測定できる受動回路が望ましい。具体的には I C に繋がる先の回路定数が分かっている場合には等価回路によって、内部インピーダンスを未知数として、電流と電圧の連立方程式が成立する。この連立方程式を優決定方程式として最小二乗法を用いて解くこと、すなわち一般逆行列に従った解法によって内部インピーダンスの周波数特性を推定することができる。一方、I C に繋がる先の回路定数が未知の場合には、上記の電界と磁界を求める方法を再度実施し、各 I C の内部インピーダンスを未知数とすると、各測定結果の電界と磁界から 4 つの連立方程式が成立する。この連立方程式を優決定方程式として最小二乗法を用いて解くことによってそれぞれの内部インピーダンスを推定することができる。また、測定値は周波数データであり、R、L、C で I C の内部が構成されているのであれば、等価回路モデルを用いて理論解を算出しても良い。なお、周波数特性は応答マップの周波数ごとのグリッドに合うように出力する。ただし、グリッドが大きい場合には、周波数特性として別の行列としてデータを保存しても構わない。

[0154] なお、上記では電界プローブと磁界プローブとを用いて、I C の内部インピーダンスを測定する方法を述べたが、これに限定されるものではない。プローブの特性を補正すれば電流または電圧に比例した値を取得できるプローブ、光電界プローブ、または電流プローブなどを代わりに用いても構わない。

[0155] 図 19 は、内部インピーダンスの記載を含む応答マップの例を表わす図である。図 19 に示すように、各周波数において内部インピーダンスを測定し、応答マップに記載することによって、どのような I C を接続する場合においても精度良く I C の各端子に励起される信号振幅を算出することができる。この場合において、出力端子だけでなく I C の全ての端子において内部インピーダンスの周波数特性を含む応答マップを作成することが望ましい。

[0156] たとえば、このような応答マップは、以下のような場合に用いることができる。

第1のICの端子の内部インピーダンスと、第1のICの端子に接続する第2のICの端子の内部インピーダンスとをそれぞれ応答マップから抽出する。第1のICの端子の内部インピーダンスと第2のICの内部インピーダンスとを用いて、第2のICの誤動作電圧が励起された時の第1のICの入力信号を逆推定することができる。これによって、第1のICに対するノイズの耐量を推定することができる。内部インピーダンスおよび出力波形に周波数特性を含むため、第1のICの入力信号の逆推定の計算には、回路シミュレータおよび一般的な最適化手法を用いることができる。

[0157] 実施の形態4.

本実施の形態は、IC51の入力端子の内部インピーダンスの測定に関する。

[0158] 図20は、実施の形態4における内部インピーダンスの測定方法の手順を表わすフローチャートである。

[0159] ステップS401において、信号発生部10の出力を停止した状態に設定する。

ステップS402において、動作状態のICの入力端子P1の近傍に電界プローブを配置して、電界プローブによって、入力端子P1に印加されている電圧の振幅V0を非接触で測定する。

[0160] ステップS403において、信号発生部10は、測定された電圧の振幅V0よりも小さい振幅V1を有する既知の擬似乱数の信号、または変調信号を出力する。たとえば、第1のプローブ40を用いて、既知の擬似乱数の信号または変調信号をIC51の入力端子P1に注入する。入力端子P1に入力される信号の振幅V0と同じ振幅のノイズを入力端子P1に注入すれば、IC51が誤動作することは明らかであるので、ノイズとして与える信号の振幅V1をV0よりも小さくする。これによって、IC51がノイズによって誤動作することを避けることができる。

- [0161] ステップS404において、IC51の入力端子P1の近傍に電界プローブを配置して、電界プローブによって、入力端子P1が生成する電界Eを非接触で測定する。
- [0162] 電界プローブの信号を測定する測定器はオシロスコープ、またはスペクトラムアナライザなどが望ましい。必要に応じてプリアンプなどで信号を増幅すること、またはアッテネータで信号を減衰させてもよい。測定対象と電界プローブとの距離を調整して測定器の測定条件を満たす測定を行うものとする。
- [0163] ステップS405において、電界プローブを配置した箇所と同一の箇所に磁界プローブを配置して、磁界プローブによって、入力端子P1が生成する磁界Hを非接触で測定する。
- [0164] 測定された電界と磁界は、電界プローブのアンテナファクタと、磁界プローブのアンテナファクタとを用いて、プローブ位置における電界と磁界とに補正してもよい。特に電界に関しては、近傍領域（具体的にはフレネル領域、または極近傍領域に属し、おおよそ1～3波長程度以下の領域）で用いるため、測定対象との距離が各プローブの校正値と異なる場合には、マイクロストリップ線路などの既知の測定対象に対してアンテナファクタを算出しておくのが望ましい。判定装置70は、測定された電界Eから電圧Vを求め、測定された磁界Hから電流Iを求めてもよい。
- [0165] ステップS406において、判定装置70は、電界Eと磁界Hとからインピーダンス $Z (= E / H)$ を算出する。インピーダンス Z をICの入力端子P1の内部インピーダンスとみなすことができる。判定装置70は、電界Eに基づく電圧Vと、磁界Hに基づく電流Iとからインピーダンス $Z (= V / I)$ を算出してもよい。
- [0166] 更に、上記のIC51の端子に配線を通して接続される別のICに対しても上記の方法でインピーダンス Z を求め、回路計算から所望のICのインピーダンスを求めても良い。IC51の端子に接続される抵抗、コンデンサ、コイル、ダイオードなどの受動回路部品に対しても受動回路部品の入出力端

において、上記の方法でインピーダンス Z を求め、回路計算によって所望の IC のインピーダンスを推定しても構わない。

[0167] 回路計算では、上記の IC または受動回路のインピーダンスを未知数として、上記の測定結果から電圧または電流の式として解き、測定条件が上記の未知数以上となれば優決定方程式として、上記の未知数を算出することができる。

[0168] 上記の方法は、信号を受信しているか、または出力している IC の端子に対しては有効な方法であるが、信号を受信していない端子および出力していない端子を測定することができない。そのような場合においては、外部から信号を印加して $IC51$ の内部のインピーダンスを推定する方法を用いる。ただし、インピーダンスを測定するために $IC51$ の端子の電圧よりも大きな電圧を外部から入力すると $IC51$ 自体が誤動作するため、 $IC51$ の内部のインピーダンスを測定することができない。一方で $IC51$ の出力信号が大きいと外部から印加した信号が埋もれてしまうため、インピーダンスを正確に測定することができない。本実施の形態では、無線通信で用いられるように変調信号を用いること、あるいは既知の擬似乱数（ M 系列信号などの受信機側が信号発生器側で生成した信号が分かっている信号）を生成することによって送信信号（すなわち、信号発生部10の出力信号）と受信信号（すなわち、判定装置70によって検出された電界 E または磁界 H ）との相関から内部のインピーダンスを推定することもできる。

[0169] なお、実施の形態2で述べた応答マップのグリッドに合わせるように帯域幅を有する帯域ごとに各周波数のインピーダンスを求めて、その結果を応答マップに書き込むこととしてもよい。

[0170] 実施の形態5.

本実施の形態は、 $IC51$ の温度変化に注目して、誤動作を確認する方法に関する。

[0171] $IC51$ に外部からノイズを印加して誤動作が発生する際には、 $IC51$ の内部では半導体素子の電圧が閾値を超えて誤動作が発生する。例えば、ス

イッチング電源の電圧をモニタするためのフィードバック配線にノイズが混入して、出力電圧が設計した値から変化する、あるいは出力電圧にノイズが重畳することがある。その結果、機器が停止したり、停止していた機器が駆動したりする。機器が停止した場合には、温度が低下し、機器が駆動した場合は、発熱するなど、必ず I C 5 1 に温度変化が生じる。電源のフィードバック配線に関しては、印加したノイズの信号によって、出力電圧の低下が検出された場合に、D u t y 比を増加させることによって、出力電圧を増加させる処理が行われる。出力電圧の増加が検出された場合に、D u t y 比を減少させることによって、出力電圧が低下する。出力電圧が変化する場合において、出力エネルギーも変化するため消費電力が変化する。そのため、測定対象の温度を観測することによって、測定対象に測定機器を近接させず、測定系に全く影響を与えることなく誤動作を観測することができる。

[0172] 図 2 1 は、実施の形態 5 の I C のノイズ耐量検出装置の構成を表わす図である。

実施の形態 5 の I C のノイズ耐量検出装置は、温度検出器 9 1 を備える。

[0173] 温度検出器 9 1 は、I C 5 1、または I C 5 1 に接続される I C 5 1 とは異なる I C の温度変化を検出する。温度検出器 9 1 として、赤外線カメラまたは非接触温度計を用いることができる。これにより、リアルタイムで温度を遠方から測定することができる。特に温度変化を見る必要があるため、風のない、温度が一定の環境で、測定対象が熱的に安定になるまで待ってから測定を開始するのが望ましい。そのような測定対象および測定環境において、信号発生部 1 0 によって外部から印加する第 1 の交流信号および第 2 の交流信号の振幅および周波数を変化させて、上記の赤外線カメラまたは非接触温度計によって温度を観測する。

[0174] 判定装置 7 0 は、I C 5 1、または I C 5 1 に接続される I C 5 1 とは異なる I C の温度変化に基づいて、I C 5 1 が誤動作しているか否かを判定する。I C 5 1 によって温度変化は異なるが、判定装置 7 0 は、たとえば 5 度以上の I C の温度変化が検出された場合には、I C 5 1 が誤動作していると

判断すれば良い。IC51が破壊する直前はIC51が急激に高温になる傾向があるため、IC51の温度変化を検出したときには、信号発生部10が出力を停止することによって、IC51の破壊を未然に防ぐこともできる。

[0175] 実施の形態5の変形例1.

図22は、実施の形態5の変形例のICのノイズ耐量検出装置の構成を表わす図である。

[0176] 実施の形態5の変形例のICのノイズ耐量検出装置は、温度検出器91の代わりに、アンテナ92を備える。

[0177] アンテナ92は、IC51から放射される電磁波を検出する。アンテナ92は、IC51の遠方に配置される。

[0178] 判定装置70は、第1の交流信号および第2の交流信号の周波数帯以外の周波数帯におけるアンテナ92における受信電圧の変化に基づいて、IC51が誤動作しているか否かを判定する。

[0179] 遠方とは、例えば1m程度の距離である。あるいは、遠方は、周波数に対して1波長以上遠い距離としてもよい。例えば100MHzの信号を測定するには、IC51から3m程度離れた位置にアンテナ92を設置するのがよい。ただし、そのように距離を離すことによって、S/N比が減少し、IC51の変化による電波環境の変化を観測しにくくなる。そのような場合には、アンテナ92として、パラボラアンテナまたはフェイズドアレーアンテナなど高い指向性を有するアンテナを用いても良い。また、IC51の状態の変化を捕えるだけであれば、相対変化だけで良いため、周波数に対して1波長以下の距離にアンテナ92を配置してもよい。また、ラジオまたはテレビ、携帯電話などの外乱ノイズが入らないシールドルームまたはシールドテント、電波暗室内で行うことも望ましい。

[0180] 実施の形態6.

図23は、実施の形態6に係るICのノイズ耐量検出装置の構成を表わす図である。

[0181] 実施の形態6のICのノイズ耐量検出装置の信号発生部10は、信号生成

器 1 1、同軸ケーブル 2 0、およびバラン 3 0を含む。

[0182] 信号生成器 1 1 とバラン 3 0 とは、同軸ケーブル 2 0 によって接続される。

信号生成器 1 1 は、電磁ノイズである試験信号を生成する。信号生成器 1 1 は、例えばシグナルジェネレータまたはファンクションジェネレータなどである。

[0183] バラン 3 0 は、信号生成器 1 1 によって生成された試験信号から、振幅が等しく、かつ位相が 1 8 0 度相違する第 1 の交流信号および第 2 の交流信号を生成する。

[0184] バラン 3 0 は、信号生成器 1 1 によって生成された試験信号を差動信号（ディファレンシャルモード、またはノーマルモードとも呼ばれる）、または同相信号（コモンモードとも呼ばれる）に分離する。本実施の形態で使用するバラン 3 0 は、1 8 0 度ハイブリッドカップラとも呼ばれるカップラである。バラン 3 0 によって、信号生成器 1 1 によって生成された 1 つの試験信号から、振幅が等しく位相が 1 8 0 度相違する 2 つの交流信号を作り出すことができる。バラン 3 0 に入力された電力が半分ずつ 2 つのポートから出力される。よって、挿入損失を考慮すると電力は、それぞれ $1/2$ 以下になる。バラン 3 0 は、アナログ回路で構成されているため、周波数およびバラン 3 0 の内部の回路にも依存するが、差動信号に対して -30 dB 程度の同相信号が生成される。

[0185] バラン 3 0 は、ダイポールアンテナを作る際に使われる一般的なものである。ダイポールアンテナは、送信アンテナとしても使われるため、本実施の形態において信号印加に求められる大きな電流、大きな電圧、または大きな電力を入力できるものは多く存在する。さらに、信号生成器 1 1 がバンドパスフィルタなどを有し、特定の帯域だけを出力できるようにしてもよい。

[0186] バラン 3 0 は、1 つの入力ポートと、2 つの出力ポート P 1、P 2 とを有する。バラン 3 0 の出力ポート P 1 は第 1 の同軸ケーブル 2 1 を介して第 1 のプローブ 4 0 に接続される。バラン 3 0 の出力ポート P 2 は第 2 の同軸ケ

ケーブル 22 を介して第 2 のプローブ 41 に接続される。これによって、信号生成器 11 から出力された信号を第 1 のプローブ 40 と第 2 のプローブ 41 との間に生じる差動信号として出力することができる。

[0187] 信号発生部 10、第 1 のプローブ 40、および第 2 のプローブ 41 によって、プリント基板 50 上の IC 51 に対して差動信号を注入する差動信号注入手段が構成される。差動信号を作るためには、バラン 30 から第 1 のプローブ 40 までの電気長と、バラン 30 から第 2 のプローブ 41 までの電気長とを等しくする必要がある。第 1 のプローブ 40 と第 2 のプローブ 41 との間に電位差が発生することによって、ノイズ電流を IC 51 およびプリント基板 50 に流すことができる。

[0188] バラン 30 は、差動信号を生成するために用いられるが、さらに、信号生成器 11 を保護すること、測定対象に影響を与えにくくする効果もある。信号生成器 11 を保護することに関しては、測定対象によっては測定対象のノイズが大きく、プローブ 40、41 を介して信号生成器 11 にノイズが重畳してしまう恐れがある。バラン 30 を用いることによって、2 つのプローブ 40、41 の差動（ノーマル）モード成分のみが同軸ケーブル 21、22 を介して信号生成器 11 に混入する。バラン 30 に設けられた終端抵抗（一般的に用いられるのは 50 Ω 抵抗）、バラン 30 の内部の損失、またはプローブ 40、41 への反射によって、同相成分（コモンモード成分）は消費されて、信号生成器 11 には混入しない。このような理由で、信号生成器 11 を保護することができる。一方、測定系に影響を与えないのも同様の理由であり、信号生成器 11 にプリント基板 50 の信号が伝搬してしまうと、正常な動作時とは異なる信号の伝搬経路が形成される。バラン 30 があることによって、そのような伝搬経路を作りにくくすることができるので、測定系への影響を小さくすることができる。

[0189] <差動信号>

本実施の形態における差動信号は、第 1 のプローブ 40 と第 2 のプローブ 41 に入力する 2 つの交流信号の位相が 180 度相違する。例えば、ある時

刻の、ある周波数の電圧を見たときに第1のプロープ40に印加される電圧が+1Vで、第2のプロープ41に印加される電圧が-1Vとなる。更に望ましくは、第1のプロープ40から出力される電磁界と第2のプロープ41から出力される電磁界とが同振幅で、かつ逆位相となるようにしてもよい。このような場合には、第1のプロープ40から第2のプロープ41に向かって電気力線ができるため電位差が発生する。その結果、第1のプロープ40と第2のプロープ41との間に電流が流れる。また、第1のプロープ40と第2のプロープ41との間に配線、またはICなどの導体がある場合においては、導体経由で電気力線が発生することによって、第1のプロープ40と第2のプロープ41との間の電位差を導体に伝えることができる。

[0190] 本実施の形態では、差動信号によって、第1のプロープ40と第2のプロープ41との間に最大の電位差を作ることができるため、特に望ましい。

[0191] 第1の同軸ケーブル21の長さや第2の同軸ケーブル22の長さなどが異なるなどが原因で、信号発生部10から第1のプロープ40までの電気長と、信号発生部10から第2のプロープ41までの電気長とが等しくない場合には、第1の交流信号の位相と第2の交流信号の位相との差が180度ではない。このような場合には、コモンモード信号が発生する。

[0192] 異なる種類の第1の同軸ケーブル21と第2の同軸ケーブル22とを用いて、1GHz以上の周波数を測定する場合には、第1の同軸ケーブル21の電気長と第2の同軸ケーブル22の電気長とを等しくする必要がある。電気長の測定にはネットワークアナライザを用いてS11（反射特性）を測定すること、またはTDR（Time Domain Reflectometry）機能を有するオシロスコープなどによって時間領域反射率を測定し、電気長を把握し、発生するコモンモードを予測してから測定するのが望ましい。

[0193] <同相信号>

同相信号は、従来において、1つのプロープを用いてICに注入するとき用いられる信号である。例えば、図4のような同軸プロープを用いた場合には、同軸の芯線44から出力された信号はICに印加される。印加された

信号は、同軸の外導体49に寄生容量（浮遊容量とも呼ばれる）を介して戻ってくる。さらに、測定対象または信号発生部10が同じ電源系統を用いている場合において、電源線経由で信号が伝送する。さらに、その他の寄生容量で構成される信号の伝搬経路が存在する。ただし、寄生容量は、プローブおよび測定器の配置などの影響を受けやすく、測定再現性が低いという問題がある。電源線経由の場合、測定環境が系統電源の引き回しで変わるため、測定環境および電源線に接続された他の機器の影響を受けやすく、測定再現性が得にくい。

[0194] 本実施の形態では特に理由がなければ差動信号のみを発生させるのが望ましく、同相信号を発生させないことによって、測定環境および測定系の配置に依存しない測定をすることができる。

[0195] なお、一方の配線にアッテネータ、アンプ、または位相器を用いて、振幅または位相を変化させても構わない。更に、3相交流のような場合には、位相が120度相違する第1の交流信号および第2の交流信号をそれぞれ第1のプローブ40と第2のプローブ41とに印加することで、ノイズに対する誤動作耐性を測定することができる。

[0196] <制御装置>

ICのノイズ耐量検出装置は、第1のプローブ40および第2のプローブ41の走査を制御するための可動部および制御部を備えてもよい。

[0197] これにより、測定対象と第1のプローブ40および第2のプローブ41との距離を常に一定に保つことができる。距離が一定に保たれることによって、第1のプローブ40および第2のプローブ41から測定対象のIC51に混入させることができるノイズを変化しないようにすることができる。

[0198] 可動部は、第1のプローブ40および第2のプローブ41をプリント基板50のX（横）、Y（縦）、Z（高さ）、および θ （指向性）方向に移動させる。制御部は、可動部のXYZ θ 方向の走査を制御する。可動部および制御部によって、プリント基板50上のIC51の測定する端子の位置を移動させる走査手段が構成される。走査手段は、サーボモータなどで制御可能な

ロボットであってもよい。この制御部は、さらに、信号生成器 11 が出力する交流信号の周波数を制御したり、誤動作の確認処理を行なってもよい。制御部は、誤動作が発生して自動復帰しない機器に関しては、機器を再起動させてもよい。

[0199] 実施の形態 6 の変形例 1.

図 24 は、実施の形態 6 の変形例 1 の IC のノイズ耐量検出装置の構成を表わす図である。この IC のノイズ耐量検出装置の信号発生部 10 は、信号生成器 11 とバラン 30 との間に配置されるアンプ 31 を備える。アンプ 31 とバラン 30 とは、同軸ケーブル 23 によって接続される。

[0200] アンプ 31 は、信号生成器 11 によって生成された試験信号を増幅する。

IC 51 に注入される電磁ノイズとしての試験信号のレベルが弱く、信号生成器 11 の出力電圧および周波数を変化させても、IC 51 が誤動作しない場合に、アンプ 31 を用いるのが望ましい。

[0201] アンプ 31 のゲインが固定されている場合には、信号生成器 11 とアンプ 31 の間にアッテネータを配置してもよい。アンプ 31 の出力電力には上限があり、上限近くにおいては出力が歪んでしまう可能性がある。よって、アンプ 31 の出力波形を別途、オシロスコープ、スペクトラムアナライザ、または VNA (Vector Network Analyzer) などの測定器によって測定するのが望ましい。アンプ 31 の出力電圧が大きい場合、またはアンプ 31 の出力電流が大きい場合においては、アンプ 31 とバラン 30 との間の同軸ケーブル 23 として、大電圧用の同軸ケーブルなどを用いてもよい。

[0202] 実施の形態 6 の変形例 2.

図 25 は、実施の形態 6 の変形例 2 の IC のノイズ耐量検出装置の構成を表わす図である。この IC のノイズ耐量検出装置の信号発生部 10 は、第 1 のアンプ 31 と、第 2 のアンプ 32 と、同軸ケーブル 24 と、同軸ケーブル 25 とを備える。

[0203] 第 1 のアンプ 31 は、バラン 30 と、第 1 の同軸ケーブル 21 の一端との間に配置される。第 1 のアンプ 31 は、バラン 30 から出力された第 1 の交

流信号を増幅する。第2のアンプ32は、バラン30と、第2の同軸ケーブル22の一端との間に配置される。第2のアンプ32は、バラン30から出力された第2の交流信号を増幅する。

[0204] バラン30と、第1のアンプ31とは、同軸ケーブル24によって接続される。バラン30と、第2のアンプ32とは、同軸ケーブル25によって接続される。

[0205] 第1のアンプ31および第2のアンプ32は、バラン30によって、電力が半分となった信号を増幅するため、第1のアンプ31および第2のアンプ32の出力電力の許容値、バラン30の耐圧および電流許容量が厳しくならない。しかしながら、第1のアンプ31の出力信号の位相と第2のアンプ32の出力信号の位相との差を調整する必要があるため、第1のアンプ31および第2のアンプ32のキャリブレーションが必要となる。

[0206] 実施の形態6の変形例3.

図26は、実施の形態6の変形例3のICのノイズ耐量検出装置の構成を表わす図である。このICのノイズ耐量検出装置の信号発生部10は、アンプ31とバラン30との間に配置される方向性結合器34を備える。方向性結合器34とバラン30とは、同軸ケーブル26によって接続される。

[0207] 方向性結合器34を用いることによって、アンプ31および信号生成器11にノイズが流れ込むのを抑制することができる。方向性結合器34を設けることによって、測定対象であるプリント基板50、およびプリント基板50上のIC51にとって測定器側は高いインピーダンスに見える。その結果、測定系に影響を与えずにICのノイズ耐量の測定が可能となる。方向性結合器34を設けることによって、アンプ31に強い信号が注入された場合にも、アンプ31の出力の歪み、およびアンプ31の破損を防止することができる。アンプ31とバラン30との間に方向性結合器34を配置する以外にも、バラン30と第1のプロブ40、及びバラン30と第2のプロブ41との各々の間に方向性結合器34を配置しても同様の効果を得ることができる。

[0208] 伝送線路上を伝搬する信号の反射波が大きい場合、すなわち負荷のVSWRが高い場合、あるいはリターン・ロスが小さい場合には、進行波と反射波との合成波を測定することになる。このような場合に、方向性結合器34を用いることで、進行波電力のみに対応する信号を取り出し、あるいは進行波電力と反射波電力のそれぞれに対応する信号を別々に取り出すことができる。よって、反射波がある状態でも電力の測定を確実にこなうことができる。

[0209] 実施の形態7.

図27は、実施の形態7のICのノイズ耐量検出装置の一部を示す図である。

[0210] 実施の形態7のICのノイズ耐量検出装置が、上述の実施形態のICのノイズ耐量検出装置と相違する点は、第1のプロープ40が接触型のプロープである点である。

[0211] 第2のプロープ41は、実施の形態1と同様に、IC51に非接触で配置される。

第1のプロープ40は、同軸プロープである。第1のプロープ40の同軸の芯線44がIC51のグランド端子53に接触して配置される。

[0212] 従来では、プロープの外導体または基準電位をIC51のグランド端子に接続していたため、インピーダンスが低いグランド経由で信号が伝搬するという問題がある。

[0213] 本実施の形態においては、第1のプロープ40の同軸の芯線44がグランド端子53に接触するため、グランド端子53は、インピーダンスが低い外導体と絶縁される。その結果、インピーダンスが低いグランド経由で信号が伝搬するのを防止できる。また、バラン30および信号生成器11の内部抵抗のため、信号が芯線44経由で流れにくい。そのため、第1のプロープの同軸の芯線44をIC51のグランド端子に接触させても測定対象の動作への影響を小さくすることができる。

[0214] 第1のプロープ40をグランド端子53に接触させることによって、第1のプロープ40をIC51に対して非接触に配置するときと比べて、IC5

1 にノイズを効率よく注入することができる。また、差動信号を伝送する 2 つの配線の一方を I C 5 1 のグランド端子に接続し、差動信号を伝送する 2 つの配線の他方を I C 5 1 に接続しないようにすることによって構成されるフィードバック配線などにノイズを注入することができる。

[0215] 図 2 8 は、プリント基板 5 0 にノイズを印加した場合の測定結果を示す図である。プリント基板 5 0 は、F R - 4 (Flame Retardant Type 4) 基板である。プリント基板 5 0 の特性インピーダンスは 50Ω であり、誘電体は 0.8 mm である。

[0216] 従来の結果は、マイクロストリップ線路に対して非接触で $60 \mu\text{m}$ の距離に同軸プローブの芯線を配置した場合における同軸プローブとマイクロストリップ線路の結合量を示す。実施の形態 7 の結果は、接触型プローブをマイクロストリップ線路の GND 面に接続するとともに、マイクロストリップ線路に対して非接触で $60 \mu\text{m}$ の距離に同軸プローブの芯線を配置した場合における差動信号入力に対するマイクロストリップ線路の結合量を示す。図 2 7 に示すように、 $100 \text{ kHz} \sim 3 \text{ MHz}$ において、実施の形態 7 では、 $10 \text{ dB} \sim 40 \text{ dB}$ 程度、ノイズ注入量が増加している。 $3 \text{ MHz} \sim 200 \text{ MHz}$ においては、実施の形態 7 では、約 $5 \text{ dB} \sim 10 \text{ dB}$ 程度ノイズ注入量が増加している。

[0217] 図 2 9 は、非接触の同軸プローブ（電界プローブ）を用いた場合の測定結果と、磁界プローブを用いた場合の測定結果とを示す図である。磁界プローブの直径は 10 mm である。磁界プローブの磁束がマイクロストリップ線路に最も励起する向きに磁界プローブの向きを定めた。図 2 8 に示すように、 10 MHz までにおいて、磁界プローブを用いた場合に、差動信号とマイクロストリップ線路との結合量は、約 -60 dB である。磁界プローブを用いた場合には、同軸プローブを用いた場合に比べて 10 dB 程度結合量を大きくすることができる。

[0218] 図 3 0 は、電源 I C 5 1 にノイズ印加した場合の、I C 5 1 の正常出力（ 1.35 V ）と異常出力の測定結果を示す図である。電源 I C 5 1 の駆動周波

数が650kHzである。実施の形態7による方法によって、電源IC51のイネーブル信号に650kHzで10Vの信号を注入した。図30に示す波形のように、異常時は、IC51の出力が2.25Vまたは0.6Vに変化する。

[0219] 図31は、電源ICのフィードバック端子に10Vの信号を注入したときの結果を示す図である。電源ICの駆動周波数が650kHzである。本実施の形態による方法によって、電源ICのフィードバック端子に650Hzで10Vの信号を注入した。

[0220] 図31に示すように、注入した信号とは異なる周波数の信号も発生している。特に10kHz～100kHzにおいて20dB程度のノイズが増加している。このように、誤動作に至る直前の状態においては、意図しないノイズが発生していることがある。このようなノイズによって、電源を供給するICが誤動作する恐れがある。本実施の形態を用いることで、このような問題を低減することができる。

[0221] 実施の形態7の変形例。

図32は、実施の形態7の変形例1の第1のプロープ40を表わす図である。

[0222] IC51のグランド端子と接触する同軸プローブである第1のプロープ40は、同軸の芯線44の先端に取り付けられたコンデンサなどの整合回路Maを備える。コンデンサは、積層セラミックコンデンサが望ましい。

[0223] 整合回路Maによって、第1のプロープ40と信号生成器11とのインピーダンス整合を取ることができる。50Ω系でしか使えないファンクションジェネレータなどの信号生成器11を用いた場合でも、反射波が発生しないようにすることができる。

[0224] さらに、出力信号の振幅が大きい測定対象の場合には、測定対象の直流成分および低周波成分が第1のプロープ40に混入しにくくなるため、信号生成器11が過電圧によって誤動作または破壊するのを防止することができる。

[0225] 第1のプローブ40の同軸の芯線44の先端と測定対象との間に整合回路Maを直列に配置する方法だけでなく、第1のプローブ40の同軸の芯線44の先端と外導体49との間に整合回路Maを並列に配置する方法を用いてもよい。

[0226] また、信号生成器11は、第1のプローブ40側のインピーダンスによらずに、1MHz以上の信号を出力可能なバイポーラ電源を用いるのが望ましい。ただし、バイポーラ電源の出力の周波数は、数50MHz程度が上限であるため、それより高い周波数においては、上記のファンクションジェネレータまたはパワーアンプなどを用いることができる。

[0227] 実施の形態8.

図33は、実施の形態8のICのノイズ耐量検出装置の一部の構成を表わす図である。

[0228] 実施の形態8のICのノイズ耐量検出装置が、上述の実施形態のICのノイズ耐量検出装置と相違する点は、第1のプローブ40および第2のプローブ41が接触型のプローブである点である。

[0229] 第1のプローブ40および第2のプローブ41は、それぞれ同軸プローブである。第1のプローブ40の同軸の芯線44がIC51の第1端子に接触して配置される。第2のプローブ41の同軸の芯線45がIC51の第2端子に接触して配置される。

[0230] 実施の形態8において、信号発生部10の基準電位と、測定対象となるプリント基板50またはIC51の基準電位とは、直接接続されないため、第1のプローブ40および第2のプローブ41を接触させることによって、測定対象の誤動作を低減することができる。

[0231] 実施の形態8のノイズ耐量検出装置は、差動信号を測定する場合において、特に効果を発揮する。すなわち、差動信号を伝送する配線に、第1のプローブ40の同軸の芯線44と第2のプローブ41の同軸の芯線45とを接触させることによって、差動信号をIC51に注入して、IC51の誤動作を判定することができる。差動信号は接触型のプローブの影響を受けにくいと

いう特徴を有する。2つの接触型プローブ（第1のプローブ40および第2のプローブ41）の形状が等しいのが望ましく、信号発生部10から各接触プローブまでの電気長が等しいことが望ましい。

[0232] 図34は、差動配線にノイズを印加した場合における誤動作条件の測定結果を示す図である。使用した差動配線は、イーサネット（登録商標）ケーブルに繋がるPHYチップの差動配線である。図34に示すように、特定の周波数帯（20MHz～60MHz）において、印加レベルが小さくても誤動作することがわかる。

[0233] なお、第1のプローブ40の同軸の芯線44がIC51の第1端子に接触して配置される代わりに、IC51が実装されたプリント基板50上の配線に接触して配置されるものとしてもよい。第2のプローブ41の同軸の芯線45がIC51の第2端子に接触して配置される代わりに、IC51が実装されたプリント基板50上の配線に接触して配置されるものとしてもよい。

[0234] 実施の形態8の変形例。

実施の形態7の変形例と同様に、第1のプローブ40は、同軸の芯線44の先端に取り付けられたコンデンサなどの整合回路Maを備える。第2のプローブ41は、同軸の芯線44の先端に取り付けられたコンデンサなどの整合回路Maを備えるものとしてもよい。

[0235] 実施の形態9。

図35は、実施の形態9のICのノイズ耐量検出装置の一部の構成を表わす図である。

[0236] 実施の形態9のICのノイズ耐量検出装置が、上述の実施形態のICのノイズ耐量検出装置と相違する点は、以下である。

[0237] 実施の形態9において、第1のプローブ40および第2のプローブ41は、それぞれ同軸プローブである。実施の形態9のICのノイズ耐量検出装置は、第1のプローブ40の同軸の外導体と、第2のプローブ41の同軸の外導体とを接続する接続ケーブル80を備える。

[0238] 第1の同軸ケーブル21および第2の同軸ケーブル22が、第1の交流信

号および第2の交流信号の波長に対して長い場合には、第1の同軸ケーブル21および第2の同軸ケーブル22の先端のインピーダンスが変化することによって、外導体に定在波が発生する。その結果、周波数によっては正しく測定できない場合がある。ここで、第1の同軸ケーブル21および第2の同軸ケーブル22が、第1の交流信号および第2の交流信号の波長に対して長いとは、約 $1/10$ 波長以上長いことを意味する。第1の交流信号および第2の交流信号の周波数が300MHzの場合には、波長が1mである。プリント基板50の誘電体による波長短縮により波長が0.5m程度となるので、 $1/10$ 波長は、約5cmとなる。

[0239] 同軸ケーブル21、22が波長に対して短い場合には、信号生成器11およびバラン30を通じて、外導体は同電位となるので、外導体に定在波が発生しない。同軸ケーブル21、22が波長よりも $1/10$ 波長以上長いと、定在波の影響が大きくなる。そのような場合においては、外導体を第1のプロブ40および第2のプロブ41の直近で接続するための接続ケーブル80を設けることによって、同軸ケーブル21、22の影響を低減することができる。また、周波数によっては接続ケーブル80自体の残留インダクタンスが影響するため、接続ケーブル80は太く、短いことが望ましい。さらには、接続ケーブル80のように点接続でなく、外導体間をはんだ付けすることによって、より高い周波数まで、定在波を発生させることなく測定が可能となるようにしてもよい。

[0240] 実施の形態10.

図36は、実施の形態10のICのノイズ耐量検出装置の構成を表わす図である。

[0241] ICのノイズ耐量検出装置は、信号発生部10と、第1のプロブ40と、第2のプロブ41a、41bと、判定装置70と、第1の同軸ケーブル21と、第2の同軸ケーブル22a、22bとを備える。

[0242] 信号発生部10は、異なる位相の第1の交流信号および第2の交流信号をノイズとして出力する。第1の交流信号および第2の交流信号は、差動信号

とすることができる。

[0243] 第1の同軸ケーブル21は、第1の交流信号を伝送する。

第2の同軸ケーブル22a、22bは、第2の交流信号を伝送する。

[0244] 第1のプロープ40は、第1の同軸ケーブル21と接続される。第1のプロープ40は、プリント基板50上のIC51に近接して配置され、第1の交流信号をIC51に注入する。第1のプロープ40は、プリント基板50上のIC51に非接触で配置されるものとしてもよい。

[0245] 第2のプロープ41aは、第2の同軸ケーブル22aと接続される。第2のプロープ41aは、プリント基板50上のICに近接して配置され、第2の交流信号をIC51に注入する。第2のプロープ41bは、第2の同軸ケーブル22bと接続される。第2のプロープ41bは、プリント基板50上のICに近接して配置され、第2の交流信号をIC51に注入する。第2のプロープ41a、41bは、プリント基板50上のIC51に非接触で配置されるものとしてもよい。

[0246] 判定装置70は、第1の交流信号および第2の交流信号の注入後のIC51の状態に基づいて、IC51が誤動作しているか否かを判定する。たとえば、判定装置70は、IC51の出力信号に基づいて、IC51が誤動作しているか否かを判定するものとしてもよい。

[0247] 信号発生部10は、信号生成器11と、バラン30と、アンプ31と、パワースプリッタ33とを含む。なお、プローブの特性インピーダンスは必ずしも50Ωでないため、パワースプリッタ33はパワーディバイダやバランなどの高周波の信号または電力を分配する分配器であればどのようなものを用いても構わない。信号生成器11は、電磁ノイズである試験信号を生成する。

[0248] バラン30は、信号生成器11によって生成された試験信号から、振幅が等しく、かつ位相が180度相違する第1の交流信号および第2の交流信号を生成する。バラン30の第1の交流信号を出力するポートは、第1の同軸ケーブル21と接続される。

[0249] アンプ31は、第2の交流信号を増幅する。

パワースプリッタ33は、アンプ31の出力と接続される。パワースプリッタ33は、アンプ31の出力を分岐する。

[0250] パワースプリッタ33の2つの出力は、第2の同軸ケーブル22aおよび22bと接続される。

[0251] 本実施の形態によれば、ICの複数点に同時にノイズを注入することができる。例えばオペアンプの信号と電源とに同時にノイズを注入することができる。

[0252] 信号線がノイズに強く、電源線がノイズに弱い場合においては、信号線近傍に配置する第1のプローブ40または第2のプローブ41a、41bの直前にアンプを配置してもよい。さらに、第1のプローブ40、第2のプローブ41a、41bは、接触型プローブであってもよい。例えばIC51の内部の回路がコンパレータを含むことが分かっている場合に、GNDと差動信号を伝送する配線に接触型プローブを取り付け、電源には非接触プローブを取り付けるなどの方法を取っても構わない。

[0253] 第1のプローブ40および第2のプローブ41a、41bは、電流プローブ、またはロゴスキーコイルなどでもよい。すべてのプローブをIC51またはプリント基板50に近接させる必要はない。プリント基板50に接続されるコネクタにノイズを注入してもよい。例えば、電流容量を確保するためにIC51が同電位の複数の電源端子が備える場合がある。そのような場合には、第2のプローブ41aをIC51の1つの電源端子に近接して配置し、第2のプローブ41bをIC51の別の電源端子に近接して配置し、第1のプローブ40をIC51のグランド端子に近接して配置することとしてもよい。これによって、複数の電源端子に信号を同時に注入することができ、IC51にノイズを効率的に注入することができる。

[0254] 実施の形態11.

周波数、振幅、ICの端子の組み合わせ等、測定パラメータが多いため、測定時間の短縮が必要である。測定時間の大部分は、プローブを走査する時

間である。上記の実施形態では、ノイズ印加用の2つのプローブと、1つの信号検出用のプローブを用いることになるため、プローブ同士が絡み合い、自動測定できなくなることがある。

[0255] 本実施の形態では、ノイズを印加するプローブと、出力信号を検出するプローブとを測定対象であるICの近傍に予め配置しておき、印加するプローブおよび検出するプローブを機械的または電氣的に切り替えることによって、上記の問題を解決する。

[0256] 図37は、実施の形態11のICのノイズ耐量検出装置の構成を表わす図である。

ICのノイズ耐量検出装置は、信号発生部10と、複数の第1の同軸ケーブル21と、複数の第2の同軸ケーブル22と、複数の第3の同軸ケーブル96と、複数の第1のプローブ40と、複数の第2のプローブ41と、複数の第3のプローブ61と、第1のスイッチ93と、第2のスイッチ94と、第3のスイッチ95とを備える。

[0257] 信号発生部10は、異なる位相の第1の交流信号および第2の交流信号をノイズとして出力する。

[0258] 第1の同軸ケーブル21は、第1の交流信号を伝送する。

第2の同軸ケーブル22は、第2の交流信号を伝送する。

[0259] 第1のプローブ40は、対応する第1の同軸ケーブル21と接続される。

第1のプローブ40は、プリント基板50上のIC51に近接して配置され、第1の交流信号をIC51に注入する。

[0260] 第2のプローブ41は、対応する第2の同軸ケーブル22と接続される。

第2のプローブ41は、プリント基板50上のIC51に近接して配置され、第2の交流信号をIC51に注入する。

[0261] 第3のプローブ61は、プリント基板50上のIC51に近接して配置されて、IC51の出力信号を計測する。

[0262] 第3の同軸ケーブル96は、対応する第3のプローブ61と接続され、IC51の出力信号を伝送する。

- [0263] 判定装置 70 は、第 1 の交流信号および第 2 の交流信号の注入後に、第 3 のプローブ 61 から入力される IC 51 の出力信号に基づいて、IC 51 が誤動作しているか否かを判定する。
- [0264] 第 1 のスイッチ 93 は、複数の第 1 の同軸ケーブル 21 と信号発生部 10 との間に設けられる。第 1 のスイッチ 93 は、信号発生部 10 と接続する 1 つの第 1 の同軸ケーブル 21 を切り替える。
- [0265] 第 2 のスイッチ 94 は、複数の第 2 の同軸ケーブル 22 と信号発生部 10 との間に設けられる。第 2 のスイッチ 94 は、信号発生部 10 と接続する 1 つの第 2 の同軸ケーブル 22 を切り替える。
- [0266] 第 3 のスイッチ 95 は、複数の第 3 の同軸ケーブル 96 と判定装置 70 との間に設けられる。第 3 のスイッチ 95 は、判定装置 70 と接続する 1 つの第 3 の同軸ケーブル 96 を切り替える。
- [0267] 第 1 のプローブ 40、第 2 のプローブ 41、および第 3 のプローブ 61 は、非接触型プローブであっても、接触型プローブであってもよい。第 1 のプローブ 40、第 2 のプローブ 41、および第 3 のプローブ 61 は、同一の種類であっても、異なる種類であってもよい。
- [0268] 本実施の形態では、スイッチを電気信号によって切り替えることによって、使用するプローブを切り替えることができるため、IC 51 のノイズ耐量の検出を短時間で実施することができる。プローブの走査によってプローブと同軸ケーブルとが絡みあってロボットアームが停止または故障する可能性、およびプローブと測定対象とが短絡する可能性を低減することができる。特に同軸プローブの場合には先端部に電界が集中するため、複数の同軸プローブ間の干渉が小さく、IC の端子に合わせて複数の同軸プローブを密に配置しても精度の高い測定をすることができる。一方、ループプローブの場合にはプローブのループ面に直交する向きに磁界が出るため、近くに別のループプローブがあると複数のプローブ間の間で干渉が発生し、誤動作特性把握がしにくくなる。そのような場合においては、複数のプローブの間の距離を離すこと、または、それぞれのループプローブのループ面が直交するように

複数のプローブを配置することで干渉を低減することができる。そのため、微細なICを測定するときには、上記の理由から同軸プローブが望ましい。ただし、誤動作しやすい端子を探すなど、測定対象の特性が未知の場合には大まかな位置を把握可能な磁界プローブを用いるのが望ましい。

[0269] プローブ間の干渉を減らすためにプローブの先端間の距離よりも、各プローブの先端と測定対象間の距離を短くするのが望ましい。このようにすることによって、寄生容量および相互インダクタンスがプローブと測定対象間で発生しやすい。その結果、他のプローブを介して信号が信号発生部10または判定装置70に戻る量よりも、測定対象に注入される量を増やすことができる。

[0270] インピーダンス測定に関しても同様の信号切り替え機を用いた装置で測定することができる。また、電界プローブと磁界プローブとの切り替えに関しても半導体素子からなる外部スイッチによって、プローブの先端を開放または短絡するようにすることによって、プローブを入れ替えることなく測定することができる。ただし、外部スイッチを用いる場合においては、その信号が機器に影響を与えないように配置する必要がある。

[0271] プローブの指向性を考慮した配置に関しては、上述の実施の形態と同様に、プローブと測定対象の結合量が最大となる向きに配置するのが望ましい。

[0272] 実施の形態12.

実施の形態4において、IC51の内部インピーダンス測定法を行うためには、電界プローブと磁界プローブとを測定対象の同一の位置に配置する必要がある。しかしながら、電界プローブおよび磁界プローブを物理的に移動させると、移動に要する時間が必要となる。また、電界プローブの先端部の大きさと磁界プローブの先端部の大きさとが必ずしも同であるとは限らないため、これらのプローブを同一の位置に配置できるとは限らない。

[0273] 図38は、実施の形態12における電磁界プローブを表わす図である。

この電磁界プローブは、IC51の端子の電界および磁界を測定するために用いられる。この電磁界プローブは、外導体49と芯線44とを有する同

軸プローブである。

[0274] 芯線45の先端部と外導体49とがダイオードD46を介して接続される。

同軸プローブの芯線44の先端部と外導体49との間に電池などの直流電源からの直流電圧を印加するか否かを切り替えるスイッチまたはデュプレクサなどの切替器SWが設けられる。切替器SWがオンのときには、ダイオードD46の抵抗値が小さくなるため、図38の電磁界プローブは、磁界プローブとして機能する。切替器SWがオフのときには、ダイオードD46の抵抗値は大きくなるため、図38の電磁界プローブは、電界プローブとして機能する。

[0275] 電磁界プローブを電界プローブとして動作させるか、磁界プローブとして動作させるかを外部の信号のみによって電氣的に切り替えることができるため、上記のように移動時間、およびプローブの寸法の問題を解決することができる。インピーダンス測定の際は、同一の位置で同一の時刻に電界と磁界とを測定するのが最も望ましい。しかし、これは、物理的に不可能である。ただし、例えば信号の速度が1MHzである場合に、上記のスイッチまたはダイオードを用いてオン／オフの切替えを100MHzで行うと、測定対象の電氣的な特性が変化する前に電界と磁界とを測定することができる。ただし、1度の試行では、測定タイミングが、測定対象のオン／オフが切り替わるタイミングと重なることもあるため、複数回測定し、統計的または同一の特性が現れた場合のみの平均を求めることで、電界と磁界とを等価的に同一の位置で同一時刻に測定することができる。

[0276] この電磁界プローブはノイズを検出するだけでなく、実施の形態1のようにノイズを印加するプローブとしても用いることができる。この際、直流信号に高周波信号を重畳するものとしてバイアス・ティーなどのデュプレクサを用いるのが望ましい。また、測定器に入力するために直流成分を除くには、DCカットなどの受動回路を用いればよい。

[0277] 実施の形態12の変形例。

図39は、実施の形態12の変形例における電磁界プローブを表わす図である。

[0278] この変形例の電磁界プローブは、ダイオードD46の代わりにリードスイッチ48と、リードスイッチ48を制御する磁石MGとを備える。

[0279] たとえば、磁石MGを永久磁石とする。リードスイッチ48に対して永久磁石を近づけ、あるいは遠ざけることによって、リードスイッチ48の開閉を切り替えることができる。

[0280]あるいは、磁石MGを電磁石とする。リードスイッチ48の近傍に電磁石を配置し、電磁石に電流を流すことによって、リードスイッチ48の開閉を切り替えることができる。上記において、電磁界プローブは、電界及び磁界検出のための検出用プローブとして説明したが、実施の形態1に示すように測定対象へのノイズ印加用のプローブとして用いても構わない。

[0281] 実施の形態13.

本実施の形態は、実際の電子機器への活用法に関する。上記の実施の形態は、一般的なICの評価法に関するものであるが、具体的なノイズ源が想定できる場合には、本実施の形態の手法を効果的に活用することができる。以下に具体例を述べる。

[0282] 実際の使用環境を模擬した試験として、EMC (Electromagnetic Compatibility) 分野で用いられる静電気試験 (ESD試験)、ファーストトランジェントバースト (EFT/B) 試験、または雷サージ試験などがある。これらのノイズ源となる試験器の出力波形はオシロスコープなどで測定することができるため、ノイズ源の周波数特性を把握することができる。ノイズ源から所望のICへの伝搬は、伝導、または空間、またはその両方の伝搬経路を経由する。

[0283] ノイズ源が既知である場合に、実施の形態1～12で述べた手法によりICのノイズ耐量の周波数特性は既知であるため、ノイズ源からICまでの伝搬経路を予測することができれば、ICに印加されるノイズの周波数特性を把握することができる。

- [0284] Ansys社のHFSS、CST社のCST Studioなどの電磁界シミュレータを使えば、ノイズ源から所望のICの端子までの伝搬特性、具体的にはSパラメータを算出することができる。
- [0285] 更に、実施の形態3で述べたようにICの各端子の内部インピーダンスを把握することによって、より正確な伝搬特性を把握することができる。そして、入力信号となるノイズ源の周波数特性と伝搬経路の周波数特性とを組み合わせることで、ICに印加される電圧および電力を推定することができる。
- [0286] 具体的には電磁界シミュレータまたは実測を通じて算出したSパラメータを、Sパラメータのフローグラフ（またはシグナルフローグラフ）で結合することで、ノイズを発生させる信号発生装置から誤動作が起こるICの端子への伝搬特性を推定することができる。この手法は無線機などの設計においてはレベルダイヤグラムとして個々の部品の増幅および減衰特性を組み合わせる方法として知られている。本手法は、無線設計におけるレベルダイヤグラムを拡張したものとなる。特に各部品（例えば、ノイズ印加装置からプローブまでをひとまとめとした部品、またはノイズが印加されるプリント基板など）の特性が周波数の振幅特性、および位相特性を有するとともに、増幅はなく減衰特性のみで構成されることから、本実施の形態においては、この手法をノイズのレベルダイヤグラムと呼ぶ。ノイズのレベルダイヤグラムでは、無線機設計とは異なり、周波数ごとの伝搬遅延時間と、部品の結合部での反射と透過特性を含めて考慮する必要があるため位相特性を含めて結合することが重要である。このノイズのレベルダイヤグラムと、信号発生器の信号レベルの周波数特性とを結合することで、誤動作が発生するICの端子に印加されるノイズレベルの周波数特性を推定することができる。さらに、このICの端子に印加されるノイズレベルの周波数特性と、上記の実施の形態で示したノイズの誤動作周波数特性とを比較することで、誤動作の有無を判定することができる。
- [0287] 上記のICに印加される電圧および電力と、実施の形態1～12に記載し

たICのノイズ耐量評価装置とを用いて評価した結果を比較することによって、ICの誤動作を試作することなくフロントローディング設計でEMSすなわちノイズ耐量を正確に予測できる。

[0288] 具体的にEMS設計が必要な例として、タッチパネルやボタンを有するエレベータの操作パネルやFA機器の操作装置やスマートフォンのようなタッチパネルを有する電子機器など、人が触れる電子機器において本実施の形態で述べた手法を用いることで、誤動作や破壊を防ぐことができる設計が可能となる。

[0289] 発電所または工場など、電磁ノイズ環境を乱す機器が周囲および近接するケーブルに流れている場所においては、磁気結合によって、電磁ノイズが、本実施の形態で述べた通信用ケーブルに混入すること、系統電源を介して電源ケーブルに混入することなどが起こる。そのような場合において、本実施の形態で述べた方法に従うと、設計段階においてICに与えるノイズの影響を最小限に抑える設計ができる。必要に応じて電磁シールドや、バリスタ、アレスタ、または対地間コンデンサなどを配置することによって、ノイズを逃がす経路を設けることも可能となる。発電所または工場などにおいては、瞬停および誤動作が致命的になりうるため、本手法に従った設計法は高い効果を有する。

[0290] また、自立して動作する宇宙産業、防衛産業、自動車産業（特に自動アシスト、または自動運転）においては、ジャミング等により機器が誤動作または破壊をする。人の判断が瞬時に効かないために致命的な結果をもたらす可能性がある。本手法を適用することで、ジャミング等に強い電子機器を作ることができるため、上記のような問題を起こしにくくすることができる。

[0291] 他にも例えば空調機のような民生機器においても、誘導雷による機器の破壊は低減すべき課題である。誘導雷による機器の破壊の多くは、例えば近隣の送電線に雷が誘導されたことに起因する。そのため、電源線経由で誘導雷起因のノイズが混入する経路が生じる。理想的には、機器にノイズを混入させる前に、対地間コンデンサなどでアースに電流を流すことである。しかし

、雷も交流信号であるため残留インダクタンスの影響を受けるので、全てをアースに流すことはできない。そのため、一部が機器の内部に混入することになる。本手法では、そのような経路を試作前に予測することができる。

[0292] 本手法でノイズ耐量を評価して、半導体素子自体の外乱ノイズへの耐量を向上するのは良い方法である。特に、応答マップなどをスペックシート等に記載し、プリント基板設計者と共有することによって、トラブルの少ない開発が可能となる。

[0293] また、プリント基板設計者においては、本手法で評価した結果を受けて、ノイズに影響を受けやすいICを選定しないことが可能となる。更に、回路図のICの各端子に対して、外乱ノイズへの影響度を追記するのは望ましい設計方法である。特に、ノイズ耐性が低くノイズに気を付けなければならない帯域を記載し、ノイズフィルタ部品の追加および配線の引き回しに注意するよう記載することで、設計後に起こりうるEMSトラブルを最小に留めることができる。

[0294] 実施の形態14.

実施の形態3に示した非接触での電界と磁界の測定結果を用いて、インピーダンスを推定する具体的な計算方法と、その方法を用いて実測結果を計算した結果を示す。評価結果を示すためにインピーダンスが既知である条件で測定を行った。具体化には、誘電体厚0.8mmのFR-4基板を用いた特性インピーダンス50Ωのマイクロストリップ線路の一端に信号発生器（具体的には、ベクトルネットワークアナライザ）を接続した。終端が開放の場合と短絡の場合とにおいて、電界および磁界を測定した。具体的には、ベクトルネットワークアナライザの別ポートで電界および磁界を測定した。

[0295] インピーダンスの推定について、単に電界と磁界の比を取る方法が考えられる。ただし、この方法では推定精度が低くなることが分かった。そこで、本実施の形態においては、既知のインピーダンスZ₀を用いて算出される補正係数によって、電界と磁界の比を校正する。具体的には、電界プローブの受信電圧の周波数特性をV₁(f)、磁界プローブの受信電圧の周波数特性

を $V_2(f)$ とし、以下の式が成り立つ。

$$[0296] \quad V_1(f) = \alpha_1(f) \times E(f) \cdots (2)$$

$$V_2(f) = \alpha_2(f) \times E(f) \cdots (3)$$

推定したいインピーダンス $Z(f)$ は以下の式で表される。 $\alpha_1(f)$ 、 $\alpha_2(f)$ 、 $\beta(f)$ は、周波数に依存する複素係数である。 $\alpha_1(f)$ および $\alpha_2(f)$ は、既知の複素係数である。 $\beta(f)$ は、未知の複素補正係数である。

[0297] [数1]

$$Z(f) = \frac{E(f)}{H(f)} = \frac{\alpha_1(f) V_1(f)}{\alpha_2(f) V_2(f)} = \beta(f) \frac{V_1(f)}{V_2(f)} \cdots (4)$$

[0298] 未知の複素補正係数 $\beta(f)$ を既知のインピーダンス素子 $Z_0[\Omega]$ によって算出することができる。具体的には以下の式によって $\beta(f)$ を算出する。複素補正係数 $\beta(f)$ を求めるために、電界 $E(f)$ と磁界 $H(f)$ とを測定する際には、電界プローブと測定対象との位置関係、および磁界プローブと測定対象との位置関係を一定するのが望ましい。

[0299] [数2]

$$\beta(f) = 20 \log_{10}(Z_0 \times 10^{V_2(f)}) - V_1(f) \cdots (5)$$

[0300] 図40は、実施の形態14における内部インピーダンス $Z(f)$ の推定結果を表わす図である。

[0301] 図40には、既知のインピーダンス $Z_0 = 50 \Omega$ の入力端子を用いて算出した複素補正係数 $\beta(f)$ を用いて、内部インピーダンス $Z(f)$ を算出した結果が表されている。 $100 \text{ kHz} \sim 100 \text{ MHz}$ において、短絡条件での内部インピーダンス $Z(f)$ は、 1Ω 程度であり、開放条件での内部インピーダンス $Z(f)$ は $1 \text{ k}\Omega$ 程度である。

[0302] 図41は、実施の形態14による補正複素係数 $\beta(f)$ による校正を実行する場合と、校正を実行しない場合の 50Ω 終端に対する内部インピーダンス $Z(f)$ の推定値の周波数特性を示す図である。

[0303] 校正を実行した場合には、内部インピーダンス $Z(f)$ は、一定値 (50

Ω)である。校正を実行しない場合、すなわち単に電界と磁界の比によって内部インピーダンス $Z(f)$ を算出する場合においては、内部インピーダンス $Z(f)$ は、一定値(50Ω)とはならない。今回は、既知のインピーダンス Z_0 として50Ωを用いたが、測定対象の入力端子のインピーダンス $Z(f)$ と近いと考えられる既知のインピーダンス Z_0 を用いることで、測定対象の入力端子の内部インピーダンス $Z(f)$ の推定精度を向上させることができる。

[0304] 本実施の形態による校正によって、位相成分を用いることができるメリットがある。周波数帯域での位相成分は、時間領域では時間差を示すものであるため、位相成分を含めることによって校正を用いない従来技術はできなかった、インピーダンスの時間変化を測定することが可能となる。これによって、ICの一種であるパワー半導体のオン時とオフ時、その遷移状態での内部インピーダンスを非接触で推定できる。その結果、設計初期段階である回路シミュレーションにおいて、精度の高い設計をすることが可能となる。

[0305] 図42は、実施の形態14における内部インピーダンスの測定方法の手順を表わすフローチャートである。

[0306] ステップS501において、動作状態のIC51の既知のインピーダンス Z_0 の入力端子P1(0)の近傍に電界プローブを配置して、電界プローブによって、既知のインピーダンス Z_0 の入力端子P1が生成する電界 $E(f)$ を非接触で測定する。

[0307] ステップS502において、電界プローブを配置した箇所と同一の箇所に磁界プローブを配置して、磁界プローブによって、既知のインピーダンス Z_0 の入力端子P1(0)が生成する磁界 $H(f)$ を非接触で測定する。

[0308] ステップS503において、判定装置70は、ステップS501において測定された電界 $E(f)$ から式(2)に従って、電圧 $V_1(f)$ を算出する。判定装置70は、ステップS502において測定された磁界 $H(f)$ から式(3)に従って、電圧 $V_2(f)$ を算出する。判定装置70は、算出した $V_1(f)$ および $V_2(f)$ と、既知のインピーダンス Z_0 とを用いて、式

(5) に従って、複素補正係数 $\beta(f)$ を算出する。

[0309] ステップ S 5 0 4 において、動作状態の IC 5 1 の測定対象の入力端子 P I の近傍に電界プローブを配置して、電界プローブによって、測定対象の入力端子 P I が生成する電界 $E(f)$ を非接触で測定する。

[0310] ステップ S 5 0 5 において、電界プローブを配置した箇所と同一の箇所に磁界プローブを配置して、磁界プローブによって、測定対象の入力端子 P I が生成する磁界 $H(f)$ を非接触で測定する。

[0311] ステップ S 5 0 3 において、判定装置 7 0 は、ステップ S 5 0 4 において測定された電界 $E(f)$ から式 (2) に従って、電圧 $V 1(f)$ を算出する。判定装置 7 0 は、ステップ S 5 0 5 において測定された磁界 $H(f)$ から式 (3) に従って、電圧 $V 2(f)$ を算出する。判定装置 7 0 は、算出した $V 1(f)$ および $V 2(f)$ と、ステップ S 5 0 3 において測定された複素補正係数 $\beta(f)$ と用いて、式 (4) に従って、測定対象の入力端子 P I の内部インピーダンスを算出する。

[0312] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本開示の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0313] 1 0 信号発生部、1 1 信号生成器、2 0, 2 1, 2 2, 2 2 a, 2 2 b, 2 3, 2 4, 2 5, 2 6, 9 6 同軸ケーブル、3 0 バラン、3 1, 3 2 アンプ、3 3 パワースプリッタ、3 4 方向性結合器、4 0, 4 1, 4 1 a, 4 1 b, 6 1 プローブ、4 4, 4 5 芯線、4 8 リードスイッチ、4 9 外導体、5 0 プリント基板、5 1 IC、5 3 グランド端子、5 4 第 1 のノイズ印加部、5 5 第 2 のノイズ印加部、6 0 計測用ケーブル、7 0 判定装置、7 1 計測部、7 2 演算部、7 3 表示部、8 0 接続ケーブル、9 1 温度検出器、9 2 アンテナ、9 3 第 1 のスイッチ、9 4 第 2 のスイッチ、9 5 第 3 のスイッチ、C 4 2, C 4 3

コンデンサ、D 4 6 ダイオード、M a 整合回路、P 1 , P 2 出力ポート、S W 切替器。

請求の範囲

- [請求項1] 異なる位相の第1の交流信号および第2の交流信号をノイズとして出力する信号発生部と、
前記第1の交流信号を伝送するための第1の同軸ケーブルと、
前記第2の交流信号を伝送するための第2の同軸ケーブルと、
前記第1の同軸ケーブルにおいて、前記信号発生部とは反対側の端部に接続され、プリント基板上のICに近接して配置される第1のプロープと、
前記第2の同軸ケーブルにおいて、前記信号発生部と反対側の端部に接続され、前記ICに近接して配置される第2のプロープと、
前記第1の交流信号および前記第2の交流信号を印加した後の前記ICまたは、前記ICが実装された装置の動作状態に基づいて、前記ICが誤動作しているか否かを判定する判定装置、とを備えたICのノイズ耐量検出装置。
- [請求項2] 前記第1の交流信号および前記第2の交流信号の位相差は、180度である、請求項1記載のICのノイズ耐量検出装置。
- [請求項3] 前記第1の交流信号および前記第2の交流信号の位相差は、120度である、請求項1記載のICのノイズ耐量検出装置。
- [請求項4] 前記判定装置は、前記ICまたは、前記ICに接続される前記ICとは異なるICの出力信号に基づいて、前記ICが誤動作しているか否かを判定する、請求項1記載のICのノイズ耐量検出装置。
- [請求項5] 前記ICの温度を検出する温度検出器をさらに備え、
前記判定装置は、前記ICまたは、前記ICに接続される前記ICとは異なるICの温度変化に基づいて、前記ICが誤動作しているか否かを判定する、請求項1記載のICのノイズ耐量検出装置。
- [請求項6] 前記ICから放射される電磁波を検出するアンテナをさらに備え、
前記判定装置は、前記第1の交流信号および前記第2の交流信号の周波数帯以外の周波数帯における前記アンテナにおける受信電圧の変

化に基づいて、前記 IC が誤動作しているか否かを判定する、請求項 1 記載の IC のノイズ耐量検出装置。

[請求項7]

前記信号発生部は、

試験信号を生成する信号生成器と、

前記試験信号から、振幅が等しく、かつ位相が 180 度相違する前記第 1 の交流信号および前記第 2 の交流信号を生成する信号分配器と、を含む請求項 1 記載の IC のノイズ耐量検出装置。

[請求項8]

前記信号発生部は、さらに、

前記信号生成器と前記信号分配器との間に配置され、前記信号生成器によって生成された前記試験信号を増幅するアンプを、含む請求項 7 記載の IC のノイズ耐量検出装置。

[請求項9]

前記信号発生部は、さらに、前記アンプと、前記信号分配器との間、または前記信号分配器と、前記第 1 のプローブと前記第 2 のプローブとの各々の間に配置された方向性結合器を、含む請求項 8 記載の IC のノイズ耐量検出装置。

[請求項10]

前記信号発生部は、さらに、

前記信号分配器と前記第 1 の同軸ケーブルの一端との間に配置され、前記信号分配器から出力された前記第 1 の交流信号を増幅する第 1 のアンプと、

前記信号分配器と前記第 2 の同軸ケーブルの一端との間に配置され、前記信号分配器から出力された前記第 2 の交流信号を増幅する第 2 のアンプと、を含む請求項 7 記載の IC のノイズ耐量検出装置。

[請求項11]

前記第 1 の交流信号および前記第 2 の交流信号を印加する端子は、前記 IC の信号入力端子または信号入出力端子であり、

前記 IC からの出力信号を観測する端子は前記 IC の信号出力端子または信号入出力端子である、請求項 1 記載の IC のノイズ耐量検出装置。

[請求項12]

前記第 1 のプローブおよび前記第 2 のプローブは、前記 IC に非接

触で配置される、請求項 1 記載の IC のノイズ耐量検出装置。

[請求項13]

前記第 1 のプローブは、同軸プローブであり、

前記同軸プローブの同軸の芯線が前記 IC のグランド端子に接触して配置され、

前記第 2 のプローブは、前記 IC に非接触で配置される、請求項 1 記載の IC のノイズ耐量検出装置。

[請求項14]

前記第 1 のプローブおよび前記第 2 のプローブは、それぞれ同軸プローブであり、

前記第 1 のプローブの同軸の芯線が前記 IC の第 1 端子に接触して配置され、

前記第 2 のプローブの同軸の芯線が前記 IC の第 2 端子に接触して配置される、請求項 2 記載の IC のノイズ耐量検出装置。

[請求項15]

前記同軸プローブの先端に取り付けられた整合回路を、さらに備える、請求項 1 3 または 1 4 記載の IC のノイズ耐量検出装置。

[請求項16]

前記第 1 のプローブおよび前記第 2 のプローブは、それぞれ同軸プローブであり、

前記第 1 のプローブの同軸の外導体と、前記第 2 のプローブの同軸の外導体とを接続するケーブルをさらに備える、請求項 1 ～ 3 のいずれか 1 項に記載の IC のノイズ耐量検出装置。

[請求項17]

前記信号発生部は、

試験信号を生成する信号生成器と、

前記試験信号から、振幅が等しく、かつ位相が 180 度相違する前記第 1 の交流信号および前記第 2 の交流信号を出力する第 1 の信号分配器と、

前記第 2 の交流信号を増幅するアンプと、

前記アンプの出力と接続される第 2 の信号分配器と、を含み、

前記第 2 の信号分配器の出力と接続される 2 つの前記第 2 の同軸ケーブルと、

各々が、対応する前記第2の同軸ケーブルと接続される2つの前記第2のプローブと、を備える、請求項1記載のICのノイズ耐量検出装置。

[請求項18] 前記ICの端子の電界および磁界を測定するための電磁界プローブをさらに備え、

前記電磁界プローブは、外導体と芯線とを有する同軸プローブであり、

前記芯線の先端部と前記外導体とはダイオードを介して接続され、

前記芯線の先端部と前記外導体の間に直流電圧印加のオン／オフを制御する切替器をさらに備える、請求項1記載のICのノイズ耐量検出装置。

[請求項19] 前記ICの端子の電界および磁界を測定するための電磁界プローブをさらに備え、

前記電磁界プローブは、外導体と芯線とを有する同軸プローブであり、

前記芯線の先端部と前記外導体とはリードスイッチを介して接続され、

前記リードスイッチを制御するための磁石と、をさらに備える請求項1記載のICのノイズ耐量検出装置。

[請求項20] 異なる位相の第1の交流信号および第2の交流信号を出力する信号発生部と、

各々が、前記第1の交流信号を伝送するための複数の第1の同軸ケーブルと、

各々が、前記第2の交流信号を伝送するための複数の第2の同軸ケーブルと、

各々が、対応する前記第1の同軸ケーブルと接続され、プリント基板上のICに近接して配置され、前記第1の交流信号を前記ICに印加するための複数の第1のプローブと、

各々が、対応する前記第2の同軸ケーブルと接続され、前記ICに近接して配置され、前記第2の交流信号を前記ICに印加するための複数の第2のプローブと、

各々が、前記ICに近接して配置されて、前記ICの出力信号を計測するための複数の第3のプローブと、

各々が、対応する前記第3のプローブと接続され、前記ICの出力信号を伝送するための複数の第3の同軸ケーブルと、

前記第1の交流信号および前記第2の交流信号の印加後に、前記第3のプローブから入力される前記ICの出力信号に基づいて、前記ICが誤動作しているか否かを判定する判定装置と、

複数の前記第1の同軸ケーブルと前記信号発生部との間に設けられて、前記信号発生部と接続する1つの前記第1の同軸ケーブルを切り替えるための第1のスイッチと、

複数の前記第2の同軸ケーブルと前記信号発生部との間に設けられて、前記信号発生部と接続する1つの前記第2の同軸ケーブルを切り替える第2のスイッチと、

複数の前記第3の同軸ケーブルと前記判定装置との間に設けられて、前記判定装置と接続する1つの前記第3の同軸ケーブルを切り替えるための第3のスイッチと、を備えたICのノイズ耐量検出装置。

[請求項21]

異なる位相の第1の交流信号および第2の交流信号を出力するように構成された信号発生部と、前記第1の交流信号を伝送するための第1の同軸ケーブルと、前記第2の交流信号を伝送するための第2の同軸ケーブルと、前記第1の同軸ケーブルと接続される第1のプローブと、前記第2の同軸ケーブルと接続される第2のプローブと、判定装置、とを備えたICのノイズ耐量検出装置におけるノイズ耐量検出方法であって、

前記第1のプローブおよび前記第2のプローブを前記ICに近接して配置するステップと、

前記信号発生部が、前記第 1 の交流信号および前記第 2 の交流信号を出力するステップと、

前記判定装置が、前記 IC、または前記 IC が実装されたプリント基板、または前記 IC が実装されたプリント基板に接続される異なるプリント基板の状態に基づいて、前記 IC が誤動作しているか否かを判定するステップと、を備えた、IC のノイズ耐量検出方法。

[請求項22] 前記信号発生部は、特定の周波数を選択して出力可能な装置であり、

前記出力するステップは、前記信号発生部が、1 つの帯域幅あたり 10 周期以上の前記第 1 の交流信号および前記第 2 の交流信号を出力するステップを含む、請求項 21 記載の IC のノイズ耐量検出方法。

[請求項23] 前記信号発生部から出力される前記第 1 の交流信号および前記第 2 の交流信号の周波数および振幅を変化させるステップと、

前記第 1 の交流信号および前記第 2 の交流信号の周波数、および前記第 1 の交流信号および前記第 2 の交流信号の振幅の組み合わせにおける前記 IC の出力信号を示す応答マップを作成するステップと、を備えた、請求項 21 記載の IC のノイズ耐量検出方法。

[請求項24] 前記第 1 の交流信号および前記第 2 の交流信号を印加する前記 IC の端子を変化させるステップを、さらに備え、

前記応答マップを作成するステップは、前記 IC の端子または端子間、前記第 1 の交流信号および前記第 2 の交流信号の周波数、および前記第 1 の交流信号および前記第 2 の交流信号の振幅の組み合わせにおける前記 IC の出力信号を示す応答マップを作成するステップを含む、請求項 23 記載の IC のノイズ耐量検出方法。

[請求項25] 前記信号発生部が出力する前記第 1 の交流信号および前記第 2 の交流信号は、少なくとも 1 kHz 以上の帯域幅を有する、請求項 23 または 24 に記載の IC のノイズ耐量検出方法。

[請求項26] 第 1 の IC についての応答マップを作成するステップと、

前記第1のICと接続される第2のICについての応答マップを作成するステップと、

前記第2のICについての応答マップ内の誤動作条件となる周波数および振幅の組み合わせを抽出するステップと、

前記第1のICについての応答マップ内の出力信号のうち、前記抽出した周波数および振幅の組み合わせを含む出力信号の前記第1のICについての応答マップ内の周波数および振幅の組み合わせを前記第1のICの誤動作条件として特定するステップと、を含む請求項23に記載のICのノイズ耐量検出方法。

[請求項27] 電界プローブを用いて、動作状態のICにおける周期性を有する出力信号が生成する電界を測定するステップと、

磁界プローブを用いて、前記出力信号が生成する磁界を測定するステップと、

前記測定された電界と前記測定された磁界とに基づいて、前記ICの出力端子の内部インピーダンスを算出するステップと、を含む、ICの内部インピーダンス測定方法。

[請求項28] 動作状態のICの測定対象の入力端子に印加されている電圧を測定するステップと、

前記電圧の振幅よりも小さい振幅を有する既知の擬似乱数の信号、または変調信号を前記入力端子に注入するステップと、

電界プローブを用いて、前記入力端子が生成する電界を測定するステップと、

磁界プローブを用いて、前記入力端子が生成する磁界を測定するステップと、

前記測定された電界と前記測定された磁界とに基づいて、前記入力端子の内部インピーダンスを算出するステップと、を含む、ICの内部インピーダンス測定方法。

[請求項29] 電界プローブを用いて、既知のインピーダンスの入力端子が生成す

る電界を測定するステップと、

磁界プローブを用いて、前記既知のインピーダンスの入力端子が生成する磁界を測定するステップと、

前記既知のインピーダンスと、前記既知のインピーダンスの入力端子が生成する前記電界および前記磁界とを用いて、複素補正係数の周波数特性を算出するステップと、

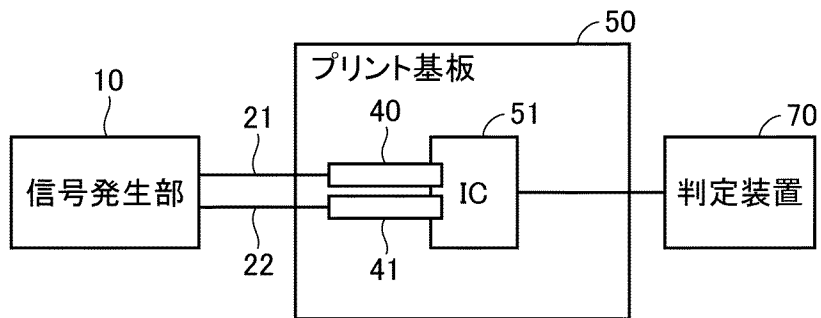
電界プローブを用いて、測定対象の入力端子が生成する電界を測定するステップと、

磁界プローブを用いて、前記測定対象の入力端子が生成する磁界を測定するステップと、

前記複素補正係数の周波数特性と、前記測定対象の入力端子が生成する前記電界および前記磁界とを用いて、前記測定対象の入力端子の内部インピーダンスを算出するステップと、を備えたICの内部インピーダンス測定方法。

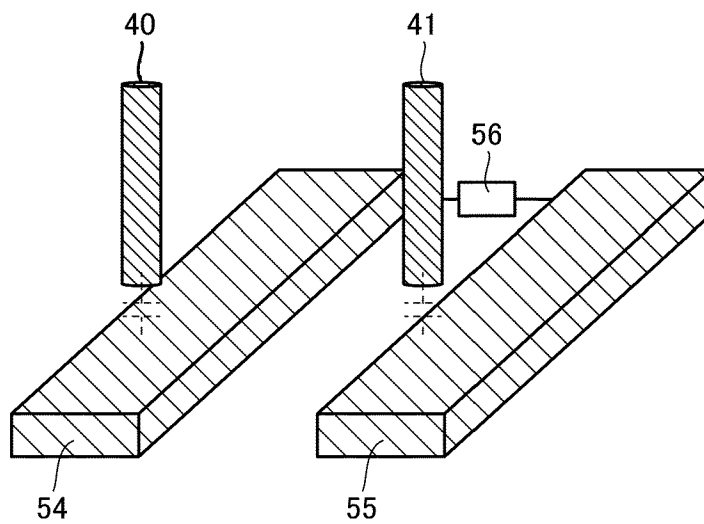
[図1]

図1



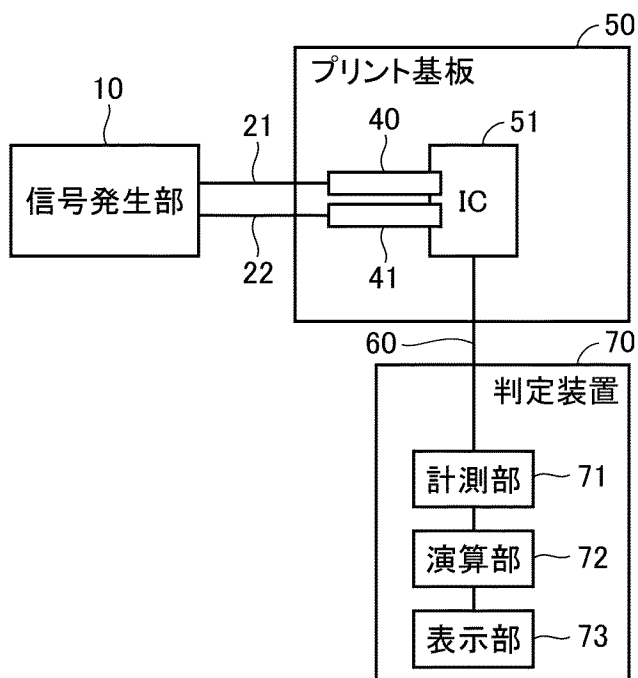
[図2]

図2



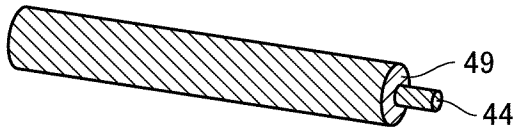
[図3]

図3



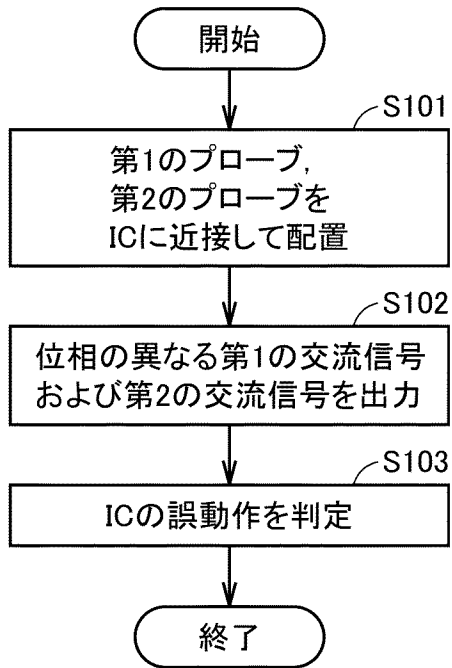
[図4]

図4



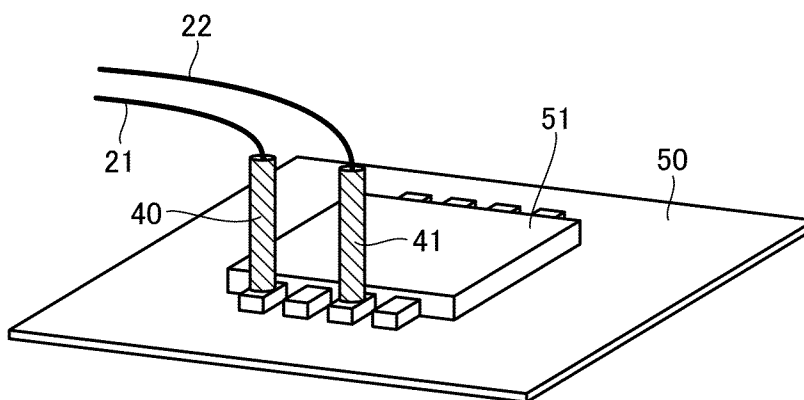
[図5]

図5



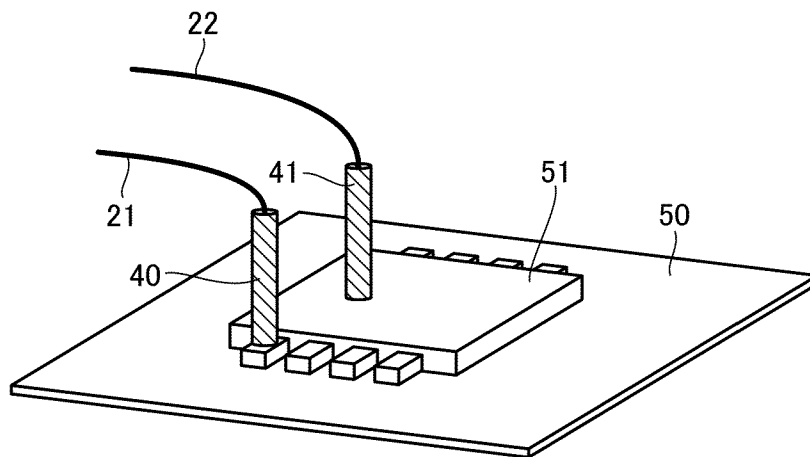
[図6]

図6



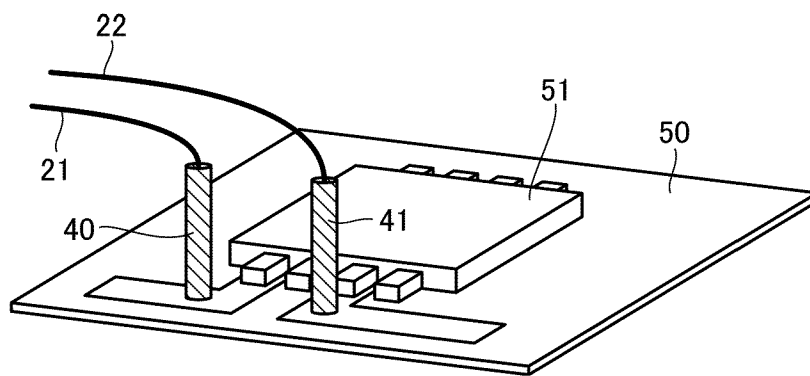
[図7]

図7



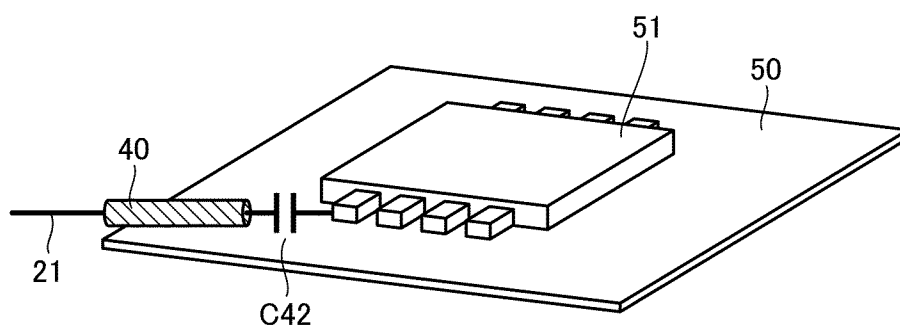
[図8]

図8



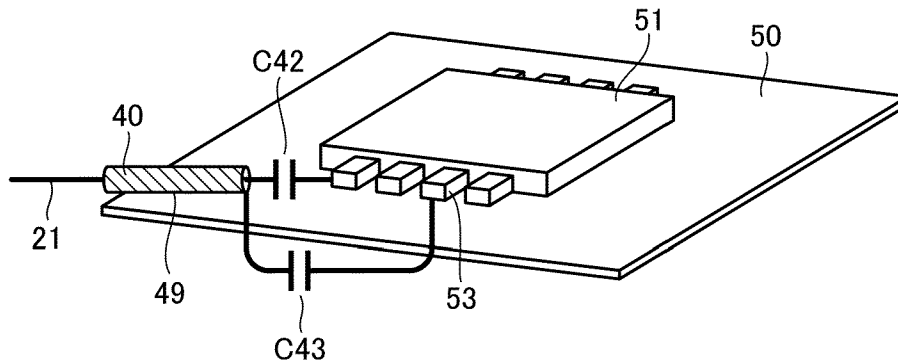
[図9]

図9



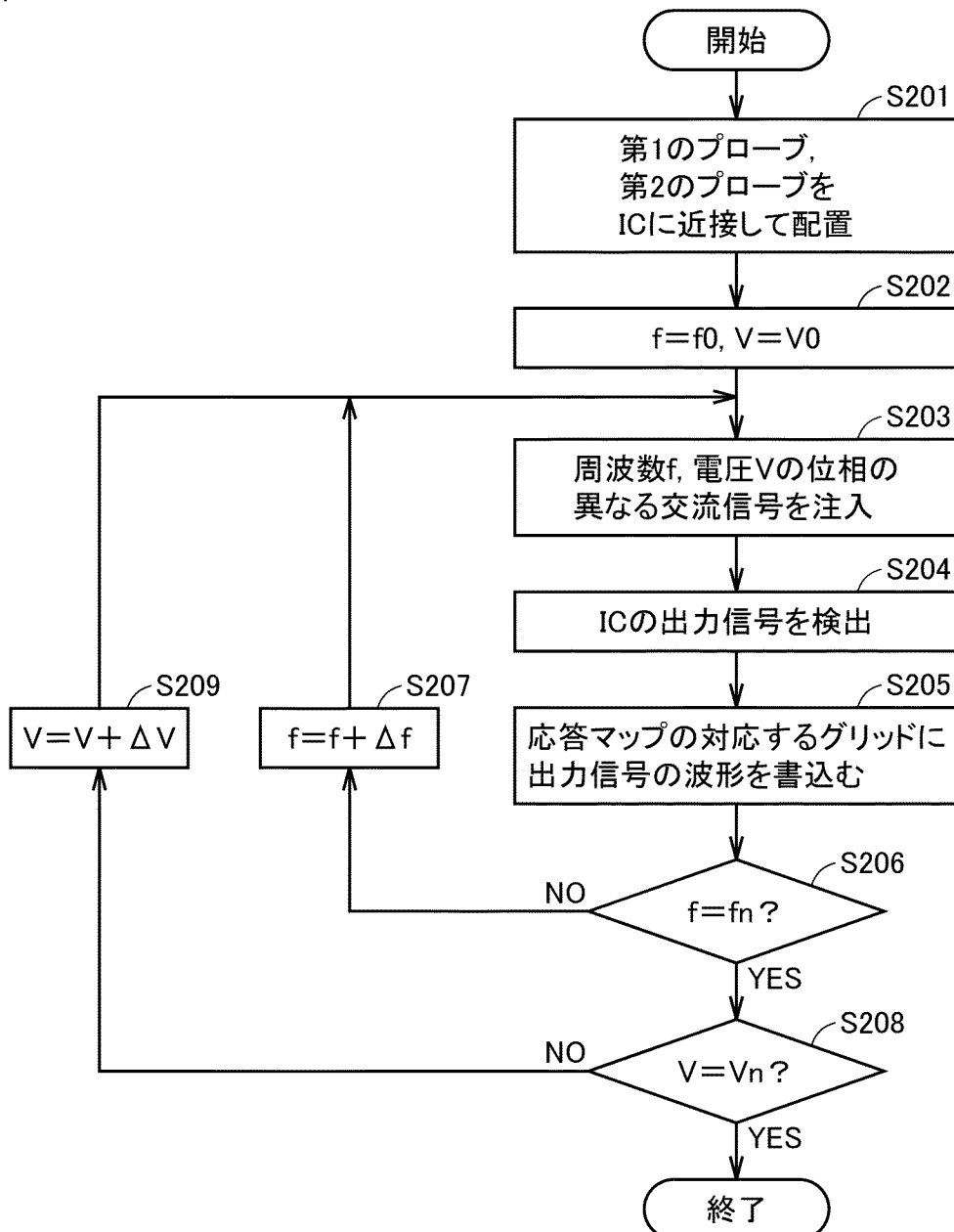
[図10]

図10



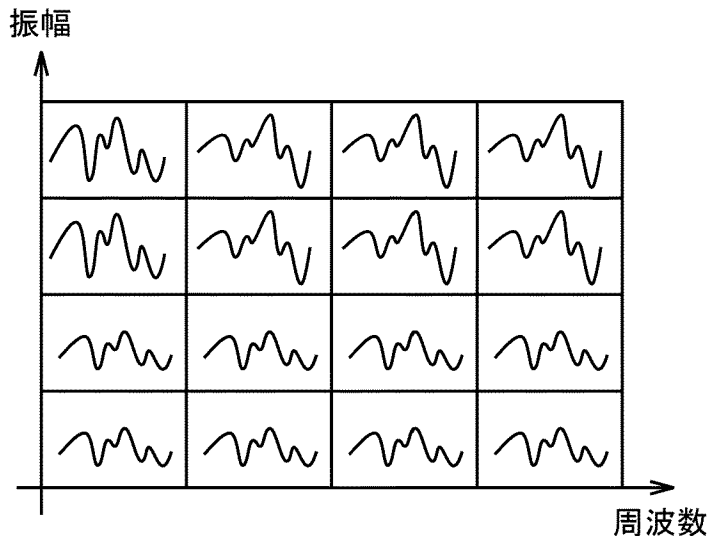
[図11]

図11



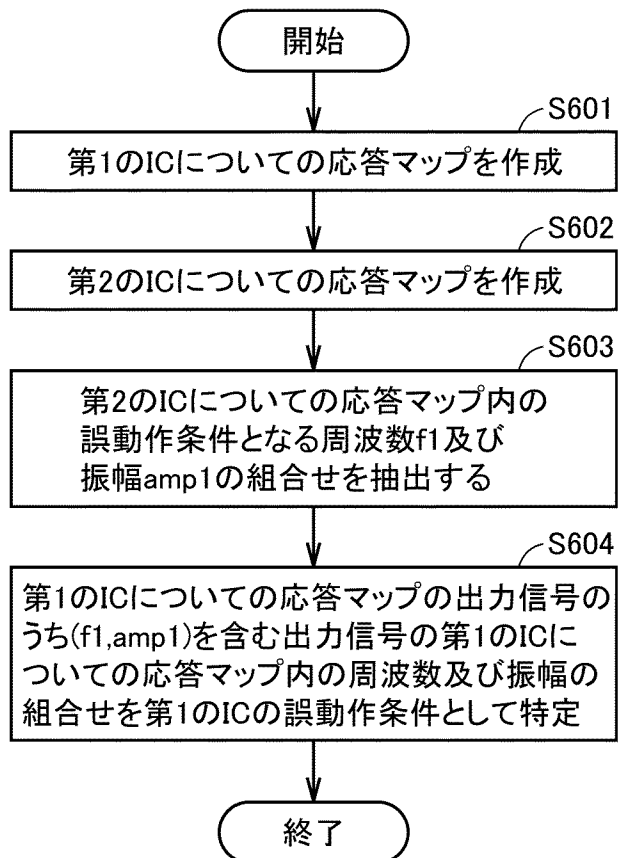
[図12]

図12



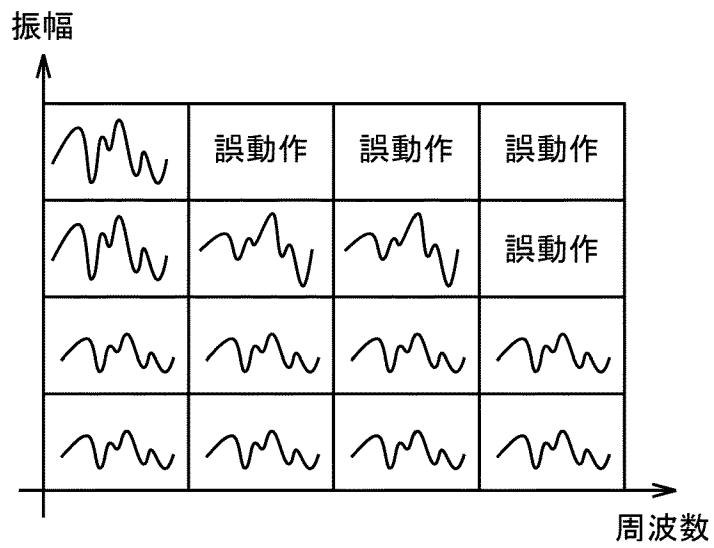
[図13]

図13



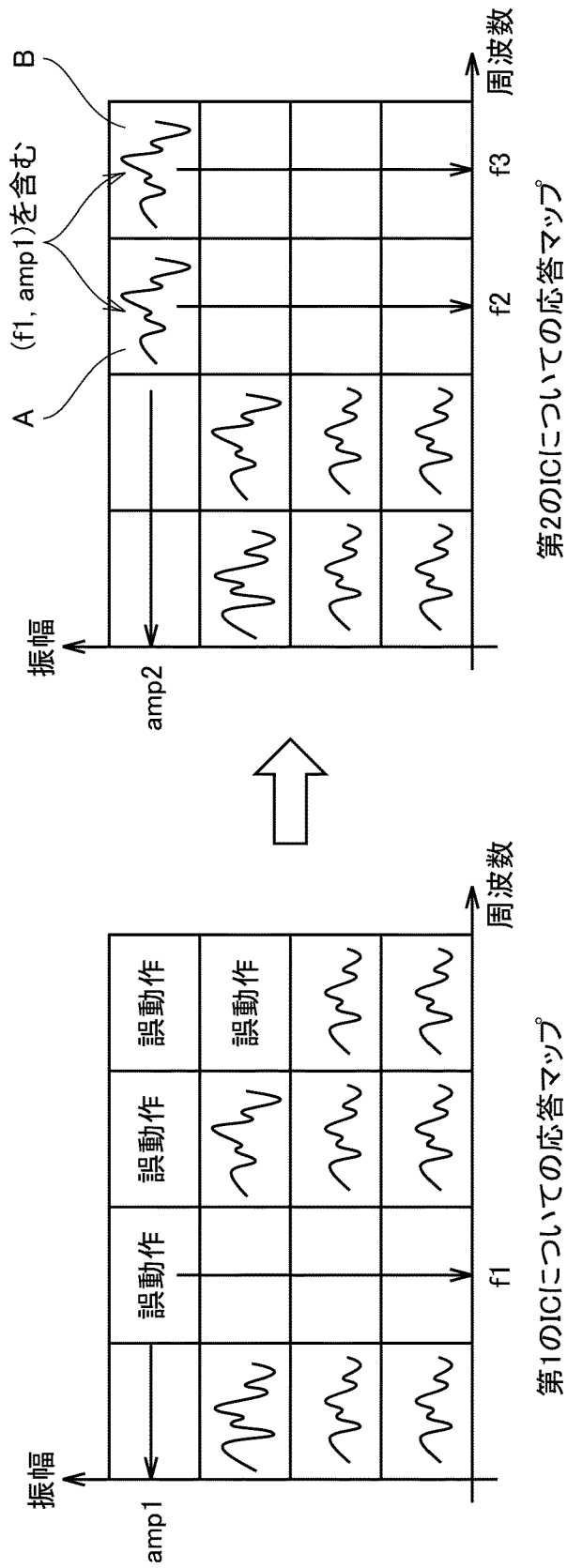
[図14]

図14



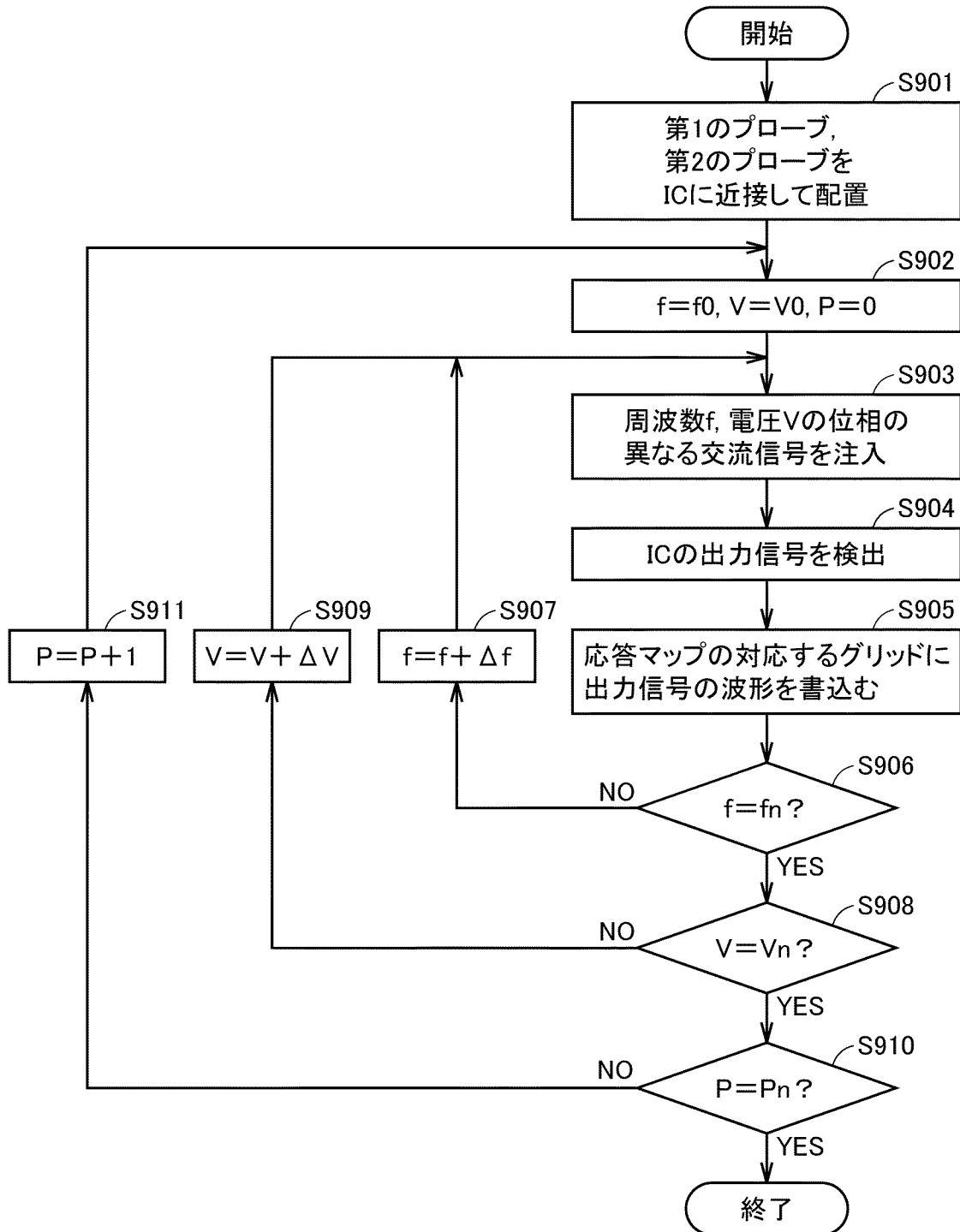
[図15]

図15



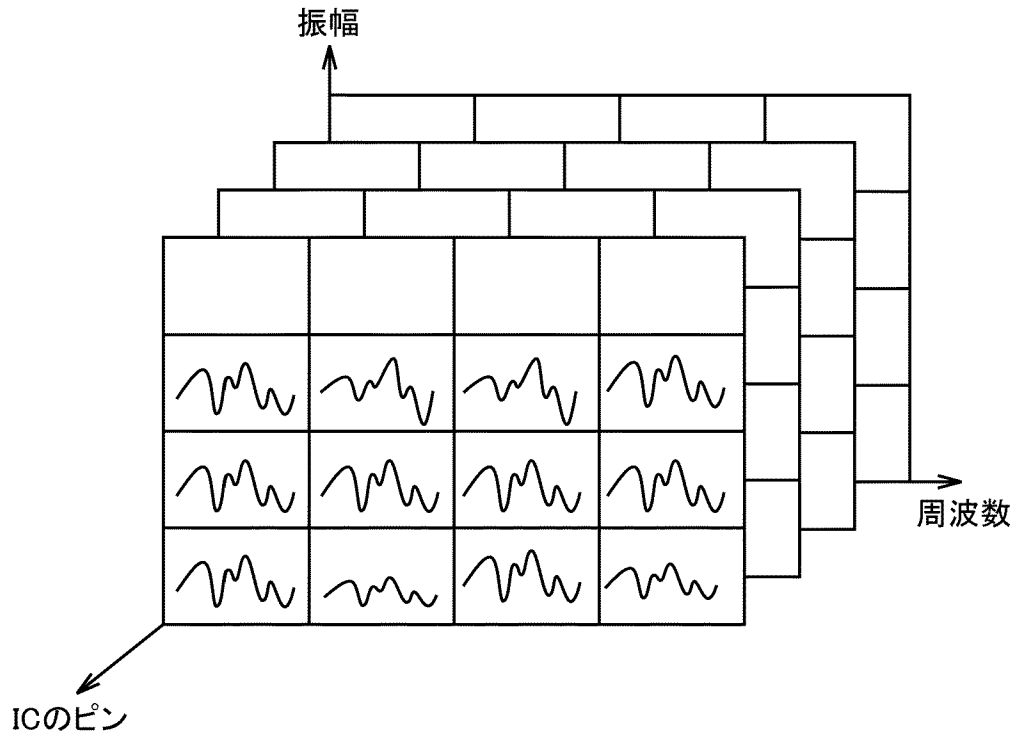
[図16]

図16



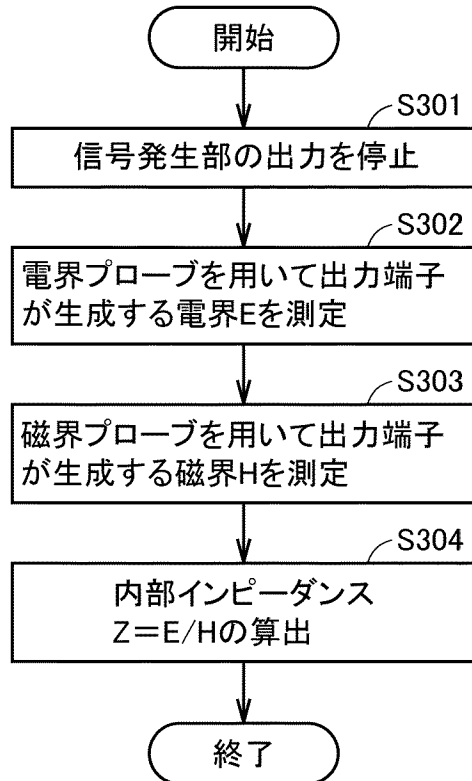
[図17]

図17



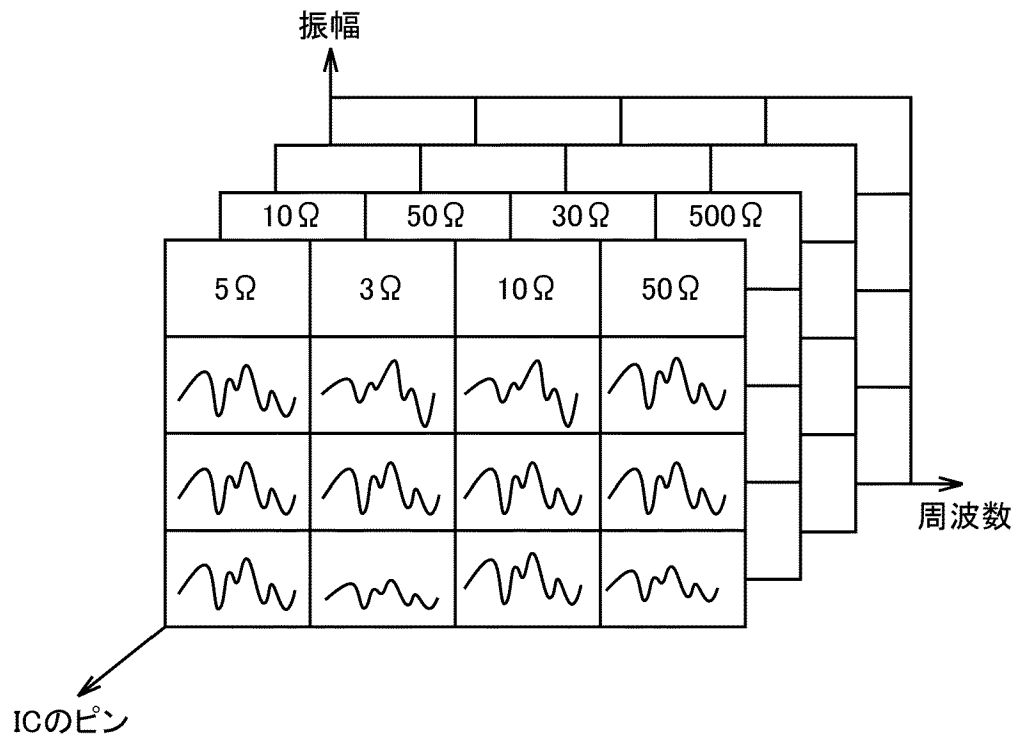
[図18]

図18



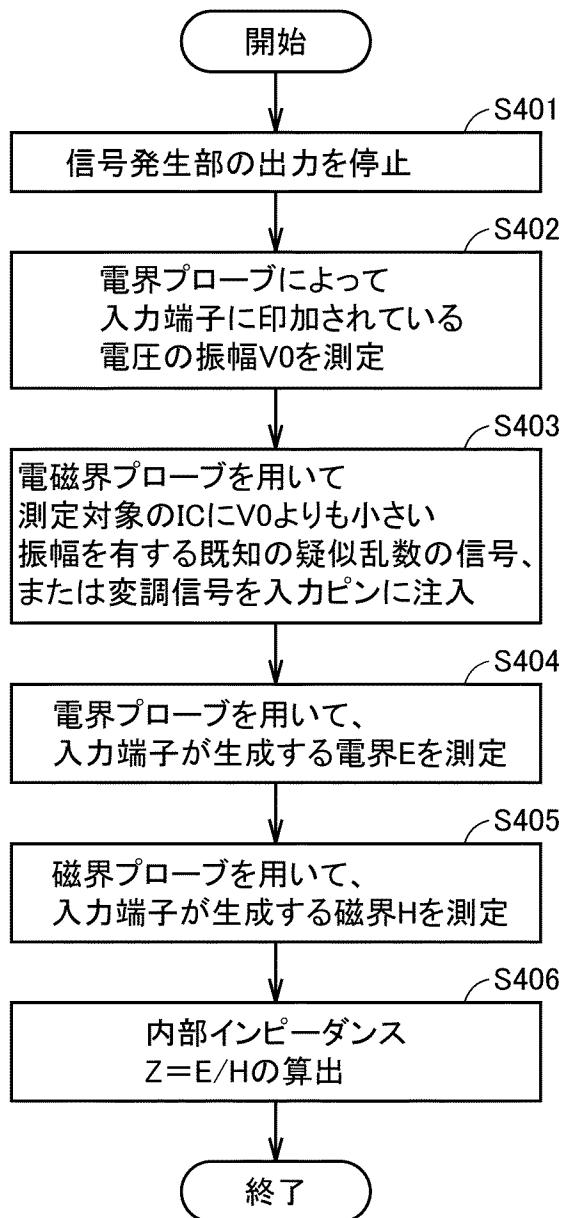
[図19]

図19



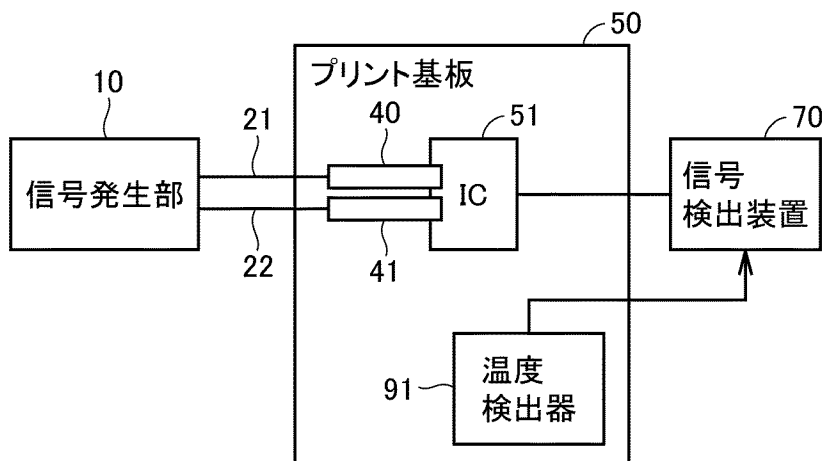
[図20]

図20



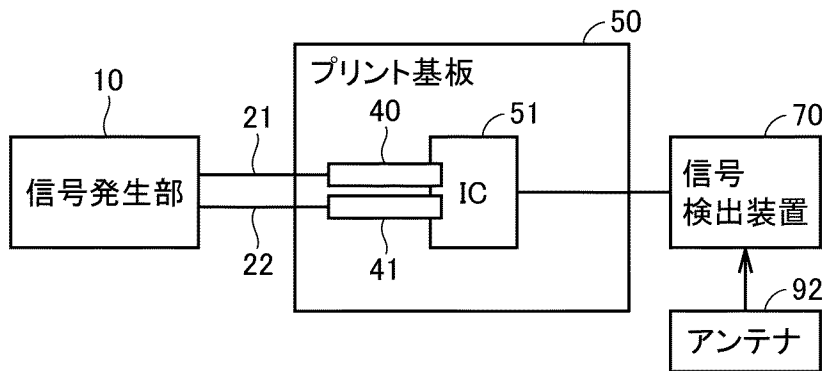
[図21]

図21



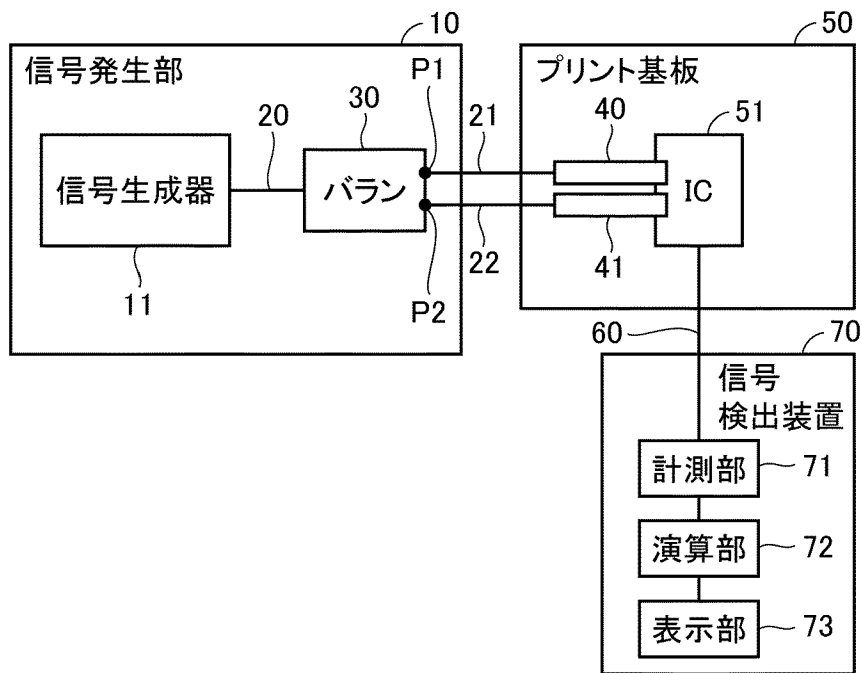
[図22]

図22



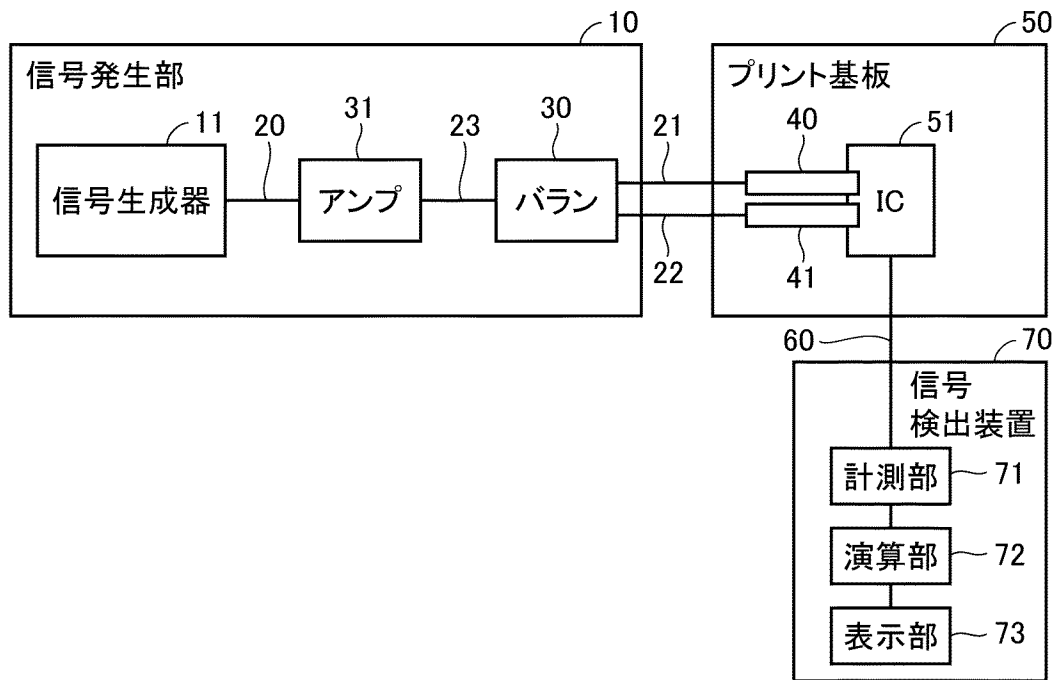
[図23]

図23



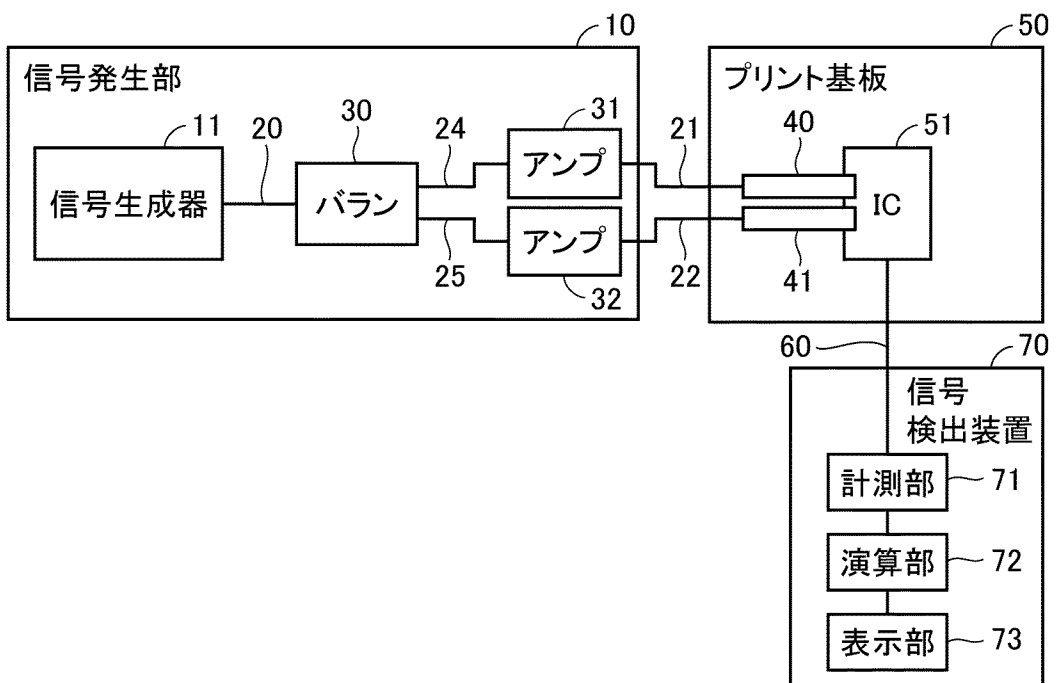
[図24]

図24



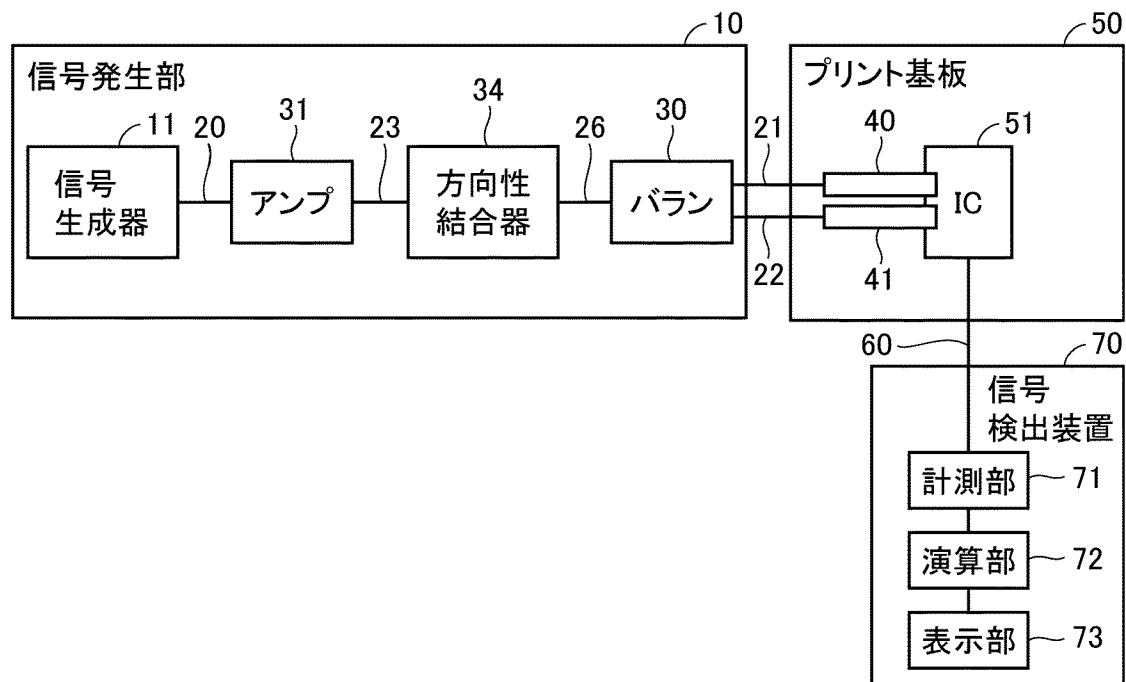
[図25]

図25



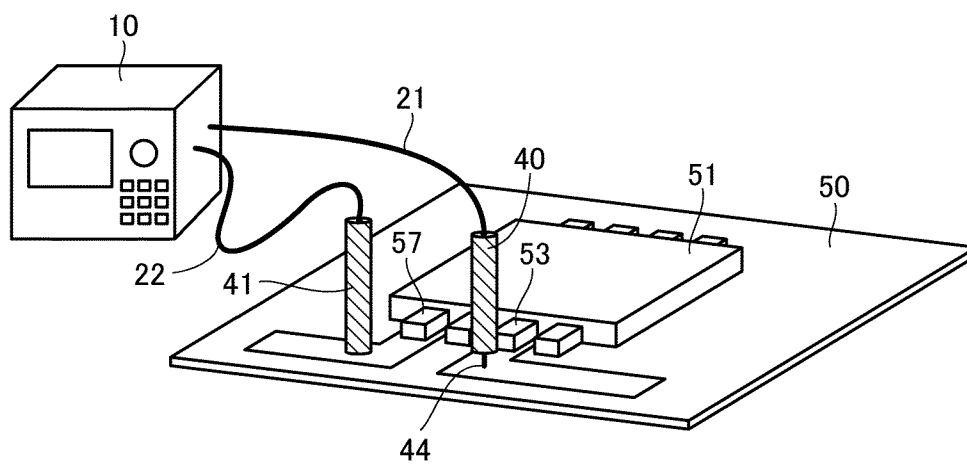
[図26]

図26



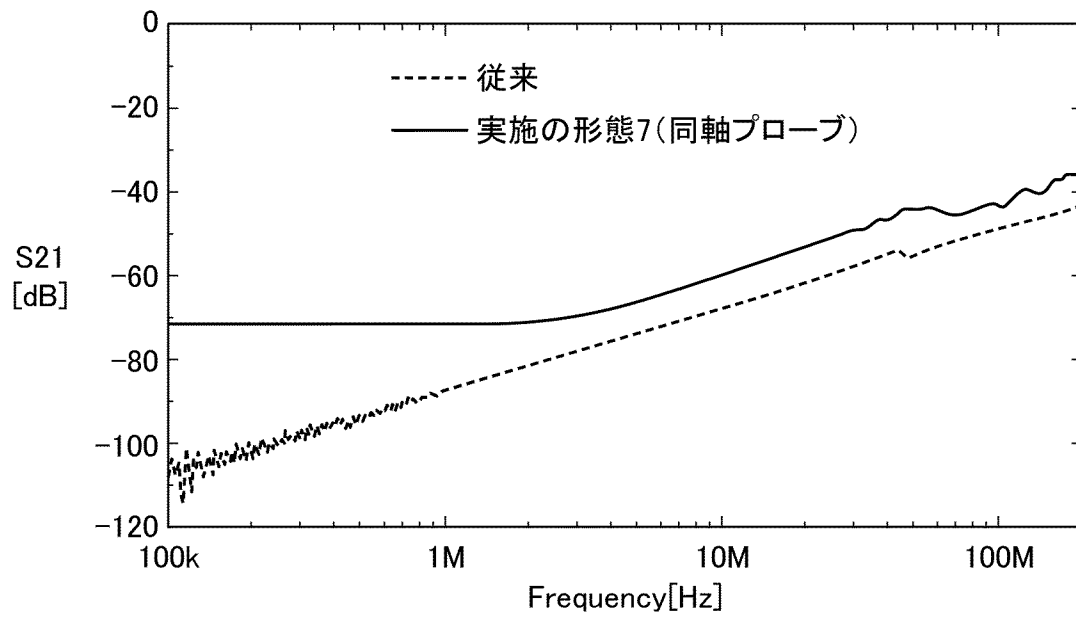
[図27]

図27



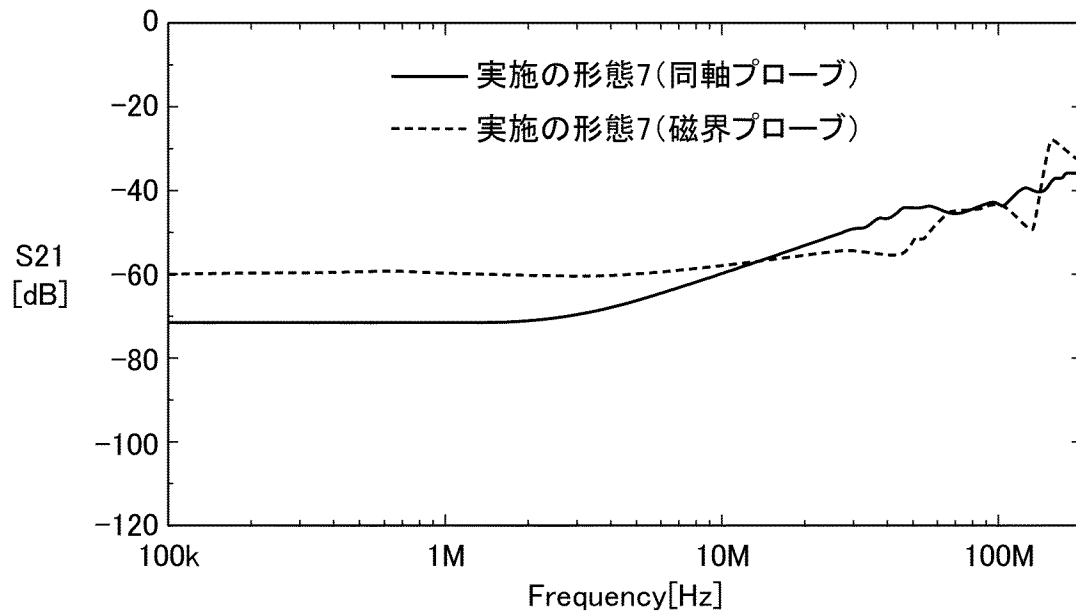
[図28]

図28



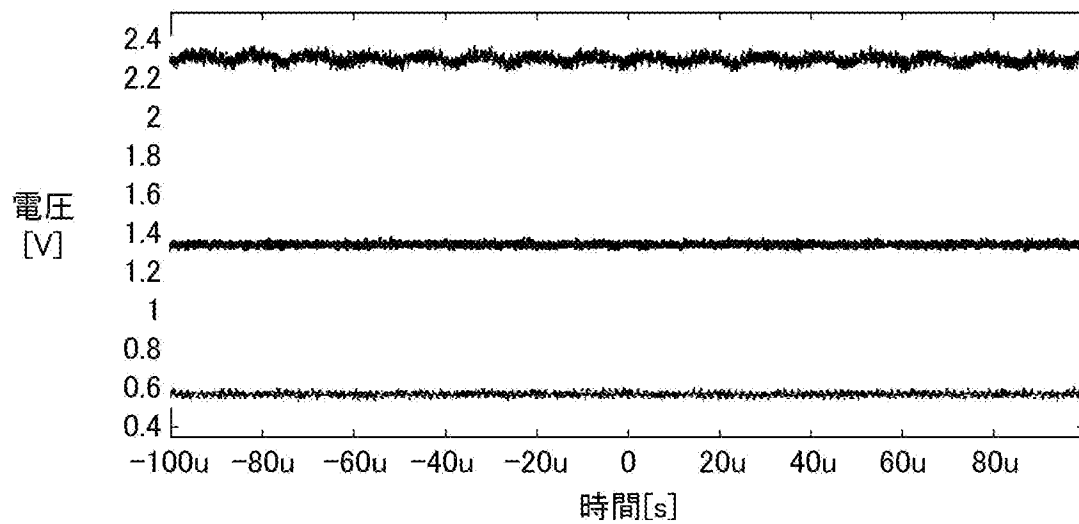
[図29]

図29



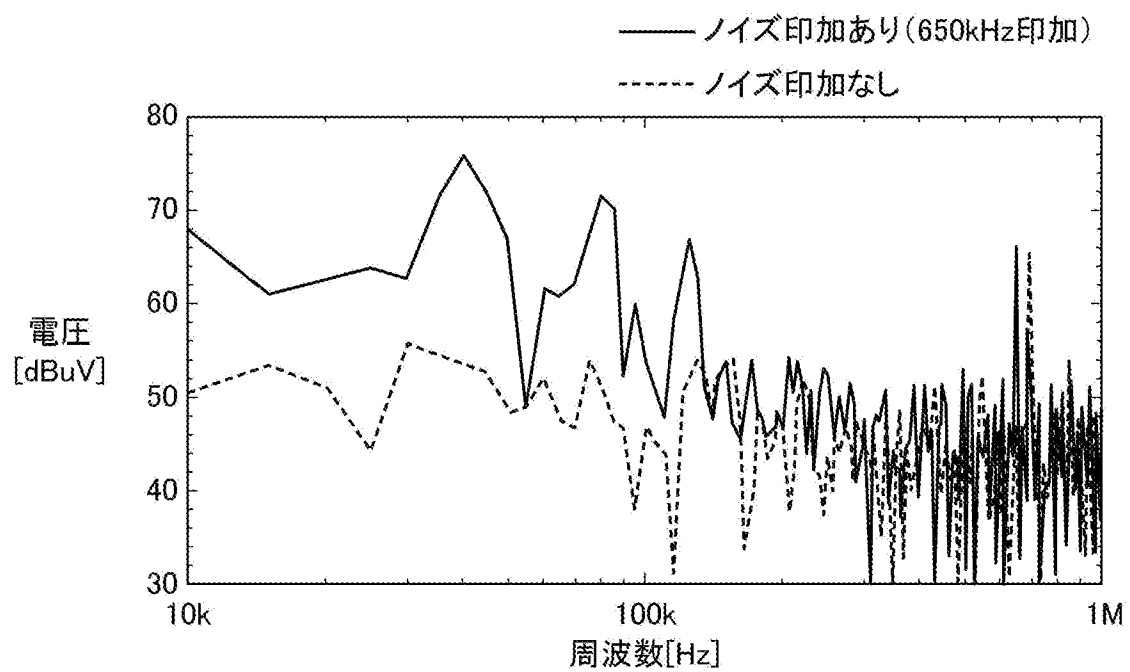
[図30]

図30



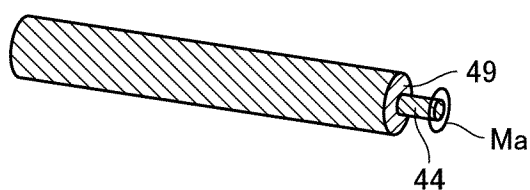
[図31]

図31



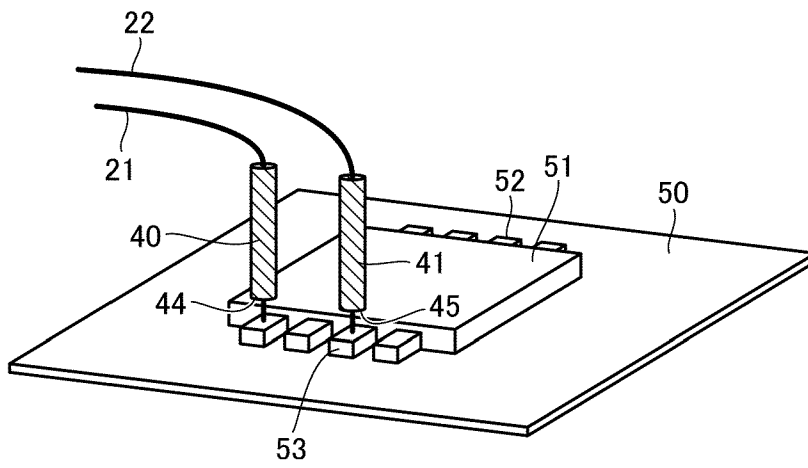
[図32]

図32



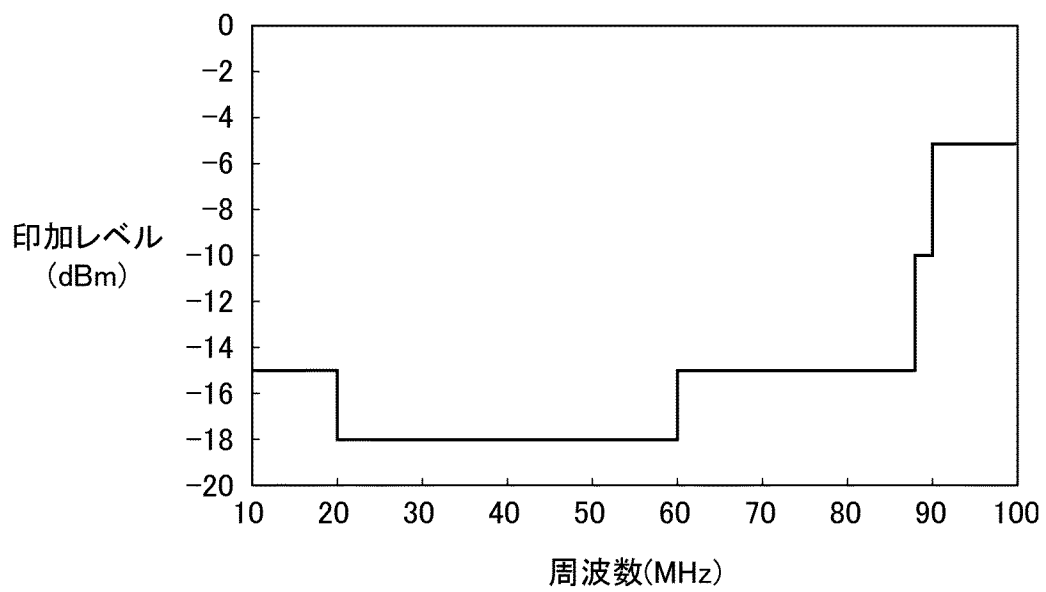
[図33]

図33



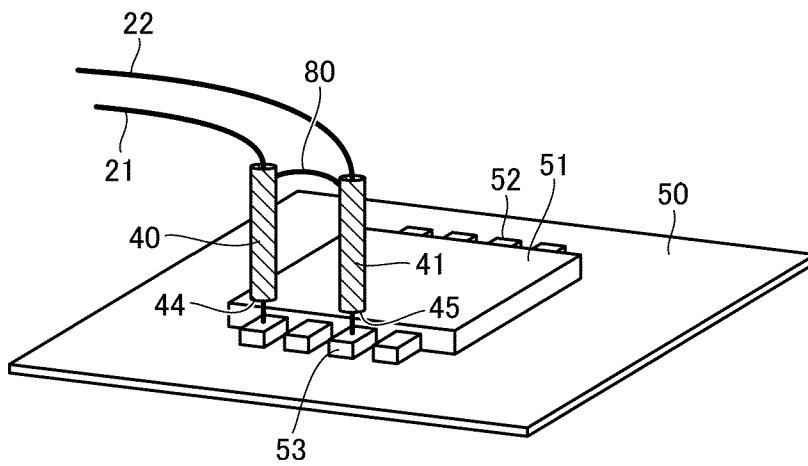
[図34]

図34



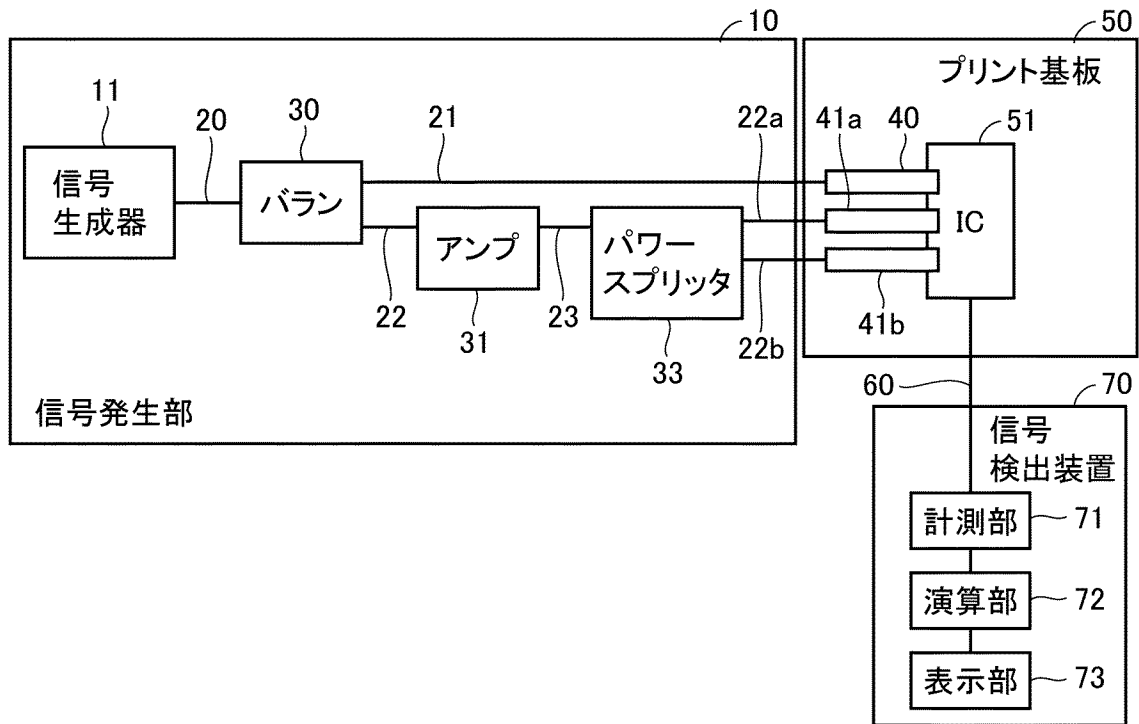
[図35]

図35



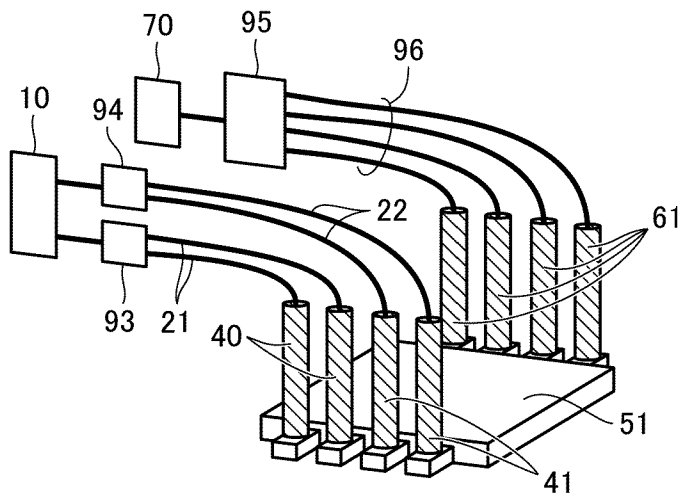
[図36]

図36



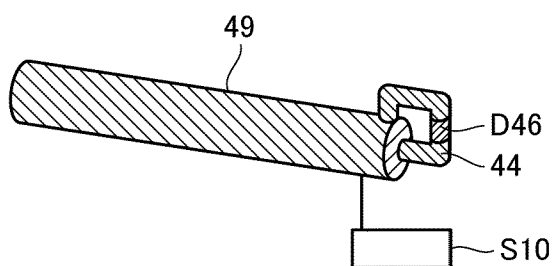
[図37]

図37



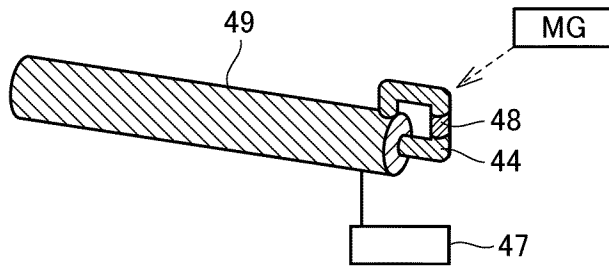
[図38]

図38



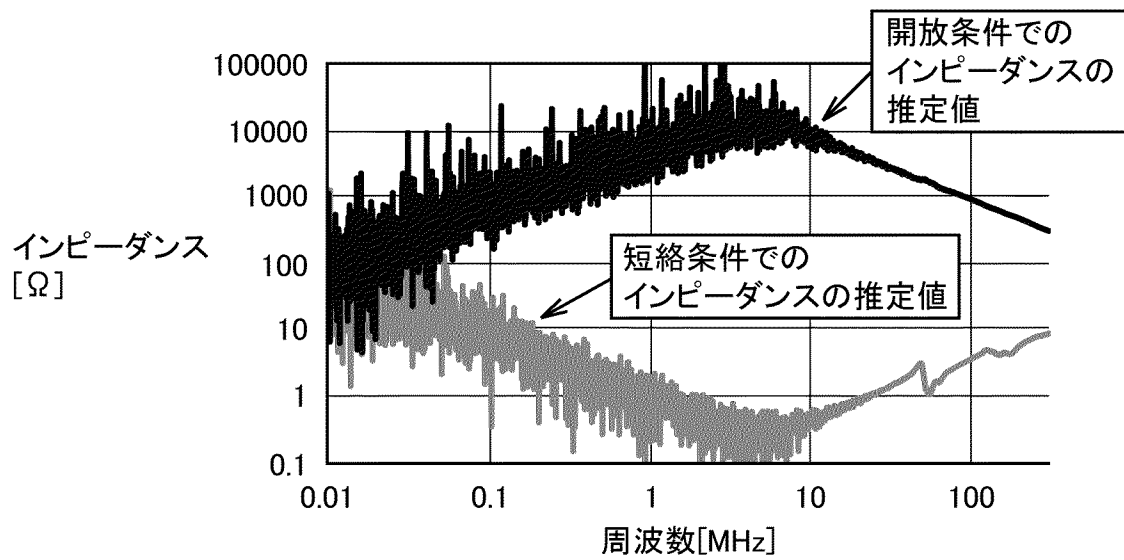
[図39]

図39



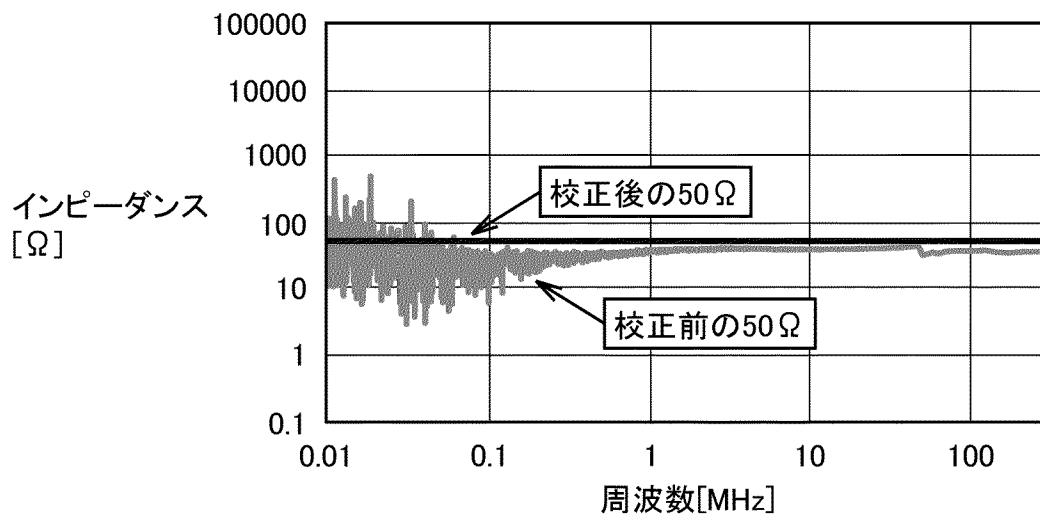
[図40]

図40



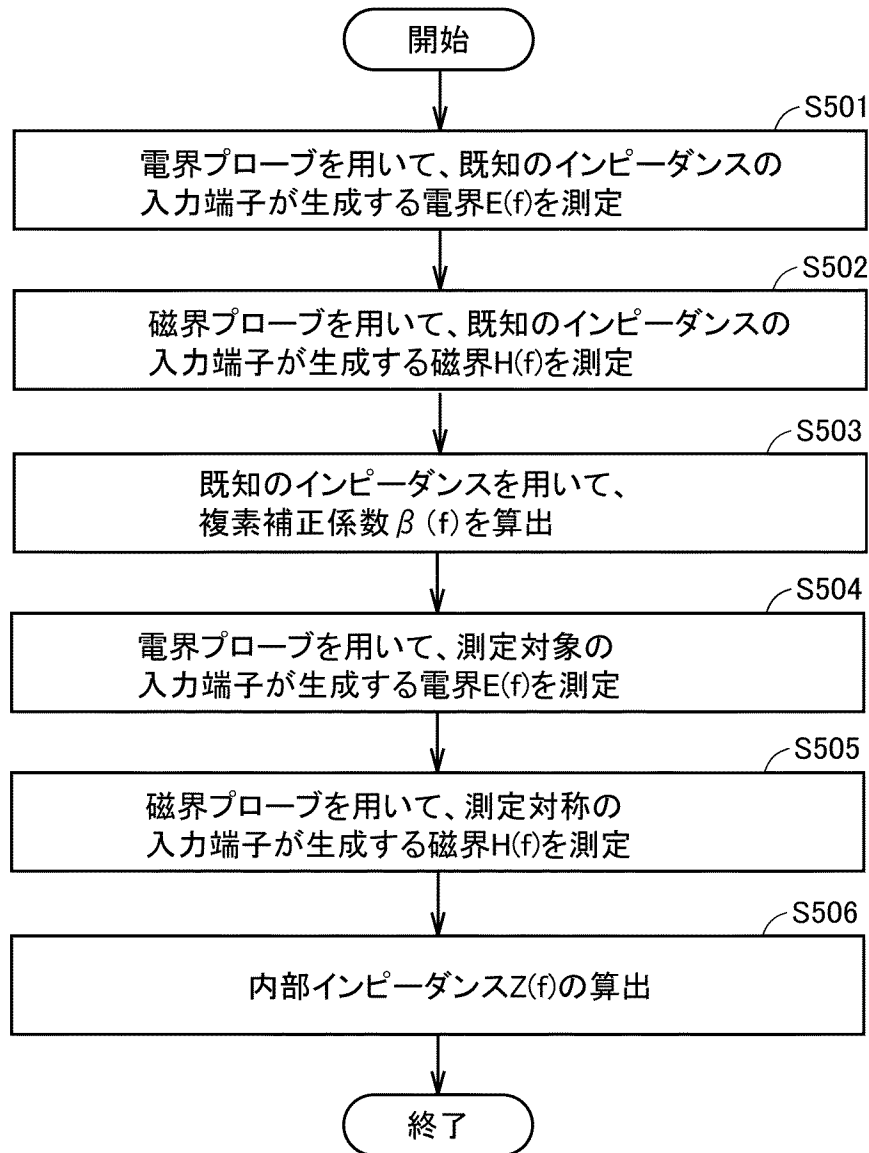
[図41]

図41



[図42]

図42



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/019384

A. CLASSIFICATION OF SUBJECT MATTER

G01R 27/02(2006.01)i; H01L 21/64(2006.01)i; G06F 11/24(2006.01)i; G01R 31/26(2020.01)i; G01R 31/30(2006.01)i
FI: G01R31/30; G01R31/26 H; G06F11/24; G01R27/02 A; H01L21/64

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R27/00-27/32; H01L21/64-21/66; G06F11/22-11/277; G01R31/26; G01R31/28; 31/30; 31/302; 31/316; 31/317; 31/3183; 31/3185; 31/319

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-41209 A (PANASONIC CORP) 24 February 2011 (2011-02-24) paragraphs [0038]-[0039], fig. 1, 7	27
Y	JP 2003-107116 A (HITACHI LTD) 09 April 2003 (2003-04-09) paragraphs [0018]-[0035], fig. 1-3	27, 29
Y	JP 2000-314755 A (RICOH CO LTD) 14 November 2000 (2000-11-14) paragraph [0012], fig. 1-2	27, 29
Y	JP 04-270969 A (ANDO ELECTRIC CO LTD) 28 September 1992 (1992-09-28) paragraph [0006], fig. 1	29
A	JP 2013-137222 A (TOKYO DENSHI KOEKI KK) 11 July 2013 (2013-07-11) entire text, all drawings	1-29

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
28 July 2021 (28.07.2021)

Date of mailing of the international search report
10 August 2021 (10.08.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/019384

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-150840 A (HITACHI LTD) 27 May 2004 (2004-05-27) entire text, all drawings	1-29
A	JP 2004-85477 A (NEC CORP) 18 March 2004 (2004-03-18) entire text, all drawings	1-29
A	US 2003/0160622 A1 (DUENSING, G. Randy et al.) 28 August 2003 (2003-08-28) entire text, all drawings	1-29

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/019384

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2011-41209 A	24 Feb. 2011	WO 2011/021359 A1 paragraphs [0038]- [0039], fig. 1, 7 (Family: none)	
JP 2003-107116 A	09 Apr. 2003	(Family: none)	
JP 2000-314755 A	14 Nov. 2000	(Family: none)	
JP 04-270969 A	28 Sep. 1992	(Family: none)	
JP 2013-137222 A	11 Jul. 2013	(Family: none)	
JP 2004-150840 A	27 May 2004	US 2006/0164115 A1 entire text, all drawings WO 2004/040326 A1 (Family: none)	
JP 2004-85477 A	18 Mar. 2004	WO 2003/051197 A1 entire text, all drawings EP 1458287 A0 AU 2002351405 A1	
US 2003/0160622 A1	28 Aug. 2003		

A. 発明の属する分野の分類（国際特許分類（IPC）） G01R 27/02(2006.01)i; H01L 21/64(2006.01)i; G06F 11/24(2006.01)i; G01R 31/26(2020.01)i; G01R 31/30(2006.01)i FI: G01R31/30; G01R31/26 H; G06F11/24; G01R27/02 A; H01L21/64																																						
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G01R27/00-27/32; H01L21/64-21/66; G06F11/22-11/277; G01R31/26; G01R31/28; 31/30; 31/302; 31/316; 31/317; 31/3183; 31/3185; 31/319 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年																												
日本国実用新案公報	1922-1996年																																					
日本国公開実用新案公報	1971-2021年																																					
日本国実用新案登録公報	1996-2021年																																					
日本国登録実用新案公報	1994-2021年																																					
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>JP 2011-41209 A（パナソニック株式会社）24.02.2011（2011-02-24） [0038] - [0039]、図1、7</td> <td>27</td> </tr> <tr> <td>Y</td> <td>JP 2003-107116 A（株式会社日立製作所）09.04.2003（2003-04-09） [0018] - [0035]、図1-3</td> <td>27, 29</td> </tr> <tr> <td>Y</td> <td>JP 2000-314755 A（株式会社リコー）14.11.2000（2000-11-14） [0012]、図1-2</td> <td>27, 29</td> </tr> <tr> <td>Y</td> <td>JP 04-270969 A（安藤電気株式会社）28.09.1992（1992-09-28） [0006]、図1</td> <td>29</td> </tr> <tr> <td>A</td> <td>JP 2013-137222 A（東京電子交易株式会社）11.07.2013（2013-07-11） 全文、全図</td> <td>1 - 29</td> </tr> <tr> <td>A</td> <td>JP 2004-150840 A（株式会社日立製作所）27.05.2004（2004-05-27） 全文、全図</td> <td>1 - 29</td> </tr> <tr> <td>A</td> <td>JP 2004-85477 A（日本電気株式会社）18.03.2004（2004-03-18） 全文、全図</td> <td>1 - 29</td> </tr> </tbody> </table> ☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。 <table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>"&" 同一パテントファミリー文献</td> </tr> <tr> <td>"O" 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	Y	JP 2011-41209 A（パナソニック株式会社）24.02.2011（2011-02-24） [0038] - [0039]、図1、7	27	Y	JP 2003-107116 A（株式会社日立製作所）09.04.2003（2003-04-09） [0018] - [0035]、図1-3	27, 29	Y	JP 2000-314755 A（株式会社リコー）14.11.2000（2000-11-14） [0012]、図1-2	27, 29	Y	JP 04-270969 A（安藤電気株式会社）28.09.1992（1992-09-28） [0006]、図1	29	A	JP 2013-137222 A（東京電子交易株式会社）11.07.2013（2013-07-11） 全文、全図	1 - 29	A	JP 2004-150840 A（株式会社日立製作所）27.05.2004（2004-05-27） 全文、全図	1 - 29	A	JP 2004-85477 A（日本電気株式会社）18.03.2004（2004-03-18） 全文、全図	1 - 29	* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献	"O" 口頭による開示、使用、展示等に言及する文献		"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																																				
Y	JP 2011-41209 A（パナソニック株式会社）24.02.2011（2011-02-24） [0038] - [0039]、図1、7	27																																				
Y	JP 2003-107116 A（株式会社日立製作所）09.04.2003（2003-04-09） [0018] - [0035]、図1-3	27, 29																																				
Y	JP 2000-314755 A（株式会社リコー）14.11.2000（2000-11-14） [0012]、図1-2	27, 29																																				
Y	JP 04-270969 A（安藤電気株式会社）28.09.1992（1992-09-28） [0006]、図1	29																																				
A	JP 2013-137222 A（東京電子交易株式会社）11.07.2013（2013-07-11） 全文、全図	1 - 29																																				
A	JP 2004-150840 A（株式会社日立製作所）27.05.2004（2004-05-27） 全文、全図	1 - 29																																				
A	JP 2004-85477 A（日本電気株式会社）18.03.2004（2004-03-18） 全文、全図	1 - 29																																				
* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの																																					
"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの																																					
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの																																					
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献																																					
"O" 口頭による開示、使用、展示等に言及する文献																																						
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献																																						
国際調査を完了した日	国際調査報告の発送日																																					
28.07.2021	10.08.2021																																					
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田口 孝明 2S 6002 電話番号 03-3581-1101 内線 3216																																					

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2003/0160622 A1 (DUENSING, G. Randy et al.) 28.08.2003 (2003 - 08 - 28) 全文、全図	1 - 29

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/019384

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-41209	A	24.02.2011	WO 2011/021359 A1 [0038] - [0039]、図1、7	
JP	2003-107116	A	09.04.2003	(ファミリーなし)	
JP	2000-314755	A	14.11.2000	(ファミリーなし)	
JP	04-270969	A	28.09.1992	(ファミリーなし)	
JP	2013-137222	A	11.07.2013	(ファミリーなし)	
JP	2004-150840	A	27.05.2004	US 2006/0164115 A1 全文、全図	
				WO 2004/040326 A1	
JP	2004-85477	A	18.03.2004	(ファミリーなし)	
US	2003/0160622	A1	28.08.2003	WO 2003/051197 A1 全文、全図	
				EP 1458287 A0	
				AU 2002351405 A1	