

WO 2020/054096 A1

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

which performs feedback control for outputting a switching pulse to the output stage so as to make a cathode voltage of the LED equal to a reference voltage, and a pulse addition control unit which performs pulse addition control for adding a predetermined pulse number of additional switching pulses at a time of switching between the LED-current-on period and the LED-current-off period, and the predetermined pulse number is variably set.

(57) 要約: 入力電圧から出力電圧を生成してLEDに供給するための出力段を制御するDC/DCコントローラと、前記LEDの出力電流を生成する電流ドライバと、を有し、前記電流ドライバは、前記PWM調光信号のLED電流オン期間に応じて前記出力電流をオンとし、前記PWM調光信号のLED電流オフ期間に応じて前記出力電流をオフとすることでPWM調光を行い、前記DC/DCコントローラは、前記LEDのカソード電圧を基準電圧に一致させるべく前記出力段にスイッチングパルスを出力する帰還制御を行う帰還制御部と、前記LED電流オン期間と前記LED電流オフ期間との間での切替わりのときに所定パルス数の追加スイッチングパルスを追加するパルス付加制御を行うパルス付加制御部と、を有し、前記所定パルス数は、可変設定される、LED駆動装置。

明 細 書

発明の名称：ＬＥＤ駆動装置、照明装置、および車載用表示装置
技術分野

[0001] 本発明は、ＬＥＤ駆動装置に関する。

背景技術

[0002] 従来、消費電力が小さく寿命の長いＬＥＤ（発光ダイオード）が様々な用途に用いられる。ＬＥＤを駆動するＬＥＤ駆動装置の従来例は、特許文献１に開示されている。

[0003] 特許文献１のＬＥＤ駆動装置は、入力電圧から出力電圧を生成してＬＥＤに供給するための出力段を制御するＤＣ／ＤＣコントローラと、ＬＥＤに流れる出力電流を生成する定電流ドライバと、を有し、複数系統のＬＥＤを駆動する。

[0004] ＤＣ／ＤＣコントローラは、複数系統のＬＥＤのカソード電圧のうち最低電圧と基準電圧とを比較するエラーアンプと、当該エラーアンプの出力とスロープ信号とを比較して内部ＰＷＭ信号を生成するＰＷＭコンパレータと、を有する。

[0005] 定電流ドライバは、ＰＷＭ端子に入力される外部ＰＷＭ信号に基づいてオンオフされる。これにより、ＰＷＭ調光制御が行われる。定電流ドライバがオンの期間において、エラーアンプおよびＰＷＭコンパレータにより上記カソード電圧の最低電圧が基準電圧と一致するように出力段におけるスイッチング素子がスイッチングパルスによりＰＷＭ駆動される。これにより、複数系統のＬＥＤの各順方向電圧のうちの最大電圧に上記基準電圧を加えた電圧値に出力電圧（ＬＥＤのアノード電圧）が制御される。

先行技術文献

特許文献

[0006] 特許文献１：特開２０１３－２１１１７号公報

発明の概要

発明が解決しようとする課題

- [0007] しかしながら、PWM調光制御のオンデューティが非常に低い場合に、定電流ドライバがオンとなる期間が短くなり、スイッチングパルスのパルス数が不足し、定電流ドライバのオン期間ごとに出力電圧が低下する現象が生じる。これにより、LEDに流れる電流が不安定となり、LEDを正常に点灯できない虞があった。すなわち、PWM調光制御のオンデューティの対応範囲が狭くなり、調光率を高くできないという問題があった。
- [0008] 特に昨今、例えば車載用の表示装置では、環境光の明るさの変化が大きく、LEDの調光率を高くすることが要望されている。
- [0009] 上記状況に鑑み、本発明は、PWM調光の調光率を高めることが可能となるLED駆動装置を提供することを目的とする。

課題を解決するための手段

- [0010] 本発明の一態様に係るLED駆動装置は、
入力電圧から出力電圧を生成してLEDに供給するための出力段を制御するDC/DCコントローラと、
前記LEDの出力電流を生成する電流ドライバと、
を有し、
前記電流ドライバは、PWM調光信号のLED電流オン期間に応じて前記出力電流をオンとし、前記PWM調光信号のLED電流オフ期間に応じて前記出力電流をオフとすることでPWM調光を行い、
前記DC/DCコントローラは、
前記LEDのカソード電圧を基準電圧に一致させるべく前記出力段にスイッチングパルスを出力する帰還制御を行う帰還制御部と、
前記LED電流オン期間と前記LED電流オフ期間との間での切替わりのときに所定パルス数の追加スイッチングパルスを追加するパルス付加制御を行うパルス付加制御部と、
を有し、
前記所定パルス数は、可変設定される構成としている。

発明の効果

[0011] 本発明のLED駆動装置によれば、PWM調光の調光率を高めることが可能となる。

図面の簡単な説明

[0012] [図1]本発明の一実施形態に係るLED駆動装置の構成を示した回路構成図である。

[図2]パルス付加制御に対する比較例としてのタイミングチャートである。

[図3]パルス付加制御の一例を示すタイミングチャートである。

[図4]比較例に係るPWM調光オンデューティと出力電流との関係の一例を示すグラフである。

[図5]パルス付加制御を行った場合のPWM調光オンデューティと出力電流との関係の一例を示すグラフである。

[図6]パルス付加制御時の詳細な波形例を示すタイミングチャートである。

[図7]パルス付加制御時の詳細な波形例を示すタイミングチャートである。

[図8]追加スイッチングパルスのパルス数を設定するための構成例を示す図である。

[図9]抵抗値の組み合わせと設定パルス数との関係の一例を示すテーブルである。

[図10]第1変形例に係るパルス付加制御時の波形例を示すタイミングチャートである。

[図11]第2変形例に係るパルス付加制御時の波形例を示すタイミングチャートである。

[図12]第1変形例に係るLED駆動装置の構成の一部を示す図である。

[図13]LED電流比率閾値を50%とした場合の調光切替えを示すグラフである。

[図14]LED電流比率閾値を25%とした場合の調光切替えを示すグラフである。

[図15]LED電流比率閾値を100%とした場合の調光切替えを示すグラフ

である。

[図16] L E D 電流と L E D 光度との関係の一例を示すグラフである。

[図17] L E D 電流と色度との関係の一例を示すグラフである。

[図18] 第2変形例に係る L E D 駆動装置の構成の一部を示す図である。

[図19] L E D 電流オンオフタイミングの遅延制御の一例を示すタイミングチャートである。

[図20] 第2変形例に係る L E D 駆動装置のパッケージ上面図である。

[図21] チップにおける電極パッドの配置および各回路ブロックが配置される各領域の配置を示す平面図である。

[図22] バックライト装置の構成例を示す図である。

[図23] 車載ディスプレイの一例を示す図である。

発明を実施するための形態

[0013] 以下に本発明の一実施形態について図面を参照して説明する。なお、以下に記載する具体的な信号値や温度値等は、一例である。

[0014] <1. L E D 駆動装置の構成>

図1は、本発明の一実施形態に係る L E D 駆動装置30の構成を示した回路構成図である。図1に示す L E D 駆動装置30は、複数系統（本実施例では6系統）の L E D アレイ41～46を駆動する。L E D 駆動装置30は、内部電圧生成部1と、電流検出部2と、チャージポンプ3と、発振部4と、スロープ生成部5と、スペクトラム拡散部6と、PWMコンパレータ7と、制御ロジック部8と、上側ドライバ9と、トランジスタ10と、下側ドライバ11と、シュミットトリガ12と、ソフトスタート部13と、出力ディスチャージ部14と、エラーアンプ15と、セレクト16と、保護回路部17と、定電流ドライバ18と、L E D 電流設定部19と、基準電圧源20と、シュミットトリガ21と、を集積化して有する半導体装置である。

[0015] また、L E D 駆動装置30は、外部との電氣的接続を確立するための外部端子として、VCC端子、VREG端子、CSH端子、SD端子、CPP端子、CPM端子、CP端子、BOOT端子、OUTH端子、SW端子、OU

TL端子、CSL端子、VDISC端子、LED1端子～LED6端子、P
GND端子、OVP端子、LGND端子、GND端子、ISET端子、PW
M端子、SHT端子、FAIL1端子、FAIL2端子、COMP端子、P
LSET端子、SYNC端子、RT端子、および、EN端子を有する。

[0016] LED駆動装置30の外部には、入力電圧 V_{in} から出力電圧 V_{out} を
DC/DC変換により生成してLEDアレイ41～46に供給するための出
力段35が配置される。出力段35は、コンデンサ C_{vcc} と、抵抗 R_{sh}
と、スイッチング素子N1と、ダイオードD1と、インダクタL1と、ダイ
オードD2と、スイッチング素子N2と、出力コンデンサ C_o と、コンデン
サ C_{bt} と、を有する。スイッチング素子N1、N2がLED駆動装置30
により駆動制御されることにより、出力段35はLED駆動装置30により
制御される。出力段35とLED駆動装置30とにより、DC/DCコンバ
ータが形成される。なお、本実施形態では、特にDC/DCコンバータとし
て、昇降圧DC/DCコンバータが構成される。

[0017] 入力電圧 V_{in} の印加端は、コンデンサ C_{vcc} の一端に接続される。コ
ンデンサ C_{vcc} の他端は、接地端に接続される。入力電圧 V_{in} の印加端
は抵抗 R_{sh} の一端に接続される。抵抗 R_{sh} の他端は、pチャネルMOS
FETで構成されるトランジスタM1のソースに接続される。トランジスタ
M1のドレインは、nチャネルMOSFETで構成されるスイッチング素子
N1のドレインに接続される。スイッチング素子N1のソースは、ダイオー
ドD1のカソードに接続される。ダイオードD1のアノードは、接地端に接
続される。スイッチング素子N1のゲートは、OUTH端子に接続される。

[0018] スwitchング素子N1とダイオードD1とが接続されるノードには、イン
ダクタL1の一端が接続される。インダクタL1の他端は、ダイオードD2
のアノードとともにnチャネルMOSFETで構成されるスイッチング素子
N2のドレインに接続される。スイッチング素子N2のソースは、抵抗 R_s
Iを介して接地端に接続される。スイッチング素子N2のゲートは、OUT
L端子に接続される。ダイオードD2のカソードは、出力コンデンサ C_o の

一端に接続される。出力コンデンサ C_o の他端は、接地端に接続される。出力コンデンサ C_o の一端に出力電圧 V_{out} が生成される。

[0019] スイッチング素子 N_1 とダイオード D_1 とが接続されるノードには、 SW 端子とともにブートストラップ用のコンデンサ C_{bt} の一端が接続される。コンデンサ C_{bt} の他端は、 $BOOT$ 端子に接続される。

[0020] なお、スイッチング素子 N_1 とスイッチング素子 N_2 のうち少なくとも一方を LED 駆動装置に含めるようにしてもよい。

[0021] 出力電圧 V_{out} が発生する出力コンデンサ C_o の一端には、 LED アレイ $41 \sim 46$ の各アノードが接続される。 LED アレイ $41 \sim 46$ は、それぞれ直列に接続された複数の LED から構成される。 LED アレイ $41 \sim 46$ の各カソードは、それぞれ $LED1$ 端子 $\sim$ $LED6$ 端子に接続される。

[0022] なお、 LED アレイ $41 \sim 46$ は、それぞれ直列接続に限らず、例えば直並列に接続された LED から構成されてもよいし、1つのみの LED から構成されてもよい。また、駆動可能な LED アレイの個数も6つに限らず、例えば4つ等でもよい。また、1系統の LED アレイのみを駆動可能としてもよい。

[0023] 次に、 LED 駆動装置 30 の内部構成に関して説明する。

[0024] 内部電圧生成部 1 は、 EN 端子が $High$ のときに、 VCC 端子に印加される入力電圧 V_{in} から内部電圧 V_{reg} （例えば $5V$ ）を生成して $VREG$ 端子から出力する。内部電圧 V_{reg} は、 LED 駆動装置 30 に含まれる内部回路の電源電圧として使用される。 $VREG$ 端子には、コンデンサ C_vg が接続される。

[0025] 電流検出部 2 には、 CSH 端子、 CSL 端子、および、 SD 端子が接続される。

[0026] チャージポンプ 3 には、 CPP 端子、 CPM 端子、および、 CP 端子が接続される。 CPP 端子と CPM 端子との間には、チャージポンプ用のコンデンサ C_{cp1} が接続される。チャージポンプ 3 の出力用端子である CP 端子には、コンデンサ C_{cp2} が接続される。チャージポンプ 3 は、入力された

内部電圧 V_{reg} を昇圧して CP 端子から出力する。

[0027] 発振部 4 は、 $SYNC$ 端子への入力信号、または、 RT 端子の端子電圧に応じて、所定のクロック信号を生成し、これをスロープ生成部 5 に出力する。

[0028] スロープ生成部 5 は、発振部 4 から入力されるクロック信号に基づいて、スロープ信号（三角波信号） V_{slp} を生成し、これを PWM コンパレータ 7 に出力する。また、電流検出部 2 は、スイッチング素子 N_2 に流れる電流を抵抗 R_{sl} により変換した CSL 端子電圧に応じて、スロープ信号 V_{slp} にオフセットを与える機能を有する。

[0029] RT 端子に接続される抵抗 R_{rt} の抵抗値を調整することにより、発振部 4 の内部キャパシタに対する充放電電流が決定され、スロープ信号の発振周波数（延いては昇降圧 DC/DC コンバータの発振周波数 F_{OSC} ）を設定することができる。LED 駆動装置 30 は、昇降圧 DC/DC コンバータを外部同期させるためのクロック入力を受け付ける $SYNC$ 端子を備えている。LED 駆動装置 30 では、 RT 端子または $SYNC$ 端子を用いて、 DC/DC コンバータの発振周波数を任意にかつ高精度に可変制御することが可能である。例えば、車載用表示装置のバックライト制御手段として、LED 駆動装置 30 を用いる場合、ラジオ受信周波数の切替制御に合わせて $SYNC$ 端子から外部同期発振周波数を適宜設定してやれば、 DC/DC コンバータの発振周波数がラジオノイズの周波数帯に重なることを回避することができるので、ラジオの受信品質を損わずに、バックライト制御を行うことが可能となる。

[0030] スペクトラム拡散部 6 は、 DC/DC コンバータのスイッチング周波数を変化させることで、ノイズの平均を下げるができる。 $SYNC$ 端子によりスペクトラム拡散部 6 のオン／オフが切替えられる。

[0031] PWM コンパレータ 7 は、非反転入力端（+）に入力される誤差信号 V_{err} と、反転入力端（-）に入力されるスロープ信号 V_{slp} とを比較して内部 PWM 信号を生成し、これを制御ロジック部 8 に出力する。

- [0032] 制御ロジック部 8 は、内部 PWM 信号に基づいて上側ドライバ 9、トランジスタ 10、および下側ドライバ 11 の駆動信号を生成する。
- [0033] 上側ドライバ 9 は、制御ロジック部 8 から入力される駆動信号に基づいて、O U T H 端子電圧（スイッチング素子 N 1 のゲート電圧）を B O O T 端子電圧と S W 端子電圧との間でパルス駆動する。スイッチング素子 N 1 は、上側ドライバ 9 から入力されるゲート電圧に基づいてオン／オフされる。
- [0034] スwitching素子 10 は、制御ロジック部 8 から入力される駆動信号に基づいてオン／オフされ、S W 端子と接地端との間を導通／遮断する。
- [0035] 下側ドライバ 11 は、制御ロジック部 8 から入力される駆動信号に基づいてスイッチング素子 N 2 のゲート電圧をチャージポンプ 3 の出力電圧 C P と接地電圧との間でパルス駆動する。
- [0036] スwitching素子 N 2 は、下側ドライバ 11 から入力されるゲート電圧に基づいてオン／オフされる。
- [0037] L E D 1 端子～L E D 6 端子には、それぞれ L E D アレイ 4 1～4 6 の各カソード電圧として L E D 端子電圧 V_{led1} ～ V_{led6} が印加される。セクタ 16 は、L E D 端子電圧 V_{led1} ～ V_{led6} のうち最低電圧を選択してエラーアンプ 15 の一方の反転入力端（－）に出力する。エラーアンプ 15 の他方の反転入力端（－）には、出力電圧 V_{out} を分圧抵抗 R_{ovp1} 、 R_{ovp2} によって分圧した後の O V P 端子電圧が印加される。エラーアンプ 15 の非反転入力端（＋）には、基準電圧 V_{ref} が印加される。エラーアンプ 15 は、2 つの反転入力端（－）に印加される電圧のうち低い方の電圧と、基準電圧 V_{ref} との差分を増幅して誤差信号 V_{err} を生成し、これを PWM コンパレータ 7 に出力する。起動時のみ起動を早めるために O V P 端子に基づく帰還制御が行われ、起動後はセクタ 16 の出力に基づく帰還制御が行われる。
- [0038] エラーアンプ 15 の出力端は、C O M P 端子に接続される。C O M P 端子には、外部において直列接続される抵抗 R_{pc} とコンデンサ C_{pc} を介して接地端に接続される。

- [0039] ソフトスタート部13は、誤差信号 V_{err} の電圧レベルを緩やかに高めていくように制御する。これにより、出力電圧 V_{out} のオーバーシュートや突入電流を抑制できる。
- [0040] 保護回路部17は、TSD部（過熱保護回路）と、OCP部と、OVP部と、LEDオープン検出回路（OPEN）と、LEDショート検出回路（SHORT）と、出力短絡保護回路（SCP）と、UVLO部と、を含む。
- [0041] TSD部は、LED駆動装置30のジャンクション温度が例えば 175°C 以上となったときに、内部電圧生成部1以外の回路をシャットダウンする。なお、TSD部は、LED駆動装置30のジャンクション温度が例えば 150°C となったときに、回路動作を復帰させる。
- [0042] 電流検出部2は、スイッチング素子N1に流れる電流を抵抗 R_{sh} により電圧信号として検出したCSH端子電圧（入力電流検出電圧）を監視し、CSH端子電圧が例えば $V_{in}-0.6\text{V}$ 以下となったときに過電流保護をかけるようOCP部に指令する。OCP部は、過電流保護をかける際、DC/DCスイッチングをオフさせる。
- [0043] また、SD端子には、トランジスタM1のゲートが接続される。電流検出部2は、抵抗 R_{sh} に流れる過電流（インダクタL1に流れる過電流）を検出したときに、トランジスタM1をオフとし、入力電圧 V_{in} の印加端からインダクタL1への経路を遮断する。
- [0044] OVP部は、OVP端子電圧を監視し、OVP端子電圧が例えば 2.0V 以上となったときに過電圧保護をかける。過電圧保護をかけたとき、DC/DCスイッチングがオフされる。
- [0045] LEDオープン検出回路（OPEN）では、LED端子電圧 $V_{led1} \sim V_{led6}$ のいずれかが例えば 0.3V 以下で、かつ、OVP端子電圧が例えば 2.0V 以上のときに、LEDオープン検出がかかり、オープン検出されたLEDアレイのみラッチオフされる。
- [0046] LEDショート検出回路（SHORT）では、LED端子電圧 $V_{led1} \sim V_{led6}$ のいずれかが例えば 4.5V 以上のときに、内蔵されているカ

ウンタ動作が開始され、約100ms (FOSC=300kHz時) 経過後にラッチがかかり、ショート検出されたLEDアレイのみラッチオフされる。SHT端子には、LEDショート保護設定用の抵抗R_{sht}が接続される。

[0047] 出力短絡保護回路(SCP)では、OVP端子電圧が例えば0.57V以下となったとき、または、LED端子電圧V_{led1}~V_{led6}のいずれかが例えば0.3V以下になったときに、内蔵されているカウンタ動作が開始され、約100ms (FOSC:300kHz時) 経過後にラッチがかかり内部電圧生成部1以外の回路をシャットダウンする。出力短絡保護回路は、LEDアレイ41~46のアノード側(DC/DC出力端側)が地絡したとき、LEDアレイ41~46のカソード側が地絡したときのいずれの場合の地絡保護にも対応している。

[0048] UVLO部は、入力電圧V_{in}が例えば3.5V以下になったとき、または、内部電圧V_{reg}が例えば2.0V以下になったときに、内部電圧生成部1以外の回路をシャットダウンする。

[0049] 保護回路部17は、OVP部およびOCP部の異常検出状態に基づき、FAIL1端子から外部へ異常検出信号を出力する。FAIL1端子には、抵抗R_{f1}を介してV_{REG}端子が接続される。OVP部、OCP部のいずれかが異常を検出したときに、保護回路部17は、FAIL1端子に接続される不図示のトランジスタをオンとすることにより、FAIL1端子をLow出力とする。

[0050] また、保護回路部17は、LEDオープン検出回路、LEDショート検出回路、および出力短絡保護回路(SCP)の異常検出状態に基づき、FAIL2端子から外部へ異常検出信号を出力する。FAIL2端子には、抵抗R_{f2}を介してV_{REG}端子が接続される。LEDオープン検出回路、LEDショート検出回路、および出力短絡保護回路(SCP)のいずれかが異常を検出したときに、保護回路部17は、FAIL2端子に接続される不図示のトランジスタをオンとすることにより、FAIL2端子をLow出力とする。

。

- [0051] シュミットトリガ21は、PWM端子へ外部から入力されるPWM調光信号を定電流ドライバ18に伝達する。PWM調光信号は、パルス信号として入力される。
- [0052] また、LED電流設定部19は、ISET端子に接続される抵抗 R_{iset} の抵抗値に応じた定電流値を定電流ドライバ18に設定する。また、基準電圧源20は、基準電圧 V_{ref} を生成する。
- [0053] 定電流ドライバ18は、LED1端子～LED6端子の各端子と、接地端に接続されるLGND端子との間に配置される6系統分の定電流回路181を有する。定電流ドライバ18は、PWM制御ロジック部182を更に有する。PWM制御ロジック部182は、PWM調光信号の示すPWM調光のオンデューティに応じて、定電流回路181をオンオフ制御する。具体的には、PWM調光のオンデューティに応じたLED電流オン期間で定電流回路181をオンとし、PWM調光のオンデューティに応じたLED電流オフ期間で定電流回路181をオフとする。定電流回路181がオンのとき、LED電流設定部19により設定された定電流値の出力電流 I_{LED} が流れる。
- [0054] また、VDISC端子は、出力ディスチャージ部14に接続される。VDISC端子は、出力電圧 V_{out} の生成される出力コンデンサ C_o の一端に接続される。出力コンデンサ C_o に電荷が残っている状態で起動した場合、LEDのちらつきが発生する可能性がある。そのため、起動時には出力コンデンサ C_o の放電が必要となるが、OVP設定用の抵抗 R_{ovp1} 、 R_{ovp2} などの放電経路だけでは電荷の放電に時間がかかる場合があるため、出力ディスチャージ部14により出力コンデンサ C_o の残留電荷の放電を行う。当該放電は、DC/DCコンバータのオフ時（EN端子に印加する信号の立ち下げ時や保護時）に行われる。
- [0055] また、GND端子は、LED駆動装置30内部の小信号ブロックのGNDを印加するための端子である。
- [0056] <2. DC/DCコントローラ>

次に、LED駆動装置30の有するDC/DCコントローラ301（発振部4、スロープ生成部5、PWMコンパレータ7、制御ロジック部8、上側ドライバ9、トランジスタ10、下側ドライバ11、およびエラーアンプ15を含む回路ブロック）について詳述する。

[0057] エラーアンプ15は、セクタ16により選択されたLED端子電圧 $V_{led1} \sim V_{led6}$ の最低値と、OVP端子電圧とのうち低い方の電圧と、基準電圧 V_{ref} との差分を増幅して誤差電圧 V_{err} を生成する。誤差電圧 V_{err} の電圧値は、上記低い方の電圧が基準電圧 V_{ref} よりも低いほど高レベルとなる。

[0058] PWMコンパレータ7は、誤差電圧 V_{err} とスロープ信号 V_{slp} とを比較して内部PWM信号を生成する。内部PWM信号は、誤差電圧 V_{err} がスロープ信号 V_{slp} よりも高ければハイレベルとなり、誤差電圧 V_{err} がスロープ信号 V_{slp} よりも低ければローレベルとなる。

[0059] 制御ロジック部8は、内部PWM信号に基づいてスイッチング素子N1、トランジスタ10およびスイッチング素子N2のオン/オフ制御を行う。具体的に述べると、制御ロジック部8は、内部PWM信号がハイレベルであるときに、スイッチング素子N1、N2をオンとし、トランジスタ10をオフとする。逆に、制御ロジック部8は、内部PWM信号がローレベルであるときに、スイッチング素子N1、N2をオフとし、トランジスタ10をオンとする。

[0060] これにより、エラーアンプ15、PWMコンパレータ7、制御ロジック部8、上側ドライバ9、および下側ドライバ11からなる帰還制御部は、LED端子電圧 $V_{led1} \sim V_{led6}$ の最低値を基準電圧 V_{ref} と一致させるべくスイッチングパルスを出し、OUTH、OUTL端子からスイッチング素子N1、N2へ出力する帰還制御を行う。すなわち、DC/DCコントローラ301は、上記帰還制御部を有する。

[0061] スwitchング素子N1、N2がオンされてトランジスタ10がオフされると、入力電圧 V_{in} の印加端から抵抗 R_{sh} 、スイッチング素子N1、イン

ダクタL 1、および、スイッチング素子N 2を介して接地端に至る経路で電流が流れ、インダクタL 1に電気エネルギーが蓄えられる。このとき、出力コンデンサC oに電荷が蓄積されていた場合には、LEDアレイ4 1～4 6のアノードに対して、出力コンデンサC oから出力電流I LEDが流れることになる。なお、ダイオードD 2は逆バイアス状態となっているので、出力コンデンサC oからスイッチング素子N 2に向けて電流が流れ込むことはない。

[0062] スwitching素子N 1、N 2がオフされてトランジスタ1 0がオンされると、インダクタL 1に生じた逆起電力により、接地端からトランジスタ1 0、インダクタL 1、および、ダイオードD 2を介する経路で電流が流れる。この電流は、出力電流I LEDとしてLEDアレイ4 1～4 6に流れ込むとともに、出力コンデンサC oを介して接地端にも流れ込み、出力コンデンサC oを充電することになる。

[0063] 上記の動作が繰り返されることにより、LEDアレイ4 1～4 6には、入力電圧V i nを昇降圧して得られた出力電圧V o u tが供給される。

[0064] なお、スイッチング素子N 1のデューティ比（一周期に占めるオン期間の割合）が5 0 %よりも小さければ、入力電圧V i nの降圧動作が行われることになり、スイッチング素子N 1のデューティ比が5 0 %よりも大きければ、入力電圧V i nの昇圧動作が行われることになる。このように、LED駆動装置3 0であれば、簡易な構成でありながら、容易かつ適切に、その昇降圧動作を切り換えることが可能となる。

[0065] 従って、LED駆動装置3 0であれば、入力電圧V i nが所望の出力電圧V o u tよりも高いか低いかに関わらず、常に所望の出力電圧V o u tを得ることが可能となる。例えば、出力電圧V o u tの所望値が1 6 Vであるのに対して、入力電圧V i nが6 ～1 8 Vの範囲で変動する場合であっても、所望の出力電圧V o u tを得ることが可能となる。このような構成は、例えば、バッテリーから直接供給される入力電圧V i nに対応する必要があるアプリケーション（例えばカーナビモニタのバックライト制御用LEDドラ

イバ I C) に好適である。

[0066] また、LED駆動装置30は、軽負荷時或いは無負荷時におけるリングング防止手段としてトランジスタ10を有する。トランジスタ10の電流能力は、不要なチップ面積の増大や変換効率の低下を招かぬように、リングングノイズという微小電流を引き抜き得る必要最小限に設計することが望ましい。トランジスタ10は、スイッチング素子N1、N2とは、相補的（排他的）にスイッチング制御される。

[0067] このような構成とすることにより、軽負荷時や無負荷時に、出力電流ILEDが低下してリングングと呼ばれる波形の乱れが生じる状態（いわゆる不連続モード）に陥った場合であっても、トランジスタ10を介してリングングノイズを接地端に逃がすことができるので、昇降圧動作の安定性を高めることが可能となる。

[0068] なお、上記の説明中で用いた「相補的（排他的）」という文言は、スイッチング素子N1、N2とトランジスタ10のオン／オフが完全に逆転している場合のほか、貫通電流防止等の観点から、スイッチング素子N1、N2とトランジスタ10の同時オフ期間が設けられている場合をも含むものとする。

[0069] <3. スwitchングパルス付加制御>

次に、本実施形態に係るLED駆動装置30に備えられる機能であるスイッチングパルス付加制御に関して説明する。

[0070] 図2は、パルス付加制御に対する比較例としてのタイミングチャートであり、上段からPWM調光信号、OUTH、OUTL端子から出力されるスイッチングパルス、出力電圧Vout、および出力電流ILEDを示す。なお、PWM調光信号は、High（オンレベル）がLED電流オン、Low（オフレベル）がLED電流オフを示す。

[0071] 図2に示すように、タイミングt1においてPWM制御ロジック部182により定電流回路181は出力電流ILEDをオンとする。これにより、LED端子電圧Vled1～Vled6がLEDアレイ41～46の順方向電

圧によって急峻に低下し、エラーアンプ15およびPWMコンパレータ7の動作によってDC/DCコントローラ301は、OUTH, OUT端子からスイッチングパルスの出力を開始する。タイミングt2においてPWM制御ロジック部182により、定電流回路181は出力電流ILEDをオフとする。これにより、LED端子電圧Vled1~Vled6が急峻に上昇するので、DC/DCコントローラ301によるOUTH, OUTL端子からのスイッチングパルスはオフレベルで停止される。

[0072] スwitchングパルスの出力開始時にはLEDアレイ41~46によるLED負荷によって出力電圧Voutが低下する。これは、スイッチングパルスの出力開始時にはインダクタL1に流れる電流はゼロから上昇してインダクタL1にエネルギーが徐々に蓄えられるが、それと同時にLED負荷が発生するからである。図2に示すようにPWM調光のオンデューティが非常に低く、タイミングt1~t2間の期間が短い場合、スイッチングパルスが足りず、出力電圧Voutが低下途中のタイミングt2で出力電流ILEDがオフとされ、出力電圧Voutは保持される。

[0073] その後、同様にタイミングt3でLED電流がオンとなると、スイッチングパルスの出力が開始されるが、LED負荷によって出力電圧Voutがさらに低下し、出力電流ILEDが不安定となり、LEDを正常に点灯できない虞がある。すなわち、PWM調光のオンデューティが非常に低い場合、スイッチングパルスが足りなくなり、出力電圧VoutがLED電流のオンごとに低下してしまい、出力電圧Voutが不足になる現象が生じる可能性がある。

[0074] そこで、本実施形態では、図3に示すタイミングチャートのように、PWM調光のLED電流オン期間からLED電流オフ期間へ切替わるタイミングt2後に、制御ロジック部8（すなわちDC/DCコントローラ301）は、OUTH, OUTL端子から所定数のスイッチングパルスを追加して出力する。すなわち、制御ロジック部8は、パルス付加制御を行うパルス付加制御部に相当する。これにより、図3に示すように、LED電流オフへの切替

え後に出力コンデンサ C_o が充電され、出力電圧 V_{out} が上昇する。これにより、タイミング $t_3 \sim t_4$ のLED電流オン期間で出力電圧 V_{out} が低下しても、出力電流 I_{LED} は不安定とならない。

[0075] すなわち、PWM調光のオンデューティが非常に低い場合でも、LED電流オン期間で低下した出力電圧 V_{out} を、追加したスイッチングパルスによって補うので、出力電圧 V_{out} を保持でき、出力電流 I_{LED} を安定化して、LEDの点灯を正常に行うことができる。

[0076] なお、DC/DCコントローラ301は、追加するスイッチングパルスのデューティとして、直前のLED電流オン期間($t_1 \sim t_2$)における最後のスイッチングパルスのデューティを保持して用いる。また、DC/DCコントローラ301は、LED電流オン期間($t_3 \sim t_4$)が始まるときのスイッチングパルスとしては、前回のLED電流オン期間($t_1 \sim t_2$)における最後のスイッチングパルスのデューティを用いる。

[0077] 図2に示すようなスイッチングパルスの追加を行わない制御を用いた場合のPWM調光オンデューティと出力電流 I_{LED} との関係の一例を図4のグラフに示す。図4の例では、PWM調光オンデューティが0.1%付近より低くなると、出力電流 I_{LED} の低下量が大きくなってしまう。

[0078] これに対し、本実施形態の図3に示したようなスイッチングパルスを追加するパルス付加制御を行った場合のPWM調光オンデューティと出力電流 I_{LED} との関係の一例を図5のグラフに示す。図4に対して図5では、PWM調光オンデューティが0.1%付近より低い場合でも、出力電流 I_{LED} の低下量を抑えることができる。すなわち、図5に示す例であれば、100%~0.01%までのPWM調光オンデューティに対応することが可能であり、調光率は10000倍となって、高調光率を実現できる。

[0079] なお、上述したパルス付加制御は、PWM調光オンデューティを下限（例えば0.01%）から上限（例えば100%）までの全ての範囲で行うことが望ましい。これにより、PWM調光オンデューティの切替え時に、制御モードが切替わってLED電流の低下によって輝度が不安定となることを回避

できる。ただし、PWM調光オンデューティが高い場合は、LED電流オン期間で出力電圧 V_{out} が十分に保持できる場合もあるので、その場合は、例えば、PWM調光オンデューティが所定の閾値より低い場合のみにパルス付加制御を行ってもよい。

[0080] <4. 追加パルス数の可変制御>

ここで、図6は、上述したパルス付加制御の一例を示すタイミングチャートであり、上段から出力電圧 V_{out} 、OUTH、OUTL端子から出力されるスイッチングパルス、PWM調光信号、およびLEDを流れる出力電流 I_{LED} を示す。図6は、先述した図3よりも、より具体的な波形を示している。

[0081] 図6は、PWM調光オンデューティが低い場合、すなわちタイミング $t_{11} \sim t_{12}$ の期間であるLED電流オン期間が短い場合であり、当該期間でスイッチングパルスが出力されるが、スイッチングパルスが足りずLED負荷によって出力電圧 V_{out} は低下する。そして、LED電流がオフとなるタイミング t_{12} 後に、パルス数が12個のスイッチングパルスが追加されている。これにより、出力電圧 V_{out} は補われる。

[0082] ここで、図7は、図6に対応する図であるが、図6に比べてLED負荷が軽負荷である場合を示す。この場合、タイミング $t_{11} \sim t_{12}$ の期間であるLED電流オン期間での出力電圧 V_{out} の低下量は抑えられる。このような場合に、仮に、図6と同様に12個のスイッチングパルスを追加してしまうと、出力電圧 V_{out} が過剰に補われる。これにより、出力電圧 V_{out} に生じるリップルが大きくなる虞がある。リップルが大きくなると、出力コンデンサ C_o に生じる音鳴りが大きくなる虞がある。

[0083] LED駆動装置30として、出力電圧 V_{out} の補充を優先させるため、LED駆動装置30によって駆動可能なLED負荷のうち最大の負荷の場合に応じて、固定の追加パルス数を設定することも可能である。しかしながら、この場合、上述のようにLED負荷が軽負荷の場合に、出力電圧 V_{out} の補充が過剰となって出力電圧 V_{out} のリップルが大きくなる虞がある。

または、リップルを抑えるために、出力コンデンサ C_o の容量を調整する必要がある。

[0084] このようなことに鑑み、本実施形態では、追加パルス数は可変設定される。具体的には、図7においては、図6に比べてLED負荷が軽負荷であり、LED電流オン期間での出力電圧 V_{out} の低下量が抑えられるので、図6よりも少ない4個のパルス数のスイッチングパルスを追加している。これにより、追加パルスによる出力電圧 V_{out} の補充が適切となる。従って、出力電圧 V_{out} に生じるリップルを抑えることができ、出力コンデンサ C_o の音鳴りを抑制できる。

[0085] このように、LED駆動装置30によって駆動させるLED負荷（LED個数、LED電流値仕様）に応じて、制御ロジック部8は、追加するスイッチングパルスのパルス数を可変とする。例えば、LED駆動装置30が車載用表示装置のバックライト用であれば、車載用表示装置の表示サイズに応じてLED負荷が変化する。

[0086] 制御ロジック部8は、PULSE端子を用いて追加パルス数を可変とする。より具体的には、図8に示すように、VREG端子と接地端との間に抵抗 R_{11} 、 R_{12} を直列に接続し、抵抗 R_{11} と R_{12} との接続ノードにPULSE端子を接続する。PULSE端子に印加される電圧は、シュミットリガ12を介して制御ロジック部8に入力される。抵抗 R_{11} 、 R_{12} の抵抗値の組み合わせによってVREG端子に生成される内部電圧 V_{reg} の分圧比が変化し、PULSE端子に印加される電圧が変化する。従って、制御ロジック部12は、PULSE端子に印加される電圧に応じてOUTH、OUTL端子から出力させる追加パルス数を可変とする。

[0087] 図9は、抵抗 R_{11} 、 R_{12} の抵抗値の組み合わせと追加パルス数との関係の一例を示したテーブルである。このように、抵抗 R_{11} 、 R_{12} の抵抗値の組み合わせに応じて、追加パルス数は、0個、4個、8個、12個、16個のいずれかに可変設定される。

[0088] なお、抵抗 R_{11} 、 R_{12} によって分圧する電圧を内部電圧 V_{reg} とし

ているのは、制御ロジック部 8 の内部には、P L S E T 端子に印加される電圧を基準電圧と比較するコンパレータが設けられ、当該基準電圧は内部電圧 V_{reg} に基づくからである。すなわち、内部電圧 V_{reg} が変動した場合でも、基準電圧も変動するので、P L S E T 端子に印加される電圧の閾値判定に誤りが生じることを回避し、追加パルス数の誤った設定を回避できる。なお、シュミットトリガ 12 は、P L S E T 端子に上記コンパレータの閾値付近の電圧が印加された場合に不定信号を防ぐ機能を有する。

[0089] なお、追加パルス数は、抵抗により設定することには限らず、例えば、外付けのコンデンサの容量値やレジスタにより設定されてもよい。

[0090] <5. スイッチングパルス付加制御の変形例>

図 10 は、第 1 変形例に係るスイッチングパルス付加制御の一例を示すタイミングチャートを示し、図 6 と対応する図である。

[0091] 本変形例では、図 10 に示すように、PWM 調光信号がオンレベルになる期間 $t_{22} \sim t_{23}$ で、L E D に流れる出力電流 I_{LED} がオンとなる。そして、図 10 では、図 6 と異なり、PWM 調光信号がオンレベルに切替わる直前の期間 $t_{21} \sim t_{22}$ において、スイッチングパルスが付加される。

[0092] これにより、PWM 調光信号がオンレベルに切替わる直前の期間では L E D 負荷が無負荷であるので、スイッチングパルスの付加によって出力電圧 V_{out} は上昇する。そして、PWM 調光信号がオンレベルとなって L E D に出力電流 I_{LED} が流れると、スイッチングパルスが引き続き生成され、出力電圧 V_{out} は帰還制御による安定値まで低下する。

[0093] このような本変形例であっても、PWM 調光のオンデューティが非常に低い場合でも、L E D 電流オン期間で低下する出力電圧 V_{out} を、追加したスイッチングパルスによって補うので、出力電圧 V_{out} を保持でき、出力電流 I_{LED} を安定化して、L E D の点灯を正常に行うことができる。特に、本変形例では、L E D 負荷が発生する前に予めスイッチングパルスの付加によりインダクタ L_1 にエネルギーを蓄えてから、L E D 負荷が発生するので、L E D 電流オン期間での出力電圧 V_{out} の低下を抑えることができ、

出力電圧 V_{out} のリップルを抑制することができる。これにより、出力コンデンサ C_o の音鳴りを抑制できる。

[0094] なお、本変形例では、PWM調光信号をサンプリングすることでPWM調光信号のターンオフからターンオンまでの期間を計測し、計測された期間と付加するスイッチングパルスのパルス数によって、スイッチングパルスを付加するタイミングを取得できる。

[0095] 次に、図11は、第2変形例に係るスイッチングパルス付加制御の一例を示すタイミングチャートを示し、図6に対応する図である。

[0096] 図11では、PWM調光信号がオフレベルに切替わるタイミング t_{33} の直後に付加するスイッチングパルス PS の期間だけ、PWM調光信号がオンレベルとなるタイミング t_{31} より遅らせたタイミング t_{32} で、出力電流 I_{LED} をオンさせる。出力電流 I_{LED} がオンとされる期間 $t_{32} \sim t_{34}$ は、PWM調光信号がオンレベルとなる期間 $t_{31} \sim t_{33}$ と等しい。タイミング $t_{31} \sim t_{32}$ の期間でスイッチングパルスが付加され、タイミング $t_{32} \sim t_{34}$ の期間ではLED負荷の発生によりスイッチングパルスが生成される。本変形例の図11は、先述した第1変形例の図10と比べて、PWM調光信号以外は同じ波形となる。

[0097] このような本変形例であっても、先述した第1変形例と同様の作用効果を得ることができる。

[0098] そして、上記第1変形例、第2変形例のいずれも、スイッチングパルスの追加パルス数は、LED負荷に応じて先述した抵抗等によって可変設定が可能である。

[0099] <6. PWM調光／DC調光>

また、本実施形態の第1変形例に係るLED駆動装置は、PWM調光とDC調光とを設定入力によって切替える機能を有し、以下これについて説明する。なお、DC調光とは、定電流ドライバ18により出力電流 I_{LED} を常時オンとしてLED電流の定電流値を変化させることで調光を行う方法である。すなわち、DC調光は、100%のオンデューティで行うPWM調光に

相当する。

[0100] 図12は、PWM調光とDC調光とを切替える機能に関する構成を示す図である。なお、図12は、上述した実施形態に係るLED駆動装置30（図1）の第1変形例であるLED駆動装置311における内部構成の一部を示す。LED駆動装置311は、LED駆動装置30の構成に加えて、外部端子としてADIM端子が追加されるとともに、内部構成として調光制御部22が追加される。PWM端子に入力されるPWM調光信号は、シュミットトリガ21を介して調光制御部22に入力される。VREG端子と接地端との間に抵抗R21、R22を直列に接続し、抵抗R21とR22との接続ノードにADIM端子を接続する。抵抗R21、R22の抵抗値の組み合わせによってVREG端子に生成される内部電圧 V_{reg} の分圧比が変化し、ADIM端子に印加される電圧（アナログ調光信号）が変化する。

[0101] ADIM端子に印加される電圧に応じて、PWM調光とDC調光を切替えるLED電流比率閾値が設定される。すなわち、抵抗R21、R22の抵抗値の組み合わせによって上記LED電流比率閾値を設定できる。LED電流比率は、ISET端子によって設定されるLED電流値を100%とする比率である。例えば、抵抗R21、R22の抵抗値の組み合わせに応じて、100%、50%、25%、12.5%のいずれかのLED電流比率閾値を設定する。

[0102] また、PWM調光信号のデューティに応じて設定LED電流比率が設定される。調光制御部22は、設定されたLED電流比率閾値と、設定された設定LED電流比率とを比較する。調光制御部22は、設定LED電流比率がLED電流比率閾値以上である場合は、ISET端子により設定されるLED電流値を100%とした設定LED電流比率に対応した電流値の定電流値でのDC調光を定電流ドライバ18に指令する。

[0103] 一方、調光制御部22は、設定LED電流比率がLED電流比率閾値を下回る場合は、ISET端子により設定されるLED電流値を100%としたLED電流比率閾値に応じた電流値を定電流値として、設定LED電流比率

に応じたオンデューティでのPWM調光を定電流ドライバ18に指令する。
なお、PWM調光を行う場合、先述したパルス付加制御が行われる。

[0104] PWM調光とDC調光の切替えの具体例を図13～図15を用いて説明する。図11は、LED電流比率閾値が50%に設定された場合を示す。この場合、設定LED電流比率が50%以上の場合にDC調光が行われ、設定LED電流比率が50%を下回る場合にPWM調光が行われる。この場合、設定LED電流比率が例えば80%の場合、DC調光が行われ、設定LED電流比率が例えば40%の場合、PWM調光が行われる。

[0105] また、図13の場合、PWM調光の調光率が先述したように一例として10000倍の高調光率を実現できる場合、DC調光の調光率である2倍と併せて、20000倍の高調光率を実現可能となる。

[0106] 同様に、図14は、LED電流比率閾値が25%に設定された場合を示す。この場合は、設定LED電流比率が例えば40%の場合、図13の場合と異なり、DC調光が行われる。また、図15は、LED電流比率閾値が100%に設定された場合を示す。この場合、ほぼ全ての設定LED電流比率でPWM調光が行われる。

[0107] ここで、図16は、LED電流とLED光度との関係の一例を示すグラフである。図16において、実線はDC調光、破線はPWM調光に相当する。このように、DC調光では、LED電流が低い領域においてLED光度の低下量が大きくなる傾向にある。これに対し、PWM調光では、LED電流が低い領域においてもLED光度のリニアリティが保持され、LED光度の低下は抑えられる傾向である。そこで、先述したように、LED電流値が高い領域ではDC調光を行い、LED電流値が低い領域ではPWM調光を行うことにより、LED光度の変化量を抑えることができる。

[0108] また、LED光度の低下が大きくなるLED電流の領域は使用するLEDの特性によって異なるので、先述したように、LED電流比率閾値を可変に設定できるようにしている。

[0109] また、図17は、LED電流と色度との関係の一例を示すグラフである。

図 17 において、実線は DC 調光、破線は PWM 調光に相当する。図 17 に示すように、DC 調光では、PWM 調光よりも LED 電流の変化が小さいにも関わらず、色度の変化が大きい。そこで、先述したように、DC 調光と PWM 調光とを切替えることにより、高い調光率でありつつ色度の変化を抑制することができる。

[0110] <7. LED 電流オンオフタイミングの遅延制御>

また、本実施形態の第 2 変形例に係る LED 駆動装置は、LED 電流オンオフタイミングの遅延制御の機能を有し、以下これについて説明する。

[0111] 図 18 は、第 2 変形例に係る LED 駆動装置 312 の内部構成の一部を示す図である。LED 駆動装置 312 は、上述した第 1 変形例に係る LED 駆動装置 311 (図 12) に対して、外部端子として PD 端子を追加するとともに、内部構成としてシュミットトリガ 23 を追加した構成となる。

[0112] PD 端子には、抵抗 R31 を介して VREG 端子が接続される。PD 端子に印加される信号は、シュミットトリガ 23 を介して定電流ドライバ 18 に入力される。PD 端子は、後述する LED 電流オンオフタイミングの遅延制御における遅延時間の設定に用いられる。

[0113] 図 19 は、LED 電流オンオフタイミングの遅延制御の一例を示すタイミングチャートであり、上段から順に PWM 調光信号、LED アレイ 41~46 に流れる各出力電流 I_{LED} 、およびスイッチングパルスを示す。

[0114] 図 19 に示すように、PWM 調光信号がオンレベルに切替わるタイミング T1 で定電流ドライバ 18 は、LED アレイ 41 に対応する定電流回路 181 をオンとして LED アレイ 41 の出力電流 I_{LED} を流し始める。ここで、DC/DC コントローラ 301 によってスイッチングパルスの生成が開始される。

[0115] そして、タイミング T1 から所定の遅延時間 Δt だけ遅れたタイミング T2 で定電流ドライバ 18 は、LED アレイ 42 に対応する定電流回路 181 をオンとして LED アレイ 42 の出力電流 I_{LED} を流し始める。ここで、遅延時間 Δt は、PD 端子を用いて設定される。以降、タイミング T2 から

遅延時間 Δt ずつ遅れた各タイミング $T_3 \sim T_6$ で定電流ドライバ21は、LEDアレイ42～46に対応する各定電流回路181をオンとしてLEDアレイ42～46の各出力電流 I_{LED} を流し始める。

[0116] また、タイミング T_1 からLED電流オン期間 T_{on} だけ経過したタイミングで定電流ドライバ18は、LEDアレイ41に対応する定電流回路181をオフとしてLEDアレイ41の出力電流 I_{LED} をオフとする。以降、LEDアレイ41の出力電流 I_{LED} をオフとしたタイミングから遅延時間 Δt ずつ遅れた各タイミングで定電流ドライバ18は、LEDアレイ42～46に対応する各定電流回路181をオフとしてLEDアレイ42～46の各出力電流 I_{LED} をオフとする。

[0117] このような遅延制御により、出力負荷変動の低減、入力電圧変動の低減、および入力インピーダンスの低減などの効果を奏することができる。

[0118] また、本実施形態では、図19に示すように、最後にLED電流をオンとしたLEDアレイ46に対応するLED電流オン期間 T_{on} が終了するタイミング T_7 の後に、DC/DCコントローラ301は、スイッチングパルスを追加する。これにより、PWM調光オンデューティが非常に低い場合、すなわちLED電流オン期間 T_{on} が短い場合に、タイミング $T_1 \sim T_7$ の期間で出力電圧 V_{out} が低下しても、出力電圧 V_{out} を補充することができる。

[0119] <8. LED駆動装置のパッケージ構造>

図20は、上述した第2変形例に係るLED駆動装置312の一構成例であるパッケージ製品を上面から見た図である。図20に示すLED駆動装置312は、QFN (Quad Flat Non Lead) パッケージとして構成される。

[0120] LED駆動装置312では、ICチップがAgペースト等により支持体（銅フレーム等）に固着される。ICチップは、リードフレーム（銅フレーム等）とAuワイヤ等により接続される。リードフレームにめっき（錫めっき等）を施したものが各外部端子として形成される。各外部端子のめっき面がパッケージ下面側に露出する。ICチップ、支持体、およびリードフレーム

は、モールド樹脂によって封止される。

[0121] 図20に示すように、LED駆動装置312では、モールド樹脂による封止体3121が上面視で正形状に形成される。封止体312の第1辺312Aに沿って、外部端子であるGND端子、PD端子、VCC端子、CSH端子、SD端子、FAIL2端子、CPP端子、CPM端子、CP端子、および、FAIL1端子が配列される。

[0122] 封止体312において第1辺312Aの一端から直交して延びる第2辺312Bに沿って、非接続端子(N.C)、BOOT端子、OUTH端子、SW端子、VISC2端子、VISC1端子、OVP端子、OUTL端子、CSL端子、および、PGND端子が配列される。なお、PGND端子は、上側ドライバ9、スイッチング素子10、および下側ドライバ11のグラウンド端子である。

[0123] 封止体312において第1辺312Aと対向する第3辺312Cに沿って、ISET端子、LGND端子、LED1端子、LED2端子、LED3端子、LGND端子、LED4端子、LED5端子、LED6端子、および、LGND端子が配列される。

[0124] 封止体312において第2辺312Bと対向する第4辺312Dに沿って、VREG25端子、RT端子、EN端子、SYNC端子、VREG端子、PLSET端子、COMP端子、SHT端子、PWM端子、および、ADIM端子が配列される。なお、VREG25端子は、内部電圧生成部1により生成された2.5Vの電圧を出力するための端子である。

[0125] PLSET端子およびADIM端子は、図1、図12に示したように、いずれも抵抗を介してVREG端子に接続されるので、VREG端子が配置される第4辺312Dと同じ辺に配置され、VREG端子の近くに配置される。

[0126] なお、図20に示すように、LED駆動装置312は、裏面放熱パッド3122、3122A～3123Dを有する。裏面放熱パッド3122は、パッケージ下面の中央に正形状に形成される。裏面放熱パッド3123A～

3 1 2 3 Dは、パッケージの四隅に配置される。裏面放熱パッド3 1 2 2は、パッケージが実装される基板のGNDと接続される。裏面放熱パッド3 1 2 2と、裏面放熱パッド3 1 2 3 A～3 1 2 3 Dは、パッケージ内部でショートされる。

[0127] <9. チップにおける配置構成>

図21は、先述した図20に示すLED駆動装置312に備えられるチップ101における電極パッドの配置および各回路ブロックが配置される各領域の配置を示す平面図である。

[0128] なお、図21において、X軸方向と、X軸方向に直交するY軸方向とを示しており、X軸方向はさらに具体的にはX1方向とX2方向で示し、Y軸方向はさらに具体的にはY1方向とY2方向で示している。X2方向とY2方向とは、互いに近づく方向となる。

[0129] 図21に示すチップ101は、外形として矩形状を有する。当該矩形状は、X2方向側でY軸方向に延びる第1辺S1と、Y2方向側でX軸方向に延びる第2辺S2と、X1方向側でY軸方向に延びる第3辺S3と、Y1方向側でX軸方向に延びる第4辺S4と、を有する。

[0130] チップ101は、電極パッドとして、ENパッドを始めとする各パッドを有する。これらの各パッドは、図20に示すICパッケージの各端子と一対一に対応して設けられる。

[0131] 第1辺S1に沿っては、ENパッド、SYNCパッド、VREG25パッド、VREGパッド、RTパッド、PLSETパッド、COMPパッド、SHTPパッド、PWMパッド、ADIMパッド、ISETパッド、LGNDパッド、LED1パッド、LED2パッドがこの順番にY2方向に配置される。第2辺S2に沿っては、LED3パッド、LGNDパッド、LED4パッドがこの順番にX1方向に配置される。第3辺S3に沿っては、LED5パッド、LED6パッド、LGNDパッド、PGNDパッド、CSLパッド、OUTLパッド、OVPパッド、VDISC1パッド、VDISC2パッド、SWパッド、OUTHパッド、BOOTパッドがこの順番にY1方向に配

置される。第4辺S4に沿っては、F A I L 1パッド、C Pパッド、C P Mパッド、C P Pパッド、F A I L 2パッド、S Dパッド、C S Hパッド、V C Cパッド、P Dパッド、G N Dパッドがこの順番にX2方向に配置される。

[0132] チップ101は、各回路ブロックを配置される領域として、領域R1～R16を有する。

[0133] 領域R1は、内部電圧生成部1が配置される領域である。領域R2は、スペクトラム拡散部6が配置される領域である。領域R3は、発振部4が配置される領域である。領域R4は、セクタ16が配置される領域である。領域R1～R4は、第1辺S1の近傍においてY2方向に配列される。

[0134] 領域R5は、エラーアンプ15が配置される領域である。領域R6は、スロープ生成部5が配置される領域である。領域R7は、PWMコンパレータ7が配置される領域である。領域R8は、ソフトスタート部13が配置される領域である。領域R9は、LED電流設定部19が配置される領域である。

[0135] 領域R5は、領域R3のX1方向側に配置され、領域R3とX方向に対向する。領域R5は、領域R4のX1方向側に配置され、領域R4とX方向に対向する。領域R6は、領域R5のX1方向側に配置され、領域R5とX方向に対向する。領域R7は、領域R5のX1方向側に配置され、領域R5とX方向に対向する。領域R7は、領域R6のY2方向側に配置される。領域R8は、領域R6、R7のX1方向側に配置され、領域R6、R7とX方向に対向する。領域R9は、領域R5、R7、R8のY2方向側に配置される。

[0136] 領域R10は、保護回路部17が配置される領域である。領域R11は、下側ドライバ11が配置される領域である。領域R12は、出力ディスチャージ部14が配置される領域である。領域R13は、上側ドライバ9が配置される領域である。領域R10～R13は、第3辺S3の近傍においてY1方向に配列される。

- [0137] 領域R 1 4 は、チャージポンプ3が配置される領域である。領域R 1 5 は、電流検出部2が配置される領域である。領域R 1 4, R 1 5 は、第4辺S 4の近傍において、X 2方向に配列される。
- [0138] 領域R 1 6 は、ロジック部が配置される領域である。領域R 1 6 は、領域R 1, R 2, R 5, R 6, R 8, R 1 2, R 1 3, R 1 4, R 1 5により囲まれて配置される。
- [0139] 領域R 4, R 9, R 1 0のY 2方向側には、Y 2方向側端部領域R 1 7（所定領域）が配置される。Y 2方向側端部領域R 1 7には、定電流ドライバ1 8に含まれるMOSFETが配置される領域PR 1 1, PR 1 2, PR 2 1, PR 2 2, PR 3 1, PR 3 2と、定電流ドライバ1 8に含まれるドライバンプが配置される領域DR 1 1, DR 1 2, DR 2 1, DR 2 2, DR 3 1, DR 3 2が配置される。
- [0140] 領域PR 3 1, DR 3 1は、LEDアレイ4 1に対応し、領域PR 2 1, DR 2 1は、LEDアレイ4 2に対応し、領域PR 1 1, DR 1 1は、LEDアレイ4 3に対応し、領域PR 1 2, DR 1 2は、LEDアレイ4 4に対応し、領域PR 2 2, DR 2 2は、LEDアレイ4 5に対応し、領域PR 3 2, DR 3 2は、LEDアレイ4 6に対応する。
- [0141] 領域DR 1 1とDR 1 2は、チップ1 0 1のY軸方向に延びる中心線CLに対して対称に形成される。領域PR 1 1, PR 1 2は、それぞれ領域DR 1 1, DR 1 2のX軸方向外側において、上記中心線CLに対して対称に形成される。
- [0142] 領域PR 2 1, PR 2 2と領域DR 2 1, DR 2 2とからなる組は、領域PR 1 1, PR 1 2と領域DR 1 1, DR 1 2とからなる組のY 1方向側に配置される。領域DR 2 1とDR 2 2は、上記中心線CLに対して対称に形成される。領域PR 2 1, PR 2 2は、それぞれ領域DR 2 1, DR 2 2のX軸方向外側において、上記中心線CLに対して対称に形成される。
- [0143] 領域PR 3 1, PR 3 2と領域DR 3 1, DR 3 2とからなる組は、領域PR 2 1, PR 2 2と領域DR 2 1, DR 2 2とからなる組のY 1方向側に

配置される。領域DR31とDR32は、上記中心線CLに対して対称に形成される。領域PR31、PR32は、それぞれ領域DR31、DR32のX軸方向外側において、上記中心線CLに対して対称に形成される。

[0144] このようなY2方向側端部領域R17における領域配置により、例えばLEDの系統数を6から8へ増やしたり、6から4へ減らしたりする場合の設計変更を容易に行える。すなわち、製品のラインアップ展開が容易となる。

[0145] 領域PR31には、LGNDパッドLG1と、LED1パッドが配置される。領域PR21には、LED2パッドが配置される。領域PR11には、LED3パッドが配置される。領域PR12には、LED4パッドが配置される。領域PR22には、LED5パッドが配置される。領域PR32には、LGNDパッドLG2と、LED6パッドが配置される。

[0146] LGNDパッドLG3は、領域DR11とDR12によりX方向に挟まれて配置される。LEDパッドLG1とLG2とは不図示のX方向に延びる第1ラインによって接続される。第1ラインは、不図示のY方向に延びる第2ラインによってLGNDパッドLG3に接続される。第1ラインおよび第2ラインは、インピーダンス低減のために太い配線となっている。

[0147] Y2方向側端部領域R17に全系統のLEDに対応する領域が集められているため、グラウンドに接続される太いラインによってチップサイズが増大することを抑制できる。

[0148] また、LGNDパッドLG1～LG3の配置により、パッド数を削減しつつ、各LED系統のインピーダンスを低減できる。

[0149] また、図21に示すように、TSD部が配置される領域TDは、Y2方向側端部領域R17の中央に配置させることが望ましい。これにより、発熱部となるY2方向側端部領域R17との温度勾配が生じない位置において、温度を検出することができる。但し、TSD部からロジック部までの配線距離を短くしてノイズの影響を抑えるには、領域TDは、Y2方向側端部領域R17とロジック部が配置される領域R16との間に配置させることが望まし

い。

[0150] ＜１０．バックライト装置への適用＞

以上説明した本発明の実施形態に係るＬＥＤ駆動装置を適用する対象の一例として、バックライト装置について説明する。本発明の実施形態に係るＬＥＤ駆動装置を適用可能なバックライト装置の構成例を図２２に示す。なお、図２２に示す構成は所謂エッジライト方式のものであり、これに限らず直下方式の構成でもよい。

[0151] 図２２に示すバックライト装置７０は、液晶パネル８１を背面から照明する照明装置である。バックライト装置７０は、ＬＥＤ光源部７１、導光板７２、反射板７３、および光学シート類７４を備えている。ＬＥＤ光源部７１はＬＥＤやＬＥＤを実装する基板を含んでいる。ＬＥＤ光源部７１から出射された光は、導光板７２の側面から内部に入光される。例えばアクリル板で構成される導光板７２は、内部に入光された光を全反射させながら内部全体に導き、光学シート類７４が配される側の面から面状の光として出射させる。反射板７３は、導光板７２から漏れ出た光を反射させて導光板７２の内部へ戻す。光学シート類７４は、拡散シートやレンズシート等からなり、液晶パネル８１に照明する光の輝度均一化や輝度向上等を目的とする。ＬＥＤ光源部７１は、本発明の実施形態に係るＬＥＤ駆動装置と、出力段と、ＬＥＤと、を有する。

[0152] ＜１１．車載ディスプレイについて＞

上述した本発明の実施形態に係るＬＥＤ駆動装置を適用したバックライト装置は、特に車載ディスプレイに搭載することが好適である。上記ＬＥＤ駆動装置であればＬＥＤの調光範囲を拡大することが可能となるので、昼間の走行と夜間の走行とで、または昼間における通常走行とトンネル内での走行となどで、表示輝度を調整する必要がある車載ディスプレイに適したものとなる。

[0153] 車載ディスプレイは、例えば図２３に示す車載ディスプレイ８５のように、車両の運転席前方のダッシュボードに設けられる。車載ディスプレイ８５

は、例えば、カーナビゲーション情報、車両後方の撮像画像、スピードメータ、燃料計、燃費計、シフトポジション等の各種画像を表示し、ユーザに様々な情報を伝えることが可能である。このような車載ディスプレイは、クラスターパネルやセンターインフォメーションディスプレイ（C I D）とも呼ばれる。その他にも、車載ディスプレイは、例えば運転席や助手席の背面に配置されるリアエンターテインメントとしてもよい。

[0154] < 1 2. その他 >

なお、上記実施形態は、全ての点で例示であって、制限的なものではないと考えられるべきであり、本発明の技術的範囲は、上記実施形態の説明ではなく、特許請求の範囲によって示されるものであり、特許請求の範囲と均等の意味及び範囲内に属する全ての変更が含まれると理解されるべきである。

産業上の利用可能性

[0155] 本発明は、例えば、車載用 L E D の駆動手段に利用することができる。

符号の説明

- [0156]
- 1 内部電圧生成部
 - 2 電流検出部
 - 3 チャージポンプ
 - 4 発振部
 - 5 スロープ生成部
 - 6 スペクトラム拡散部
 - 7 P E Mコンパレータ
 - 8 制御ロジック部
 - 9 上側ドライバ
 - 1 0 トランジスタ
 - 1 1 下側ドライバ
 - 1 2 シュミットトリガ
 - 1 3 ソフトスタート部
 - 1 4 出力ディスチャージ部

- 15 エラーアンプ
- 16 セレクタ
- 17 保護回路部
- 18 定電流ドライバ
- 19 LED電流設定部
- 20 基準電圧源
- 21 シュミットトリガ
- 22 調光制御部
- 23 シュミットトリガ
- 30、311、312 LED駆動装置
- 301 DC/DCコントローラ
- 35 出力段
- C_o 出力コンデンサ
- N1、N2 スイッチング素子
- D1、D2 ダイオード
- L1 インダクタ
- 3121 封止体
- 3122、3123A～3123D 裏面放熱パッド
- 312A 第1辺
- 312B 第2辺
- 312C 第3辺
- 312D 第4辺
- 70 バックライト装置
- 71 LED光源部
- 72 導光板
- 73 反射板
- 74 光学シート類
- 81 液晶パネル

8 5 車載ディスプレイ

1 0 1 チップ

請求の範囲

- [請求項1] 入力電圧から出力電圧を生成してＬＥＤに供給するための出力段を制御するＤＣ／ＤＣコントローラと、
- 前記ＬＥＤの出力電流を生成する電流ドライバと、
- を有し、
- 前記電流ドライバは、ＰＷＭ調光信号のＬＥＤ電流オン期間に応じて前記出力電流をオンとし、前記ＰＷＭ調光信号のＬＥＤ電流オフ期間に応じて前記出力電流をオフとすることでＰＷＭ調光を行い、
- 前記ＤＣ／ＤＣコントローラは、
- 前記ＬＥＤのカソード電圧を基準電圧に一致させるべく前記出力段にスイッチングパルスを出力する帰還制御を行う帰還制御部と、
- 前記ＬＥＤ電流オン期間と前記ＬＥＤ電流オフ期間との間での切替わりのときに所定パルス数の追加スイッチングパルスを追加するパルス付加制御を行うパルス付加制御部と、
- を有し、
- 前記所定パルス数は、可変設定される、ＬＥＤ駆動装置。
- [請求項2] 前記電流ドライバは、前記ＬＥＤ電流オン期間と同時に前記出力電流をオンとし、
- 前記パルス付加制御部は、前記ＬＥＤ電流オン期間から前記ＬＥＤ電流オフ期間へ切替わった直後に前記追加スイッチングパルスを追加する、請求項１に記載のＬＥＤ駆動装置。
- [請求項3] 前記電流ドライバは、前記ＬＥＤ電流オン期間と同時に前記出力電流をオンとし、
- 前記パルス付加制御部は、前記ＬＥＤ電流オフ期間から前記ＬＥＤ電流オン期間へ切替わる直前に前記追加スイッチングパルスを追加する、請求項１に記載のＬＥＤ駆動装置。
- [請求項4] 前記パルス付加制御部は、前記ＬＥＤ電流オン期間から前記ＬＥＤ電流オフ期間へ切替わった直後に前記追加スイッチングパルスを追加

し、

前記電流ドライバは、前記LED電流オン期間の開始から前記追加スイッチングパルスに相当する期間だけ遅れて前記出力電流をオンとする、請求項1に記載のLED駆動装置。

[請求項5] 前記LED駆動装置は、第1所定電圧を第1分圧抵抗によって分圧した電圧を印加可能な第1外部端子を有し、

前記所定パルス数は、前記第1外部端子に印加される電圧に応じて可変設定される、請求項1から請求項4のいずれか1項に記載のLED駆動装置。

[請求項6] 前記入力電圧に基づいて内部電圧を生成する内部電圧生成部を有し、

前記第1所定電圧は、前記内部電圧である、請求項5に記載のLED駆動装置。

[請求項7] 前記追加スイッチングパルスのデューティは、直前の前記LED電流オン期間における最後の前記スイッチングパルスのデューティである、請求項1から請求項6のいずれか1項に記載のLED駆動装置。

[請求項8] 前記パルス付加制御部は、PWM調光オンデューティの下限から上限までの全ての範囲において前記パルス付加制御を行う、請求項1から請求項7のいずれか1項に記載のLED駆動装置。

[請求項9] 前記電流ドライバが、設定LED電流比率がLED電流比率閾値以上である場合は前記出力電流を常時オンとするDC調光を行い、前記設定LED電流比率が前記LED電流比率閾値を下回る場合は前記PWM調光を行うように、前記電流ドライバに指令する調光制御部を有する、請求項1から請求項8のいずれか1項に記載のLED駆動装置。

[請求項10] 前記LED電流比率閾値は、可変設定される、請求項9に記載のLED駆動装置。

[請求項11] 第2所定電圧を第2分圧抵抗によって分圧した電圧を印加可能であ

る第2外部端子を有し、

前記LED電流比率閾値は、前記第2外部端子に印加される電圧に応じて可変設定される、請求項10に記載のLED駆動装置。

[請求項12] 前記入力電圧に基づいて内部電圧を生成する内部電圧生成部を有し、

前記第2所定電圧は、前記内部電圧である、請求項11に記載のLED駆動装置。

[請求項13] 第3外部端子を有し、

前記設定LED電流比率は、前記第3外部端子に入力される前記PWM調光信号のデューティに応じて設定される、請求項9から請求項12のいずれか1項に記載のLED駆動装置。

[請求項14] 前記LEDは、複数の系統のLEDを有し、

前記系統ごとに前記LED電流オン期間の開始タイミングから前記出力電流をオンとするタイミングまでの遅延時間が増え、

前記パルス付加制御部は、前記複数の系統における前記出力電流をオンからオフへ切替える最後のタイミングにおいて、前記追加スイッチングパルスを追加する、請求項1から請求項13のいずれか1項に記載のLED駆動装置。

[請求項15] 封止体を有するICパッケージである請求項6に記載のLED駆動装置であって、

前記電流ドライバが、設定LED電流比率がLED電流比率閾値以上である場合は前記出力電流を常時オンとするDC調光を行い、前記設定LED電流比率が前記LED電流比率閾値を下回る場合は前記PWM調光を行うように、前記電流ドライバに指令する調光制御部と、

第3所定電圧を第3分圧抵抗によって分圧した電圧を印加可能である第4外部端子と、

前記内部電圧が出力される第5外部端子と、を有し、

前記LED電流比率閾値は、前記第4外部端子に印加される電圧に

応じて可変設定され、

前記第3所定電圧は、前記内部電圧であり、

前記封止体における前記第5外部端子が配置される一辺と同じ辺に、前記第1外部端子および前記第4外部端子は配置される、LED駆動装置。

[請求項16] チップを有する請求項1から請求項15のいずれか1項に記載のLED駆動装置であって、

前記チップは、第1方向に延びる2辺と、前記第1方向に直交する第2方向に延びる2辺と、からなる矩形状を有し、

前記チップは、前記第2方向一方側端部において、所定領域を有し、

前記電流ドライバに含まれるドライバアンプが配置されて前記チップの前記第2方向に延びる中心線に対して対称に形成される第1領域と、前記電流ドライバに含まれるトランジスタが配置されて前記中心線に対して対称に前記第1領域より前記第1方向外側に形成される第2領域と、を有する組が、前記所定領域において、前記第2方向に複数配列される、LED駆動装置。

[請求項17] 前記複数配列される組は、前記LEDの全系統に対応する、請求項16に記載のLED駆動装置。

[請求項18] 前記複数配列される組のうち、前記第2方向他方側の端に位置する前記組に含まれる前記第2領域の各々に第1グランド端子が配置され、

前記複数配列される組のうち、前記第2方向一方側の端に位置する前記組に含まれる前記第1領域に挟まれる位置に第2グランド端子が配置される、請求項16または請求項17に記載のLED駆動装置。

[請求項19] 前記所定領域の中央に、過熱保護回路が配置される、請求項16から請求項18のいずれか1項に記載のLED駆動装置。

[請求項20] 前記チップは、ロジック部が配置されて前記所定領域の前記第2方

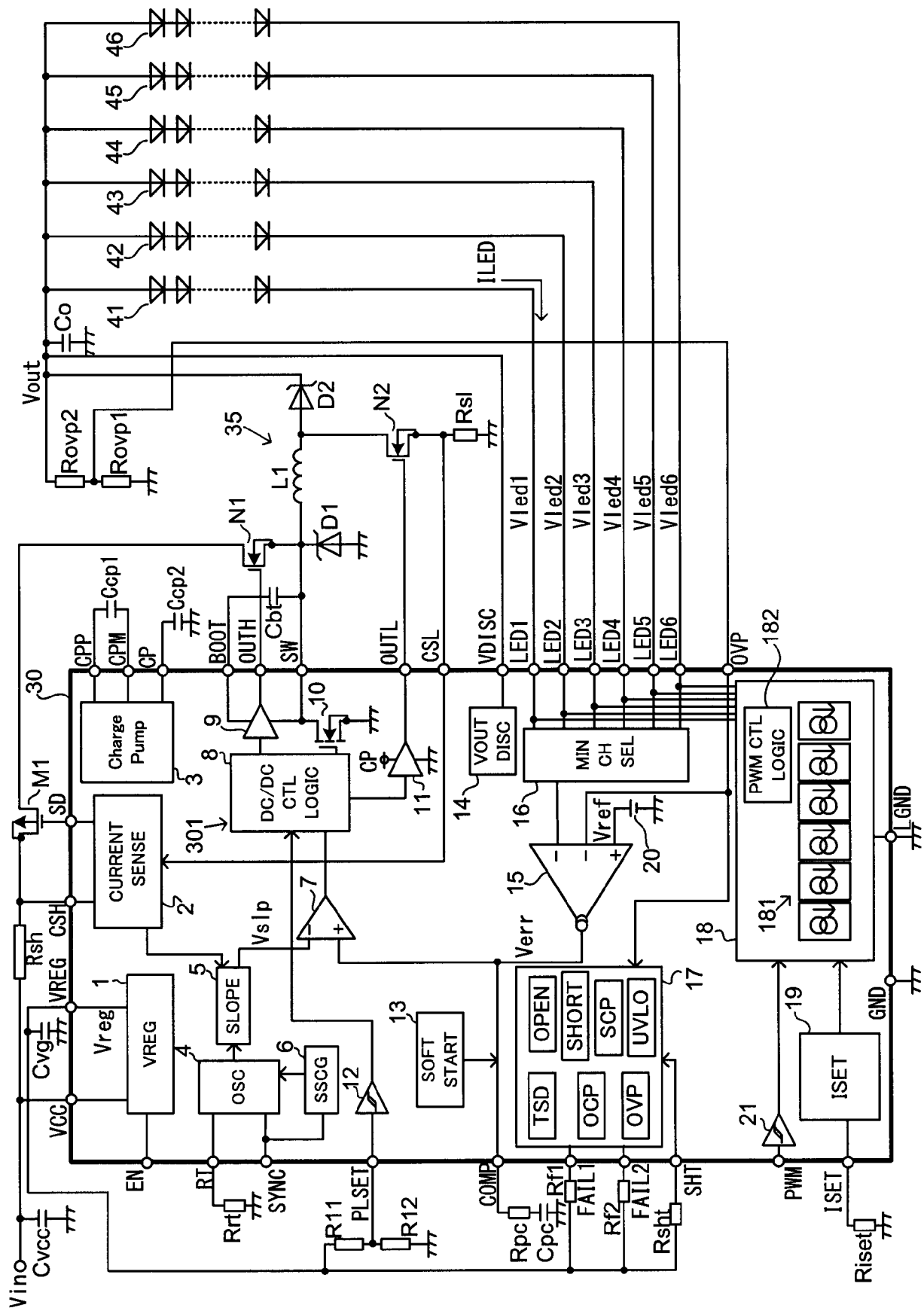
向他方側に位置する第3領域を有し、

前記所定領域と前記第3領域との間に、過熱保護回路が配置される、請求項16から請求項18のいずれか1項に記載のLED駆動装置。

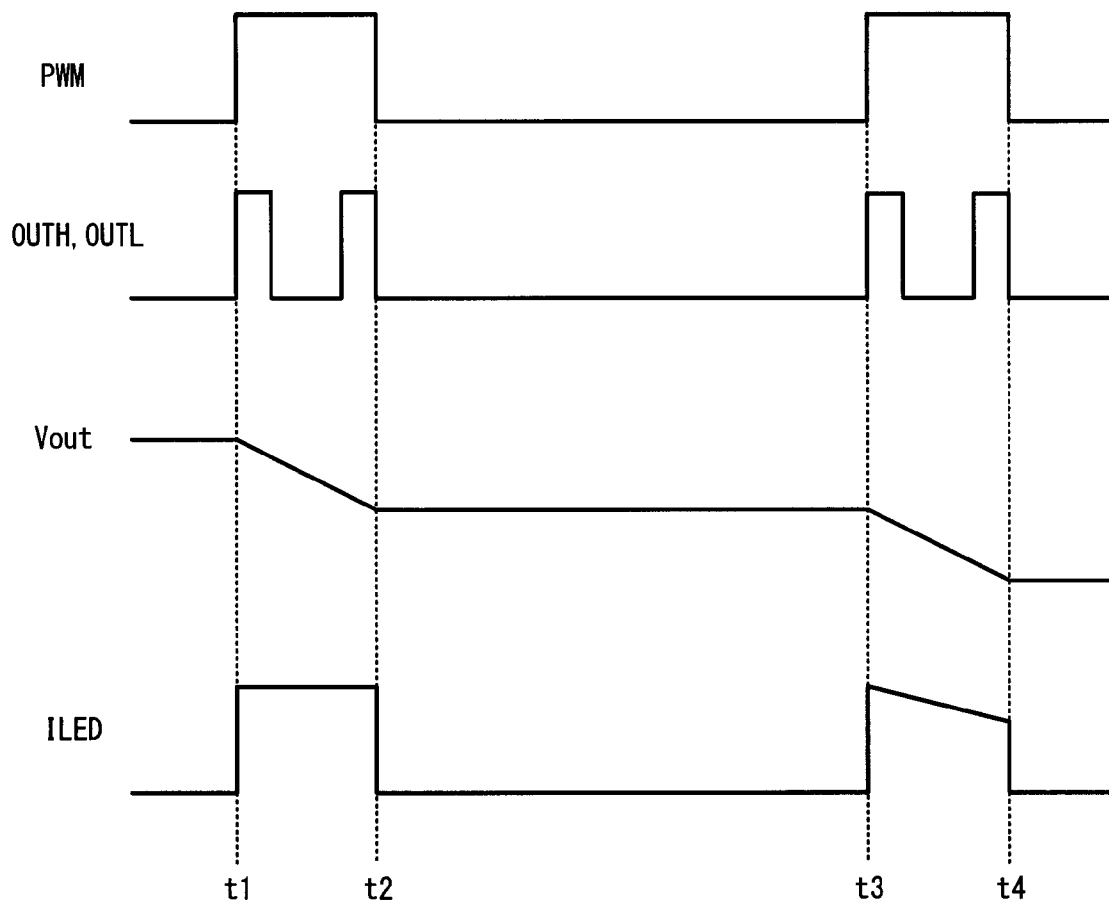
[請求項21] 請求項1から請求項20のいずれか1項に記載のLED駆動装置と、
、
前記出力段と、
前記LEDと、
を有する、照明装置。

[請求項22] 請求項21に記載の照明装置を有する車載用表示装置。

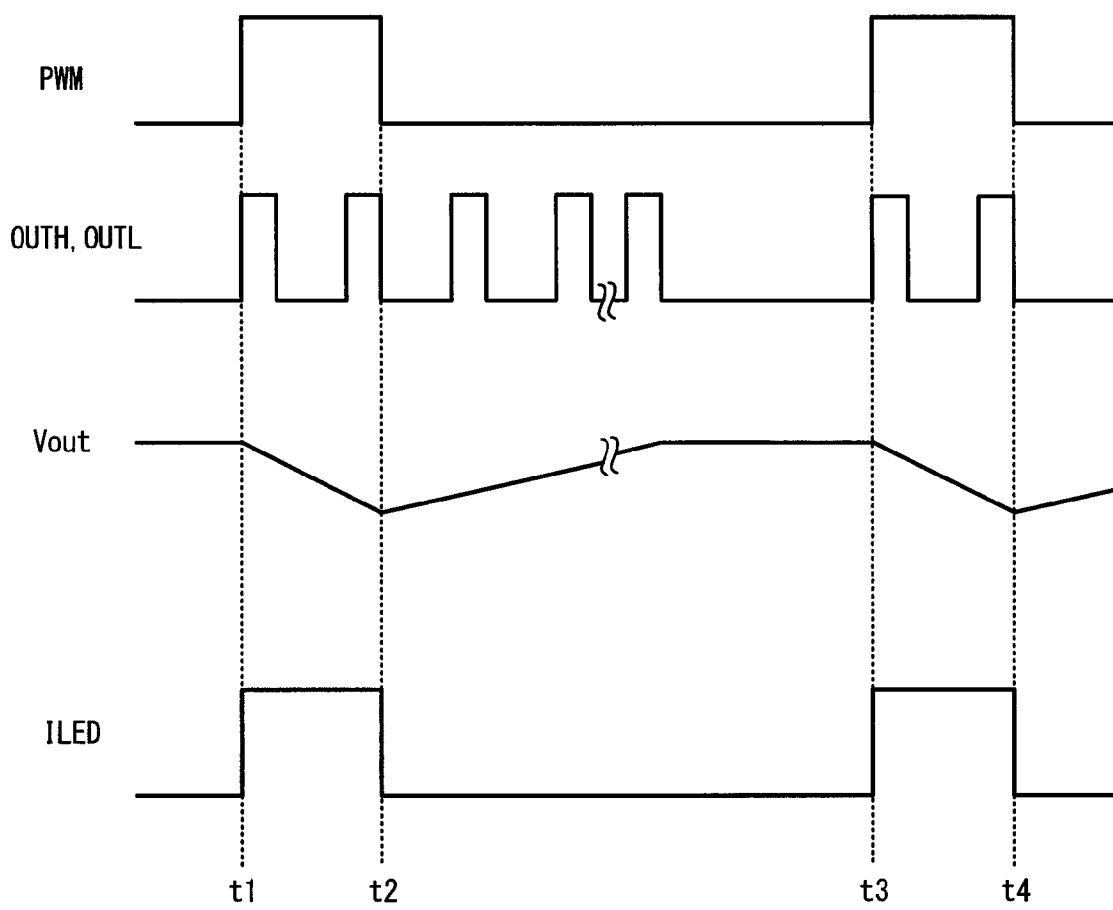
[図1]



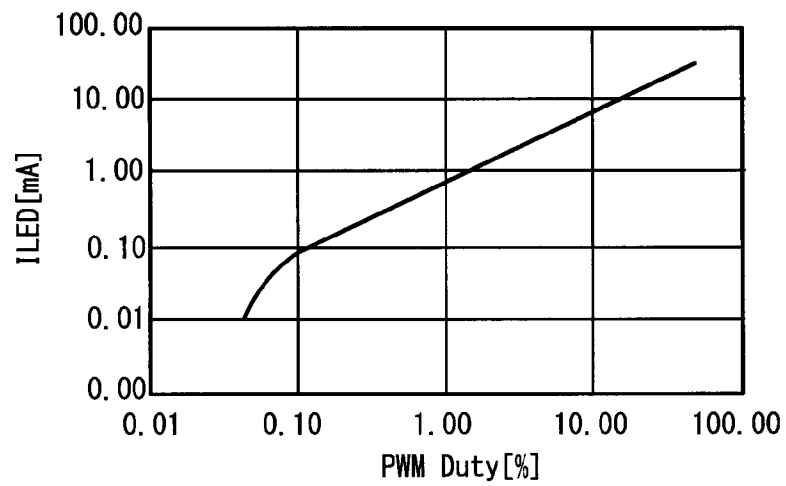
[図2]



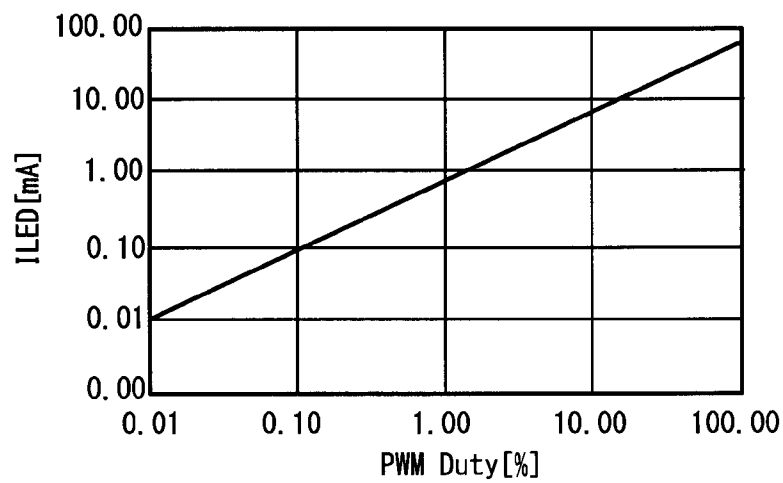
[図3]



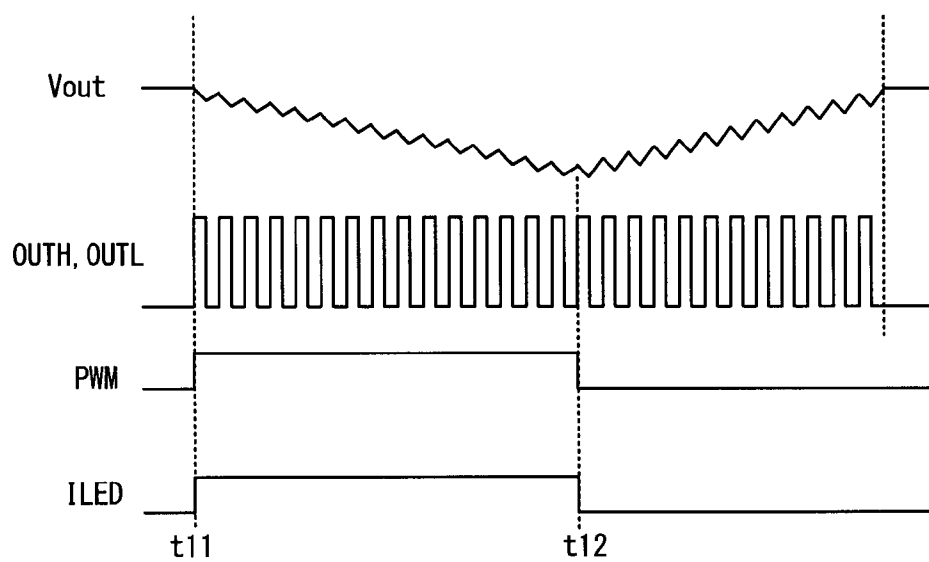
[図4]



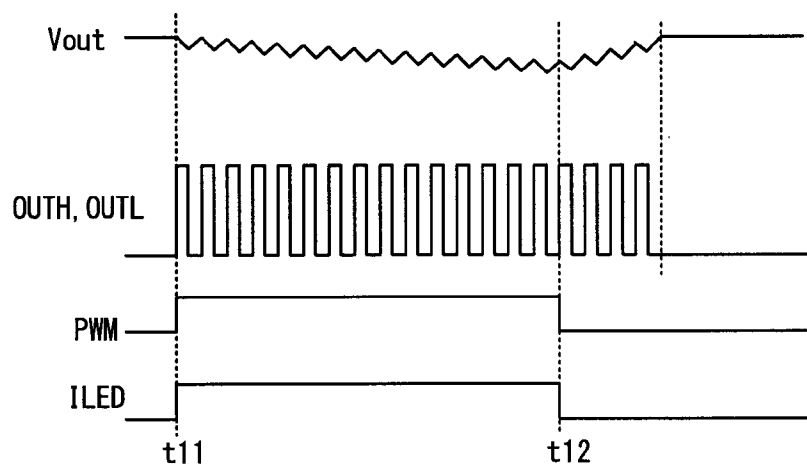
[図5]



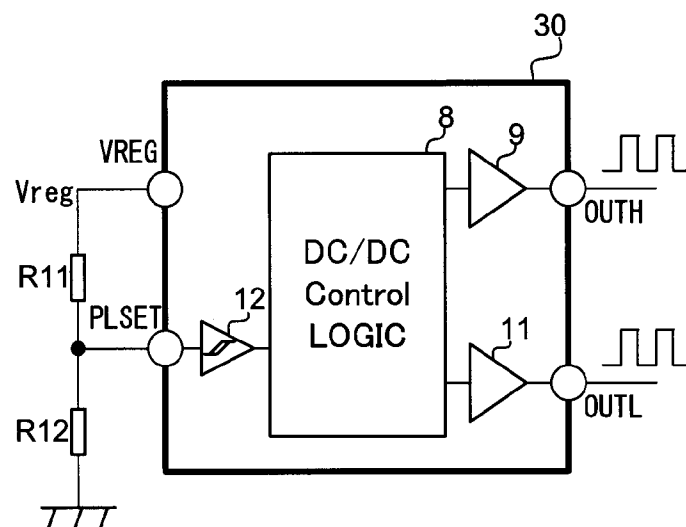
[図6]



[図7]



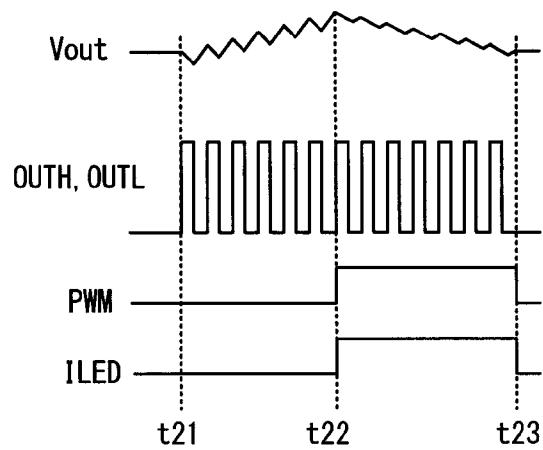
[図8]



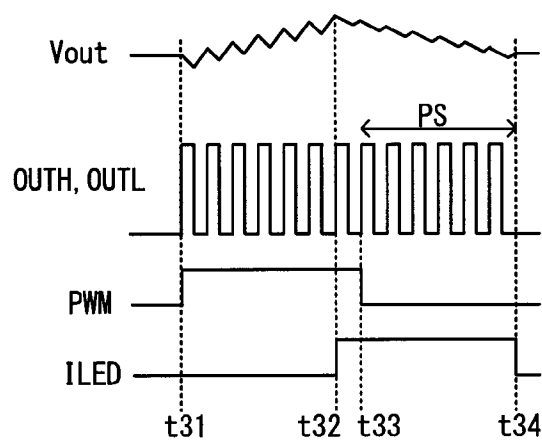
[図9]

R11	R12	追加パルス数
20k Ω	180k Ω	0パルス
40k Ω	90k Ω	4パルス
100k Ω	100k Ω	8パルス
90k Ω	40k Ω	12パルス
180k Ω	20k Ω	16パルス

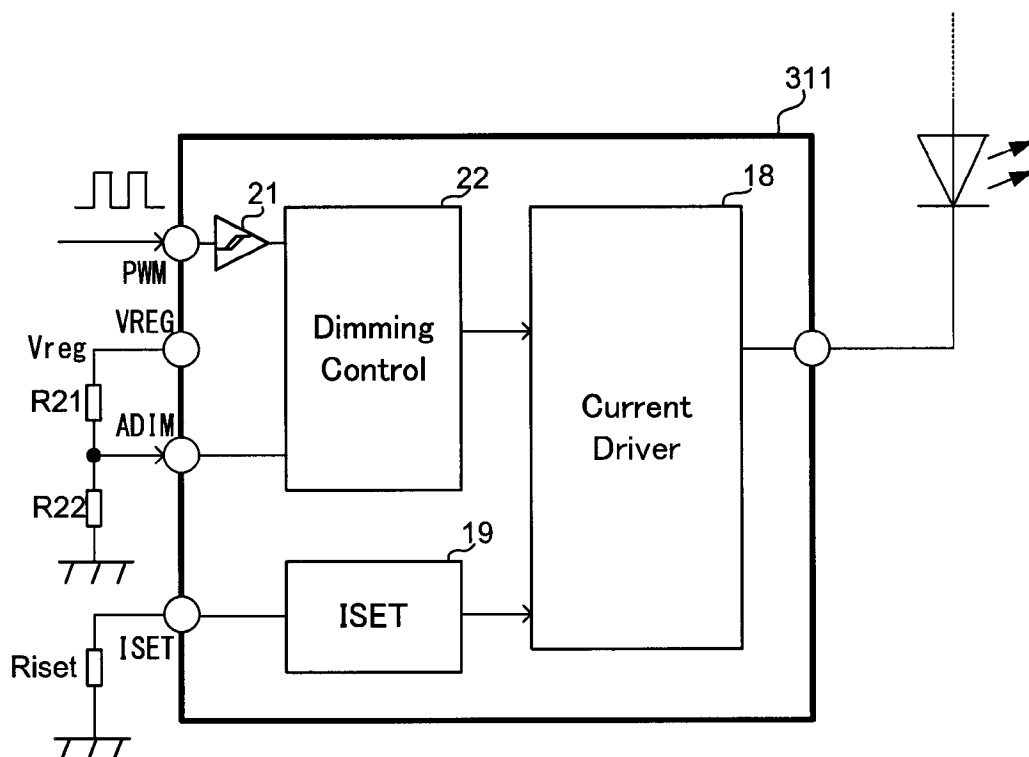
[図10]



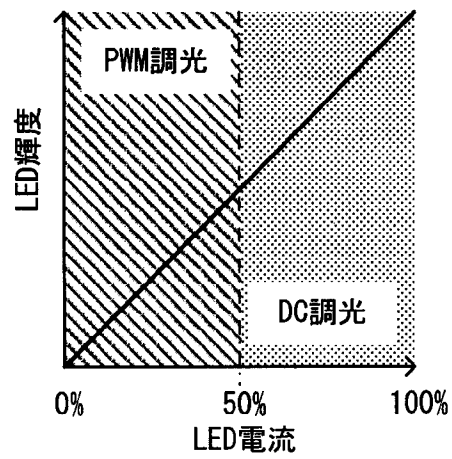
[図11]



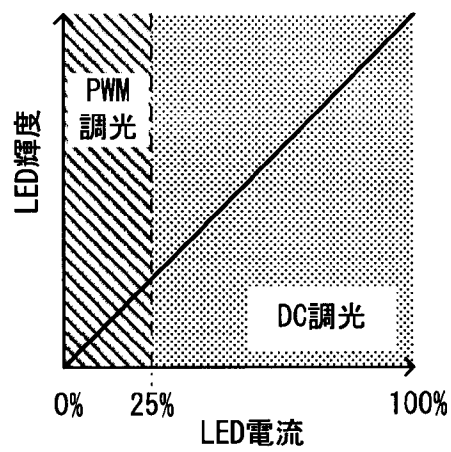
[図12]



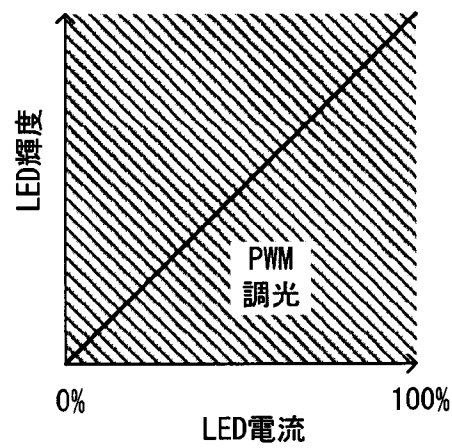
[図13]



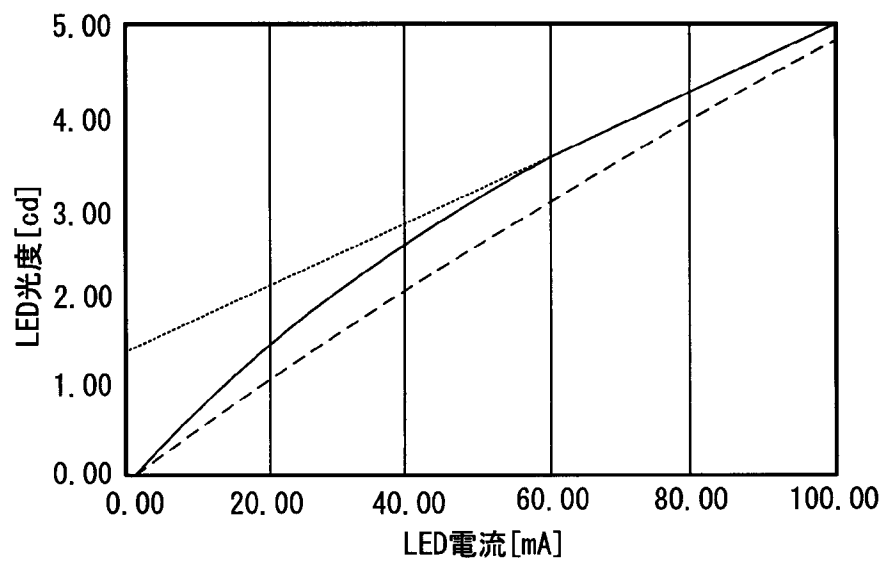
[図14]



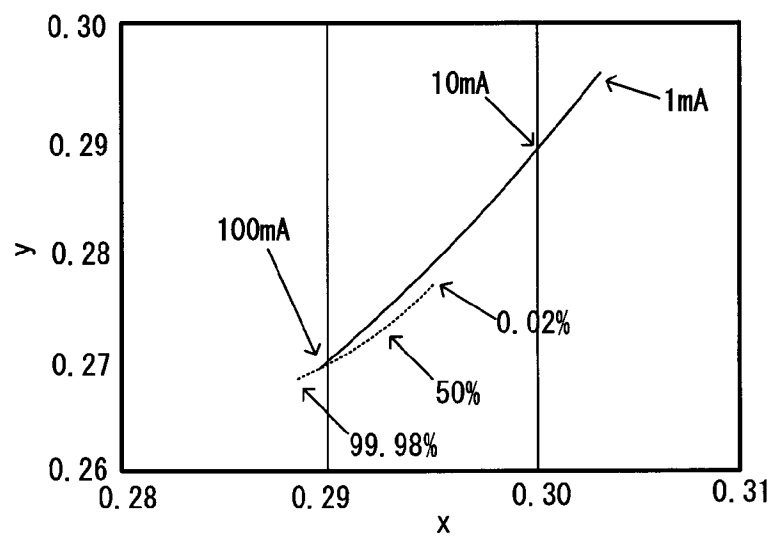
[図15]



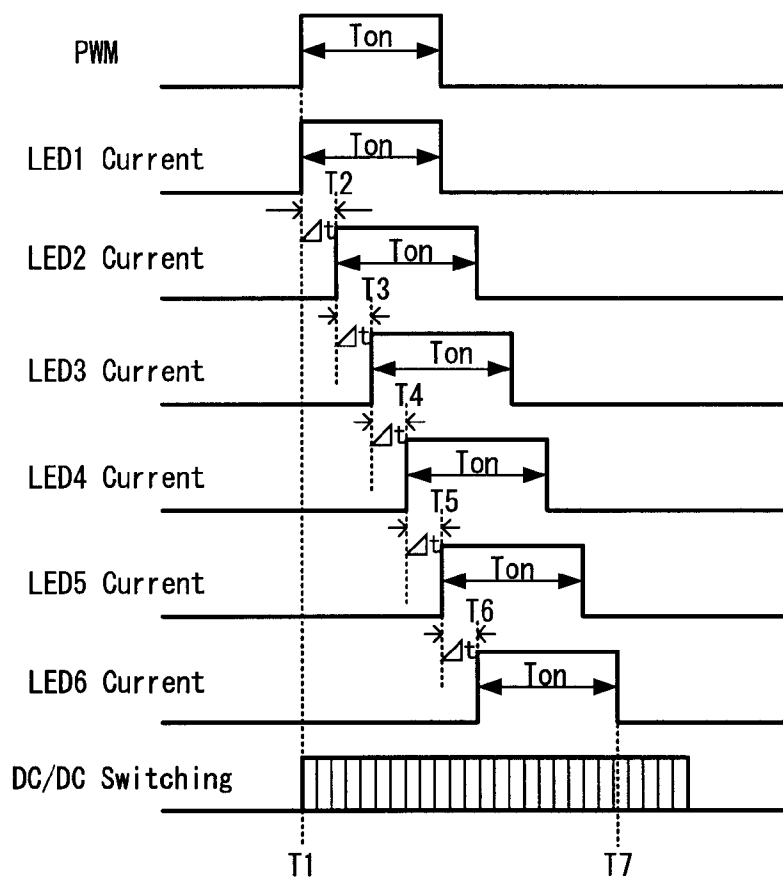
[図16]



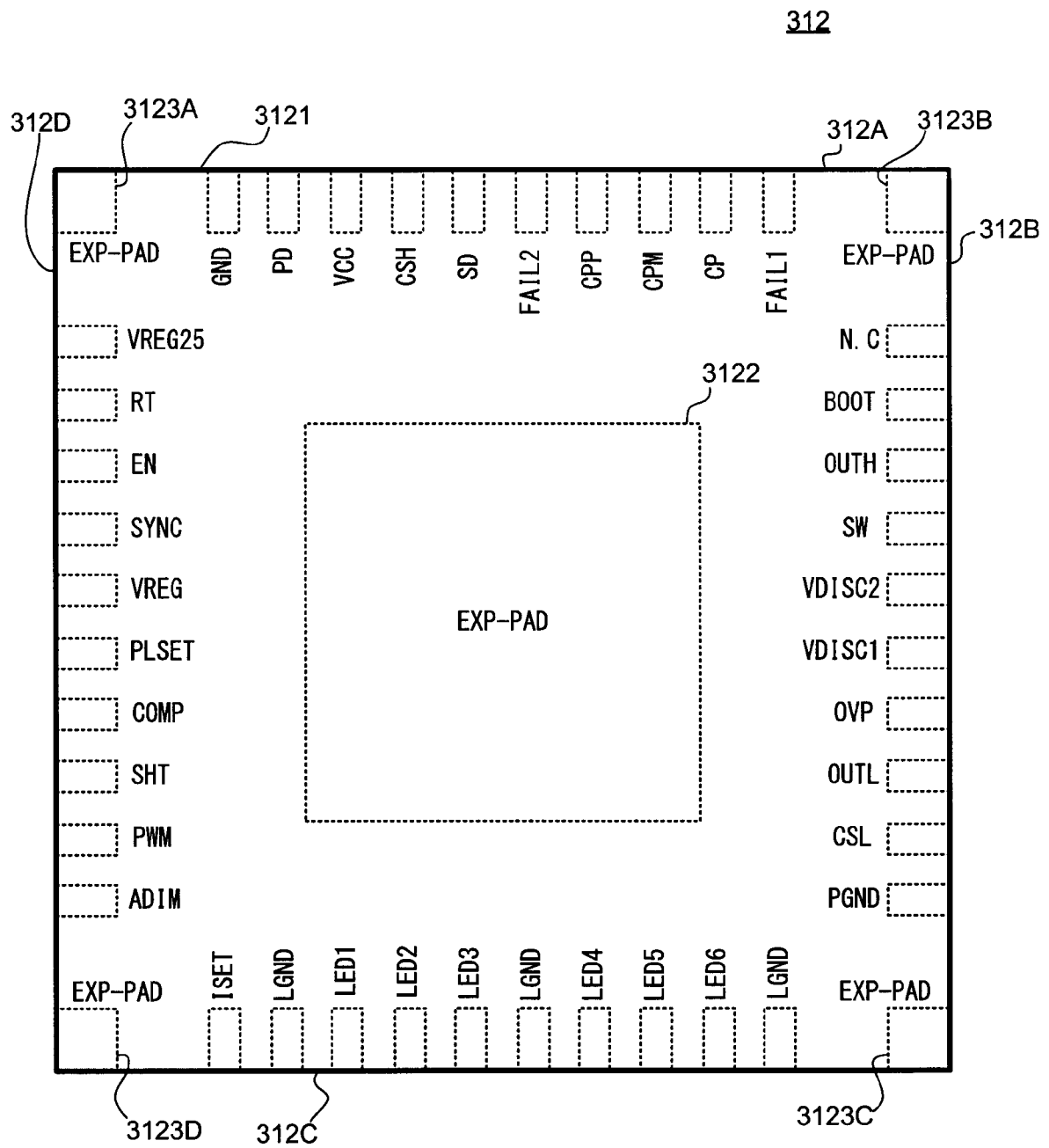
[図17]



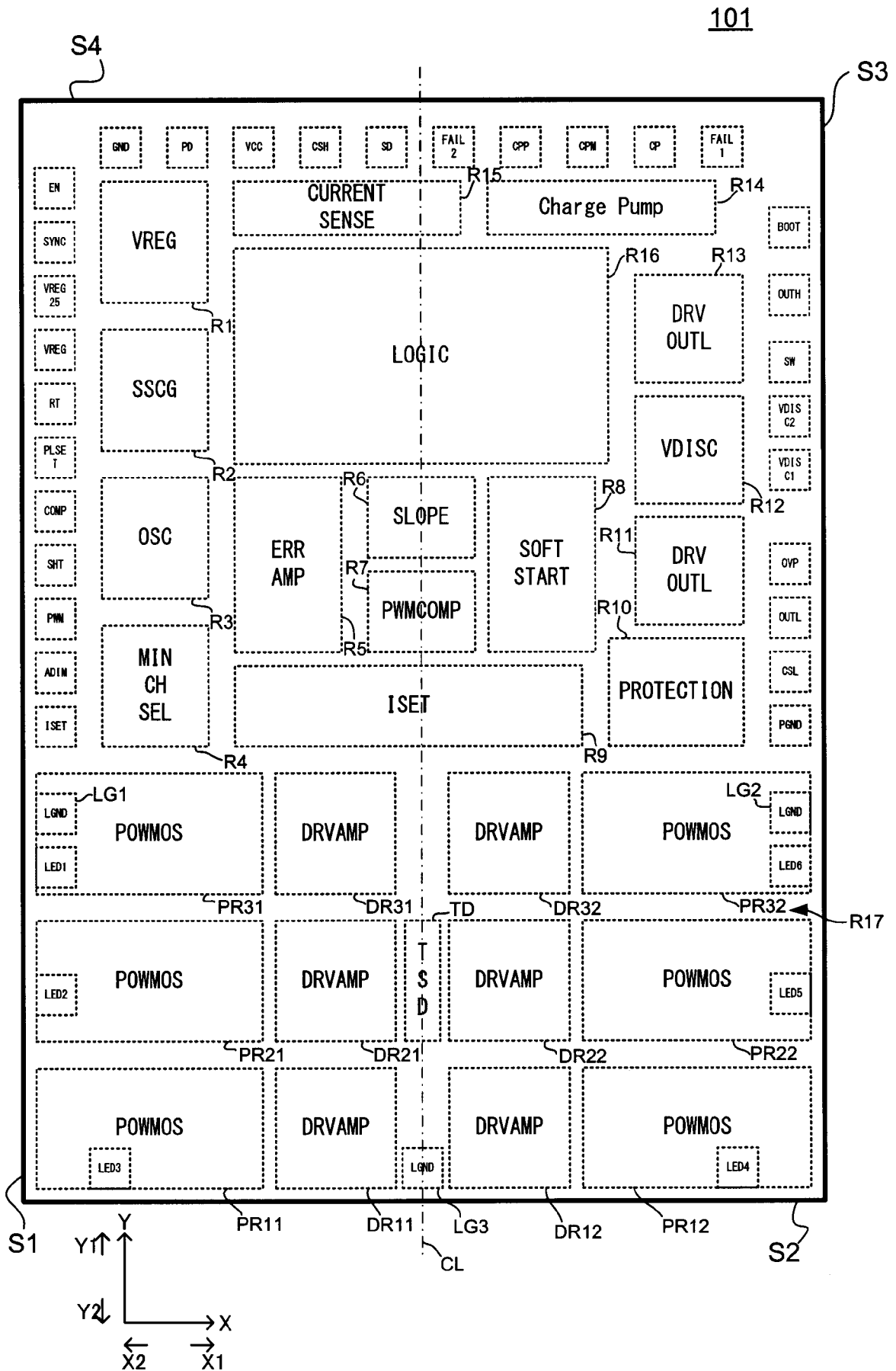
[図19]



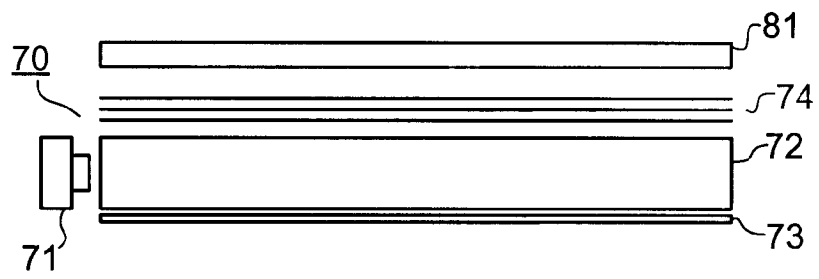
[図20]



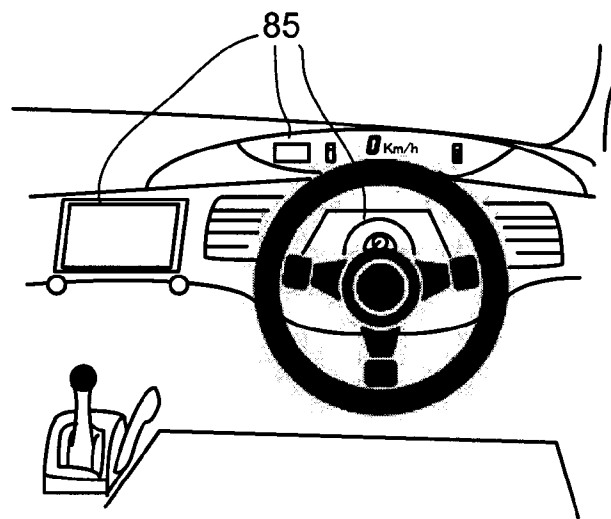
[図21]



[図22]



[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/006482

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H05B37/02 (2006.01) i, H01L33/00 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H05B37/02, H01L33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-73492 A (ROHM CO., LTD.) 13 April 2017, paragraphs [0033]-[0074], fig. 1-13 & US 2017/0101052 A, paragraphs [0043]-[0087], fig. 1-13	1-22

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
01.04.2019

Date of mailing of the international search report
16.04.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H05B37/02(2006.01)i, H01L33/00(2010.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H05B37/02, H01L33/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-73492 A（ローム株式会社）2017.04.13, 段落[0033]-[0074], 図 1-13 & US 2017/0101052 A, 段落[0043]-[0087], Figs. 1-13	1-22

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- | | |
|---|---|
| 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの | 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの |
| 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの | 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの |
| 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） | 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」 口頭による開示、使用、展示等に言及する文献 | 「&」 同一パテントファミリー文献 |
| 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 | |

国際調査を完了した日

01.04.2019

国際調査報告の発送日

16.04.2019

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

安食 泰秀

3 X

3740

電話番号 03-3581-1101 内線 3371