

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7614959号
(P7614959)

(45)発行日 令和7年1月16日(2025.1.16)

(24)登録日 令和7年1月7日(2025.1.7)

| | | | | |
|-------------------------|---------|-------|---------|--|
| (51)国際特許分類 | F I | | | |
| H 1 0 D 12/00 (2025.01) | H 0 1 L | 29/78 | 6 5 5 A | |
| H 1 0 D 30/66 (2025.01) | H 0 1 L | 29/78 | 6 5 2 M | |
| H 1 0 D 84/80 (2025.01) | H 0 1 L | 29/78 | 6 5 5 G | |
| | H 0 1 L | 29/78 | 6 5 5 D | |
| | H 0 1 L | 29/78 | 6 5 2 Q | |
| 請求項の数 20 (全28頁) 最終頁に続く | | | | |

| | | | |
|----------|-----------------------------|----------|-------------------------------------------------|
| (21)出願番号 | 特願2021-109805(P2021-109805) | (73)特許権者 | 000003078 株式会社東芝 東京都港区芝浦一丁目1番1号 |
| (22)出願日 | 令和3年7月1日(2021.7.1) | (73)特許権者 | 317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号 |
| (65)公開番号 | 特開2023-6928(P2023-6928A) | (74)代理人 | 110004026 弁理士法人 i X |
| (43)公開日 | 令和5年1月18日(2023.1.18) | (72)発明者 | 下條 亮平 東京都港区芝浦一丁目1番1号 東芝デ バイス&ストレージ株式会社内 |
| 審査請求日 | 令和5年11月14日(2023.11.14) | (72)発明者 | 坂野 竜則 東京都港区芝浦一丁目1番1号 株式会 社東芝内 |
| | | 審査官 | 恩田 和彦 |
| 最終頁に続く | | | |

(54)【発明の名称】 半導体装置及び半導体モジュール

(57)【特許請求の範囲】

【請求項1】

第1電極と、

第2電極であって、前記第1電極から前記第2電極への方向は、第1方向に沿う、前記第2電極と、

前記第1方向と交差する第2方向に沿って延びる第1延在部を含む第1配線部材であって、前記第1延在部から前記第2電極への第3方向は、前記第1方向及び前記第2方向を含む第1平面と交差した前記第1配線部材と、

前記第3方向に沿って延びる第3電極であって、前記第3電極の一部は、前記第1電極と前記第1延在部との間にあり、前記第3電極の別の一部は、前記第1電極と前記第2電極との間にあり、前記第3電極は、前記第1延在部と電氣的に接続された、前記第3電極と、

前記第1方向において、前記第1電極と前記第2電極との間、及び、前記第1電極と前記第1延在部との間に設けられた半導体部材であって、前記半導体部材は、

第1導電形の第1半導体領域であって、前記第1半導体領域は、第1部分領域及び第2部分領域を含み、前記第1部分領域は、前記第1方向において前記第1電極と前記第3電極との間にあり、前記第3電極から前記第2部分領域への方向は、前記第2方向に沿う、前記第1半導体領域と、

前記第2電極と電氣的に接続された第2導電形の第2半導体領域であって、前記第3電極から前記第2半導体領域への方向は、前記第2方向に沿う、前記第2半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 3 半導体領域であって、前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にあり、前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う、前記第 3 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 2 導電形の第 4 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 1 導電形の第 5 半導体領域であって、前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差した、前記第 5 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 6 半導体領域であって、前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 1 延在部と、の間にある、前記第 6 半導体領域と、

を含む前記半導体部材と、

第 1 絶縁領域を含む絶縁部材であって、前記第 1 絶縁領域は、前記第 3 電極と前記半導体部材との間に設けられた、前記絶縁部材と、

を備え、

前記第 6 半導体領域の前記第 3 方向に沿う第 6 半導体領域長さは、前記第 3 半導体領域の前記第 3 方向に沿う第 3 半導体領域長さよりも長い、半導体装置。

【請求項 2】

前記第 6 半導体領域長さは、前記第 3 半導体領域長さの 10 倍以上 500 倍以下である、請求項 1 に記載の半導体装置。

【請求項 3】

前記第 6 半導体領域長さは、前記第 3 電極の前記第 2 方向に沿う長さよりも長い、請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記第 1 配線部材は、第 1 配線接続部をさらに含み、

前記第 1 配線接続部は、前記第 3 電極と前記第 1 延在部との間に設けられ、

前記第 1 配線接続部は、前記第 3 電極を前記第 1 延在部と電氣的に接続する、請求項 1 ~ 3 のいずれか 1 つに記載の半導体装置。

【請求項 5】

前記第 1 配線接続部の前記第 3 方向に沿う長さは、前記第 1 配線接続部の前記第 2 方向に沿う長さよりも長い、請求項 4 に記載の半導体装置。

【請求項 6】

第 1 電極と、

第 2 電極であって、前記第 1 電極から前記第 2 電極への方向は、第 1 方向に沿う、前記第 2 電極と、

前記第 1 方向と交差する第 2 方向に沿って延びる第 1 延在部を含む第 1 配線部材であって、前記第 1 延在部から前記第 2 電極への第 3 方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差した前記第 1 配線部材と、

前記第 3 方向に沿って延びる第 3 電極であって、前記第 3 電極の一部は、前記第 1 電極と前記第 1 延在部との間にあり、前記第 3 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にあり、前記第 3 電極は、前記第 1 延在部と電氣的に接続された、前記第 3 電極と、

前記第 1 方向において、前記第 1 電極と前記第 2 電極との間、及び、前記第 1 電極と前記第 1 延在部との間に設けられた半導体部材であって、前記半導体部材は、

第 1 導電形の第 1 半導体領域であって、前記第 1 半導体領域は、第 1 部分領域及び第 2 部分領域を含み、前記第 1 部分領域は、前記第 1 方向において前記第 1 電極と前記第 3 電極との間にあり、前記第 3 電極から前記第 2 部分領域への方向は、前記第 2 方向に沿う、前記第 1 半導体領域と、

前記第 2 電極と電氣的に接続された第 2 導電形の第 2 半導体領域であって、前記第 3

10

20

30

40

50

電極から前記第 2 半導体領域への方向は、前記第 2 方向に沿う、前記第 2 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 3 半導体領域であって、前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にあり、前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う、前記第 3 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 2 導電形の第 4 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 1 導電形の第 5 半導体領域であって、前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差した、前記第 5 半導体領域と、

10

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 6 半導体領域であって、前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 1 延在部と、の間にある、前記第 6 半導体領域と、

を含む前記半導体部材と、

第 1 絶縁領域を含む絶縁部材であって、前記第 1 絶縁領域は、前記第 3 電極と前記半導体部材との間に設けられた、前記絶縁部材と、

を備え、

前記第 1 配線部材は、第 1 配線接続部をさらに含み、

前記第 1 配線接続部は、前記第 3 電極と前記第 1 延在部との間に設けられ、

前記第 1 配線接続部は、前記第 3 電極を前記第 1 延在部と電氣的に接続し、

20

前記第 1 配線接続部の前記第 3 方向に沿う長さは、前記第 1 配線接続部の前記第 2 方向に沿う長さよりも長い、半導体装置。

【請求項 7】

前記第 2 電極は、第 2 電極面状部と、第 2 電極接続部と、を含み、

前記第 2 電極接続部は、前記第 3 方向に沿って延び、

前記第 2 電極接続部の一部は、前記第 1 方向において前記第 2 半導体領域と前記第 2 電極面状部との間にあり、

前記第 2 電極接続部は、前記第 2 半導体領域を前記第 2 電極面状部と電氣的に接続する、請求項 1 ~ 6 のいずれか 1 つに記載の半導体装置。

【請求項 8】

30

前記第 2 電極は、第 2 電極面状部と、第 2 電極接続部と、を含み、

前記第 2 電極接続部は、前記第 3 方向に沿って延び、

前記第 2 電極接続部の一部は、前記第 1 方向において前記第 3 半導体領域と前記第 2 電極面状部との間にあり、

前記第 2 電極接続部の別の一部は、前記第 1 方向において前記第 6 半導体領域と前記第 2 電極面状部との間にあり、

前記第 2 電極接続部は、前記第 3 半導体領域を前記第 2 電極面状部と電氣的に接続し、前記第 6 半導体領域を前記第 2 電極面状部と電氣的に接続する、請求項 1 ~ 6 のいずれか 1 つに記載の半導体装置。

【請求項 9】

40

第 1 電極と、

第 2 電極であって、前記第 1 電極から前記第 2 電極への方向は、第 1 方向に沿う、前記第 2 電極と、

前記第 1 方向と交差する第 2 方向に沿って延びる第 1 延在部を含む第 1 配線部材であって、前記第 1 延在部から前記第 2 電極への第 3 方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差した前記第 1 配線部材と、

前記第 3 方向に沿って延びる第 3 電極であって、前記第 3 電極の一部は、前記第 1 電極と前記第 1 延在部との間にあり、前記第 3 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にあり、前記第 3 電極は、前記第 1 延在部と電氣的に接続された、前記第 3 電極と、

50

前記第 1 方向において、前記第 1 電極と前記第 2 電極との間、及び、前記第 1 電極と前記第 1 延在部との間に設けられた半導体部材であって、前記半導体部材は、

第 1 導電形の第 1 半導体領域であって、前記第 1 半導体領域は、第 1 部分領域及び第 2 部分領域を含み、前記第 1 部分領域は、前記第 1 方向において前記第 1 電極と前記第 3 電極との間にあり、前記第 3 電極から前記第 2 部分領域への方向は、前記第 2 方向に沿う、前記第 1 半導体領域と、

前記第 2 電極と電氣的に接続された第 2 導電形の第 2 半導体領域であって、前記第 3 電極から前記第 2 半導体領域への方向は、前記第 2 方向に沿う、前記第 2 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 3 半導体領域であって、前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にあり、前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う、前記第 3 半導体領域と、

10

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 2 導電形の第 4 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 1 導電形の第 5 半導体領域であって、前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差した、前記第 5 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 6 半導体領域であって、前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 1 延在部と、

20

の間にある、前記第 6 半導体領域と、

を含む前記半導体部材と、

第 1 絶縁領域を含む絶縁部材であって、前記第 1 絶縁領域は、前記第 3 電極と前記半導体部材との間に設けられた、前記絶縁部材と、

を備え、

前記第 2 半導体領域の一部は、前記第 6 半導体領域と前記第 3 半導体領域との間にある、半導体装置。

【請求項 10】

前記第 6 半導体領域における前記第 1 導電形の不純物濃度は、前記第 3 半導体領域における前記第 1 導電形の不純物濃度の 0.5 倍以上 2 倍以下である、請求項 1 ~ 9 のいずれか 1 つに記載の半導体装置。

30

【請求項 11】

前記半導体部材は、前記第 1 導電形の第 7 半導体領域をさらに含み、前記第 7 半導体領域は、前記第 4 半導体領域と前記第 1 半導体領域との間、及び、前記第 5 半導体領域と前記第 1 半導体領域との間に設けられ、

前記第 7 半導体領域における前記第 1 導電形の不純物濃度は、前記第 1 半導体領域における前記第 1 導電形の不純物濃度よりも高い、請求項 1 ~ 10 のいずれか 1 つに記載の半導体装置。

【請求項 12】

前記半導体部材は、複数の前記第 3 半導体領域と、複数の前記第 6 半導体領域と、を含み、

40

前記第 3 電極の前記一部は、前記第 2 方向において、前記複数の第 3 半導体領域の 1 つと、前記複数の第 3 半導体領域の別の一部と、の間にあり、

前記第 3 電極の前記別の一部は、前記第 2 方向において、前記複数の第 6 半導体領域の 1 つと、前記複数の第 6 半導体領域の別の 1 つと、の間にある、請求項 1 ~ 11 のいずれか 1 つに記載の半導体装置。

【請求項 13】

前記半導体部材は、複数の前記第 3 半導体領域を含み、前記複数の第 3 半導体領域の 1 つから前記複数の第 3 半導体領域の別の 1 つへの方向は、前記第 3 方向に沿い、

前記第 2 半導体領域の少なくとも一部は、前記第 3 方向において、前記複数の第 3 半導

50

体領域の前記 1 つと、前記複数の第 3 半導体領域の前記別の 1 つと、の間にある、請求項 1 ~ 1 1 のいずれか 1 つに記載の半導体装置。

【請求項 1 4】

第 1 電極と、

第 2 電極であって、前記第 1 電極から前記第 2 電極への方向は、第 1 方向に沿う、前記第 2 電極と、

前記第 1 方向と交差する第 2 方向に沿って延びる第 1 延在部を含む第 1 配線部材であって、前記第 1 延在部から前記第 2 電極への第 3 方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差した前記第 1 配線部材と、

前記第 3 方向に沿って延びる第 3 電極であって、前記第 3 電極の一部は、前記第 1 電極と前記第 1 延在部との間にあり、前記第 3 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にあり、前記第 3 電極は、前記第 1 延在部と電氣的に接続された、前記第 3 電極と、

10

前記第 1 方向において、前記第 1 電極と前記第 2 電極との間、及び、前記第 1 電極と前記第 1 延在部との間に設けられた半導体部材であって、前記半導体部材は、

第 1 導電形の第 1 半導体領域であって、前記第 1 半導体領域は、第 1 部分領域及び第 2 部分領域を含み、前記第 1 部分領域は、前記第 1 方向において前記第 1 電極と前記第 3 電極との間にあり、前記第 3 電極から前記第 2 部分領域への方向は、前記第 2 方向に沿う、前記第 1 半導体領域と、

前記第 2 電極と電氣的に接続された第 2 導電形の第 2 半導体領域であって、前記第 3 電極から前記第 2 半導体領域への方向は、前記第 2 方向に沿う、前記第 2 半導体領域と、

20

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 3 半導体領域であって、前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にあり、前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う、前記第 3 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 2 導電形の第 4 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 1 導電形の第 5 半導体領域であって、前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差した、前記第 5 半導体領域と、

30

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 6 半導体領域であって、前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 1 延在部と、の間にある、前記第 6 半導体領域と、

を含む前記半導体部材と、

第 1 絶縁領域を含む絶縁部材であって、前記第 1 絶縁領域は、前記第 3 電極と前記半導体部材との間に設けられた、前記絶縁部材と、

を備え、

前記半導体部材は、複数の前記第 3 半導体領域を含み、

前記複数の第 3 半導体領域の 1 つから前記複数の第 3 半導体領域の別の 1 つへの方向は、前記第 3 方向に沿い、

40

前記第 2 半導体領域の少なくとも一部は、前記第 3 方向において、前記複数の第 3 半導体領域の前記 1 つと、前記複数の第 3 半導体領域の前記別の 1 つと、の間にある、半導体装置。

【請求項 1 5】

前記絶縁部材は、第 2 絶縁領域をさらに含み、

前記第 2 絶縁領域は、前記第 1 方向において、前記第 3 電極と前記第 2 電極との間に設けられた、請求項 1 ~ 1 4 のいずれか 1 つに記載の半導体装置。

【請求項 1 6】

前記第 3 方向に沿って延びる第 1 導電部材をさらに備え、

前記第 1 導電部材の一部は、前記第 1 半導体領域の一部と、前記第 2 電極と、の間にあ

50

り、

前記第 1 導電部材の別の一部は、前記第 1 半導体領域の別の一部と前記第 1 延在部との間にあり、

前記第 1 導電部材は、前記第 1 延在部から電氣的に絶縁され、前記第 2 電極と電氣的に接続され、

前記第 3 半導体領域及び前記第 2 半導体領域は、前記第 2 方向において、前記第 3 電極と前記第 1 導電部材との間にある、請求項 1 ~ 1 4 のいずれか 1 つに記載の半導体装置。

【請求項 1 7】

前記第 3 方向に沿って延びる第 1 導電部材をさらに備え、

前記第 1 導電部材の一部は、前記第 1 半導体領域の一部と、前記第 2 電極と、の間にあり、

10

前記第 1 導電部材の別の一部は、前記第 1 半導体領域の別の一部と前記第 1 延在部との間にあり、

前記第 1 導電部材は、前記第 1 延在部から電氣的に絶縁され、前記第 2 電極と電氣的に接続され、

前記第 3 半導体領域及び前記第 2 半導体領域は、前記第 2 方向において、前記第 3 電極と前記第 1 導電部材との間にあり、

前記第 2 電極は、第 1 導電部材接続部をさらに含み、

前記第 1 導電部材接続部は、前記第 3 方向に沿って延び、

前記第 1 導電部材接続部は、前記第 1 方向において前記第 1 導電部材と前記第 2 電極面状部との間にあり、

20

前記第 1 導電部材接続部は、前記第 1 導電部材を前記第 2 電極面状部と電氣的に接続する、請求項 7 または 8 に記載の半導体装置。

【請求項 1 8】

前記第 3 半導体領域の少なくとも一部、前記第 6 半導体領域の一部、及び、前記第 2 半導体領域は、前記第 2 電極と接する、請求項 1 ~ 1 7 のいずれか 1 つに記載の半導体装置。

【請求項 1 9】

第 1 電極と、

第 2 電極であって、前記第 1 電極から前記第 2 電極への方向は、第 1 方向に沿う、前記第 2 電極と、

30

前記第 1 方向と交差する第 2 方向に沿って延びる第 1 延在部を含む第 1 配線部材であって、前記第 1 延在部から前記第 2 電極への第 3 方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差した前記第 1 配線部材と、

前記第 2 方向に沿って延びる第 2 延在部を含む第 2 配線部材であって、前記第 2 延在部から前記第 2 電極への方向は、前記第 3 方向に沿う、前記第 2 配線部材と、

前記第 3 方向に沿って延びる第 3 電極であって、前記第 3 電極の一部は、前記第 1 電極と前記第 1 延在部との間にあり、前記第 3 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にあり、前記第 3 電極は、前記第 1 延在部と電氣的に接続された、前記第 3 電極と、

前記第 3 方向に沿って延びる第 4 電極であって、前記第 4 電極の一部は、前記第 1 電極と前記第 2 延在部との間にあり、前記第 4 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にあり、前記第 4 電極は、前記第 2 延在部と電氣的に接続され、前記第 3 電極から前記第 4 電極への方向は、前記第 2 方向に沿う、前記第 4 電極と、

40

前記第 1 方向において、前記第 1 電極と前記第 2 電極との間、前記第 1 電極と前記第 1 延在部との間、及び、前記第 1 電極と前記第 2 延在部との間に設けられた半導体部材であって、前記半導体部材は、

第 1 導電形の第 1 半導体領域であって、前記第 1 半導体領域は、第 1 部分領域、第 2 部分領域、第 3 部分領域及び第 4 部分領域を含み、前記第 1 部分領域は、前記第 1 方向において前記第 1 電極と前記第 3 電極との間にあり、前記第 3 電極から前記第 2 部分領域への方向は、前記第 2 方向に沿い、前記第 3 部分領域は、前記第 1 方向において前記第 1 電

50

極と前記第 4 電極との間にあり、前記第 4 電極から前記第 4 部分領域への方向は、前記第 2 方向に沿う、前記第 1 半導体領域と、

前記第 2 電極と電氣的に接続された第 2 導電形の第 2 半導体領域であって、前記第 3 電極から前記第 2 半導体領域への方向、及び、前記第 4 電極から前記第 2 半導体領域への方向は、前記第 2 方向に沿う、前記第 2 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 3 半導体領域であって、前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にあり、前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う、前記第 3 半導体領域と、

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 2 導電形の第 4 半導体領域と、

10

前記第 1 電極と前記第 1 半導体領域との間に設けられた前記第 1 導電形の第 5 半導体領域であって、前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差した、前記第 5 半導体領域と、

前記第 2 電極と電氣的に接続された前記第 1 導電形の第 6 半導体領域であって、前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 2 延在部と、の間にある、前記第 6 半導体領域と、

を含む前記半導体部材と、

絶縁部材であって、前記絶縁部材の少なくとも一部は、前記第 3 電極と前記半導体部材との間、及び、前記第 4 電極と前記半導体部材との間に設けられた、前記絶縁部材と、

20

を備え、

前記第 6 半導体領域から前記第 3 半導体領域への方向は、前記第 1 方向に対して垂直な平面内で、前記第 2 方向及び前記第 3 方向に対して傾斜した、半導体装置。

【請求項 20】

請求項 19 に記載の半導体装置と、

制御部と、

を備え、

前記制御部は、前記第 1 配線部材に第 1 信号を印加可能であり、

前記制御部は、前記第 2 配線部材に前記第 1 信号とは異なる第 2 信号を印加可能である、半導体モジュール。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置及び半導体モジュールに関する。

【背景技術】

【0002】

例えば、トランジスタなどの半導体装置において、安定した特性が望まれる。

【先行技術文献】

【特許文献】

【0003】

40

【文献】特開 2019 - 54070 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、特性を安定にできる半導体装置及び半導体モジュールを提供する。

【課題を解決するための手段】

【0005】

本発明の実施形態によれば、半導体装置は、第 1 電極、第 2 電極、第 3 電極、第 1 配線部材、半導体部材及び絶縁部材を含む。前記第 1 電極から前記第 2 電極への方向は、第 1 方向に沿う。前記第 1 配線部材は、第 1 延在部を含む。前記第 1 延在部は、前記第 1 方向

50

と交差する第 2 方向に沿って延びる。前記第 1 延在部から前記第 2 電極への第 3 方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する。前記第 3 電極は、前記第 3 方向に沿って延びる。前記第 3 電極の一部は、前記第 1 電極と前記第 1 延在部との間にある。前記第 3 電極の別の一部は、前記第 1 電極と前記第 2 電極との間にある。前記第 3 電極は、前記第 1 延在部と電氣的に接続される。半導体部材は、前記第 1 方向において、前記第 1 電極と前記第 2 電極との間、及び、前記第 1 電極と前記第 1 延在部との間に設けられる。前記半導体部材は、第 1 ~ 第 6 半導体領域を含む。前記第 1 半導体領域は、第 1 導電形である。前記第 1 半導体領域は、第 1 部分領域及び第 2 部分領域を含む。前記第 1 部分領域は、前記第 1 方向において前記第 1 電極と前記第 3 電極との間にある。前記第 3 電極から前記第 2 部分領域への方向は、前記第 2 方向に沿う。前記第 2 半導体領域は、前記第 2 電極と電氣的に接続され、第 2 導電形である。前記第 3 電極から前記第 2 半導体領域への方向は、前記第 2 方向に沿う。前記第 3 半導体領域は、前記第 2 電極と電氣的に接続され、前記第 1 導電形である。前記第 2 半導体領域の一部は、前記第 1 方向において、前記第 2 部分領域と前記第 3 半導体領域との間にある。前記第 3 電極から前記第 3 半導体領域の少なくとも一部への方向は、前記第 2 方向に沿う。前記第 4 半導体領域は、前記第 1 電極と前記第 1 半導体領域との間に設けられ、前記第 2 導電形である。前記第 5 半導体領域は、前記第 1 電極と前記第 1 半導体領域との間に設けられ、前記第 1 導電形である。前記第 4 半導体領域から前記第 5 半導体領域への方向は、前記第 1 方向と交差する。前記第 6 半導体領域は、前記第 2 電極と電氣的に接続され、前記第 1 導電形である。前記第 6 半導体領域の少なくとも一部は、前記第 2 半導体領域の別の一部と、前記第 1 延在部と、の間にある。前記絶縁部材は、第 1 絶縁領域を含む。前記第 1 絶縁領域は、前記第 3 電極と前記半導体部材との間に設けられる。

10

20

【図面の簡単な説明】

【0006】

【図 1】図 1 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 2】図 2 (a) 及び図 2 (b) は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 3】図 3 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 4】図 4 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 5】図 5 は、第 1 実施形態に係る半導体装置を例示する模式図である。

30

【図 6】図 6 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 7】図 7 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 8】図 8 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 9】図 9 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 10】図 10 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 11】図 11 (a) 及び図 11 (b) は、第 1 実施形態に係る半導体装置の使用例を示す回路図である。

【図 12】図 12 (a) 及び図 12 (b) は、第 1 実施形態に係る半導体装置の使用例を示す模式図である。

【図 13】図 13 は、第 1 実施形態に係る半導体装置を例示する模式図である。

40

【図 14】図 14 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 15】図 15 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 16】図 16 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 17】図 17 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 18】図 18 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 19】図 19 は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 20】図 20 は、第 2 実施形態に係る半導体装置を例示する模式図である。

【図 21】図 21 (a) 及び図 21 (b) は、第 2 実施形態に係る半導体装置を例示する模式図である。

【図 22】図 22 は、第 2 実施形態に係る半導体装置を例示する模式図である。

50

【図 2 3】図 2 3 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 4】図 2 4 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 5】図 2 5 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 6】図 2 6 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 7】図 2 7 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 8】図 2 8 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 2 9】図 2 9 は、第 2 実施形態に係る半導体装置を例示する模式図である。
 【図 3 0】図 3 0 は、第 2 実施形態に係る半導体装置を例示する模式図である。

【発明を実施するための形態】

【0007】

以下に、本発明の各実施の形態について図面を参照しつつ説明する。

図面は模式的または概念的なものであり、各部分の厚さと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同じとは限らない。同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0008】

(第 1 実施形態)

図 1、図 2 (a)、図 2 (b)、図 3 ~ 図 10 は、第 1 実施形態に係る半導体装置を例示する模式図である。

図 1 は、図 10 に示す部分 P 1 を例示する斜視図である。図 2 (a) は、図 10 に示す部分 P 2 に関する平面図である。図 2 (b) は、図 10 の部分 P 2 に関する透過平面図である。図 3 ~ 図 9 は、それぞれ、図 2 (b) の A 1 - A 2 線、B 1 - B 2 線、C 1 - C 2 線、D 1 - D 2 線、E 1 - E 2 線、F 1 - F 2 線、及び、G 1 - G 2 線における断面図である。図 1 の A 1 - A 2 線、B 1 - B 2 線、C 1 - C 2 線及び D 1 - D 2 線は、図 2 (b) の A 1 - A 2 線、B 1 - B 2 線、C 1 - C 2 線及び D 1 - D 2 線のそれぞれの一部に対応する。図 10 は、平面図である。

【0009】

図 3 に示すように、実施形態に係る半導体装置 110 は、第 1 電極 51 を含む。図 4 及び図 10 に示すように、半導体装置 110 は、第 2 電極 52 及び第 1 配線部材 61M を含む。図 1 及び図 3 に示すように、半導体装置 110 は、第 3 電極 53、半導体部材 10M 及び絶縁部材 40M を含む。図 1 においては、図を見やすくするために、第 2 電極 52 及び絶縁部材 40M は省略されている。

【0010】

図 3 に示すように、第 1 電極 51 から第 2 電極 52 への方向は、第 1 方向 D 1 に沿う。第 1 方向を Z 軸方向とする。Z 軸方向に対して垂直な 1 つの方向を Y 軸方向とする。Z 軸方向及び Y 軸方向に対して垂直な方向を X 軸方向とする。

【0011】

図 1 及び図 2 (b) に示すように、第 1 配線部材 61M は、第 1 延在部 61 を含む。第 1 延在部 61 は、第 2 方向 D 2 に沿って延びる。第 2 方向 D 2 は、第 1 方向 D 1 と交差する。第 2 方向 D 2 は、例えば、Y 軸方向である。第 1 延在部 61 の長さ (Y 軸方向に沿う長さ) は、第 1 延在部 61 の X 軸方向に沿う長さよりも長い。

【0012】

図 2 (b)、図 7 及び図 10 に示すように、第 1 延在部 61 から第 2 電極 52 への第 3 方向 D 3 は、第 1 方向 D 1 及び第 2 方向 D 2 を含む第 1 平面と交差する。第 1 平面は、例えば Z - Y 平面である。第 3 方向 D 3 は、例えば、X 軸方向で良い。

【0013】

この例では、複数の第 2 電極 52 及び複数の第 1 延在部 61 が設けられている。「第 2 電極 52」は、複数の第 2 電極 52 の 1 つである。「第 1 延在部 61」は、複数の第 1 延在部 61 の 1 つである。

10

20

30

40

50

【 0 0 1 4 】

図 2 (a) は、半導体部材 1 0 M 及び第 3 電極 5 3 を例示している。図 2 (a) に示すように、第 3 電極 5 3 は、第 3 方向 D 3 に沿って延びる。第 3 電極 5 3 の第 3 方向 D 3 に沿う長さは、第 3 電極 5 3 の第 2 方向 D 2 に沿う長さ L 5 3 よりも長い。この例では、複数の第 3 電極 5 3 が設けられている。「第 3 電極 5 3」は、複数の第 3 電極 5 3 の 1 つである。

【 0 0 1 5 】

図 7 に示すように、第 3 電極 5 3 の一部は、第 1 電極 5 1 と第 1 延在部 6 1 との間にある。第 3 電極 5 3 の一部は、第 1 半導体領域 1 1 の第 1 部分領域 1 1 a と、第 1 延在部 6 1 と、の間にある。

10

【 0 0 1 6 】

図 7 に示すように、第 3 電極 5 3 の別の一部は、第 1 電極 5 1 と第 2 電極 5 2 との間にある。第 3 電極 5 3 の別の一部は、第 1 半導体領域 1 1 の第 1 部分領域 1 1 a と、第 2 電極 5 2 と、の間にある。第 3 電極 5 3 は、第 1 延在部 6 1 と電気的に接続される。この例では、第 1 配線部材 6 1 M は、第 1 配線接続部 6 1 C を含む。第 1 配線接続部 6 1 C は、第 3 電極 5 3 と第 1 延在部 6 1 との間に設けられる。第 1 配線接続部 6 1 C は、第 3 電極 5 3 を第 1 延在部 6 1 と電気的に接続する。第 1 延在部 6 1 と第 1 配線接続部 6 1 C との間の境界は、明確でも不明確でも良い。第 1 延在部 6 1 及び第 1 配線接続部 6 1 C は、シームレスに連続しても良い。

【 0 0 1 7 】

図 7 に示すように、半導体部材 1 0 M は、第 1 方向 D 1 において、第 1 電極 5 1 と第 2 電極 5 2 との間、及び、第 1 電極 5 1 と第 1 延在部 6 1 と、の間に設けられる。図 1 に示すように、半導体部材 1 0 M は、第 1 ~ 第 6 半導体領域 1 1 ~ 1 6 を含む。

20

【 0 0 1 8 】

第 1 半導体領域 1 1 は、第 1 導電形である。図 1 及び図 3 に示すように、第 1 半導体領域 1 1 は、第 1 部分領域 1 1 a 及び第 2 部分領域 1 1 b を含む。第 1 部分領域 1 1 a は、第 1 方向 D 1 において第 1 電極 5 1 と第 3 電極 5 3 との間にある。第 3 電極 5 3 から第 2 部分領域 1 1 b への方向は、第 2 方向 D 2 に沿う。

【 0 0 1 9 】

第 2 半導体領域 1 2 は、第 2 導電形である。第 1 導電形は、n 形及び p 形の一方である。第 2 導電形は、n 形及び p 形の他方である。以下では、第 1 導電形が n 形で、第 2 導電形が p 形とする。

30

【 0 0 2 0 】

第 2 半導体領域 1 2 は、第 2 電極 5 2 と電気的に接続される。図 8 に示すように、この例では、第 2 電極 5 2 は、第 2 電極面状部 5 2 F と、第 2 電極接続部 5 2 C と、を含む。第 2 電極面状部 5 2 F は、X - Y 平面に沿って広がる。図 2 (b) に示すように、第 2 電極接続部 5 2 C は、第 3 方向 D 3 に沿って延びる。図 8 に示すように、第 2 電極接続部 5 2 C の一部は、第 1 方向 D 1 において、第 2 半導体領域 1 2 と第 2 電極面状部 5 2 F と、の間にある。第 2 電極接続部 5 2 C は、第 2 半導体領域 1 2 を第 2 電極面状部 5 2 F と電気的に接続する。

40

【 0 0 2 1 】

図 8 に示すように、第 2 半導体領域 1 2 は、領域 1 2 a 及び領域 1 2 b を含んでも良い。領域 1 2 a の一部は、第 1 半導体領域 1 1 と領域 1 2 b との間に設けられる。領域 1 2 a の別の一部は、第 1 半導体領域 1 1 と第 3 半導体領域 1 3 との間に設けられる。領域 1 2 b は、領域 1 2 a と第 2 電極 5 2 との間に設けられる。領域 1 2 b における第 2 導電形の不純物濃度は、領域 1 2 a における第 2 導電形の不純物濃度よりも高い。領域 1 2 a は、例えば、p 領域である。領域 1 2 b は、p⁺ 領域である。領域 1 2 b が設けられることで、例えば、第 2 半導体領域 1 2 と第 2 電極 5 2 との間において、低いコンタクト抵抗が得られる。

【 0 0 2 2 】

50

図 1 及び図 3 に示すように、第 3 電極 5 3 から第 2 半導体領域 1 2 への方向は、第 2 方向 D 2 に沿う。

【 0 0 2 3 】

図 3 に示すように、第 3 半導体領域 1 3 は、第 2 電極 5 2 と電氣的に接続される。例えば、第 3 半導体領域 1 3 は、第 2 電極 5 2 と接する。図 3 に示すように、第 2 半導体領域 1 2 の一部は、第 1 方向 D 1 において、第 2 部分領域 1 1 b と第 3 半導体領域 1 3 との間にある。第 3 電極 5 3 から第 3 半導体領域 1 3 の少なくとも一部への方向は、第 2 方向 D 2 に沿う。例えば、第 2 半導体領域 1 2 と第 3 半導体領域 1 3 との間の境界 b 2 は、第 2 方向 D 2 において、第 3 電極 5 3 と対向する。例えば、第 1 半導体領域 1 1 (第 2 部分領域 1 1 b) と第 2 半導体領域 1 2 との間の境界 b 1 は、第 2 方向 D 2 において、第 3 電極 5 3 と対向する。

10

【 0 0 2 4 】

図 1 及び図 3 に示すように、第 4 半導体領域 1 4 は、第 1 電極 5 1 と第 1 半導体領域 1 1 との間に設けられる。第 4 半導体領域 1 4 は、第 2 導電形である。

【 0 0 2 5 】

図 1 及び図 3 に示すように、第 5 半導体領域 1 5 は、第 1 電極 5 1 と第 1 半導体領域 1 1 との間に設けられる。第 5 半導体領域 1 5 は、第 1 導電形である。第 4 半導体領域 1 4 から第 5 半導体領域 1 5 への方向は、第 1 方向 D 1 と交差する。第 4 半導体領域 1 4 から第 5 半導体領域 1 5 への方向は、X - Y 平面に沿う。

【 0 0 2 6 】

1 つの例において、1 つの第 4 半導体領域 1 4 と、複数の島状の第 5 半導体領域 1 5 と、が設けられても良い。複数の島状の第 5 半導体領域 1 5 の周りに第 4 半導体領域 1 4 が設けられる。別の例において、1 つの第 5 半導体領域 1 5 と、複数の島状の第 4 半導体領域 1 4 と、が設けられても良い。複数の島状の第 4 半導体領域 1 4 の周りに第 5 半導体領域 1 5 が設けられる。さらに別の例において、複数の第 4 半導体領域 1 4 と、複数の第 5 半導体領域 1 5 と、が設けられても良い。

20

【 0 0 2 7 】

図 6 及び図 8 に示すように、第 6 半導体領域 1 6 は、第 2 電極 5 2 と電氣的に接続される。第 6 半導体領域 1 6 は、第 1 導電形である。図 8 に示すように、既に説明したように、この例では、第 2 電極 5 2 は、第 2 電極面状部 5 2 F 及び第 2 電極接続部 5 2 C を含む。第 2 電極接続部 5 2 C は、第 3 方向 D 3 に沿って延びる (図 2 (b) 参照)。図 8 に示すように、第 2 電極接続部 5 2 C の一部は、第 1 方向 D 1 において第 3 半導体領域 1 3 と第 2 電極面状部 5 2 F との間にある。第 2 電極接続部 5 2 C の別の一部は、第 1 方向 D 1 において第 6 半導体領域 1 6 と第 2 電極面状部 5 2 F との間にある。第 2 電極接続部 5 2 C は、第 3 半導体領域 1 3 を第 2 電極面状部 5 2 F と電氣的に接続し、第 6 半導体領域 1 6 を第 2 電極面状部 5 2 F と電氣的に接続する。

30

【 0 0 2 8 】

図 1、図 4 及び図 6 に示すように、第 6 半導体領域 1 6 の少なくとも一部は、第 2 半導体領域 1 2 の別の一部と、第 1 延在部 6 1 と、の間にある。

【 0 0 2 9 】

図 3 に示すように、絶縁部材 4 0 M は、第 1 絶縁領域 4 1 を含む。第 1 絶縁領域 4 1 は、第 3 電極 5 3 と半導体部材 1 0 M との間に設けられる。第 1 絶縁領域 4 1 は、第 3 電極 5 3 と半導体部材 1 0 M とを互いに電氣的に絶縁する。

40

【 0 0 3 0 】

図 3 に示すように、絶縁部材 4 0 M は、第 2 絶縁領域 4 2 をさらに含んでも良い。第 2 絶縁領域 4 2 は、第 1 方向 D 1 において、第 3 電極 5 3 と第 2 電極 5 2 との間に設けられる。第 2 絶縁領域 4 2 は、第 3 電極 5 3 と第 2 電極 5 2 とを互いに電氣的に接続する。

【 0 0 3 1 】

半導体装置 1 1 0 において、例えば、第 1 動作が実施可能である。第 1 動作において、第 1 電極 5 1 と第 2 電極 5 2 との間に流れる電流は、第 3 電極 5 3 の電位により制御でき

50

る。第3電極53の電位は、例えば、第2電極52の電位を基準とする電位である。第1動作において、電流は、第1電極51から第2電極52への向きに流れる。半導体装置110において、第2動作が実施可能でも良い。第2動作において、電流は、第2電極52から第1電極51への向きに流れる。

【0032】

半導体装置110は、例えば、RC-IGBT (Reverse-Conducting Insulated Gate Bipolar Transistor) である。第1動作は、例えば、IGBT動作 (IGBTモード) に対応する。第2動作は、例えば、ダイオード動作 (ダイオードモード) に対応する。第1電極51は、例えば、コレクタ電極であり。第2電極52は、例えば、エミッタ電極である。第3電極53は、例えば、ゲート電極である。第1動作及び第2動作が繰り返して実施されて良い。

10

【0033】

例えば、第2半導体領域12は、p形ベース領域に対応する。第3半導体領域13は、例えば、n形エミッタ領域に対応する。

【0034】

図10に示すように、第1配線部材61Mは、パッド部61Pを含む。パッド部61Pは、第1延在部61と電氣的に接続される。パッド部61Pの電位を制御することで、第1延在部61と電氣的に接続された第3電極53の電位が制御できる。これにより、スイッチング動作が実施される。第3半導体領域13が設けられる領域は、例えば、動作領域 (例えばセル領域) である。

20

【0035】

図1に示すように、例えば、ダイオード動作 (逆方向動作) におけるリカバリの際 (例えばDesat制御) に、キャリア10C (例えば電子) が、第1半導体領域11から、第2半導体領域12及び第3半導体領域13を通過して、第2電極52に向けて移動できる。例えば、キャリア10Cの排出 (引き抜き) が行われる。

【0036】

実施形態においては、第1延在部61と重なる部分に第6半導体領域16が設けられる。これにより、例えば、ダイオード動作 (逆方向動作) におけるリカバリの際に、キャリア10C (例えば電子) が、第1半導体領域11から、第2半導体領域12及び第6半導体領域16を通過して、第2電極52に向けて移動できる (図1参照)。これにより、第1延在部61が設けられる領域においても、例えば、キャリア10Cの排出が行われる。実施形態においては、キャリアを効率良く排出できる。

30

【0037】

これにより、例えば、逆回復電流 (I_{rr}) を低減できる。例えば、高い破壊耐量が得られる。例えば、安定した特性が得られる。例えば、高い信頼性が得られる。実施形態によれば、特性を安定にできる半導体装置を提供できる。

【0038】

図2(a)に示すように、第6半導体領域16の第3方向D3に沿う長さを第6半導体領域長さL16とする。第3半導体領域13の第3方向D3に沿う長さを第3半導体領域長さL13とする。実施形態において、第6半導体領域長さL16は、第3半導体領域長さL13よりも長いことが好ましい。これにより、例えば、キャリア10Cの排出がより効率的に行われる。

40

【0039】

例えば、第6半導体領域長さL16は、第3半導体領域長さL13の10倍以上であることが好ましい。これにより、キャリア10Cの排出がより効率的に行われる。第6半導体領域長さL16は、第3半導体領域長さL13の500倍以下であることが好ましい。これにより、半導体装置の小型化が容易である。

【0040】

第6半導体領域長さL16は、 $10\mu\text{m}$ 以上 $200\mu\text{m}$ 以下である。第3半導体領域長さL13は、 $0.3\mu\text{m}$ 以上 $10\mu\text{m}$ 以下である。

50

【 0 0 4 1 】

実施形態において、第 6 半導体領域長さ L 1 6 は、第 3 電極 5 3 の第 2 方向 D 2 に沿う長さ L 5 3 (図 2 (a) 参照) よりも長い。1 つの例において、長さ L 5 3 は、例えば、 $0.3 \mu\text{m}$ 以上 $1.5 \mu\text{m}$ 以下である。

【 0 0 4 2 】

図 2 (b) に示すように、第 1 配線接続部 6 1 C の第 3 方向 D 3 に沿う長さを長さ L x 6 1 とする。第 1 配線接続部 6 1 C の第 2 方向 D 2 に沿う長さを長さ L y 6 1 とする。長さ L x 6 1 は、長さ L y 6 1 よりも長いことが好ましい。これにより、第 1 配線接続部 6 1 C は、幅が狭い第 3 電極 5 3 と、広い面積で電氣的に接続される。例えば、低い電気抵抗による電氣的接続が得やすい。より安定した動作が得られる。

10

【 0 0 4 3 】

図 2 (a) に示すように、半導体部材 1 0 M は、複数の第 3 半導体領域 1 3 と、複数の第 6 半導体領域 1 6 と、を含んで良い。第 3 電極 5 3 の一部は、第 2 方向 D 2 において、複数の第 3 半導体領域 1 3 の 1 つと、複数の第 3 半導体領域 1 3 の別の 1 つと、の間にある。第 3 電極 5 3 の別の一部は、第 2 方向 D 2 において、複数の第 6 半導体領域 1 6 の 1 つと、複数の第 6 半導体領域 1 6 の別の 1 つと、の間にある。

【 0 0 4 4 】

図 2 (a) に示すように、複数の第 3 半導体領域 1 3 は、第 3 方向 D 3 に沿って並んでも良い。例えば、複数の第 3 半導体領域 1 3 の 1 つから複数の第 3 半導体領域 1 3 の別の 1 つへの方向は、第 3 方向 D 3 に沿う。第 2 半導体領域 1 2 の少なくとも一部は、第 3 方向 D 3 において、複数の第 3 半導体領域 1 3 の 1 つと、複数の第 3 半導体領域 1 3 の別の 1 つと、の間にある。

20

【 0 0 4 5 】

図 2 (a) に示すように、第 2 半導体領域 1 2 の一部は、第 6 半導体領域 1 6 と第 3 半導体領域 1 3 との間にあっても良い。

【 0 0 4 6 】

実施形態において、第 6 半導体領域 1 6 における第 1 導電形の不純物濃度は、第 3 半導体領域 1 3 における第 1 導電形の不純物濃度と実質的に同様で良い。例えば、第 6 半導体領域 1 6 における第 1 導電形の不純物濃度は、第 3 半導体領域 1 3 における第 1 導電形の不純物濃度の 0.5 倍以上 2 倍以下であることが好ましい。キャリア 1 0 C の排出がより安定して行われる。半導体装置の製造が容易になる。

30

【 0 0 4 7 】

図 1 及び図 3 に示すように、半導体部材 1 0 M は、第 1 導電形の第 7 半導体領域 1 7 をさらに含んでも良い。第 7 半導体領域 1 7 は、第 4 半導体領域 1 4 と第 1 半導体領域 1 1 との間、及び、第 5 半導体領域 1 5 と第 1 半導体領域 1 1 との間に設けられる。第 7 半導体領域 1 7 は、例えば、パツファ層である。例えば、第 7 半導体領域 1 7 における第 1 導電形の不純物濃度は、第 1 半導体領域 1 1 における第 1 導電形の不純物濃度よりも高い。例えば、第 7 半導体領域 1 7 における第 1 導電形のキャリア濃度は、第 1 半導体領域 1 1 における第 1 導電形のキャリア濃度よりも高い。第 1 半導体領域 1 1 は、例えば、 n 領域または n^- 領域である。第 7 半導体領域 1 7 は、例えば、 n^+ 領域である。

40

【 0 0 4 8 】

図 3 に示すように、実施形態において、例えば、第 3 半導体領域 1 3 の少なくとも一部、第 6 半導体領域 1 6 の一部、及び、第 2 半導体領域 1 2 は、第 2 電極 5 2 と接する。安定した電氣的な接続が得られる。

【 0 0 4 9 】

図 2 (a) に示すように、半導体装置 1 1 0 は、第 1 導電部材 5 8 を含んでも良い。第 1 導電部材 5 8 は、第 3 方向 D 3 に沿って延びる。図 9 に示すように、第 1 導電部材 5 8 の一部は、第 1 半導体領域 1 1 の一部と、第 2 電極 5 2 と、の間にある。第 1 導電部材 5 8 の別の一部は、第 1 半導体領域 1 1 の別の一部と第 1 延在部 6 1 との間にある。第 1 導電部材 5 8 は、第 1 延在部 6 1 から電氣的に絶縁される。図 9 に示すように、第 1 導電部

50

材 5 8 と第 1 延在部 6 1 との間に、絶縁部材 4 0 M の一部がある。第 1 導電部材 5 8 は、第 2 電極 5 2 と電氣的に接続される。図 3 に示すように、第 1 導電部材 5 8 と半導体部材 1 0 M との間に、絶縁部材 4 0 M の第 3 絶縁領域 4 3 が設けられる。

【 0 0 5 0 】

図 2 (b) 及び図 3 に示すように、第 3 半導体領域 1 3 及び第 2 半導体領域 1 2 は、第 2 方向 D 2 において、第 3 電極 5 3 と第 1 導電部材 5 8 との間にある。

【 0 0 5 1 】

図 3 に示すように、この例では、第 2 電極 5 2 は、第 1 導電部材接続部 5 8 C を含む。図 2 (b) に示すように、第 1 導電部材接続部 5 8 C は、第 3 方向 D 3 に沿って延びる。図 3 に示すように、第 1 導電部材接続部 5 8 C は、第 1 方向 D 1 において第 1 導電部材 5 8 と第 2 電極面状部 5 2 F との間にある。第 1 導電部材接続部 5 8 C は、第 1 導電部材 5 8 を第 2 電極面状部 5 2 F と電氣的に接続する。

10

【 0 0 5 2 】

第 1 導電部材 5 8 は、例えば、「ダミーゲート電極」である。複数の第 1 導電部材 5 8 が設けられても良い。

【 0 0 5 3 】

例えば、半導体部材 1 0 M となる半導体層にトレンチ 1 0 T (図 3 参照) が形成される。トレンチ 1 0 T は、第 3 半導体領域 1 3 及び第 2 半導体領域 1 2 を貫通し、第 1 半導体領域 1 1 に届く。トレンチ 1 0 T の内側に第 1 絶縁領域 4 1 となる絶縁膜が形成される。トレンチ 1 0 T の残りに空間に導電材料が埋められる。これにより、第 3 電極 5 3 及び第 1 導電部材 5 8 が形成される。

20

【 0 0 5 4 】

図 1 1 (a) 及び図 1 1 (b) は、第 1 実施形態に係る半導体装置の使用例を示す回路図である。

図 1 1 (a) 及び図 1 1 (b) に示すように、実施形態に係る半導体装置 1 1 5 は、複数の素子 (第 1 素子 Q 1 及び第 2 素子 Q 2 など) を含む。第 1 素子 Q 1 及び第 2 素子 Q 2 のそれぞれに、上記の半導体装置 1 1 0 が適用できる。

【 0 0 5 5 】

第 1 素子 Q 1 は、第 1 コレクタ C 1、第 1 エミッタ E 1 及び第 1 ゲート G 1 を含む。第 2 素子 Q 2 は、第 2 コレクタ C 2、第 2 エミッタ E 2 及び第 2 ゲート G 2 を含む。コレクタは、例えば、第 1 電極 5 1 に対応する。エミッタは、例えば、第 2 電極 5 2 に対応する。ゲートは、例えば、第 3 電極 5 3 に対応する。

30

【 0 0 5 6 】

例えば、第 1 エミッタ E 1 は、第 2 コレクタ C 2 と電氣的に接続される。第 1 エミッタ E 1 は、負荷 L E の 1 つの端部と電氣的に接続される。第 1 コレクタ C 1 と、負荷 L E の別の端部と、の間に、電圧 V d d が印加される。負荷 L E の別の端部と、第 2 エミッタ E 2 と、の間に、電圧 V s s が印加される。電圧 V d d 及び電圧 V s s は、例えば、電源 7 8 により供給される。

【 0 0 5 7 】

制御回路 7 0 に含まれる制御部 7 5 が第 1 ゲート G 1 及び第 2 ゲート G 2 を制御する。図 1 1 (a) に示す状態 (動作) において、制御部 7 5 は、第 1 ゲート G 1 をオン / オフする。図 1 1 (b) に示す状態 (動作) において、制御部 7 5 は、第 2 ゲート G 2 をオン / オフする。

40

【 0 0 5 8 】

実施形態に係る半導体モジュール 2 1 0 は、複数の半導体装置 (第 1 素子 Q 1 及び第 2 素子 Q 2 など) を含む。半導体モジュール 2 1 0 は、制御回路 7 0 (制御部 7 5) 及び電源 7 8 を含んでも良い。

【 0 0 5 9 】

図 1 2 (a) 及び図 1 2 (b) は、第 1 実施形態に係る半導体装置の使用例を示す模式図である。

50

図12(a)及び図12(b)の横軸は、時間 t_m である。図12(a)の縦軸は、第1ゲート G_1 の電圧 V_{G1} である。図12(b)の縦軸は、第2ゲート G_2 の電圧 V_{G2} である。

【0060】

例えば、第1素子 Q_1 及び第2素子 Q_2 において、第1動作 OP_1 及び第2動作 OP_2 が行われる。第1動作 OP_1 において、第1素子 Q_1 は、IGBTモード IM である。第2動作 OP_2 において、第1素子 Q_1 は、オフ状態 OFF である。第1動作 OP_1 において、第2素子 Q_2 は、オフ状態 OFF である。第2動作 OP_2 において、第2素子 Q_2 は、ダイオードモード DM である。

【0061】

実施形態においては、ダイオードモード DM におけるリカバリの前に、キャリア IOC (例えば電子)が、第3半導体領域 1_3 及び第6半導体領域 1_6 を介して、効率的に排出できる。これにより、例えば、逆回復電流(I_{rr})を低減できる。

【0062】

図13～図19は、第1実施形態に係る半導体装置を例示する模式図である。

図13は、平面図である。図14は、図13に示す部分 P_3 に関する透過平面図である。図15～図19は、それぞれ、図14の $A_3 - A_4$ 線、 $B_3 - B_4$ 線、 $B_5 - B_6$ 線、 $H_1 - H_2$ 線、及び、 $I_1 - I_2$ 線における断面図である。

【0063】

図13に示すように、実施形態に係る半導体装置 1_1 は、第2配線部材 6_2M を含む。図14に示すように、半導体装置 1_1 は、第4電極 5_4 を含む。これらを除いて、半導体装置 1_1 の構成は、半導体装置 1_10 と同様で良い。

【0064】

図13に示すように、第2配線部材 6_2M は、第2延在部 6_2 を含む。第2延在部 6_2 は、第2方向 D_2 に沿って延びる。第2延在部 6_2 から第1延在部 6_1 への方向は、第3方向 D_3 に沿う。この例では、複数の第2延在部 6_2 が設けられる。複数の第2延在部 6_2 の1つは、第3方向 D_3 において、複数の第1延在部 6_1 の1つと、複数の第1延在部 6_1 の別の1つと、の間にある。複数の第1延在部 6_1 の1つは、第3方向 D_3 において、複数の第2延在部 6_2 の1つと、複数の第2延在部 6_2 の別の1つと、の間にある。第2配線部材 6_2M は、パッド部 6_2P を含む。パッド部 6_2P は、第2延在部 6_2 と電氣的に接続される。

【0065】

図14に示すように、第4電極 5_4 は、第3方向 D_3 に沿って延びる。第3電極 5_3 から第4電極 5_4 への方向は、第2方向 D_2 に沿う。

【0066】

図17及び図19に示すように、第4電極 5_4 の一部は、第1電極 5_1 と第2延在部 6_2 との間にある。第4電極 5_4 の別の一部は、第1電極 5_1 と第2電極 5_2 との間にある。第4電極 5_4 は、第2延在部 6_2 と電氣的に接続される。

【0067】

図17及び図19に示すように、この例では、第2配線部材 6_2M は、第2配線接続部 6_2C を含む。第2配線接続部 6_2C は、第4電極 5_4 と第2延在部 6_2 との間に設けられる。第2配線接続部 6_2C は、第4電極 5_4 を第2延在部 6_2 と電氣的に接続する。

【0068】

図14に示すように、半導体部材 1_0M は、上記の第3半導体領域 1_3 及び第6半導体領域 1_6 に加えて、別の第3半導体領域 1_3A と、別の第6半導体領域 1_6A と、を含む。

【0069】

図15に示すように、第2半導体領域 1_2 の一部は、第1方向 D_1 において、第1半導体領域 1_1 と別の第3半導体領域 1_3A との間にある。図14に示すように、第4電極 5_4 から別の第3半導体領域 1_3A の少なくとも一部への方向は、第2方向 D_2 に沿う。

【0070】

10

20

30

40

50

図 17 に示すように、別の第 6 半導体領域 16A の少なくとも一部は、第 2 半導体領域 12 と第 2 延在部 62 との間にある。

【0071】

絶縁部材 40M の一部（第 4 絶縁領域 44）は、第 4 電極 54 と半導体部材 10M との間に設けられる。

【0072】

例えば、パッド部 62P に印加される電圧が、第 2 配線部材 62M を介して、第 4 電極 54 に印加される。第 4 電極 54 は、第 3 電極 53 とは異なるゲート電極として機能する。

【0073】

半導体装置 111 においても、別の第 6 半導体領域 16A が設けられることで、例えば、第 2 延在部 62 が設けられる領域においても、キャリア 10C の排出が行われる。例えば、逆回復電流（ I_{rr} ）を低減できる。例えば、高い破壊耐量を得られる。例えば、安定した特性が得られる。

10

【0074】

半導体装置 111 においては、第 3 電極 53 に印加される電圧（信号）とは異なる電圧（信号）を第 4 電極 54 に印加できる。第 4 電極 54 を第 3 電極 53 とは異なる状態に制御できる。例えば、キャリア 10C の排出（引き抜き）の程度を調整することができる。より安定した動作が得られる。

【0075】

実施形態に係る半導体モジュール 210 は、実施形態に係る半導体装置 111 と、制御部 75（図 11（a）及び図 11（b）参照）と、を含む。制御部 75 は、第 1 配線部材 61M に第 1 信号を印加可能である。制御部 75 は、第 2 配線部材 62M に、第 1 信号とは異なる第 2 信号を印加可能である。

20

【0076】

（第 2 実施形態）

図 20、図 21（a）、図 21（b）、図 22 ~ 図 30 は、第 2 実施形態に係る半導体装置を例示する模式図である。

図 20 は、平面図である。図 21（a）は、図 20 に示す部分 P3 に関する平面図である。図 21（b）は、図 20 の部分 P3 に関する透過平面図である。図 22 ~ 図 30 は、それぞれ、図 21（b）の A1 - A2 線、B1 - B2 線、B7 - B8 線、C1 - C2 線、D1 - D2 線、E1 - E2 線、F1 - F2 線、G1 - G2 線、及び、J1 - J2 線における断面図である。

30

【0077】

図 22 に示すように、実施形態に係る半導体装置 120 は、第 1 電極 51 を含む。図 22 及び図 20 に示すように、半導体装置 120 は、第 2 電極 52、第 1 配線部材 61M 及び第 2 配線部材 62M を含む。図 21（b）及び図 22 に示すように、半導体装置 120 は、第 3 電極 53、第 4 電極 54、半導体部材 10M 及び絶縁部材 40M を含む。この例においても、第 1 電極 51 から第 2 電極 52 への方向は、第 1 方向 D1 に沿う（図 22 参照）。

【0078】

図 21（b）に示すように、第 1 配線部材 61M は、第 1 延在部 61 を含む。第 1 延在部 61 は、第 1 方向 D1 と交差する第 2 方向 D2 に沿って延びる。第 1 延在部 61 から第 2 電極 52 への第 3 方向 D3 は、第 1 方向 D1 及び第 2 方向 D2 を含む第 1 平面と交差する。

40

【0079】

第 2 配線部材 62M は、第 2 延在部 62 を含む。第 2 延在部 62 は、第 2 方向 D2 に沿って延びる。第 2 延在部 62 から第 2 電極 52 への方向は、第 3 方向 D3 に沿う。

【0080】

図 21（b）に示すように、第 3 電極 53 は、第 3 方向 D3 に沿って延びる。図 22 及び図 27 に示すように、第 3 電極 53 の一部は、第 1 電極 51 と第 1 延在部 61 との間に

50

ある。図 2 7 に示すように、第 3 電極 5 3 の別の一部は、第 1 電極 5 1 と第 2 電極 5 2 との間にある。第 3 電極 5 3 は、第 1 延在部 6 1 と電氣的に接続される。例えば、図 2 2 及び図 2 7 に示すように、第 1 配線接続部 6 1 C により、第 3 電極 5 3 が第 1 延在部 6 1 と電氣的に接続される。図 2 4 に示すように、第 3 電極 5 3 の一部は、第 1 電極 5 1 と第 2 延在部 6 2 との間に設けられても良い。

【 0 0 8 1 】

図 2 1 (b) に示すように、第 4 電極 5 4 は、第 3 方向 D 3 に沿って延びる。図 2 4 及び図 3 0 に示すように、第 4 電極 5 4 の一部は、第 1 電極 5 1 と第 2 延在部 6 2 との間にある。図 3 0 に示すように、第 4 電極 5 4 の別の一部は、第 1 電極 5 1 と第 2 電極 5 2 との間にある。第 4 電極 5 4 は、第 2 延在部 6 2 と電氣的に接続される。例えば、図 2 4 及び図 3 0 に示すように、第 2 配線接続部 6 2 C により、第 4 電極 5 4 が第 2 延在部 6 2 と電氣的に接続される。図 2 1 (b) に示すように、第 3 電極 5 3 から第 4 電極 5 4 への方向は、第 2 方向 D 2 に沿う。図 2 3 に示すように、第 4 電極 5 4 の一部は、第 1 電極 5 1 と第 1 延在部 6 1 との間に設けられても良い。

10

【 0 0 8 2 】

図 2 2 ~ 図 2 4 に示すように、半導体部材 1 0 M は、第 1 方向 D 1 において、第 1 電極 5 1 と第 2 電極 5 2 との間、第 1 電極 5 1 と第 1 延在部 6 1 との間、及び、第 1 電極 5 1 と第 2 延在部 6 2 との間に設けられる。

【 0 0 8 3 】

図 2 1 (a) 及び図 2 2 に示すように、半導体部材 1 0 M は、第 1 ~ 第 6 半導体領域 1 1 ~ 1 6 を含む。第 1 半導体領域 1 1 は、第 1 導電形である。図 2 2 に示すように、第 1 半導体領域 1 1 は、第 1 部分領域 1 1 a、第 2 部分領域 1 1 b、第 3 部分領域 1 1 c 及び第 4 部分領域 1 1 d を含む。第 1 部分領域 1 1 a は、第 1 方向 D 1 において第 1 電極 5 1 と第 3 電極 5 3 との間にある。第 3 電極 5 3 から第 2 部分領域 1 1 b への方向は、第 2 方向 D 2 に沿う。第 3 部分領域 1 1 c は、第 1 方向 D 1 において第 1 電極 5 1 と第 4 電極 5 4 との間にある。第 4 電極 5 4 から第 4 部分領域 1 1 d への方向は、第 2 方向 D 2 に沿う。

20

【 0 0 8 4 】

図 2 2 に示すように、第 2 半導体領域 1 2 は、第 2 電極 5 2 と電氣的に接続される。例えば、第 2 電極接続部 5 2 C により、第 2 半導体領域 1 2 は、第 2 電極 5 2 と電氣的に接続される。第 2 半導体領域 1 2 は、第 2 導電形である。第 3 電極 5 3 から第 2 半導体領域 1 2 への方向、及び、第 4 電極 5 4 から第 2 半導体領域 1 2 への方向は、第 2 方向 D 2 に沿う。

30

【 0 0 8 5 】

図 2 2 に示すように、第 3 半導体領域 1 3 は、第 2 電極 5 2 と電氣的に接続される。例えば、第 2 電極接続部 5 2 C により、第 3 半導体領域 1 3 は、第 2 電極 5 2 と電氣的に接続される。第 2 半導体領域 1 2 は、第 1 導電形である。第 2 半導体領域 1 2 の一部は、第 1 方向 D 1 において、第 2 部分領域 1 1 b と第 3 半導体領域 1 3 との間にある。第 3 電極 5 3 から第 3 半導体領域 1 3 の少なくとも一部への方向は、第 2 方向 D 2 に沿う。

【 0 0 8 6 】

図 2 2 に示すように、第 4 半導体領域 1 4 は、第 1 電極 5 1 と第 1 半導体領域 1 1 との間に設けられる。第 4 半導体領域 1 4 は、第 2 導電形である。

40

【 0 0 8 7 】

図 2 2 に示すように、第 5 半導体領域 1 5 は、第 1 電極 5 1 と第 1 半導体領域 1 1 との間に設けられる。第 5 半導体領域 1 5 は、第 1 導電形である。第 4 半導体領域 1 4 から第 5 半導体領域 1 5 への方向は、第 1 方向 D 1 と交差する。

【 0 0 8 8 】

図 2 6 に示すように、第 6 半導体領域 1 6 は、第 2 電極 5 2 と電氣的に接続される。例えば、第 2 電極接続部 5 2 C により、第 6 半導体領域 1 6 は、第 2 電極 5 2 と電氣的に接続される。第 6 半導体領域 1 6 は、第 1 導電形である。図 2 4 に示すように、第 6 半導体領域 1 6 の少なくとも一部は、第 2 半導体領域 1 2 の別の一部と、第 2 延在部 6 2 と、の

50

間にある。

【 0 0 8 9 】

図 2 2 に示すように、絶縁部材 4 0 M の少なくとも一部は、第 3 電極 5 3 と半導体部材 1 0 M との間、及び、第 4 電極 5 4 と半導体部材 1 0 M との間に設けられる。例えば、第 1 絶縁領域 4 1 は、第 3 電極 5 3 と半導体部材 1 0 M との間に設けられる。例えば、第 4 絶縁領域 4 4 は、第 4 電極 5 4 と半導体部材 1 0 M との間に設けられる。

【 0 0 9 0 】

例えば、絶縁部材 4 0 M の第 2 絶縁領域 4 2 が、第 3 電極 5 3 と第 2 電極 5 2 との間に設けられる。例えば、絶縁部材 4 0 M の第 5 絶縁領域 4 5 が、第 4 電極 5 4 と第 2 電極 5 2 との間に設けられる。

10

【 0 0 9 1 】

半導体装置 1 2 0 においては、第 3 電極 5 3 は、第 1 延在部 6 1 と電氣的に接続され、例えば、パッド部 6 1 P と電氣的に接続される。第 4 電極 5 4 は、第 2 延在部 6 2 と電氣的に接続され、例えば、パッド部 6 2 P と電氣的に接続される。

【 0 0 9 2 】

例えば、制御部 7 5 (図 1 1 (a) 及び図 1 1 (b) 参照) は、第 1 配線部材 6 1 M に第 1 信号を印加可能である。制御部 7 5 は、第 2 配線部材 6 2 M に、第 1 信号とは異なる第 2 信号を印加可能である。例えば、第 3 電極 5 3 によるゲート動作と、第 4 電極 5 4 によるキャリア排出動作と、がそれぞれ制御されて実施可能である。

【 0 0 9 3 】

図 2 1 (b) に示すように、第 6 半導体領域 1 6 から第 3 半導体領域 1 3 への方向は、第 1 方向 D 1 に対して垂直な平面内 (X - Y 平面内) で、第 2 方向 D 2 及び第 3 方向 D 3 に対して傾斜している。第 6 半導体領域 1 6 は、第 3 方向 D 3 において、第 3 半導体領域 1 3 と重ならない。第 6 半導体領域 1 6 は、第 2 方向 D 2 において、第 3 半導体領域 1 3 と重ならない。

20

【 0 0 9 4 】

例えば、第 3 電極 5 3 と第 1 延在部 6 1 とが重なる領域においては、第 6 半導体領域 1 6 が設けられない。第 3 電極 5 3 は、第 2 方向 D 2 において、2 つの第 3 半導体領域 1 3 の間に設けられる。

【 0 0 9 5 】

例えば、第 4 電極 5 4 と第 2 延在部 6 2 とが重なる領域において、第 6 半導体領域 1 6 が設けられる。第 4 電極 5 4 は、第 2 方向 D 2 において、2 つの第 6 半導体領域 1 6 の間に設けられる。

30

【 0 0 9 6 】

半導体装置 1 2 0 において、半導体装置 1 1 0 に関して説明した構成が適用できる。

【 0 0 9 7 】

例えば、半導体装置 1 2 0 において、第 6 半導体領域長さ L 1 6 は、第 3 半導体領域長さ L 1 3 よりも長いことが好ましい (図 2 1 (a) 参照) 。これにより、例えば、キャリア 1 0 C の排出がより効率的に行われる。

【 0 0 9 8 】

第 1 、第 2 実施形態において、半導体部材 1 0 M は、例えば、シリコンを含む。半導体部材 1 0 M は、例えば、化合物半導体などを含んでも良い。第 1 電極 5 1 は、例えば、アルミニウムなどを含む。第 2 電極 5 2 は、例えば、アルミニウムなどを含む。第 3 電極 5 3 、第 4 電極 5 4 、及び、第 1 導電部材 5 8 の少なくともいずれかは、例えば、導電性のシリコンを含む。絶縁部材 4 0 M は、例えば、酸化シリコン、窒化シリコン、酸窒化シリコン、及び、酸化アルミニウムなどを含む。

40

【 0 0 9 9 】

実施形態において、半導体領域の形状などに関する情報は、例えば、電子顕微鏡観察などにより得られる。半導体領域における不純物濃度に関する情報は、例えば、E D X (Energy Dispersive X-ray Spectroscopy) 、または、S I M S (Secondary Ion Mass

50

Spectrometry) などにより得られる。半導体領域におけるキャリア濃度に関する情報は、例えば、SCM (Scanning Capacitance Microscopy) などにより得られる。

【0100】

実施形態によれば、特性を安定にできる半導体装置及び半導体モジュールを提供できる。

【0101】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、半導体装置に含まれる、電極、配線部材、半導体部材、半導体領域、導電部材及び絶縁部材などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に含まれる。

10

【0102】

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0103】

その他、本発明の実施の形態として上述した半導体装置及び半導体モジュールを基にして、当業者が適宜設計変更して実施し得る全ての半導体装置及び半導体モジュールも、本発明の要旨を包含する限り、本発明の範囲に属する。

【0104】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。

20

【0105】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0106】

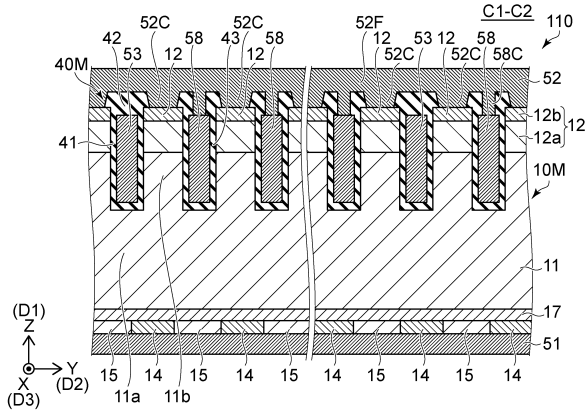
10C...キャリア、 10M...半導体部材、 10T...トレンチ、 11~17...第1~第7半導体領域、 11a~11d...第1~第4部分領域、 12a、12b...領域、 13A...第3半導体領域、 16A...第6半導体領域、 40M...絶縁部材、 41~45...第1~第5絶縁領域、 51~54...第1~第4電極、 52C...第2電極接続部、 52F...第2電極面状部、 58...第1導電部材、 58C...第1導電部材接続部、 61、62...第1、第2延在部、 61C、62C...第1、第2配線接続部、 61M、62M...第1、第2配線部材、 61P、62P...パッド部、 70...制御回路、 75...制御部、 78...電源、 110、111、115、120...半導体装置、 210...半導体モジュール、 C1、C2...第1、第2コレクタ、 D1~D3...第1~第3方向、 DM...ダイオードモード、 E1、E2...第1、第2エミッタ、 G1、G2...第1、第2ゲート、 IM...IGBTモード、 L13...第3半導体領域長さ、 L16...第6半導体領域長さ、 L53...長さ、 LE...負荷、 Lx61、Ly61...長さ、 OFF...オフ状態、 OP1、OP2...第1、第2動作、 P1~P3...部分、 Q1、Q2...第1、第2素子、 VG1、VG2...電圧、 Vdd、Vss...電圧、 b1、b2...境界、 tm...時間

30

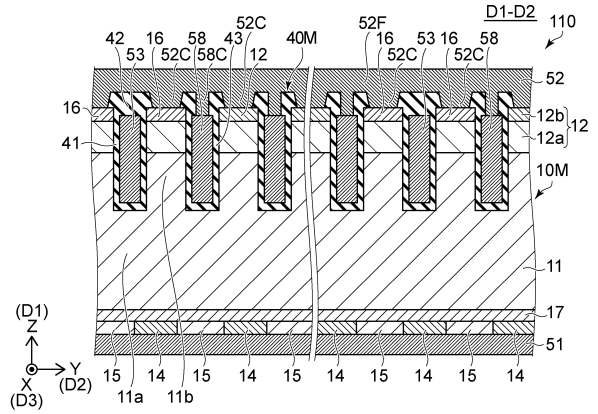
40

50

【 図 5 】

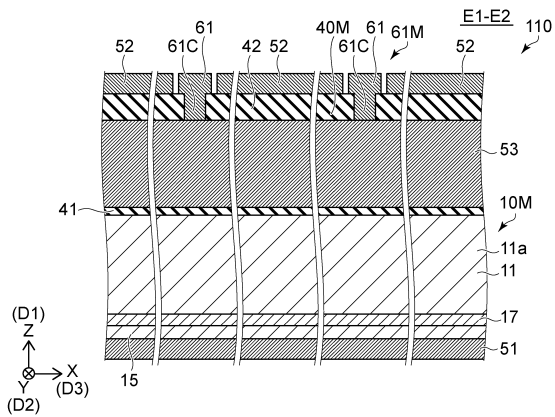


【 図 6 】

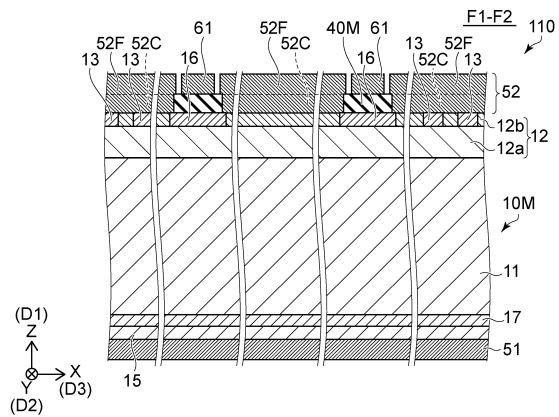


10

【 図 7 】



【 図 8 】



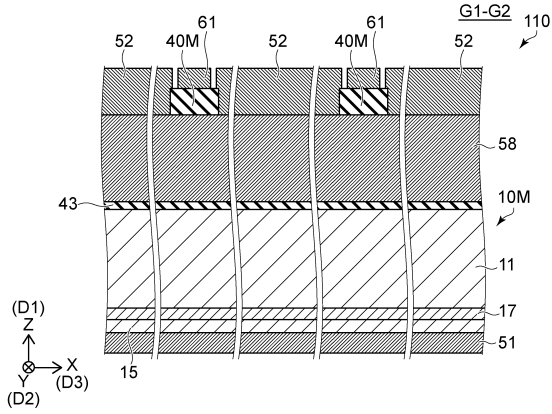
20

30

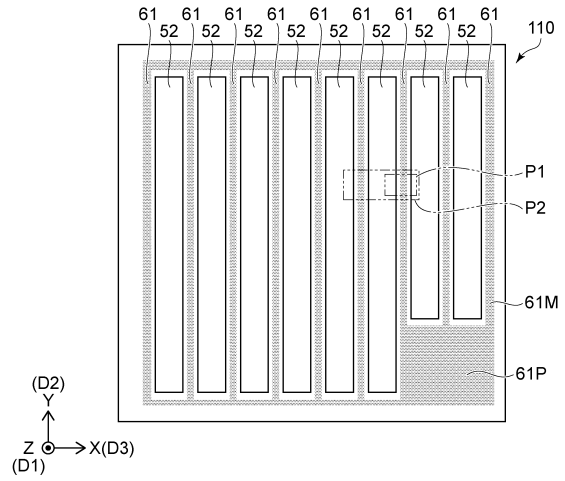
40

50

【 図 9 】

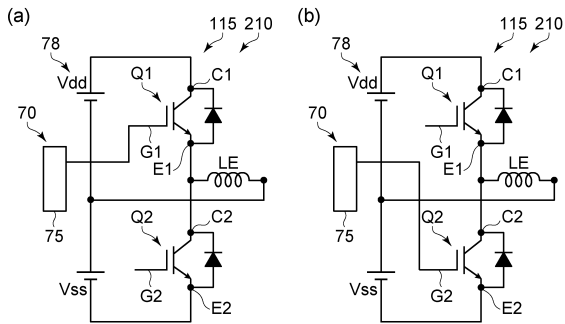


【 図 10 】

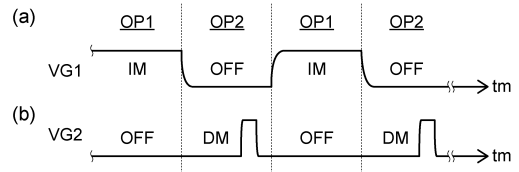


10

【 図 11 】



【 図 12 】



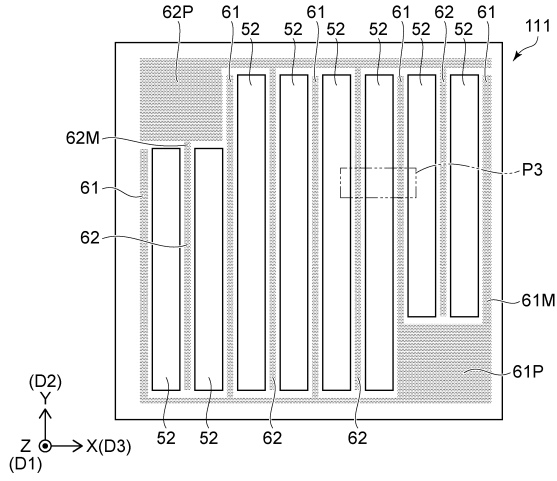
20

30

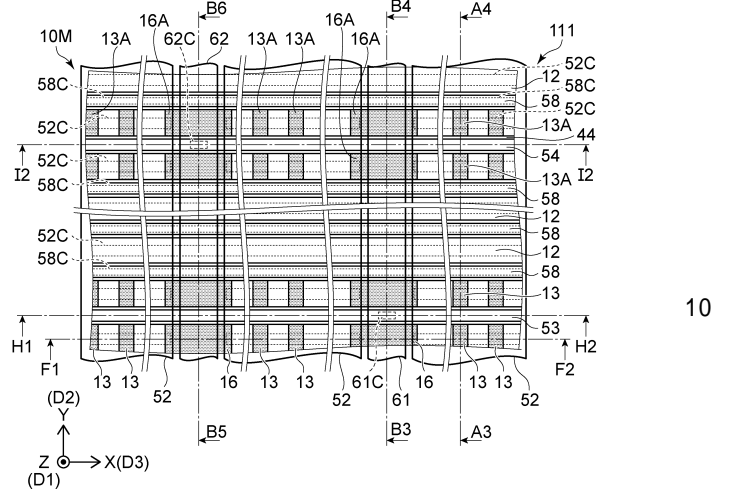
40

50

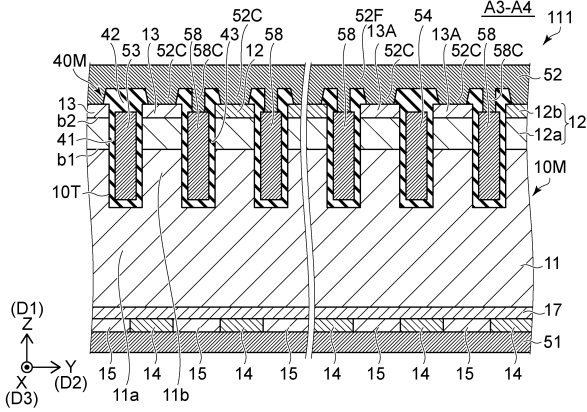
【 図 1 3 】



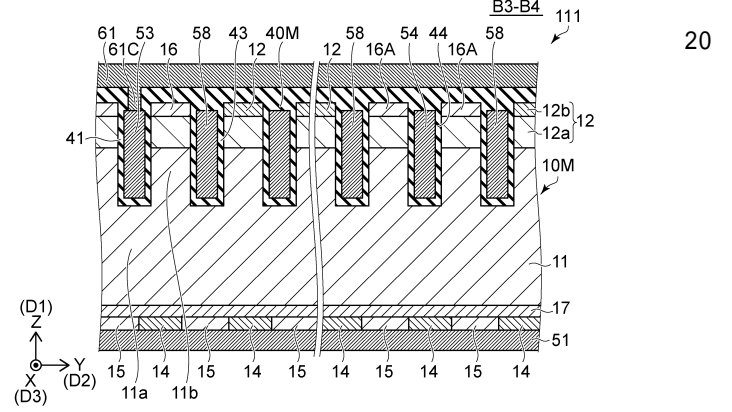
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



10

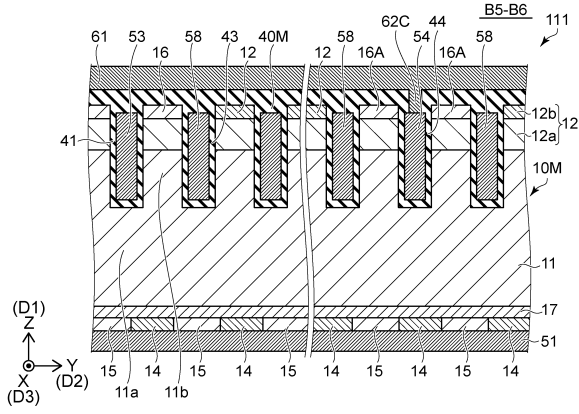
20

30

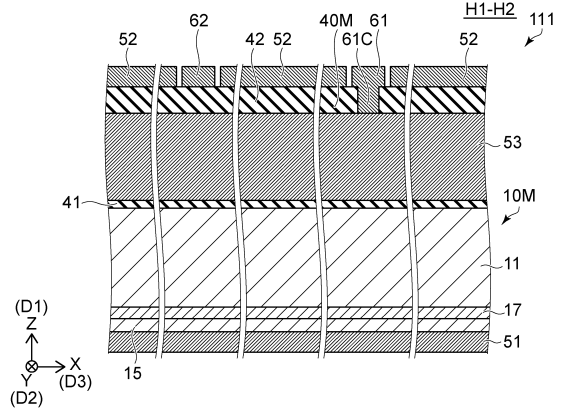
40

50

【 図 1 7 】

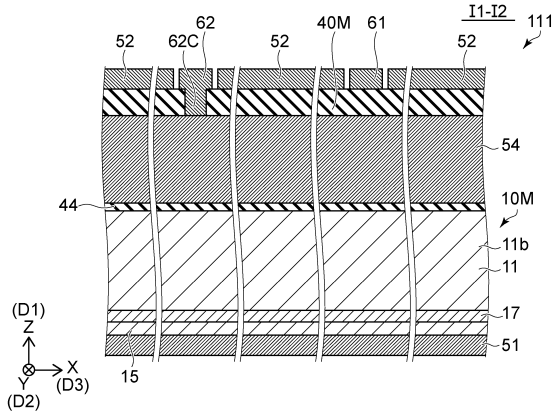


【 図 1 8 】

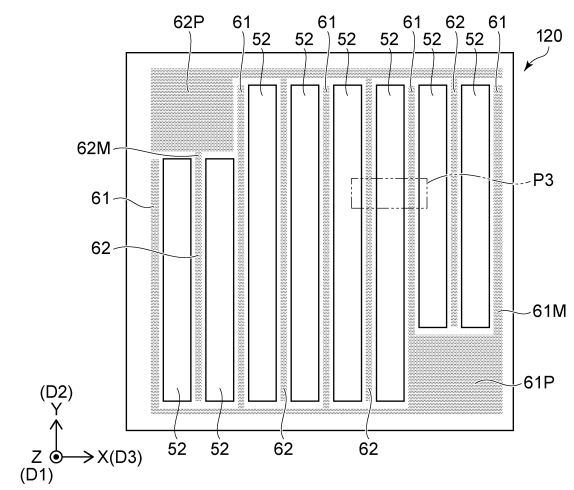


10

【 図 1 9 】



【 図 2 0 】



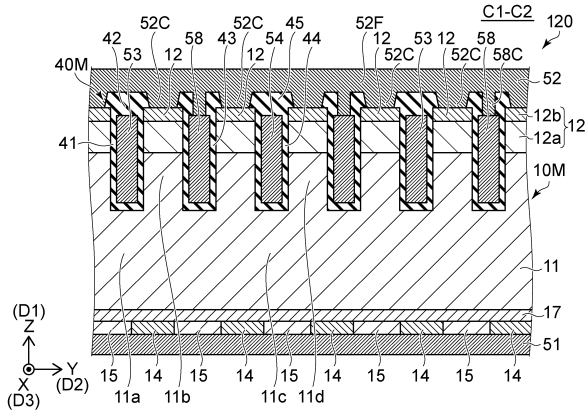
20

30

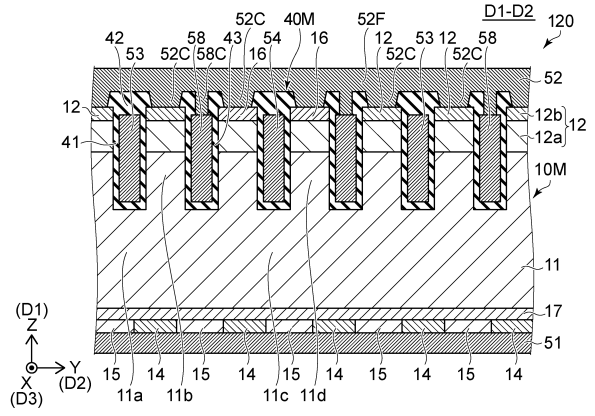
40

50

【 図 2 5 】

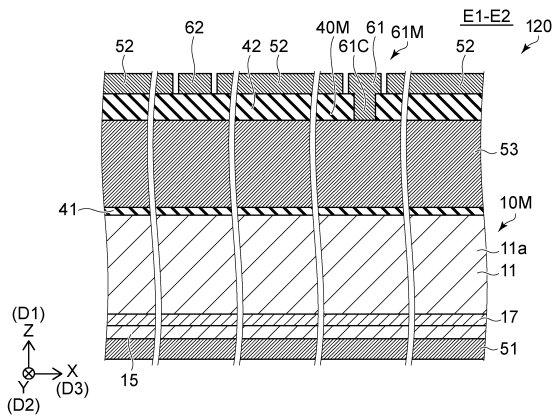


【 図 2 6 】

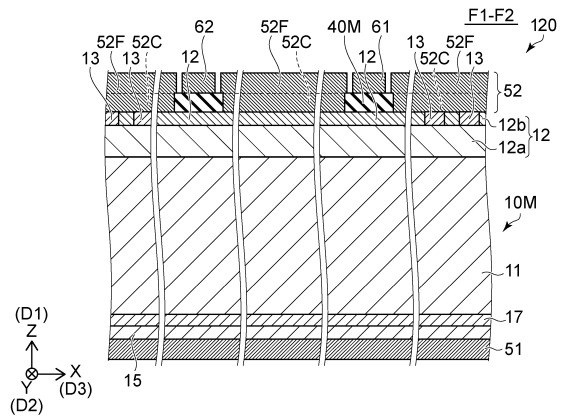


10

【 図 2 7 】



【 図 2 8 】



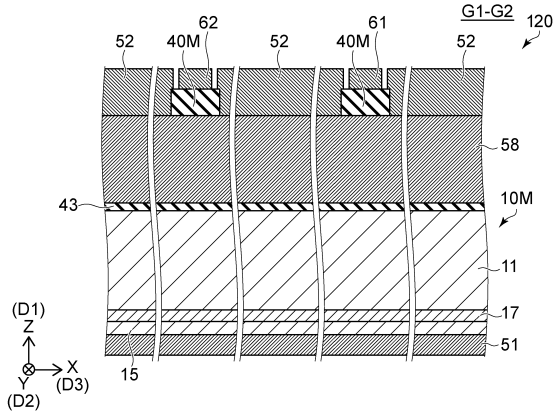
20

30

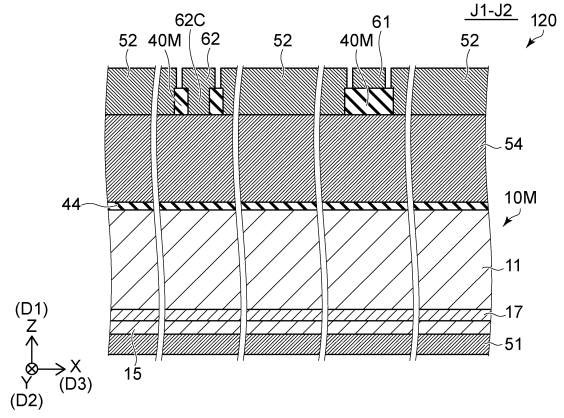
40

50

【 図 29 】



【 図 30 】



10

20

30

40

50

フロントページの続き

| | | | | |
|------------|--------------------------------------|---------|-------|---------|
| (51)国際特許分類 | | F I | | |
| | | H 0 1 L | 29/78 | 6 5 3 C |
| | | H 0 1 L | 29/78 | 6 5 7 D |
| | | H 0 1 L | 29/78 | 6 5 2 T |
| (56)参考文献 | 特開 2 0 2 0 - 1 5 0 0 3 1 (J P , A) | | | |
| | 特開 2 0 0 5 - 1 9 1 2 2 1 (J P , A) | | | |
| | 特開 2 0 2 1 - 0 6 4 6 7 3 (J P , A) | | | |
| | 特開 2 0 1 3 - 0 9 8 4 1 5 (J P , A) | | | |
| (58)調査した分野 | (Int.Cl. , D B 名) | | | |
| | H 0 1 L 2 9 / 7 3 9 | | | |
| | H 0 1 L 2 9 / 7 8 | | | |
| | H 0 1 L 2 9 / 1 2 | | | |
| | H 0 1 L 2 9 / 0 6 | | | |