

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 4 月 28 日 (28.04.2016)



(10) 国际公布号
WO 2016/061849 A1

- (51) 国际专利分类号:
G02F 1/13 (2006.01) G02F 1/1362 (2006.01)
- (21) 国际申请号: PCT/CN2014/090284
- (22) 国际申请日: 2014 年 11 月 5 日 (05.11.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410568875.1 2014 年 10 月 22 日 (22.10.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 陈彩琴 (CHEN, Caiqin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 许哲豪 (HSU, Jehao); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: TFT ARRAY SUBSTRATE

(54) 发明名称: TFT 阵列基板

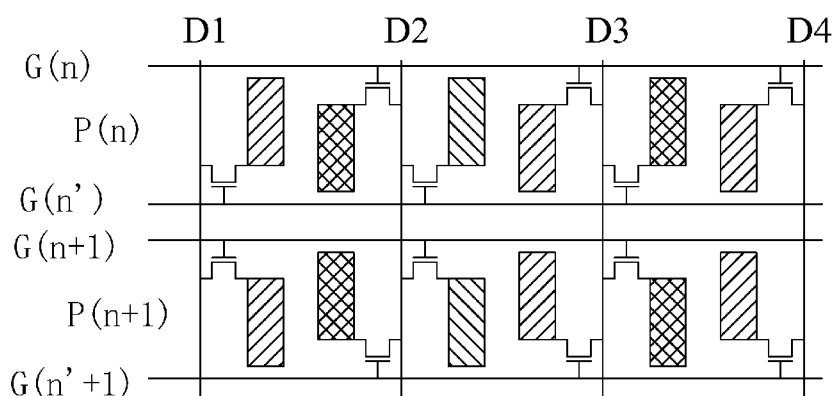


图 5 / Fig.5

(57) Abstract: A TFT array substrate in which, by means of an alteration in the layout of subpixels (P(n)), subpixels in a same frame image display period and having spatially uneven brightness are laid out in a staggered arrangement, thus overcoming display flaws in light and dark vertical lines, while also causing a reduction in overall data line (D(n)) resistance, thus reducing resistive-capacitive delay and avoiding the appearance of wrong charges at the ends of the scan lines (G(n)) or data lines (D(n)).

(57) 摘要: 一种 TFT 阵列基板, 该 TFT 阵列基板通过改变子像素 (P(n)) 的排列方式, 使得在同一帧画面显示周期内, 将空间上亮暗不均的子像素交错排列, 改善了竖直亮暗线的显示缺陷; 且可以使数据线 (D(n)) 整体电阻变小, 减小阻容延迟, 避免了扫描线 (G(n)) 或者数据线 (D(n)) 末端的错充显现。



WO 2016/061849 A1

TFT 阵列基板

技术领域

本发明涉及显示技术领域，尤其涉及一种 TFT 阵列基板。

5

背景技术

在显示技术领域，液晶显示器（Liquid Crystal Display, LCD）与有机发光二极管显示器（Organic Light Emitting Diode, OLED）等平板显示器已经逐步取代 CRT 显示器，广泛的应用于液晶电视、手机、个人数字助理、
10 数字相机、计算机屏幕或笔记本电脑屏幕等。

显示面板是 LCD、OLED 的重要组成部分。不论是 LCD 的显示面板，还是 OLED 的显示面板，通常具有一薄膜晶体管（Thin Film Transistor, TFT）阵列基板。此 TFT 阵列基板上形成有多个呈阵列式排布的 R、G、B 子像素、多条扫描线、及多条数据线。每一子像素分别通过对应的扫描线来接收扫描信号、通过对应的数据线来接收数据信号，以显示影像。
15

图 1 所示为传统的 TFT 阵列基板的结构示意图。该传统的 TFT 阵列基板包括多条相互平行并依次排列的竖直的数据线，如 D1、D2、D3、D4、D5 等，多条相互平行并依次排列的水平的扫描线，如 G1、G2、G3、G4 等，及呈阵列式排布的子像素。位于同一行的每个子像素均通过一 TFT 电性连接于位于该行子像素上方的扫描线，例如第一行的每个子像素通过一 TFT 电性连接于扫描线 G1，第二行的每个子像素通过一 TFT 电性连接于扫描线 G2，依次类推；位于同一列的每个子像素均通过一 TFT 电性连接于位于该列子像素左侧的数据线，例如第一列的每个子像素通过一 TFT 电性连接于数据线 D1，第二列的每个子像素通过一 TFT 电性连接于数据线 D2，
20 依次类推。

图 2 所示为现有的共用数据线（Data Line Share, DLS）类型的 TFT 阵列基板的结构示意图。该 DLS 类型的 TFT 阵列基板，对应每两列子像素设置一条数据线，对应每一行子像素设置分别位于其上、下两侧的两条扫描线。在同一行子像素中，位于每条数据线左、右两侧的一偶数列子像素与一奇数列子像素分别通过一 TFT 共同电性连接于该条数据线，即共用该条数据线。同时，在同一行子像素中，每一偶数列子像素通过一 TFT 电性连接于位于该行子像素上侧的扫描线，每一奇数列子像素通过一 TFT 电性连接于位于该行子像素下侧的扫描线。例如，第二列与第三列子像素共用数
30

据线 D2、第四列与第五列子像素共用数据线 D3，依次类推；第一行子像素中的每一偶数列子像素通过一 TFT 电性连接于位于第一行子像素上侧的扫描线 G1、第一行子像素中的每一奇数列子像素通过一 TFT 电性连接于第一行子像素下侧的扫描线 G2；第二行子像素中的每一偶数列子像素通过一 TFT 电性连接于位于第二行子像素上侧的扫描线 G3、第二行子像素中的每一奇数列子像素通过一 TFT 电性连接于第二行子像素下侧的扫描线 G4，依次类推。相比于图 1 中传统的 TFT 阵列基板，该 DLS 类型的 TFT 阵列基板的数据线数目减半，能够减少成本，但同时扫描线数目加倍，每一子像素的充电时间因为扫描线加倍而减少了一半，因此相应数据线和扫描线的信号延迟效应往往会影响更大，例如，在数据线（扫描线）尾端，数据线（扫描线）延迟会造成奇数列子像素与偶数列子像素充电率差异，导致产生竖直亮暗线的显示缺陷。

具体的，请同时参阅图 2、图 3、图 4，如图 4 所示，数据线的驱动方式为两点（2 dot）极性反转一次，由于阻容延迟（RC Delay）的影响，数据信号并非理想方波，实际数据信号的波形应该为图 3 中的弧线波形。设一子像素为 P_{xy} ， x 代表第 x 行， y 代表第 y 列，如图 2 中的 P_{12} 子像素代表第一行第二列子像素。当扫描线 $G1$ 、 $G2$ 、 $G3$ 、 $G4$ 等依次打开时，连接于每一数据线两侧的偶数列子像素先于奇数列子像素被逐行依次驱动，例如连接于数据线 D2 上的子像素 P_{12} 、 P_{13} 、 P_{22} 、 P_{23} 依次被驱动，在数据信号同一极性周期内，后驱动的子像素总比先驱动的子像素充电更好，这样 P_{13} 比 P_{12} 充电好， P_{23} 比 P_{22} 充电好，数据信号极性反转后，驱动顺序未改变，依然是先驱动偶数列子像素，后驱动奇数列子像素；也就是对于同一行子像素，总是先驱动偶数列子像素，后驱动奇数列子像素；那么先驱动的偶数列子像素可能有充电不足现象，使偶数列子像素对应的位置亮度不足，从整体的显示效果来看便形成了竖直亮暗线的缺陷。

发明内容

本发明的目的在于提供一种 TFT 阵列基板，能够使得在同一帧画面显示周期内，将空间上亮暗不均的子像素交错排列，改善了竖直亮暗线的显示缺陷；且由于数据线整体电阻变小，使得阻容延迟减小，避免了扫描线或者数据线末端的错充显现。

为实现上述目的，本发明提供一种 TFT 阵列基板，包括：多条数据线、多条扫描线、及呈阵列式的多个子像素；

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开；

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号；

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线 and 第 n' 条扫描线分别位于第 n 行子像素的上、下两侧；第 $n+1$ 条扫描线 and 第 $n'+1$ 条扫描线分别位于第 $n+1$ 行子像素的上、下两侧， n 为正整数，且使第 n 行子像素与第 $n+1$ 行子像素形成一个可重复的电路组成单元；

第 n 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的偶数列子像素，第 n' 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的奇数列子像素；第 $n+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的奇数列子像素，第 $n'+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的偶数列子像素；从而第 n 行子像素中的偶数列子像素先于奇数列子像素被驱动，第 $n+1$ 行子像素中的偶数列子像素后于奇数列子像素被驱动。

数据线的驱动方式为两点极性反转一次。

同一帧画面显示周期内，每列子像素中，第 n 行子像素与第 $n+1$ 行子像素亮、暗交错。

一种 TFT 阵列基板，包括：多条数据线、多条扫描线、及呈阵列式的多个子像素；

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开；

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号；

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线 and 第 n' 条扫描线分别位于第 n 行子像素的上、下两侧；第 $n+1$ 条扫描线 and 第 $n'+1$ 条扫描线分别位于第 $n+1$ 行子像素的上、下两侧；第 $n+2$ 条扫描线 and 第 $n'+2$ 条扫描线分别位于第 $n+2$ 行子像素的上、下两侧；第 $n+3$ 条扫描线 and 第 $n'+3$ 条扫描线分别位于第 $n+3$ 行子像素的上、下两侧， n 为正整数，且使第 n 行子像素、第 $n+1$ 行子像素、第 $n+2$ 行子像素及第 $n+3$ 行子像素形成一个可重复的电路组成单元；

第 n 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的偶数列子像素，第 n' 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的奇数列子像素；第 $n+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的偶数列子像素，第 $n'+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的奇数列子像素；第 $n+2$ 条扫描线通过 TFT 电性连接并驱动第 $n+2$ 行子像素的奇数列子像素，第 $n'+2$ 条扫描线通过 TFT 电性连接并驱动第 $n+2$ 行子像素的偶数列子像素；第 $n+3$ 条扫描线通过 TFT 电性连接并驱动第 $n+3$ 行子像素的奇

数列子像素，第 $n+3$ 条扫描线通过 TFT 电性连接并驱动第 $n+3$ 行子像素的偶数列子像素；从而第 n 行、第 $n+1$ 行子像素中的偶数列子像素先于奇数列子像素被驱动；第 $n+2$ 行、第 $n+3$ 行子像素中的偶数列子像素后于奇数列子像素被驱动。

5 数据线的驱动方式为两点极性反转一次。

同一帧画面显示周期内，每列子像素中，第 n 行、第 $n+1$ 行子像素与第 $n+2$ 行、第 $n+3$ 行子像素亮、暗交错。

本发明的有益效果：本发明提供的一种 TFT 阵列基板，通过改变子像素的排列方式，使得在同一帧画面显示周期内，将空间上亮暗不均的子像素交错排列，改善了竖直亮暗线的显示缺陷；且可以使数据线整体电阻变
10 小，减小阻容延迟，避免了扫描线或者数据线末端的错充显现。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。
15

附图中，

图 1 为传统的 TFT 阵列基板的结构示意图；

图 2 为现有的 DLS 类型的 TFT 阵列基板的结构示意图；

图 3 为对应图 2 中数据信号的波形示意图；

20 图 4 为反映 DLS 类型的 TFT 阵列基板的数据线驱动方式为两点极性反转一次的示意图；

图 5 为本发明的 TFT 阵列基板的第一种实施方式的示意图；

图 6 为本发明的 TFT 阵列基板的第二种实施方式的示意图；

25 图 7 为本发明的 TFT 阵列基板的第一种实施方式的子像素亮、暗分布图；

图 8 为本发明的 TFT 阵列基板的第二种实施方式的子像素亮、暗分布图。

具体实施方式

30 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 5，为本发明的 TFT 阵列基板的第一种实施方式的示意图。该 TFT 阵列基板包括：多条数据线、如 D1、D2、D3、D4 等，多条扫描线，及呈阵列式的多个子像素。

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开。

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号。

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线 $G(n)$ 和第 n' 条扫描线 $G(n')$ 分别位于第 n 行子像素 $P(n)$ 的上、下两侧；第 $n+1$ 条扫描线 $G(n+1)$ 和第 $n'+1$ 条扫描线 $G(n'+1)$ 分别位于第 $n+1$ 行子像素 $P(n+1)$ 的上、下两侧， n 为正整数，且使第 n 行子像素 $P(n)$ 与第 $n+1$ 行子像素 $P(n+1)$ 形成一个可重复的电路组成单元，也就是通过重复设置电路组成单元可以形成整个电路，例如第 1 行子像素与第 2 行子像素形成一电路组成单元，第 3 行与第 4 行子像素形成一重复的电路组成单元，依次类推。

第 n 条扫描线 $G(n)$ 通过 TFT 电性连接并驱动第 n 行子像素 $P(n)$ 的偶数列子像素，第 n' 条扫描线 $G(n')$ 通过 TFT 电性连接并驱动第 n 行子像素 $P(n)$ 的奇数列子像素；第 $n+1$ 条扫描线 $G(n+1)$ 通过 TFT 电性连接并驱动第 $n+1$ 行子像素 $P(n+1)$ 的奇数列子像素，第 $n'+1$ 条扫描线 $G(n'+1)$ 通过 TFT 电性连接并驱动第 $n+1$ 行子像素 $P(n+1)$ 的偶数列子像素。

当扫描线自上而下依次打开时，第 n 行子像素 $P(n)$ 中的偶数列子像素先于奇数列子像素被驱动，从而该第 n 行子像素中的奇数列子像素的充电效果要好于偶数列子像素的充电效果，使得该第 n 行子像素中的奇数列子像素较亮、偶数列子像素较暗；而第 $n+1$ 行子像素 $P(n+1)$ 中的偶数列子像素后于奇数列子像素被驱动，从而该第 $n+1$ 行子像素中的偶数列子像素的充电效果要好于奇数列子像素的充电效果，使得该第 $n+1$ 行子像素中的奇数列子像素较暗、偶数列子像素较亮。

数据线的驱动方式为两点极性反转一次，数据信号极性反转后，驱动顺序并未改变，最终能够使得在同一帧画面显示周期内，每列子像素中，第 n 行子像素 $P(n)$ 与第 $n+1$ 行子像素 $P(n+1)$ 亮、暗交错，如图 7 所示。从整体的显示效果来看，能够将空间上亮暗不均的子像素交错排列，改善了竖直亮暗线的显示缺陷；且可以使数据线整体电阻变小，减小阻容延迟，避免了扫描线或者数据线末端的错充显现。

请参阅图 6，为本发明的 TFT 阵列基板的第二种实施方式的示意图。该 TFT 阵列基板包括：多条数据线、多条扫描线、及呈阵列式的多个子像素。

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开。

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接, 并为该两个子像素提供数据信号。

对应每一行子像素设置分别位于其上、下两侧的两条扫描线; 第 n 条扫描线 $G(n)$ 和第 n' 条扫描线 $G(n')$ 分别位于第 n 行子像素 $P(n)$ 的上、下两侧; 第 $n+1$ 条扫描线 $G(n+1)$ 和第 $n'+1$ 条扫描线 $G(n'+1)$ 分别位于第 $n+1$ 行子像素 $P(n+1)$ 的上、下两侧; 第 $n+2$ 条扫描线 $G(n+2)$ 和第 $n'+2$ 条扫描线 $G(n'+2)$ 分别位于第 $n+2$ 行子像素 $P(n+2)$ 的上、下两侧; 第 $n+3$ 条扫描线 $G(n+3)$ 和第 $n'+3$ 条扫描线 $G(n'+3)$ 分别位于第 $n+3$ 行子像素 $P(n+3)$ 的上、下两侧, n 为正整数, 且使第 n 行子像素 $P(n)$ 、第 $n+1$ 行子像素 $P(n+1)$ 、第 $n+2$ 行子像素 $P(n+2)$ 及第 $n+3$ 行子像素 $P(n+3)$ 形成一个可重复的电路组成单元, 也就是通过重复设置电路组成单元可以形成整个电路, 例如第 1 行、第 2 行、第 3 行及第 4 行子像素形成一电路组成单元, 第 5 行、第 6 行、第 7 行及第 8 行子像素形成一重复的电路组成单元, 依次类推。

第 n 条扫描线 $G(n)$ 通过 TFT 电性连接并驱动第 n 行子像素 $P(n)$ 的偶数列子像素, 第 n' 条扫描线 $G(n')$ 通过 TFT 电性连接并驱动第 n 行子像素 $P(n)$ 的奇数列子像素; 第 $n+1$ 条扫描线 $G(n+1)$ 通过 TFT 电性连接并驱动第 $n+1$ 行子像素 $P(n+1)$ 的偶数列子像素, 第 $n'+1$ 条扫描线 $G(n'+1)$ 通过 TFT 电性连接并驱动第 $n+1$ 行子像素 $P(n+1)$ 的奇数列子像素; 第 $n+2$ 条扫描线 $G(n+2)$ 通过 TFT 电性连接并驱动第 $n+2$ 行子像素 $P(n+2)$ 的奇数列子像素, 第 $n'+2$ 条扫描线 $G(n'+2)$ 通过 TFT 电性连接并驱动第 $n+2$ 行子像素 $P(n+2)$ 的偶数列子像素; 第 $n+3$ 条扫描线 $G(n+3)$ 通过 TFT 电性连接并驱动第 $n+3$ 行子像素 $P(n+3)$ 的奇数列子像素, 第 $n'+3$ 条扫描线 $G(n'+3)$ 通过 TFT 电性连接并驱动第 $n+3$ 行子像素 $P(n+3)$ 的偶数列子像素。

当扫描线自上而下依次打开时, 第 n 行、第 $n+1$ 行子像素 $P(n)$ 、 $P(n+1)$ 中的偶数列子像素先于奇数列子像素被驱动, 从而该第 n 行、第 $n+1$ 行子像素 $P(n)$ 、 $P(n+1)$ 中的奇数列子像素的充电效果要好于偶数列子像素的充电效果, 使得该第 n 行、第 $n+1$ 行子像素 $P(n)$ 、 $P(n+1)$ 的奇数列子像素较亮、偶数列子像素较暗; 而第 $n+2$ 行、第 $n+3$ 行子像素 $P(n+2)$ 、 $P(n+3)$ 中的偶数列子像素后于奇数列子像素被驱动, 从而该第 $n+2$ 行、第 $n+3$ 行子像素 $P(n+2)$ 、 $P(n+3)$ 中的偶数列子像素的充电效果要好于奇数列子像素的充电效果, 使得该第 $n+2$ 行、第 $n+3$ 行子像素 $P(n+2)$ 、 $P(n+3)$ 中的奇数列子像素较暗、偶数列子像素较亮。

数据线的驱动方式为两点极性反转一次，数据信号极性反转后，驱动顺序并未改变，最终能够使得在同一帧画面显示周期内，第 n 行、第 $n+1$ 行子像素 $P(n)$ 、 $P(n+1)$ 与第 $n+2$ 行、第 $n+3$ 行子像素 $P(n+2)$ 、 $P(n+3)$ 亮、暗交错，如图 8 所示。从整体的显示效果来看，能够将空间上亮暗不均的子像素交错排列，改善了竖直亮暗线的显示缺陷；且可以使数据线整体电阻变小，减小阻容延迟，避免了扫描线或者数据线末端的错充显现。

综上所述，本发明的 TFT 阵列基板，通过改变子像素的排列方式，使得在同一帧画面显示周期内，将空间上亮暗不均的子像素交错排列，改善了竖直亮暗线的显示缺陷；且可以使数据线整体电阻变小，减小阻容延迟，避免了扫描线或者数据线末端的错充显现。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种 TFT 阵列基板，包括：多条数据线、多条扫描线、及呈阵列式的多个子像素；

5 每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开；

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号；

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线 and 第 n' 条扫描线分别位于第 n 行子像素的上、下两侧；第 $n+1$ 条扫描线 and 第 $n'+1$ 条扫描线分别位于第 $n+1$ 行子像素的上、下两侧， n 为正整数，且使第 n 行子像素与第 $n+1$ 行子像素形成一个可重复的电路组成单元；

第 n 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的偶数列子像素，第 n' 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的奇数列子像素；第 $n+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的奇数列子像素，第 $n'+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的偶数列子像素；从而第 n 行子像素中的偶数列子像素先于奇数列子像素被驱动，第 $n+1$ 行子像素中的偶数列子像素后于奇数列子像素被驱动。

2、如权利要求 1 所述的 TFT 阵列基板，其中，数据线的驱动方式为两点极性反转一次。

20 3、如权利要求 1 所述的 TFT 阵列基板，其中，同一帧画面显示周期内，每列子像素中，第 n 行子像素与第 $n+1$ 行子像素亮、暗交错。

4、一种 TFT 阵列基板，包括：多条数据线、多条扫描线、及呈阵列式的多个子像素；

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开；

25 每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号；

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线 and 第 n' 条扫描线分别位于第 n 行子像素的上、下两侧；第 $n+1$ 条扫描线 and 第 $n'+1$ 条扫描线分别位于第 $n+1$ 行子像素的上、下两侧；第 $n+2$ 条扫描线 and 第 $n'+2$ 条扫描线分别位于第 $n+2$ 行子像素的上、下两侧；第 $n+3$ 条扫描线 and 第 $n'+3$ 条扫描线分别位于第 $n+3$ 行子像素的上、下两侧， n 为正整数，且使第 n 行子像素、第 $n+1$ 行子像素、第 $n+2$ 行子像素及第 $n+3$ 行子像素形成一个可重复的电路组成单元；

第 n 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的偶数列子像素，第 n' 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的奇数列子像素；第 $n+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的偶数列子像素，第 $n'+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的奇数列子像素；第 $n+2$ 条扫描线通过 TFT 电性连接并驱动第 $n+2$ 行子像素的奇数列子像素，第 $n'+2$ 条扫描线通过 TFT 电性连接并驱动第 $n+2$ 行子像素的偶数列子像素；第 $n+3$ 条扫描线通过 TFT 电性连接并驱动第 $n+3$ 行子像素的奇数列子像素，第 $n'+3$ 条扫描线通过 TFT 电性连接并驱动第 $n+3$ 行子像素的偶数列子像素；从而第 n 行、第 $n+1$ 行子像素中的偶数列子像素先于奇数列子像素被驱动；第 $n+2$ 行、第 $n+3$ 行子像素中的偶数列子像素后于奇数列子像素被驱动。

5、如权利要求 4 所述的 TFT 阵列基板，其中，数据线的驱动方式为两点极性反转一次。

6、如权利要求 4 所述的 TFT 阵列基板，其中，同一帧画面显示周期内，每列子像素中，第 n 行、第 $n+1$ 行子像素与第 $n+2$ 行、第 $n+3$ 行子像素亮、暗交错。

7、一种 TFT 阵列基板，包括：多条数据线、多条扫描线、及呈阵列式的多个子像素；

每行子像素中的奇数列子像素与偶数列子像素在平面上横向错开；

每条数据线分别通过 TFT 与每行子像素中位于该条数据线左、右两侧的两个子像素形成电性连接，并为该两个子像素提供数据信号；

对应每一行子像素设置分别位于其上、下两侧的两条扫描线；第 n 条扫描线和第 n' 条扫描线分别位于第 n 行子像素的上、下两侧；第 $n+1$ 条扫描线和第 $n'+1$ 条扫描线分别位于第 $n+1$ 行子像素的上、下两侧， n 为正整数，且使第 n 行子像素与第 $n+1$ 行子像素形成一个可重复的电路组成单元；

第 n 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的偶数列子像素，第 n' 条扫描线通过 TFT 电性连接并驱动第 n 行子像素的奇数列子像素；第 $n+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的奇数列子像素，第 $n'+1$ 条扫描线通过 TFT 电性连接并驱动第 $n+1$ 行子像素的偶数列子像素；从而第 n 行子像素中的偶数列子像素先于奇数列子像素被驱动，第 $n+1$ 行子像素中的偶数列子像素后于奇数列子像素被驱动；

其中，数据线的驱动方式为两点极性反转一次；

其中，同一帧画面显示周期内，每列子像素中，第 n 行子像素与第 $n+1$ 行子像素亮、暗交错。

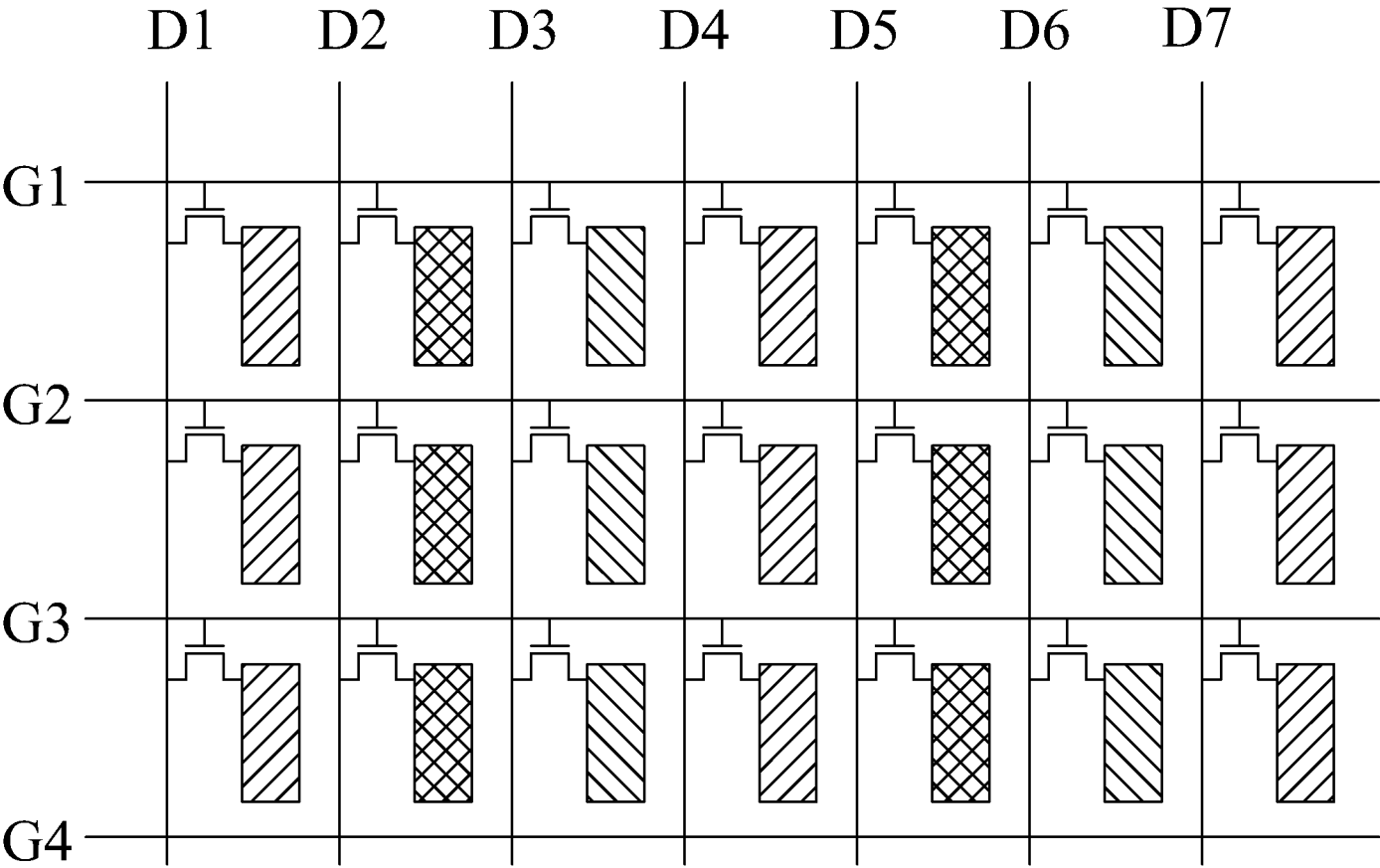


图1

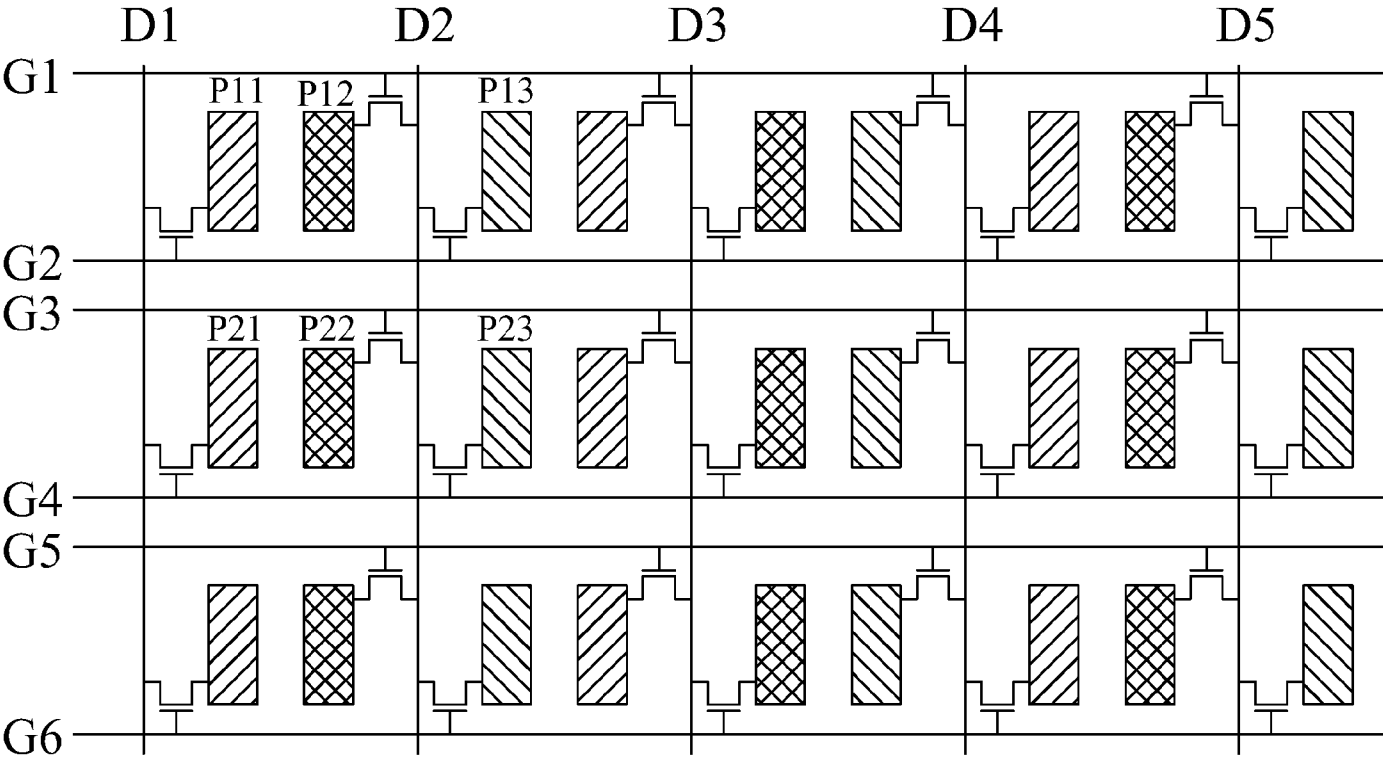


图2

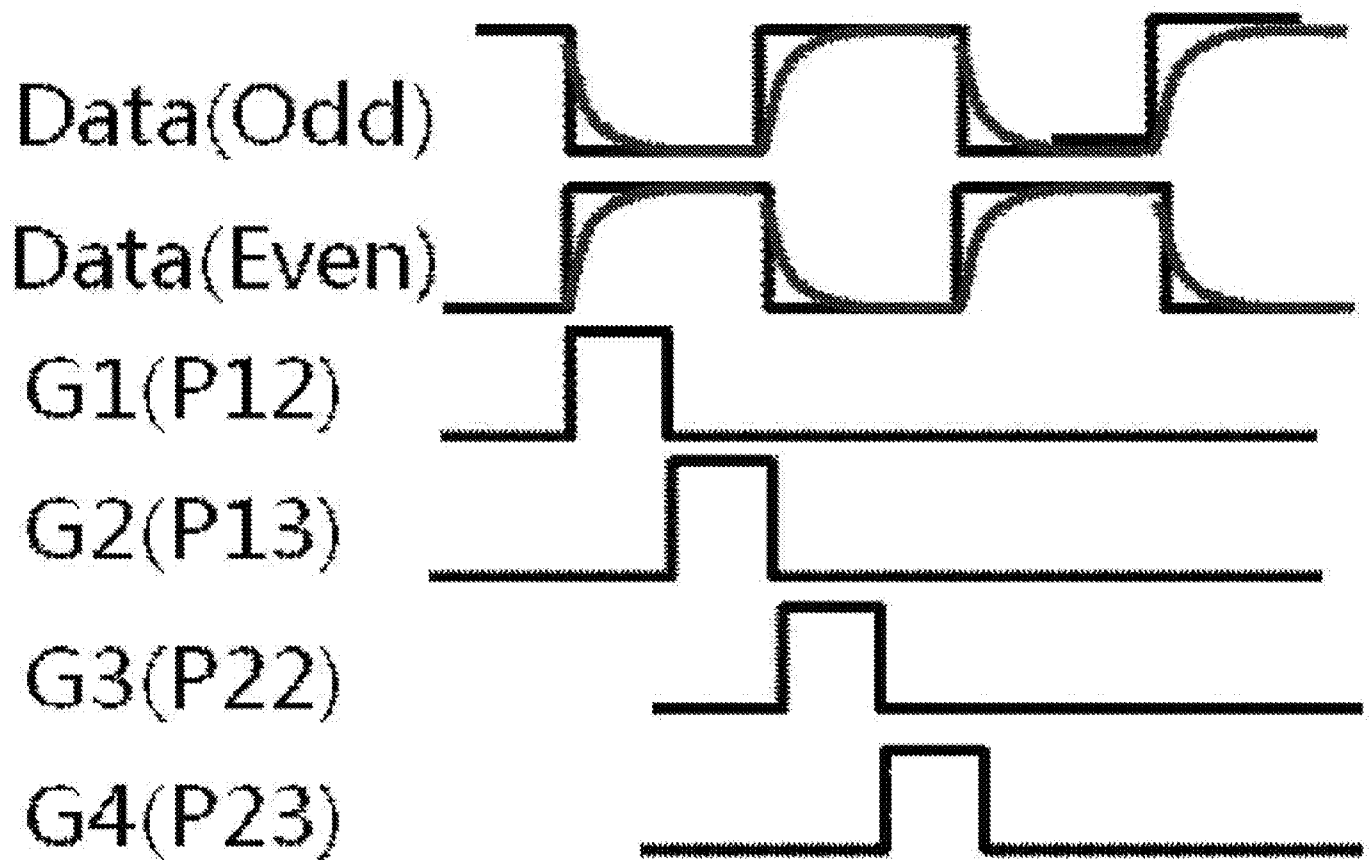


图3

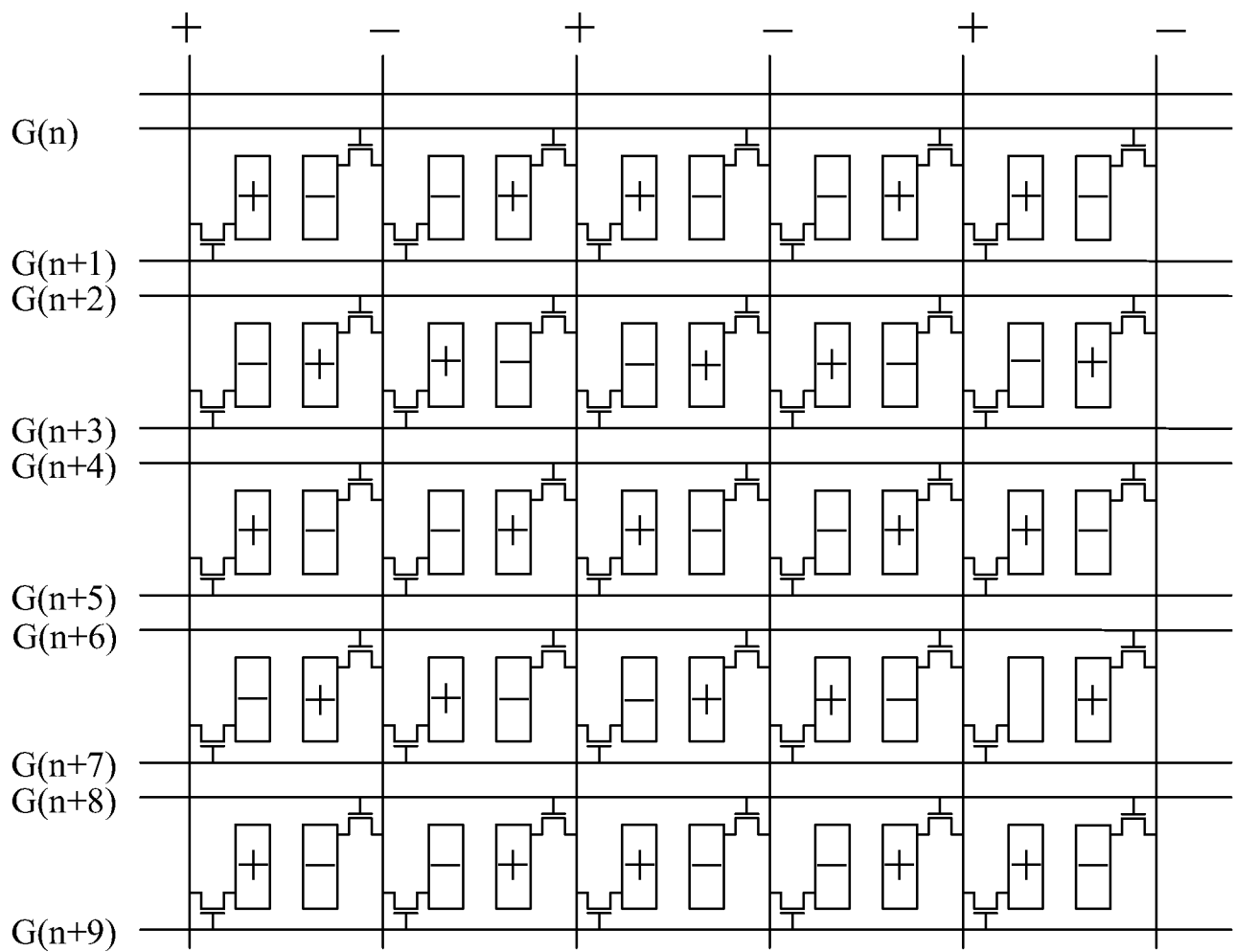


图4

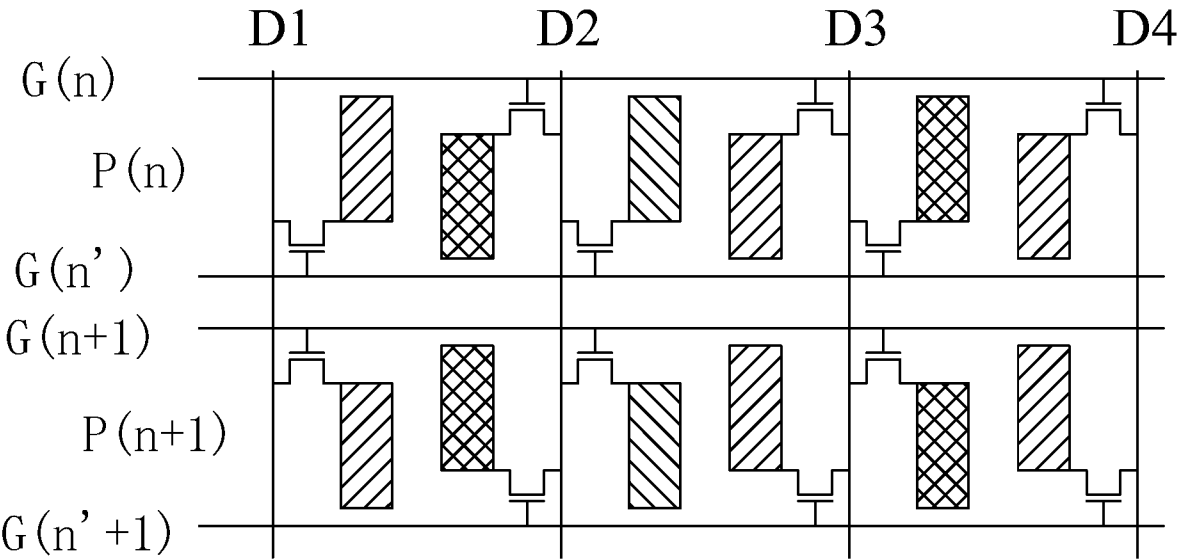


图5

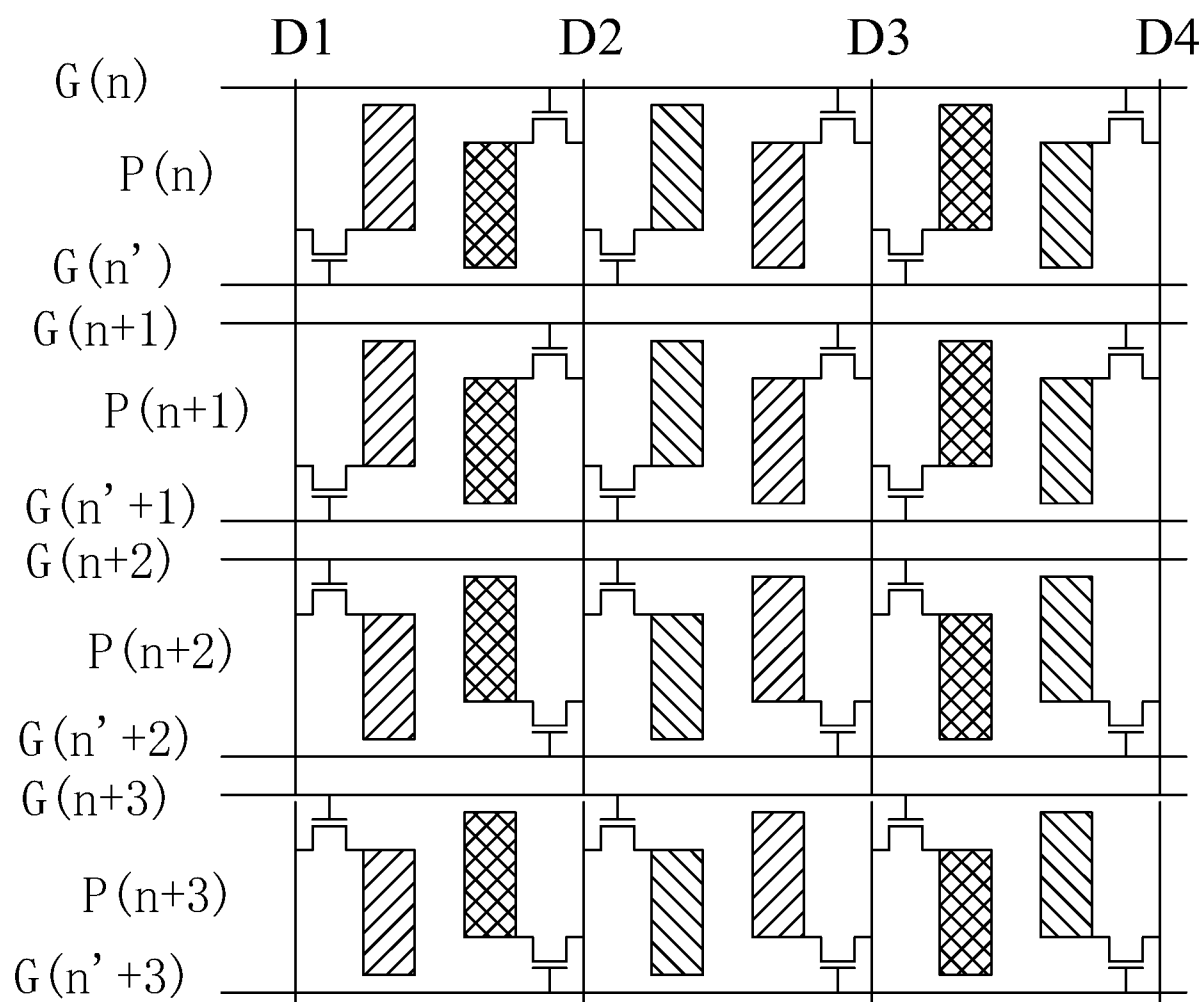


图6

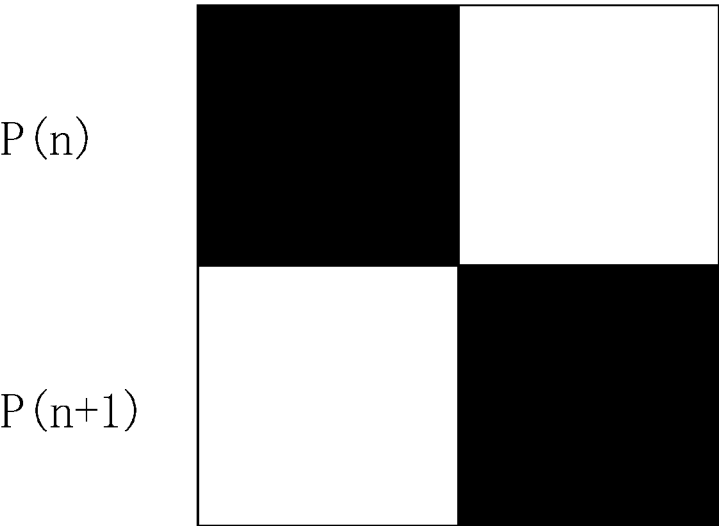


图7

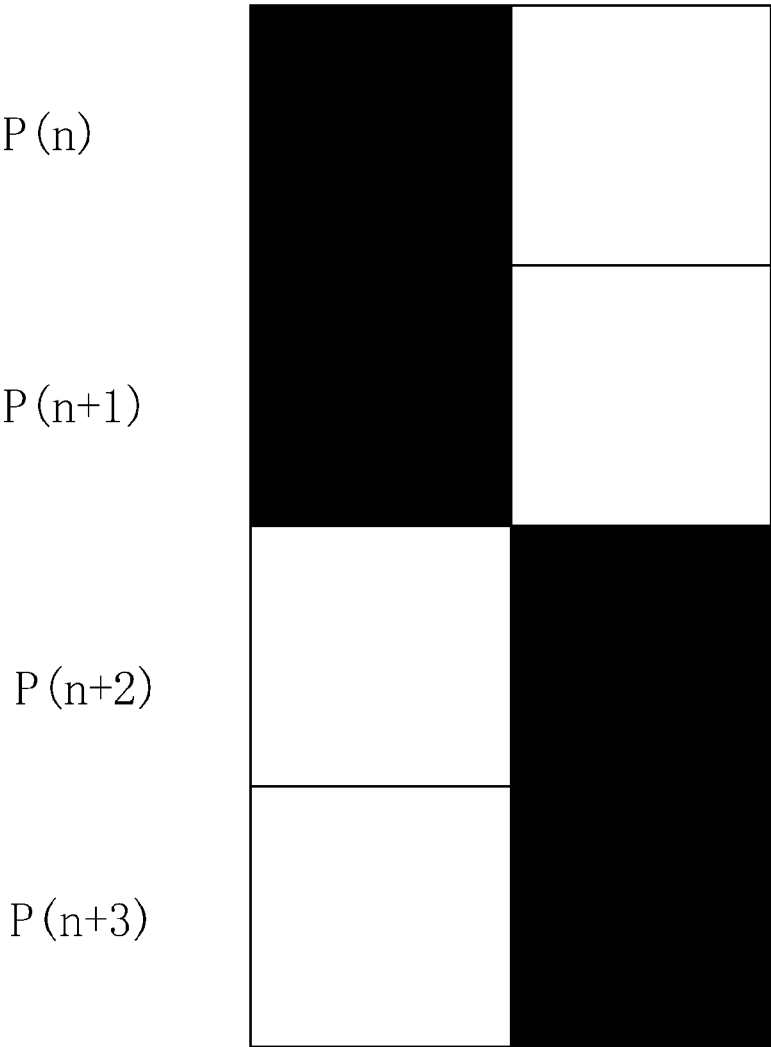


图8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/090284

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/13 (2006.01) i; G02F 1/1362 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, GOOGLE: thin film transistor, liquid crystal, staggered, TFT, LCD, display, pixel, alternate, shift

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103869568 A (LG DISPLAY CO., LTD.), 18 June 2014 (18.06.2014), description, paragraphs [0037]-[0071], and figure 6	1-7
A	KR 20010017524 A (SAMSUNG ELECTRONICS CO., LTD.), 05 March 2001 (05.03.2001), the whole document	1-7
A	CN 101363982 A (INFOVISION OPTOELECTRONICS (KUNSHAN) CO., LTD.), 11 February 2009 (11.02.2009), the whole document	1-7
A	CN 101937660 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 05 January 2011 (05.01.2011), the whole document	1-7
A	CN 103728762 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 16 April 2014 (16.04.2014), the whole document	1-7

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04 March 2015 (04.03.2015)	Date of mailing of the international search report 31 March 2015 (31.03.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer HUANG, Li'na Telephone No.: (86-10) 62414004

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/090284

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103869568 A	18 June 2014	US 2014167052 A1	19 June 2014
		KR 20140077702 A	24 June 2014
KR 20010017524 A	05 March 2001	None	
CN 101363982 A	11 February 2009	CN 101363982 B	22 September 2010
CN 101937660 A	05 January 2011	CN 101937660 B	26 February 2014
		WO 2012022055 A1	23 February 2012
		US 2012176427 A1	12 July 2012
		US 8947341 B2	03 February 2015
CN 103728762 A	16 April 2014	None	

国际检索报告

国际申请号

PCT/CN2014/090284

A. 主题的分类

G02F 1/13 (2006.01) i; G02F 1/1362 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, WPI, EPODOC, CNKI, GOOGLE: 薄膜晶体管, 液晶, 显示, 像素, 交错, 交替, TFT, LCD, display, pixel, alternate, shift

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103869568 A (乐金显示有限公司) 2014年 6月 18日 (2014 - 06 - 18) 说明书[0037]段至[0071]段、附图6	1-7
A	KR 20010017524 A (SAMSUNG ELECTRONICS CO., LTD.) 2001年 3月 5日 (2001 - 03 - 05) 全文	1-7
A	CN 101363982 A (昆山龙腾光电有限公司) 2009年 2月 11日 (2009 - 02 - 11) 全文	1-7
A	CN 101937660 A (深圳市华星光电技术有限公司) 2011年 1月 5日 (2011 - 01 - 05) 全文	1-7
A	CN 103728762 A (深圳市华星光电技术有限公司) 2014年 4月 16日 (2014 - 04 - 16) 全文	1-7

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 3月 4日

国际检索报告邮寄日期

2015年 3月 31日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10) 62019451

授权官员

黄丽娜

电话号码 (86-10) 62414004

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/090284

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103869568	A	2014年 6月 18日	US	2014167052	A1	2014年 6月 19日
				KR	20140077702	A	2014年 6月 24日
KR	20010017524	A	2001年 3月 5日	无			
CN	101363982	A	2009年 2月 11日	CN	101363982	B	2010年 9月 22日
CN	101937660	A	2011年 1月 5日	CN	101937660	B	2014年 2月 26日
				WO	2012022055	A1	2012年 2月 23日
				US	2012176427	A1	2012年 7月 12日
				US	8947341	B2	2015年 2月 3日
CN	103728762	A	2014年 4月 16日	无			